

显示基板及显示装置

本申请要求于 2024 年 02 月 07 日提交的、申请号为 202410175990.6 的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本公开涉及显示技术领域，尤其涉及一种显示基板及显示装置。

背景技术

有机发光二极管(OLED)显示技术是一种利用发光材料在电流的驱动下发光来实现显示的技术。OLED 显示器具有超轻、超薄、高亮度、大视角、低电压、低功耗、快响应、高清晰度、抗震、可弯曲、低成本、工艺简单、使用原材料少、发光效率高和温度范围宽等优点。

发明内容

一方面，提供一种显示基板，具有显示区和绑定区，所述绑定区位于所述显示区的沿第一方向的一侧。所述显示基板包括：衬底、多条信号线和遮光层。多条信号线，位于所述衬底上。所述信号线至少位于所述显示区。多条所述信号线包括多条第一类信号线和多条第一类扇出线。所述第一类信号线接收恒压电信号。遮光层，位于多条所述信号线远离所述衬底的一侧，且位于所述显示区。所述遮光层包括多个第一开口。其中，所述显示区包括主显示区和位于所述主显示区一侧的副显示区。所述副显示区的光透过率大于所述主显示区的光透过率。所述多个第一开口位于所述副显示区。多条所述第一类信号线及所述多条第一类扇出线在所述衬底上的正投影，与多个所述第一开口在所述衬底上的正投影无交叠。所述第一类扇出线位于相邻的两条所述第一类信号线之间。

在一些实施例中，所述第一类信号线沿所述第一方向延伸。所述第一类扇出线沿所述第一方向延伸。位于相邻的两条所述第一类信号线之间的第一类扇出线，与所述相邻的两条所述第一类信号线之间的间距，大致相等或相等。

在一些实施例中，位于同一条第一类扇出线的相对两侧、且相邻的两条第一类信号线，关于所述同一条第一类扇出线大致对称设置或对称设置。

在一些实施例中，显示基板还包括：多个像素电路。多个所述像素电路排列成多行多列，每行所述像素电路沿第二方向排列，每列所述像素电路沿第一方向排列。所述第二方向和所述第一方向相交。位于所述第一类扇出线的两侧、且相邻的两条所述第一类信号线，构成第一类信号线组。所述第一类信号线组中的两条第一类信号线连接。一条所述第一类信号线，与一列所述像素电路电连接。

在一些实施例中，多条所述信号线还包括：多条第一连接线。所述第一连接线沿所述第二方向延伸。所述第一连接线连接所述第一类信号线组中的两条第一类信号线。

在一些实施例中，所述第一类信号线包括第一电压信号线。

在一些实施例中，所述多条信号线还包括：多条第二类信号线。所述第二类信号线与所述第一类信号线用于接收相同的电信号。所述第二类信号线的延伸方向与所述第一类信号线的延伸方向相同或大致相同。相比于所述第二类信号线，所述第一类信号线更靠近所述显示区中沿第一方向延伸的中心线。

在一些实施例中，所述多条信号线还包括：多条第二类扇出线和多条数据信号线。所述数据信号线沿第一方向延伸，所述第二类扇出线沿所述第二方向延伸，所述第二类扇出线位于所述显示区。一条第二类扇出线与一条第一类扇出线连接。数据信号线与所述第二类扇出线连接。

在一些实施例中，显示基板还包括：多个像素电路。多个所述像素电路排列成多行多列，每行所述像素电路沿第二方向排列，每列所述像素电路沿第一方向排列，所述第二方向和所述第一方向相交。所述多条信号线还包括：多条第三类信号线。所述第三类信号线用于接收初始信号。所述第三类信号线沿第二方向延伸。相邻的两行所述像素电路，与同一条所述第三类信号线连接。

在一些实施例中，所述相邻的两行所述像素电路，与所述同一条第三类信号线之间的间距相等或大致相等。

在一些实施例中，所述多条第三类信号线包括：多条第一初始信号线、多条第二初始信号线和多条第三初始信号线。

在一些实施例中，所述多条信号线还包括：多条第二连接线。所述第二连接线沿所述第一方向延伸。一条所述第二连接线与一条所述第三类信号线连接。

在一些实施例中，所述多条信号线还包括：多条第二连接线。所述第二连接线沿所述第一方向延伸。所述第二连接线包括：至少一个断口和多个子线。所述断口与所述第一开口正对，且所述断口在沿所述第一方向上的尺寸，大于或等于所述第一开口在所述第一方向上的尺寸。多个所述子线分别位于所述各断口的相对两侧。一个所述子线与一条所述第三类信号线连接。

在一些实施例中，所述多条信号线还包括：多条数据信号线。所述第二连接线位于相邻的两条数据信号线之间。

在一些实施例中，所述显示基板包括：层叠设置在所述衬底一侧的第一源漏导电层和第二源漏导电层。所述显示基板还包括：多条第二类扇出线、多条数据信号线。其中，所述多条第二类扇出线位于所述第一源漏导电层。所述多条第一类信号线、多条第一类扇出线、多条数据信号线位于所述第二源漏导电层。

在一些实施例中，所述显示基板还包括：层叠设置在所述衬底与所述第一源漏导电层之间的第一栅导电层、第二栅导电层。所述第一栅导电层位于所述衬底与所述第二栅导电层之间。所述显示基板还包括：多条第一连接线、多条第二连接线、多条第三类信号线。所述多条第三类信号线包括：多条第一初始信号线、多条第二初始信号线和多条第三初始信号线。其中，所述多条第二连接线位于所述第二源漏

导电层。多条所述第一初始信号线位于所述第一源漏导电层。多条所述第二初始信号线、多条所述第一连接线位于所述第一栅导电层。多条所述第三初始信号线位于所述第二栅导电层。

在一些实施例中，显示基板还包括：多个滤光部。所述遮光层还包括多个第二开口。多个所述第二开口位于所述主显示区。一个所述滤光部位于一个所述第二开口内。

在一些实施例中，显示基板还包括：多个发光器件和封装层。多个发光器件位于所述多条信号线远离所述衬底的一侧。封装层，设置于所述遮光层和所述多个发光器件之间。

另一方面，提供了一种显示装置，包括：如上述任一实施例所述显示基板，以及光学元件。所述光学元件位于所述显示基板的非出光侧，且位于所述显示基板的副显示区。

附图说明

为了更清楚地说明本公开中的技术方案，下面将对本公开一些实施例中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例的附图，对于本领域普通技术人员来讲，还可以根据这些附图获得其他的附图。此外，以下描述中的附图可以视作示意图，并非对本公开实施例所涉及的产品的实际尺寸等的限制。

图1为根据本公开的一些实施例中的一种显示装置的示意图；

图2为根据本公开的一些实施例中的另一种显示装置的示意图；

图3为根据本公开的一些实施例中的又一种显示装置的结构图；

图4为根据本公开的一些实施例中的一种显示基板的结构图；

图5为根据本公开的一种实现方式中的显示基板中一些膜层的结构图；

图6为根据本公开的一些实施例的显示基板中一些膜层的结构图；

图7为根据本公开的一些实施例的显示基板中另一些膜层的结构图；

图8为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图9为根据本公开的一些实施例的显示基板中第三类信号线及第二连接线的结构图；

图10为根据本公开的一些实施例的一种像素电路与发光器件的等效电路图；

图11为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图12为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图13为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图14为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图15为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图16为根据本公开的一些实施例的显示基板中又一些膜层的结构图；

图17为根据本公开的一些实施例的显示基板中又一些膜层的结构图。

具体实施方式

下面将结合附图，对本公开一些实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。基于本公开所提供的实施例，本领域普通技术人员所获得的所有其他实施例，都属于本公开保护的范围。

除非上下文另有要求，否则，在整个说明书和权利要求书中，术语“包括(comprise)”及其其他形式例如第三人称单数形式“包括(comprises)”和现在分词形式“包括(comprising)”被解释为开放、包含的意思，即为“包含，但不限于”。在说明书的描述中，术语“一个实施例(one embodiment)”、“一些实施例(some embodiments)”、“示范性实施例(exemplary embodiments)”、“示例(example)”、“特定示例(specific example)”或“一些示例(some examples)”等旨在表明与该实施例或示例相关的特定特征、结构、材料或特性包括在本公开的至少一个实施例或示例中。上述术语的示意性表示不一定是指同一实施例或示例。此外，所述的特定特征、结构、材料或特点可以以任何适当方式包括在任何一个或多个实施例或示例中。

以下，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本公开实施例的描述中，除非另有说明，“多个”的含义是两个或两个以上。

“A 和/或 B”，包括以下三种组合：仅 A，仅 B，及 A 和 B 的组合。

如本文所使用的那样，“约”、“大致”或“近似”包括所阐述的值以及处于特定值的可接受偏差范围内的平均值，其中所述可接受偏差范围如由本领域普通技术人员考虑到正在讨论的测量以及与特定量的测量相关的误差(即，测量系统的局限性)所确定。

如本文所使用的那样，“垂直”、“相等”包括所阐述的情况以及与所阐述的情况相近似的情况，该相近似的情况的范围处于可接受偏差范围内，其中所述可接受偏差范围如由本领域普通技术人员考虑到正在讨论的测量以及与特定量的测量相关的误差(即，测量系统的局限性)所确定。例如，“垂直”包括绝对垂直和近似垂直，其中近似垂直的可接受偏差范围例如也可以是 5° 以内偏差。“相等”包括绝对相等和近似相等，其中近似相等的可接受偏差范围内例如可以是相等的两者之间的差值小于或等于其中任一者的 5%。

应当理解的是，当层或元件被称为在另一层或基板上时，可以是该层或元件直接在另一层或基板上，或者也可以是该层或元件与另一层或基板之间存在中间层。

本文参照作为理想化示例性附图的剖视图和/或平面图描述了示例性实施方式。在附图中，为了清楚，放大了层的厚度和区域的面积。因此，可设想到由于例如制造技术和/或公差引起的相对于附图的形状的变动。因此，示例性实施方式不应解释为局限于本文示出的区域的形状，而是包括因例如制造而引起的形状偏差。例如，示为矩形的蚀刻区域通常将具有弯曲的特征。因此，附图中所示的区域本质上是示意性的，且它们的形状并非旨在示出设备的区域的实际形状，并且并非旨在限制示例性实施方式的范围。

如图 1 所示，本公开的一些实施例提供了一种显示装置 1000。该显示装置 1000 可以

是显示不论运动（例如，视频）还是固定（例如，静止图像）的且不论文字的还是图像的任何显示装置 1000 中。更明确地说，预期所述实施例的显示装置 1000 可实施应用在多种电子中或与多种电子装置关联，所述多种电子装置例如（但不限于）移动电话、无线装置、个人数据助理（PDA）、手持式或便携式计算机、GPS 接收器/导航器、相机、MP4 视频播放器、摄像机、游戏控制台、手表、时钟、计算器、电视监视器、平板显示器、计算机监视器、汽车显示器（例如，里程表显示器等）、导航仪、座舱控制器和/或显示器、相机视图的显示器（例如，车辆中后视相机的显示器）、电子相片、电子广告牌或指示牌、投影仪、建筑结构、包装和美学结构（例如，对于一件珠宝的图像的显示器）等。

在一些示例中，如图 1 所示，显示装置 1000 包括还包括显示基板 100 和框架。显示基板 100 嵌设在上述框架内。

在一些实施例中，参阅图 2，显示装置 1000 还包括驱动电路板 300。驱动电路板 300 比如可以包括时序控制器（Timing Controller；简称：TCON），电源管理芯片 DC/DC 和可调电阻分压电路（生成 Vcom）等驱动电路，驱动电路板 300 还可以包括其他电路结构，此处不再一一列举。驱动电路板 300 与显示基板 100 电连接，用于向显示基板 100 传输控制信号，进而驱动显示基板 100 实现图像显示。

如图 2 所示，上述显示基板 100 具有显示区 A 和至少位于显示区 A 沿第二方向 X 的一侧的周边区 N。

在一些实施例中，如图 2 所示，周边区 N 环绕显示区 A 设置，周边区 N 内可以设置栅极驱动电路（例如 Gate driver On Array，简称 GOA）、控制信号线（例如时钟信号线、电源电压信号线等）及绑定驱动芯片（例如 Source Driver IC，源极驱动芯片）等，例如，栅极驱动电路设置周边区 N 中位于显示区 A 的相对两侧。周边区 N 的功能包括但不限于此。

示例性地，如图 2 及图 4 所示，周边区 N 包括绑定区 B，绑定区 B 位于显示区 A 的沿第二方向 X 上的一侧。绑定区 B 与显示区 A 的一侧边缘邻接，绑定区 B 例如与显示区 A 的下侧边缘邻接。显示基板 100 在绑定区 B 内与外部驱动器相连。

例如，绑定区 B 被配置将信号线（例如下文提到的数据信号线 Data、第一电压信号线 VDD 和公共电压信号线 VSS 等）引出，并与驱动电路板 300 进行绑定。绑定区 B 位于显示基板 100 的用于绑定驱动电路板 300 的一侧。上述绑定驱动芯片可以设置在绑定区 B。

示例性的，显示基板 100 包括设有显示区 A 内的多个像素 P，每个像素 P 包括至少三个子像素 P(x)。

示例性地，多个像素 P 排列成多行多列。

示例性地，如图 2 所示，显示区 A 为显示基板 100 中用于显示图像的区域，子像素 P(x) 为显示基板 100 上的最小发光单元，子像素 P(x) 用于显示图像。

在一些示例中，上述多个子像素 P(x) 发出相同颜色的光线，例如，多个子像素 P(x) 均发出白光、红光、绿光或蓝光等颜色光，在这种情况下，子像素 P(x) 发出的颜色光经过彩膜层后保持同色光射出，或转化为其他颜色光射出，从而在多个子像素 P(x) 发射同

色光的情况下，显示基板 100 可以实现多色出光。

在另一些示例中，多个子像素 $P(x)$ 发出不同颜色的光线，比如，多个子像素 $P(x)$ 包括发出红色光线的红光子像素、发出绿色光线的绿光子像素和发出蓝色光线的蓝光子像素，从而实现显示基板 100 的多色出光。

需要说明的是，每个像素 P 包括至少三个子像素 $P(x)$ ，即每个像素 P 可以包括三个、四个或更多个子像素 $P(x)$ ，且每个像素 P 包括的多个子像素 $P(x)$ 可以是一行，一列或一组子像素 $P(x)$ ，一组子像素 $P(x)$ 可以是彼此相邻的多个子像素 $P(x)$ ，相邻的多个子像素 $P(x)$ 排成一行、排成一列、排成 L 型、排成矩形或排成菱形等。

同时，每个像素 P 包括的多个子像素 $P(x)$ 的发光面积可以相同或不完全相同。以上仅作为示例性说明，不作为对本公开实施例的限定，具体可以根据实际需要进行适应性设计。

如图 3 所示，显示基板 100 还可以包括设置于多个子像素 $P(x)$ 的出光侧的封装层 60 以及设置在封装层 60 上的功能叠层 70。

例如该功能叠层 70 可以包括彩膜层 71，也就是显示基板 100 采用了 COE (CF On Encapsulation, 彩色滤光层在封装层上) 结构。上述功能叠层 70 还可以包括触控功能层、减反射层、硬化层和抗指纹层中的一种或多种，以使显示基板 100 能够实现相应的功能，本公开的实施例对上述功能叠层的种类和数量不做具体限定。

包含 COE 结构的显示基板 100 具有高对比度、低功耗、广色域的优点，且可以使得显示基板 100 的厚度较小，有利于实现显示基板 100 的轻薄化设计。此外该显示基板 100 的弯折性能较佳，使得显示基板 100 及显示装置 1000 能够实现柔性显示。

在一些实施例中，如图 3 所示，显示装置 1000 还可以包括光学元件 200。光学元件 200 位于显示基板 100 的非出光侧。显示基板 100 的出光侧指的是，显示基板 100 可以显示画面的一侧。上述显示基板 100 的非出光侧指的是，与显示基板 100 的出光侧相背的一侧。

上述显示区 A 为显示基板 100 用于显示画面的区域。

显示区 A 的形状可以为矩形或圆角矩形等。圆角矩形指的是，矩形的四个角均为圆角。

如图 4 所示，显示区 A 包括主显示区 A1 和副显示区 A2，副显示区 A2 位于主显示区 A1 的至少一侧。本方案中的副显示区 A2 位于主显示区 A1 的一侧，可以是副显示区 A2 位于主显示区 A1 的主体部分的一侧；副显示区 A2 可以是被主显示区 A1 包围或者半包围。

例如，副显示区 A2 的形状可以为圆形、椭圆形或矩形等。

例如，副显示区 A2 位于主显示区 A1 的一侧或多侧。

例如，在显示区 A 的形状为矩形的情况下，副显示区 A2 可以位于该矩形的中间任意位置，或者，副显示区 A2 位于靠近该矩形的任一个角的位置，或者，副显示区 A2 可以位于靠近该矩形的任一个边的位置。

下面，以副显示区 A2 靠近或正对显示 A 中沿第一方向 Y 的中心线 CL 为例进行说明。

示例性的，上述显示基板 100 中，位于主显示区 A1 和副显示区 A2 的部分均可以用来进行画面显示。

示例性的，副显示区 A2 的光透过率大于主显示区 A1 的光透过率。例如，显示基板 100 中位于主显示区 A1 的多个像素 P(x) 的像素密度，大于显示基板 100 中位于副显示区 A2 的多个像素 P(x) 的像素密度。

如图 3 所示，上述光学元件 200，位于显示基板 100 的副显示区 A2。由于副显示区 A2 的光透过率大于主显示区 A1 的光透过率，外界光线经过副显示区 A2 后，损耗较少，从而可以使得光学元件 200 获得足够的光线，避免影响光学元件 200 的功能。

示例性的，如图 3 所示，上述光学元件 200 可以为摄像头、指纹识别传感器以及红外传感器等。

上述光学元件 200 工作时，均需要有外界光线透过副显示区 A2 照射到该光学元件 200 上，才能够启动其相应的功能。本公开的实施例以光学元件 200 为摄像头为例。

示例性的，在摄像头进行工作的过程中，外界光线可以透过显示基板位于副显示区 A2 的部分。这样摄像头便可以采集该光线，实现拍照或录像的功能。例如，在摄像头工作（例如用户自拍）的情况下，上述副显示区 A2 可以呈现黑色画面，主显示区 A1 呈现用户自拍的画面，较为明确的显示出摄像头所在位置。或者，副显示区 A2 和主显示区 A1 整体呈现用户自拍的画面，未显示出摄像头所在位置。

示例性的，在摄像头未进行工作的情况下，显示基板中位于副显示区 A2 和主显示区 A1 的部分均能够进行显示，使得显示基板及显示装置 1000 整体能够显示画面。

在一些示例中，上述彩膜层 71 包括：遮光层 50。

示例性的，遮光层 50 可以为黑矩阵。黑矩阵的材料包括不透光的材料。遮光层 50 包括多个第一开口 51 和多个第二开口 52。遮光层 50 的俯视图形状可以大致为网状结构，第一开口 51 和第二开口 52 构成该网状结构的网孔。第一开口 51 位于显示基板 100 的副显示区 A2。由于光学元件 200 位于副显示区 A2，多个第一开口 51 与光学元件 200 对应，外界光线可以经第一开口 51 透过显示基板 100 入射至光学元件 200，使得光学元件 200 可以采集到外界光线。

例如，多个第一开口 51 呈阵列状排布。多个第二开口 52 也呈阵列状排布。

在一些示例中，第一开口 51 的形状，与第二开口 52 的形状可以相同或大致相同。

例如，第一开口 51 的形状为矩形、梯形、圆形、圆角矩形、椭圆形等。

在另一些示例中，第一开口 51 的形状，与第二开口 52 的形状可以不同。

关于第一开口 51 和第二开口 52 的面积大小关系，可以根据实际需要进行设置，本公开的实施例对此不作限制。

例如，第一开口 51 的面积大于或等于第二开口 52 的面积。

又如，第一开口 51 的面积小于第二开口 52 的面积。

示例性的，上述彩膜层 71 还包括：多个滤光部 53。一个滤光部 53 位于一个第二开口 52 内。多个第二开口 52 位于显示基板 100 的主显示区 A1，由此，滤光部 53 也位于显示

基板 100 的主显示区 A1。

滤光部 53 可以透过一定波长范围内的光线，一个滤光部 53 与一个发光器件 30 对应设置。

多个滤光部 53 可以至少包括：多个第一子滤光部、多个第二子滤光部和多个第三子滤光部。第一子滤光部可以透过红光，第二子滤光部可以透过绿光，第三子滤光部可以透过蓝光。

例如，发光器件 30 发出的光线透过封装层 60，入射至遮光层 50 中相应的滤光部 53，透过滤光部 53 从显示基板 100 出射。

在一些实施例中，如图 3 所示，显示基板 100 包括：衬底 10、多个像素电路 20 和多个发光器件 30。

上述衬底 10 的类型包括多种，可以根据实际需要选择设置。

示例性的，上述衬底 10 可以为刚性衬底 10。其中，该刚性衬底 10 可以为玻璃衬底或 PMMA(Polymethylmethacrylate，聚甲基丙烯酸甲酯)衬底等。

示例性的，上述衬底 10 可以为柔性衬底 10。其中，该柔性衬底 10 可以为 PET(Polyethyleneterephthalate，聚对苯二甲酸乙二醇酯)衬底 10、PEN(Polyethylenenaphthalatetwoformicacidglycolester，聚萘二甲酸乙二醇酯)衬底 10 或 PI(Polyimide，聚酰亚胺)衬底 10 等。此时，上述显示基板 100 例如可以实现柔性显示。

如图 2 所示，多个像素电路 20 设置在衬底 10 的一侧。多个像素电路 20 排列成多行多列，每行像素电路 20 沿第二方向 X 排列，每列像素电路 20 沿第一方向 Y 排列。每行像素电路 20 包括沿第二方向 X 间隔排布的多个像素电路 20；每列像素电路 20 包括沿第一方向 Y 间隔排布的多个像素电路 20。也就是说，第一方向 Y 为多个像素电路 20 排列的列方向，第二方向 X 为多个像素电路 20 排列的行方向。其中，第一方向 Y 和第二方向 X 相交。

例如，第一方向 Y 与第二方向 X 的夹角为 75° 、 80° 、 90° 、 95° 、 105° 或 120° 等。

此外图 2 中，Z 表示第三方向，第三方向 Z 垂直于衬底 10 所在的平面。例如，第三方向 Z 与上述第一方向 Y、第二方向 X 均垂直。

上述发光器件 30 包括但不限于 OLED (Organic Light-Emitting Diode，有机发光二极管)、Mini LED (Mini Light-Emitting Diode，迷你发光二极管)、Micro LED (Micro Light-Emitting Diode，微型发光二极管) 等。

下面以发光器件 30 包括 OLED 为例，进行说明。

发光器件 30 包括依次层叠设置的第一电极、发光功能层、第二电极等。其中，发光功能层可以包括发光层。可选地，发光功能层还可以包括空穴注入层、空穴传输层、电子传输层和电子注入层中的至少一者。

例如，第一电极可以为阳极和阴极中的一者，第二电极可以为阳极和阴极中的另一者，本公开的实施例对此不作限制。

为方便描述，本公开的实施例中以第一电极为阳极，第二电极为阴极为例进行说明。

一个像素电路 20 与一个发光器件 30 连接，或者，一个像素电路 20 与多个发光器件 30 连接。像素电路 20 及其连接发光器件 30 构成上述子像素 $P(x)$ 。像素电路 20 可以生成驱动信号（例如驱动电流）。各发光器件 30 可以在其所属的像素电路 20 所生成的驱动信号的驱动作用下发出光，各发光器件 30 发出的光经彩膜层 71 的滤光部 53 出射后，形成多种不同颜色的光线，该多种不同颜色的光线相互配合，从而使得显示基板 100 及显示装置 1000 实现显示功能。

在一些示例中，如图 2 及图 3 所示，上述显示基板 100，具有显示区 A 和绑定区 B，绑定区 B 位于显示区 A 的沿第一方向 Y 的一侧。上述显示基板 100 还包括：多条信号线 40。

多条信号线 40，位于衬底 10 上，且多条信号线 40 位于像素电路 20 远离衬底 10 的一侧，且位于多个发光器件 30 与像素电路 20 之间。上述发光器件 30 位于多条信号线 40 远离衬底 10 的一侧。

如图 5 及图 6 所示，多条信号线 40 包括多条第一类信号线 41 和多条第一类扇出线 44。第一类信号线 41 接收恒压电信号。例如，第一类信号线 41 与第一类扇出线 44 可以同层设置。

如图 2 所示，信号线 40 至少位于显示区 A。例如，第一类信号线 41、第一类扇出线 44 均从显示区 A 延伸至绑定区 B，且与靠近绑定区 B 的驱动电路板 300 连接。

如图 3 及图 6 所示，上述遮光层 50 位于多条信号线 40 远离衬底 10 的一侧。遮光层 50 构成上述彩膜层 71 的一部分。遮光层 50 包括多个第一开口 51。多个第一开口 51 间隔排布，且位于副显示区 A2。

上述多条第一类信号线 41 及多条第一类扇出线 44 在衬底 10 上的正投影，与多个第一开口 51 在衬底 10 上的正投影无交叠。例如，多条第一类信号线 41 及多条第一类扇出线 44 在衬底 10 上的正投影，与第一开口 51 在衬底 10 上的正投影的边界线之间无交叉，且多条第一类信号线 41 及多条第一类扇出线 44 在衬底 10 上的正投影，位于第一开口 51 在衬底 10 上的正投影的边界线之外。

例如，外界的光线，可以经遮光层 50 的多个第一开口 51 入射至显示基板 100 的内部，并透过显示基板 100 入射至光学元件 200。

由此，在外界光线经上述副显示区 A2 的第一开口 51 入射至光学元件 200 的过程中，可以避免遮光层 50 对外界光线的阻挡，且该外界光线不容易甚至不会被第一类信号线 41 及第一类扇出线 44 所遮挡，外界光线的损耗量相对较小，进而可以提高显示基板 100 的副显示区 A2 的光透过率，提高光学元件 200 的采光量，有利于优化光学元件 200 的性能，例如提高指纹识别传感器对指纹识别的准确性，提高摄像头的拍照质量等。

在一种实现方式中，如图 5 所示，第一类扇出线 44 位于相邻的两个数据信号线 Data 之间，且第一类扇出线 44 与该两条数据信号线 Data 同层设置。该第一类扇出线 44 与该两条数据信号线 Data 之间构成寄生电容器。在数据信号线 Data 所传输的数据信号发生跳变

的过程中，由于寄生电容器的影响，第一类扇出线 44 所传输的电信号会受到该跳变的影响，使得第一类扇出线 44 所传输的电信号发生波动等，从而影响显示基板及显示装置的图像显示质量。

基于此，如图 6 所示，本公开的一些实施例中所提供的显示基板 100，设置第一类扇出线 44 位于相邻的两条第一类信号线 41 之间。第一类扇出线 44 与该相邻的两条第一类信号线 41 之间，未设置其他信号线 40。

第一类扇出线 44 从驱动电路板或驱动芯片接收电信号（例如数据信号）并将其传输至像素电路 20。第一类信号线 41 从驱动电路板或驱动芯片，接收并传输恒压信号至像素电路 20。

传输恒压信号的第一类信号线 41 具有一定的屏蔽作用，可以将第一类扇出线 44 与其他信号线 40 分隔开，使得第一类扇出线 44 与除第一类信号线 41 之外的信号线 40（例如上述数据信号线 Data）之间的间距较大，使得第一类信号线 41 受到其他信号线 40 的影响较小，降低甚至避免第一类扇出线 44 受到邻近的信号线 40（例如上述数据信号线 Data）上发生跳变的电信号的影响，提高第一类扇出信号线 40 所传输的电信号的稳定性及准确性，提高像素电路 20 的驱动能力，进而提高显示基板 100 及显示装置 1000 的图像显示质量。

本公开的实施例所提供的显示基板 100，设置显示基板 100 包括衬底 10、多条信号线 40 和遮光层 50，副显示区 A2 的光透过率大于主显示区 A1 的光透过率，信号线 40 至少位于显示区 A，遮光层 50 包括位于副显示区 A2 的多个第一开口 51，多条信号线 40 中的多条第一类信号线 41 接收恒压电信号，多条第一类信号线 41 与多条第一类扇出线 44 在衬底设置平面的正投影，与多个第一开口 51 在衬底 10 所在平面的正投影无交叠，从而在外界光线经第一开口 51 透过显示基板 100 的过程中，该外界光线不容易甚至不会被第一类信号线 41 及第一类扇出线 44 所遮挡，外界光线的损耗量相对较小，进而可以提高显示基板 100 的副显示区 A2 的光透过率，提高光学元件 200 的采光量，有利于优化光学元件 200 的性能，例如提高指纹识别传感器对指纹识别的准确性，提高摄像头的拍照质量等。还设置第一类扇出线 44 位于相邻的两条第一类信号线 41 之间，使得第一类信号线 41 受到其他信号线 40 的影响较小，降低甚至避免第一类扇出线 44 受到邻近的信号线 40（例如上述数据信号线 Data）上发生跳变的电信号的影响，提高第一类扇出信号线 40 所传输的电信号的稳定性及准确性，提高像素电路 20 的驱动能力，进而提高显示基板 100 及显示装置 1000 的图像显示质量。

在一些示例中，如图 6 所示，第一类信号线 41 沿第一方向 Y 延伸。第一类扇出线 44 沿第一方向 Y 延伸。

例如，如图 6 所示，第一类信号线 41 大致为长条形，该长条形沿第一方向 Y 延伸。又如，如图 7 所示，第一类信号线 41 呈折线形，该折线形的整体延伸方向大致沿第一方向 Y。

例如，第一类扇出线 44 大致为长条形，该长条形沿第一方向 Y 延伸。

例如，上述相邻的两条第一类信号线 41 及第一类扇出线 44，平行或大致平行。

例如，沿第二方向 X，上述第一类信号线 41 整体与该第一类扇出线 44 整体之间的间距为均一值。具体地，以第一类扇出线 44 包括相互连接的多个子部，多个子部包括第一子部和第二子部，相应的第一类信号线 41 包括相连接的多个子部，多个子部包括第三子部和第四子部为例，沿第二方向 X 上，第一子部和第三子部正对，且第一子部沿第一方向 Y 上的尺寸与第三子部沿第一方向 Y 上的尺寸大致相等。沿第二方向 X 上，第二子部和第四子部正对，且第二子部沿第一方向 Y 上的尺寸与第四子部沿第一方向 Y 上的尺寸大致相等。第一子部和第三子部之间的间距，与第二子部和第四子部之间的间距相等或大致相等。

又如，沿第二方向 X，上述第一类信号线 41 与该第一类扇出线 44 之间的间距为非均一值。具体地，以第一类扇出线 44 包括相互连接的多个子部，多个子部包括第一子部和第二子部，相应的第一类信号线 41 包括相连接的多个子部，多个子部包括第三子部和第四子部为例，上述第一子部和第三子部相对应。此处的相对应指的是，沿第二方向 X 上，第一子部和第三子部正对，且第一子部沿第一方向 Y 上的尺寸与第三子部沿第一方向 Y 上的尺寸大致相等。上述第二子部和第四子部相对应。此处的相对应指的是，沿第二方向 X 上，第二子部和第四子部正对，且第二子部沿第一方向 Y 上的尺寸与第四子部沿第一方向 Y 上的尺寸大致相等。第一子部和第三子部之间的间距，与第二子部和第四子部之间的间距，不相等。

示例性的，如图 6 及图 7 所示，位于相邻的两条第一类信号线 41 之间的第一类扇出线 44，与该相邻的两条第一类信号线 41 之间的间距，相等或大致相等。

例如，第一类扇出线 44 的各个子部与其一侧的第一类信号线 41 的相对应各个子部之间的间距，和，第一类扇出线 44 的各个子部与其另一侧的第一类信号线 41 相对应的各个子部之间的间距，相等或大致相等。

由此，可以使得上述两条第一类信号线 41 对该第一扇出线的相对两侧的屏蔽作用相同或大致相同，进一步地降低第一类扇出线 44 受到的其他信号线 40 上的电信号跳变的影响，有效地提高第一类扇出信号线 40 所传输的电信号的稳定性及准确性，提高像素电路 20 的驱动能力，进而提高显示基板 100 的图像显示质量。

可选地，位于同一条第一类扇出线 44 的相对两侧、且相邻的两条第一类信号线 41，关于同一条第一类扇出线 44 大致对称设置或对称设置。

例如，第一类扇出线 44 为对称轴，上述两条第一类信号线 41 的形状，关于该同一条第一类扇出线 44 对称。

由此，可以使得第一类扇出线 44 的各个子部的相对两侧受到的屏蔽保护作用大致相同，从而可以进一步降低第一类扇出线 44 受到的其他信号线 40 上的电信号跳变的影响，提高第一类扇出信号线 40 所传输的电信号的稳定性及准确性。

在一些示例中，如图 2 所示，显示基板 100 还包括：上述多个像素电路 20。

像素电路 20 的结构包括多种，可以根据实际需要选择设置。例如，像素电路 20 的结构可以包括“6T1C”、“7T1C”、“8T1C”或“7T2C”等结构。此处，“T”表示为晶体

管，位于“T”前面的数字表示为晶体管的数量，“C”表示为存储电容器，位于“C”前面的数字表示为存储电容器的数量。

示例性的，本公开的实施例中以像素电路 20 的结构为“8T1C”结构为例进行说明。其中，图 10 示意出了子像素的等效电路图。

在本公开的实施例提供的像素电路中，所采用的各晶体管的第一极为源极和漏极中一者，各晶体管的第二极为源极和漏极中另一者。由于晶体管的源极、漏极在结构上可以是对称的，所以其源极、漏极在结构上可以是没有区别的，也就是说，本公开的实施例中的晶体管的第一极和第二极在结构上可以是没有区别的。示例性地，在晶体管为 P 型晶体管的情况下，晶体管的第一极为源极，第二极为漏极；示例性地，在晶体管为 N 型晶体管的情况下，晶体管的第一极为漏极，第二极为源极。本公开的实施例提供的像素电路中，第一节点、第二节点等节点并非表示实际存在的部件，而是表示电路图中相关耦接的汇合点，也就是说，这些节点是由电路图中相关耦接的汇合点等效而成的节点。

示例性的，如图 10 所示，像素电路 20 包括：第一复位晶体管 T1、补偿晶体管 T2、驱动晶体管 T3、开关晶体管 T4、第一发光控制晶体管 T5、第二发光控制晶体管 T6、第二复位晶体管 T7、第三复位晶体管 T8 和存储电容器 Cst。

示例性的，如图 10 所示，第一复位晶体管 T1 的控制极与第一复位信号端 RN1 电连接，第一复位晶体管 T1 的第一极与第一初始信号端 VN1 电连接，第一复位晶体管 T1 的第二极与第一节点 N1 电连接（也即与补偿晶体管 T2 的第二极电连接）。其中，第一复位晶体管 T1 被配置为，在第一复位信号端 RN1 所提供的第一复位信号的控制下导通，将从第一初始信号端 VN1 接收的第一初始信号传输至第一节点 N1，对第一节点 N1 进行复位。

示例性的，如图 10 所示，第二复位晶体管 T7 的控制极与第二复位信号端 RN2 电连接，第二复位晶体管 T7 的第一极与第二初始信号端 VN2 电连接，第二复位晶体管 T7 的第二极与第二节点 N2 电连接。其中，第二复位晶体管 T7 被配置为，在第二复位信号端 RN2 所提供的第二复位信号的控制下导通，将从第二初始信号端 VN2 处接收的第二初始信号传输至第二节点 N2，对第二节点 N2 进行复位。

示例性的，如图 10 所示，开关晶体管 T4 的控制极与第一扫描信号端 SN1 电连接，开关晶体管 T4 的第一极与数据信号端 DN 电连接，开关晶体管 T4 的第二极与第三节点 N3 电连接。其中，开关晶体管 T4 被配置为，在第一扫描信号端 SN1 所提供的第一扫描信号的控制下导通，将数据信号端 DN 所传输的数据信号传输至第三节点 N3。

示例性的，如图 10 所示，驱动晶体管 T3 的控制极与第四节点 N4 电连接，驱动晶体管 T3 的第一极与第三节点 N3 电连接，驱动晶体管 T3 的第二极与第一节点 N1 电连接。其中，驱动晶体管 T3 被配置为，在第四节点 N4 的电压的控制下导通，将来自第三节点 N3 的信号（例如为数据信号）传输至第一节点 N1。

示例性的，如图 10 所示，补偿晶体管 T2 的控制极与第二扫描信号端 SN2 电连接，补偿晶体管 T2 的第一极与第一节点 N1 电连接，补偿晶体管 T2 的第二极与第四节点 N4 电连接。其中，补偿晶体管 T2 被配置为，在第二扫描信号端 SN2 所提供的第二扫描信号的

控制下导通, 将来自第一节点 N1 的信号(例如为数据信号)传输至第四节点 N4。

示例性的, 如图 10 所示, 第一发光控制晶体管 T5 的控制极与使能信号端 EM 电连接, 第一发光控制晶体管 T5 的第一极与第一电压信号端 VDD 电连接, 第一发光控制晶体管 T5 的第二极与第三节点 N3 电连接。其中, 第一发光控制晶体管 T5 被配置为, 在使能信号端 EM 所提供的使能信号的控制下导通, 将从第一电压信号端 VDD 接收的电压信号传输至第三节点 N3。

示例性的, 如图 10 所示, 第二发光控制晶体管 T6 的控制极与使能信号端 EM 电连接, 第二发光控制晶体管 T6 的第一极与第一节点 N1 电连接, 第二发光控制晶体管 T6 的第二极与第二节点 N2 电连接。其中, 第二发光控制晶体管 T6 被配置为, 在使能信号端 EM 所提供的使能信号的控制下导通, 将来自第一节点 N1 的电压信号传输至第二节点 N2。

示例性的, 如图 10 所示, 第三复位晶体管 T8 的控制极与第二复位信号端 RN2 电连接, 第三复位晶体管 T8 的第一极与第三初始信号端 VN3 电连接, 第三复位晶体管 T8 的第二极与第三节点 N3 电连接。其中, 第三复位晶体管 T8 被配置为, 在第二复位信号端 RN2 所提供的第二复位信号的控制下导通, 将从第三初始信号端 VN3 处接收的第三初始信号传输至第三节点 N3, 对第三节点 N3 进行复位。

示例性的, 如图 10 所示, 存储电容器 Cst 的第一极与第四节点 N4 电连接, 存储电容器 Cst 的第二极与第一电压信号端 VDD 电连接。

发光器件 30 的一端与第二节点 N2 电连接, 另一端与公共电压信号端 VSS 电连接。

发光器件 30 在第二节点 N2 提供的电信号及公共电压信号端 VSS 提供的公共电压的作用下, 发出光线。

上述像素电路 20 中的补偿晶体管 T2 可以为 LTPO(低温多晶氧化物, Low Temperature Polycrystalline Oxide)型晶体管, 其余晶体管为 LTPS(低温多晶硅, Low Temperature Polysilicon)型晶体管。

示例性的, 由于 LTPO 型晶体管具有较低的泄露电流, 设置补偿晶体管 T2 为氧化物晶体管, 可以减少补偿晶体管 T2 的漏电流, 避免第四节点 N4 通过补偿晶体管 T2 和第一复位晶体管 T1 漏电, 进而确保对驱动晶体管 T3 的补偿效果, 确保第四节点 N4 的电信号的稳定性, 进而可以提高显示基板 100 的显示质量。而 LTPS 型晶体管的迁移率较高, 设置驱动晶体管 T3 等晶体管为低温多晶硅晶体管, 可以加快对存储电容器 Cst 的充电速度, 进而可以进一步提高显示基板 100 的显示质量。

在一种实现方式中, 如图 5 所示, 一条第一类信号线 41 与相邻的两列像素电路连接。

而在本公开的一些实施例中, 如图 6 及图 7 所示, 位于第一类扇出线 44 的两侧、且相邻的两条第一类信号线 41, 构成第一类信号线组 410。第一类信号线组 410 中的两条第一类信号线 41 连接。一条第一类信号线 41, 与一列像素电路 20 电连接。

由此, 可以根据像素电路 20 在显示区 A 的相对位置, 设置相应的第一类信号线 41 的位置, 从而可以合理调节第一类信号线 41 与其连接的像素电路 20 的相对位置, 提高第一类信号线 41 的设计灵活性, 有利于降低显示基板 100 的设计难度。

在一些示例中，如图 6 所示，多条信号线 40 还包括：多条第一连接线 46。第一连接线 46 沿第二方向 X 延伸。第一连接线 46 连接第一类信号线组 410 中的两条第一类信号线 41。

例如，第一连接线 46 与相应的第一类信号线 41 位于不同的膜层。

第一类信号线组 410 中的两条第一类信号线 41，与第一连接线 46 的延伸方向不同，使得多条第一类信号线 41 与多条第一连接线 46 相互交叉，构成网状结构，从而可以使得该第一类信号线 41 在传输电信号的过程中，传输给同一列中不同行的各个像素电路 20 的电信号的差异性较小，减小第一类信号线 41 所传输的电信号的压降，从而降低子像素发出的光线与预设光线的差异，进而提高显示基板 100 及显示装置 1000 的图像显示质量。

在一些示例中，如图 6 及图 7 所示，上述第一类信号线 41 包括第一电压信号线 VDD。第一电压信号线 VDD 向与其连接的像素电路 20 传输第一电压信号。

在一种实现方式中，如图 5 所示，显示基板 100 中第一电压信号线 VDD，为相邻的两列像素电路提供电信号。第一电压信号线 VDD 沿第二方向 X 上的尺寸较大，第一电压信号线 VDD 较宽。

而本公开的实施例中，将上述实现方式中的第一电压信号线 VDD 分为两条第一电压信号线 VDD，该两条第一电压信号线 VDD 分别为相邻的两列像素电路 20 提供或传输第一电压信号，且在该两条第一电压信号线 VDD 之间设置第一类扇出线 44，由此，可以利用该两条第一电压信号线 VDD 对第一类扇出线 44 进行屏蔽保护。且使得第一电压信号线 VDD 与其连接的一列像素电路 20 之间的间距可以灵活调节，不受其他列像素电路 20 所在位置的影响，有利于简化显示基板 100 的设计。

在一些示例中，如图 2 所示，多条信号线 40 还包括：多条第二类信号线 42。第二类信号线 42 与第一类信号线 41 用于接收相同的电信号。第二类信号线 42 的延伸方向与第一类信号线 41 的延伸方向相同或大致相同。

例如，第二类信号线 42 也包括第一电压信号线 VDD。第二类信号线 42 与一列或两列像素电路 20 连接，并为像素电路 20 提供第一电压信号。

相比于第二类信号线 42，第一类信号线 41 更靠近显示区 A 中沿第一方向 Y 延伸的中心线 CL。

由此，可以使得位于相邻两个第一类信号线 41 之间的第一类扇出线 44 更靠近显示区 A 的中心线 CL，减小第一类扇出线 44 在第二方向 X 上与绑定区 B 的间距，有利于保证第一类扇出线 44 延伸至绑定区 B。

在一些示例中，如图 2 及图 6 所示，多条信号线 40 还包括：多条第二类扇出线 45 和多条数据信号线 Data。数据信号线 Data 沿第一方向 Y 延伸，第二类扇出线 45 沿第二方向 X 延伸，第二类扇出线 45 位于显示区 A。一条第二类扇出线 45 与一条第一类扇出线 44 连接。数据信号线 Data 与第二类扇出线 45 连接。

例如，第二类扇出线 45 与第一类扇出线 44 之间、数据信号线 Data 与第二类扇出线 45 之间均通过过孔连接。

如图 6 所示的俯视图中，沿第二方向 X，多条信号线 40 及第一开口 51 的排布顺序依次为：第一类电压信号线 41（或第一电压信号线 VDD）、第一类扇出线 44、第一类电压信号线 41（或第一电压信号线 VDD）、数据信号线 Data、第一开口 51、数据信号线 Data、第一类电压信号线 41（或第一电压信号线 VDD）。

例如，多条数据信号线 Data 中，远离上述显示区 A 沿第一方向 Y 延伸的中心线 CL 的数据信号线 Data，与该第二类扇出线 45 连接。该数据信号线 Data 通过该第二类扇出线 45 与第一类扇出线 44 连接，从而实现数据信号线 Data 的引出，便于数据信号线 Data 接收来自绑定区 B 的电信号。

与第二类扇出线 45 连接的数据信号线 Data，为显示基板 100 中需要依次通过第二类扇出线 45 与第一类扇出线 44 引出至绑定区 B 的信号线。这种设置方式可以称为 FIP（Fanout In Pixel，像素内扇出）。该数据信号线 Data 与显示区 A 沿第一方向 Y 的中心线 CL 之间的间距较大，靠近显示区 A 与周边区 B 的边界线。

采用第二类扇出线 45 和第一类扇出线 44 将数据信号线 Data 引出至绑定区 B 的设置方式，可以使得数据信号线 Data 及相应的第二类扇出线 45、第一类扇出线 44 占据的周边区 N 的面积较小，使得显示基板 100 的周边区 N 的面积可以设计的较小，从而有利于实现显示基板 100 及显示装置 1000 的窄边框设计。

第一类扇出线 44 的多个子部中的至少一个子部，与上述第二类扇出线 45 连接。例如，第一类扇出线 44 的多个子部之间可以是相互连接的、不间断的。又如，如图 6 所示，第一类扇出线 44 的多个子部 441 中，多个相邻的两个子部 441 中至少一个相邻的两个子部 441 之间断开设。其中，与第二类扇出线 45 连接的第一类扇出线 44 的子部 441，为第一类扇出线 44 的有效子部，不与第二类扇出线 45 连接的第一类扇出线 44 的子部 441，为第一类扇出线 44 的冗余子部，该冗余子部可以接收恒压信号，例如，接收公共电压信号。

可以理解的是，显示基板 100 中还设置有，未与上述第二类扇出线 45 和第一类扇出线 44 连接的数据信号线。该部分数据信号线沿第一方向 Y 延伸，且在第二方向 X 上与绑定区 B 之间的间距较小，或者，该部分数据信号线在第一方向 Y 上与绑定区 B 正对，由此，该部分数据信号线直接延伸至绑定区 B，无需使用第一类扇出线 44 及第二类扇出线 45 引出。

在一些示例中，如图 2 所示，上述多条信号线 40 还包括：多条第三类信号线 43。第三类信号线 43 接收并传输初始信号。第三类信号线 43 沿第二方向 X 延伸。

相邻的两行像素电路 20，与同一条第三类信号线 43 连接。由此，相邻的两行像素电路 20 共用一条第三类信号线 43，可以减少第三类信号线 43 的数量，降低第三类信号线 43 在其所在膜层占据的面积，降低该膜层的布线难度，降低显示基板 100 的制备成本。

例如，相邻的两行像素电路 20 分别位于该同一条第三类信号线 43 的相对两侧。由此，可以在一定程度上减小第三类信号线 43 与该两行像素电路 20 之间的间距，减小第三类信号线 43 的布线难度，有利于降低显示基板 100 的制备难度。

在一些示例中，相邻的两行像素电路 20，与同一条第三类信号线 43 之间的间距相等

或大致相等。

该相邻的两行像素电路 20 可以关于该第三类信号线 43 对称设置。

由此,可以使得该第三类信号线 43 经过相等或大致相等的路径,与相邻的两行像素电路 20 实现电连接,使得该第三类信号线 43 传输至该两行像素电路 20 的电信号无差异或差异较小,使得该两行子像素在预设亮度相同的情况下,发出的光线的差异性较小甚至无差异,有利于提高显示基板 100 及显示装置 1000 的图像显示质量。还可以使得多个像素电路 20 的排布较为规整,有利于合理规划第一开口 51 的相对位置,进而提高第一开口 51 的面积,增大光学元件 200 的采光量,提高光学元件 200 及显示装置 1000 的性能。

在一些示例中,如图 2 及图 9 所示,多条第三类信号线 43 包括:多条第一初始信号线 Vinit1、多条第二初始信号线 Vinit2 和 多条第三初始信号线 Vinit3。

例如,第一初始信号线 Vinit1 和第二初始信号线 Vinit2 分别位于一行像素电路 20 的相对两侧,第二初始信号线 Vinit2 和第三初始信号线 Vinit3 位于同一行像素电路 20 的同一侧。

以多行像素电路 20 包括沿第一方向 Y 依次排布的第一行像素电路 20、第二行像素电路 20、第三行像素电路 20、第四行像素电路 20、第五行像素电路 20 为例,一条第一初始信号线 Vinit1 位于第一行像素电路 20 和第二行像素电路 20 之间,且,第一行像素电路 20 和第二行像素电路 20 关于第一初始信号线 Vinit1 对称设置。第二初始信号线 Vinit2 与第三初始信号线 Vinit3,均位于第二行像素电路 20 和第三行像素电路 20 之间,且第二行像素电路 20 和第三行像素电路 20 关于该第二初始信号线 Vinit2(或第三初始信号线 Vinit3)对称设置。另一条第一初始信号线 Vinit1 位于第三行像素电路 20 和第四行像素电路 20 之间,且,第三行像素电路 20 和第四行像素电路 20 关于该第一初始信号线 Vinit1 对称设置。另一条第二初始信号线 Vinit2 与另一条第三初始信号线 Vinit3,均位于第四行像素电路 20 和第五行像素电路 20 之间,且第四行像素电路 20 和第五行像素电路 20 关于该第二初始信号线 Vinit2(或第三初始信号线 Vinit3)对称设置。

如图 8 及图 9 所示,多条信号线 40 还包括:多条第二连接线 47。第二连接线 47 沿第一方向 Y 延伸。

例如,如图 17 所示,位于第二连接线 47 的相对两侧、且相邻的两列像素电路 20 关于该第二连接线 47 对称设置。位于第一类扇出线 44 的相对两侧、且相邻的两列像素电路 20 关于该第一类扇出线 44 对称设置。由此,可以使得多条信号线 40 及多个像素 20 的排布较为规整,可以合理规划第一开口 51 的相对位置,进而可以为第一开口 51 对应的区域预留较大的面积,有利于将第一开口 51 的面积设置为较大的面积,进而有利于提高副显示区 A2 的光透过率,提高遮光层 50 的开口率(此处的开口率指的是,多个第一开口 51 的面积,占据遮光层 50 整层面积的比例),增大光学元件 200 的采光量,提高光学元件 200 的性能。

上述第二连接线 47 与至少一条第三类信号线 43 连接。第二连接线 47 的结构有多种,可以根据实际需要进行设置,本公开的实施例对此不作限制。

在一些示例中，如图 2 所示，一条第二连接线 47 与一条第三类信号线 43 连接。

例如，第二连接线 47 为连续的、不间断的图案。

第二连接线 47 与第三类信号线 43 的延伸方向不同，且相连接，可以使得两者构成局部的较小区域内的网状结构，使得第三类信号线 43 传输的电信号在传输至各个像素电路 20 过程中，压降较小，第三类信号线 43 传输给每相邻的两行像素电路 20 的电信号的差异较小甚至无差异，进而可以保证第三类信号线 43 传输给每相邻的两行像素电路 20 的电信号的稳定性和准确性，使得显示基板 100 具有较好的图像显示效果。

在另一些示例中，如图 8 及图 9 所示，第二连接线 47 包括至少一个断口 471 和多个子线 472。

例如，第二连接线 47 包括一个断口 471 和位于断口 471 两侧的两个子线 472。

又如，第二连接线 47 包括两个断口 471 和三个子线 472，其中一个子线 472 位于两个断口 471 之间，其余两个子线 472 分别位于该两个断口 471 的两侧。

示例性的，断口 471 与第一开口 51 正对，断口 471 两侧的两个子线 472 之间的连接线贯穿该第一开口 51。且断口 471 在沿第一方向 Y 上的尺寸，大于或等于第一开口 51 在第一方向 Y 上的尺寸。由此，可以确保第二连接线 47 的多个子线 472 在衬底 10 所在平面的正投影，与该第一开口 51 在衬底 10 所在平面的正投影无交叠区域，在外界光线经该第一开口 51 透过显示基板 100 的过程中，可以减小甚至避免该外界光线被该多个子线 472 遮挡而产生的损耗，进而提高光学元件 200 的采光量，提高光学元件 200 的性能。

示例性的，上述多个子线 472 分别位于各断口 471 的相对两侧。一个子线 472 与一条第三类信号线 43 连接。

如图 9 所示，可以理解的是，同一个第二连接线 47 的多个子线 472，与多条第三类信号线 43 中的同一种类第三类信号线 43 连接。此处的同一种类第三类信号线 43 指的是，传输相同电信号的第三类信号线 43。例如，第一初始信号线 Vinit1 与第二初始信号线 Vinit2 为不同种类的第三类信号线。第一初始信号线 Vinit1 与第三初始信号线 Vinit3 为不同种类的第三类信号线。第三初始信号线 Vinit3 与第二初始信号线 Vinit2 为不同种类的第三类信号线。

例如，多条第二连接线 47 包括多条第一类连接线 473、多条第二类连接线 474、多条第三类连接线 475。

第一类连接线 473 的多个子线 472，分别与多条第一初始信号线 Vinit1 连接。第二类连接线 474 的多个子线 472，分别与多条第二初始信号线 Vinit2 连接。第三类连接线 475 的多个子线 472，分别与多条第三初始信号线 Vinit3 连接。

由此，一个第二连接线 47 分别与多条第三类信号线 43 连接，可以使得多个第二连接线 47 与多个第三类信号线 43 之间构成网状结构，使得第三类信号线 43 传输的电信号在传输至各个像素电路 20 过程中，压降较小，进而可以保证第三类信号线 43 传输给每相邻的两行像素电路 20 的电信号的稳定性和准确性，使得显示基板 100 具有较好的图像显示效果。

图 9 中的折线 BL1, 示意出了第一初始信号线 Vinit1 所传输的第一初始信号的传输路径, 折线 BL2 示意出了第二初始信号线 Vinit2 所传输的第二初始信号的传输路径, 折线 BL3 示意出了第三初始信号线 Vinit3 所传输的第三初始信号的传输路径。

在一些示例中, 如图 8 及图 17 所示, 上述第二连接线 47 位于相邻的两条数据信号线 Data 之间。

如图 8 所示的俯视图中, 沿第二方向 X, 多条信号线 40 及第一开口 51 的排布顺序依次为: 第一类电压信号线 41 (或第一电压信号线 VDD)、第一类扇出线 44、第一类电压信号线 41 (或第一电压信号线 VDD)、数据信号线 Data、第一开口 51 及第二连接线 47、数据信号线 Data、第一类电压信号线 41 (或第一电压信号线 VDD)。

例如, 第二连接线 47 与该相邻的两条数据信号线 Data 同层设置。

由于第二连接线 47 与第三类信号线 43 线连接, 第二连接线 47 传输恒压电信号, 从而可以利用第二连接线 47 对相邻的两条数据信号线 Data 进行屏蔽, 避免该相邻的两条数据信号线 Data 所传输的数据信号之间的相互干扰, 提高该相邻的两条数据信号线 Data 所传输的数据信号的稳定性和准确性, 从而使得子像素发出的光线与预设光线的差异性较小, 进而提高显示基板 100 及显示装置 1000 的图像显示质量。

在一些实施例中, 如图 11~图 17 及图 8 所示, 显示基板 100 包括: 依次设置在衬底 10 一侧的屏蔽层 BSM、第一有源层 PL、第三栅导电层 Gate3、第一栅导电层 Gate1、第二有源层 ZL、第二栅导电层 Gate2、第一源漏导电层 SD1、第二源漏导电层 SD2。

其中, 图 11 示出了屏蔽层 BSM 的一种俯视结构。图 12 示出了第一有源层 PL 的俯视结构。图 13 示出了第一有源层 PL、第三栅导电层 Gate3 叠层设置的一种俯视结构。图 14 示出了第一栅导电层 Gate1 的一种俯视结构。图 15 示出了第二栅导电层 Gate2 的一种俯视结构。图 16 示出了第一栅导电层 Gate1、第二有源层 ZL、第二栅导电层 Gate2 叠层设置的一种俯视结构。图 8 示出了第一源漏导电层 SD1、第二源漏导电层 SD2 叠层设置的一种俯视结构。图 17 示出了屏蔽层 BSM、第一有源层 PL、第三栅导电层 Gate3、第一栅导电层 Gate1、第二有源层 ZL、第二栅导电层 Gate2、第一源漏导电层 SD1、第二源漏导电层 SD2 叠层设置的一种俯视结构。

可以理解的是, 图 6 示意出了第一源漏导电层 SD1、第二源漏导电层 SD2 及遮光层 50 层叠设置的另一种俯视结构图。图 7 示意出了第一源漏导电层 SD1、第二源漏导电层 SD2 层叠设置的另一种俯视结构图。

屏蔽层 BSM 的材料可以包括导电材料。屏蔽层 BSM 可以与传输恒压电信号的信号线 (例如第一电压信号线 VDD、公共电压信号线 VSS、第一初始信号线 Vinit1、第二初始信号线 Vinit1 或第三初始信号线 Vinit2) 连接, 从而可以提高位于屏蔽层 BSM 远离衬底 10 一侧的膜层 (例如驱动晶体管 T4 的栅极所在的膜层) 的电信号的稳定性, 避免该膜层的信号受到干扰。

示例性的, 第一有源层 PL 的材料可以包括非晶硅、单晶硅、多晶硅等半导体材料。

示例性的, 第二有源层 ZL 的材料可以包括金属氧化物半导体材料, 例如铟镓锌氧化

物(Indium gallium zinc oxide, 简称 IGZO)等。

示例性的, 第一栅导电层 Gate1、第二栅导电层 Gate2、第三栅导电层 Gate3、第一源漏导电层 SD1、第二源漏导电层 SD2 的材料均为可导电材料。第一栅导电层 Gate1、第二栅导电层 Gate2、第三栅导电层 Gate3 的材料例如可以相同, 第一源漏导电层 SD1、第二源漏导电层 SD2 的材料例如可以相同。

例如, 上述可导电材料可以为金属材料, 该金属材料例如为 Al (铝)、Ag (银)、Cu (铜)、Cr (铬) 等。

需要说明的是, 第一有源层 PL 在衬底 10 上的正投影, 与第三栅导电层 Gate3 在衬底 10 上的正投影具有交叠。其中, 在第一有源层 PL 远离衬底 10 的一侧形成第一栅导电层 Gate1 后, 以第三栅导电层 Gate3 为掩膜, 对第一有源层 PL 进行掺杂处理, 使得有第一有源层 PL 中被第三栅导电层 Gate3 覆盖的部分, 构成部分晶体管的有源图案, 使得第一有源层 PL 中未被第三栅导电层 Gate3 覆盖的部分, 构成导体, 该导体可以构成部分晶体管的栅极或第二极。第三栅导电层 Gate3 与第一有源层 PL 交叠的部分, 构成部分晶体管的栅极图案。

此外, 第二有源层 ZL 在衬底 10 上的正投影, 与第二栅导电层 Gate2 在衬底 10 上的正投影、以及第一栅导电层 Gate1 在衬底 10 的正投影, 具有相同的交叠图案。其中, 第二栅导电层 Gate2 位于上述相同的交叠图案中的部分、以及第一栅导电层 Gate1 位于上述相同的交叠图案中的部分构成部分晶体管的栅极图案, 第二有源层 ZL 中, 与上述相同的交叠图案相连接的部分, 构成部分晶体管的栅极或第二极。

可以理解的是, 上述多个膜层中, 任意相邻两个膜层之间可以具有绝缘层 (图中未示意), 图中仅示意出了绝缘层上部分过孔所在的位置。各个绝缘层均可以对位于各自相对两侧的导电膜层 (此处的导电膜层指上述屏蔽层 BSM、第一有源层 PL、第三栅导电层 Gate3、第一栅导电层 Gate1、第二有源层 ZL、第二栅导电层 Gate2、第一源漏导电层 SD1、第二源漏导电层 SD2) 进行隔离, 避免位于各绝缘层相对两侧的导电膜层形成短接。各个导电膜层之间, 可以通过穿过各绝缘层上设置的过孔实现连接。例如, 上述绝缘层的材料可以包括氧化硅、氮化硅或氮氧化硅等。

在一种实现方式中, 上述多条信号线 (此处指多条第二类扇出线 45、多条第一类信号线 41、多条第一类扇出线 44、多条数据信号线 Data、多条第二连接线 47 及多条第二类信号线 42) 分别设置在显示基板 100 的三个不同的膜层 (例如第一源漏导电层 SD1、第二源漏导电层 SD2 和第三源漏导电层), 使得显示基板 100 中膜层的数量较多, 显示基板 100 整体的厚度较大, 不利于显示基板 100 的轻薄化设计。且用于制备该三个膜层的掩膜板的成本较高, 不利于降低显示基板 100 的制备成本。

而在本公开的一些示例中, 如图 8 及图 17 所示, 设置上述多条第二类扇出线 45 位于第一源漏导电层 SD1。多条第一类信号线 41、多条第一类扇出线 44、多条数据信号线 Data 位于第二源漏导电层 SD2。

由此, 可以使得多条第一类信号线 41、多条第一类扇出线 44、多条数据信号线 Data

位于同一层,有利于提高第一类信号线 41 对第一类扇出线 44 的屏蔽保护效果。

如图 8 所示,上述多条第二连接线 47 位于第二源漏导电层 SD2。多条第一初始信号线 Vinit1 位于第一源漏导电层 SD1。如图 14 所示,多条第二初始信号线 Vinit2、第一连接线 46 位于第一栅导电层 Gate1。如图 15 所示,多条第三初始信号线 Vinit3 位于第二栅导电层 Gate2。

第一初始信号线 Vinit1、第二初始信号线 Vinit2 及第三初始信号线 Vinit3 分别位于不同的膜层,可以在一定程度上降低各个膜层上的布线密度。第一初始信号线 Vinit1、第二初始信号线 Vinit2 及第三初始信号线 Vinit3 分别与第二连接线 47 位于不同的膜层,从而使得第一初始信号线 Vinit1 与第二连接线 47、第二初始信号线 Vinit2 与第二连接线 47 及第三初始信号线 Vinit3 与第二连接线 47,互相之间不干扰。

多条数据信号线 Data 和第二条第二连接线 47 均位于第二源漏导电层 SD2,第二连接线 47 位于相邻的两个数据信号线 Data 之间,从而可以利用第二连接线 47 对相邻两个数据信号线 Data 进行屏蔽保护。

由此,上述多条信号线 40 可以分别设置在显示基板 100 的第一源漏导电层 SD1 和第二源漏导电层 SD2,从而可以减少显示基板 100 中的膜层数量,减小显示基板 100 的厚度,实现显示基板 100 及显示装置 1000 的轻薄化设计,还可以节省一张掩模板,降低显示基板 100 及显示装置 1000 的制备成本。

在另一些示例中,如图 6 所示,上述多条第一连接线 46 位于第一源漏导电层 SD1。由此可以在一定程度上降低第一栅导电层 Gate1 的布线密度。

在一些示例中,上述多条信号线 40 还包括:多条使能信号线 EML、多条第一扫描信号线 ScanP、多条第二扫描信号线 ScanN、多条第一复位信号线 ResetP、多条第二复位信号线 ResetN。

使能信号线 EML、第一扫描信号线 ScanP、第二扫描信号线 ScanN、第一复位信号线 ResetP、第二复位信号线 ResetN 均沿第二方向 X 延伸。

第一扫描信号线 ScanP、第二扫描信号线 ScanN、第一复位信号线 ResetP、第二复位信号线 ResetN 可以均与栅极驱动电路连接,接收来自栅极驱动电路的电信号。

使能信号线 EML 可以与位于显示基板 100 的周边区 N 的使能驱动电路 (EM GOA) 连接,接收来自使能驱动电路的使能信号。

例如,如图 13 所示,多条使能信号线 EML、多条第一扫描信号线 ScanP、多条第一复位信号线 ResetP、多条第二复位信号线 ResetN 均位于第三栅导电层 Gate3。

如图 16 所示,多条第二扫描信号线 ScanN 位于第一栅导电层 Gate1 及第二栅导电层 Gate2。

例如,数据信号线 Data 与上述像素电路 20 中的数据信号线端 DN 连接,用于向像素电路 20 中开关晶体管 T4 传输数据信号。第一电压信号线 VDD 与上述像素电路 20 中的第一电压信号端 VDDN 连接,用于向像素电路 20 中第一发光控制晶体管 T5 及存储电容器 Cst 传输第一电压信号。

使能信号线 EML 与上述像素电路 20 中的使能信号端 EM 连接，用于向像素电路 20 中第一发光控制晶体管 T5 和第二发光控制晶体管 T6 传输使能信号。第一扫描信号线 ScanP 与上述像素电路 20 中的第一扫描信号端 SN1 连接，用于向像素电路 20 中开关晶体管 T4 传输第一扫描信号。第二扫描信号线 ScanN 与上述像素电路 20 中的第二扫描信号端 SN2 连接，用于向像素电路 20 中补偿晶体管 T2 传输第二扫描信号。

第一初始信号线 Vinit1 与上述像素电路 20 中的第一初始信号端 VN1 连接，用于向像素电路 20 中第一复位晶体管 T1 传输第一初始信号。第二初始信号线 Vinit2 与上述像素电路 20 中的第二初始信号端 VN2 连接，用于向像素电路 20 中第二复位晶体管 T7 传输第二初始信号。第三初始信号线 Vinit3 与上述像素电路 20 中的第三初始信号端 VN3 连接，用于向像素电路 20 中第三复位晶体管 T8 传输第三初始信号。

如图 3 所示，显示基板 100 还包括：位于发光器件 30 远离衬底 10 一侧、且位于遮光层 50 和多个发光器件 30 之间的封装层 60。

例如，该封装层 60 可以为薄膜封装层，薄膜封装层可以对上述子像素进行封装，使得像素电路 20 及发光器件 30 与外界的水汽等隔离开，进而可以提高发光器件 30 的发光性能及发光寿命，避免在水汽入侵的情况下，水汽对像素电路 20 以及发光器件 30 的氧化。

封装层 60 具有一定的光透过率，从而可以使得发光器件 30 发出的光线可以透过封装层 60 出射。

上述封装层 60 包括：层叠设置的无机封装层及有机封装层。无机封装层可以包括第一无机封装层及第二无机封装层。有机封装层可以位于第一无机封装层和第二无机封装层之间。

例如，无机封装层的材料可以为无机材料，可以采用气相沉积工艺制备形成无机封装层。有机封装层的材料可以为有机材料，可以采用喷墨打印工艺形成有机封装层。无机封装层的材料可以为 OC（Optical Clear，光学透明）胶。

可以理解的是，有机封装层主要用于平坦化、缓解应力，无机封装层中的第一无机封装层和第二无机封装层主要用于阻隔水氧，并对位于第一无机封装层和第二无机封装层之间的有机封装层形成包裹。

以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，想到变化或替换，都应涵盖在本公开的保护范围之内。因此，本公开的保护范围应以所述权利要求的保护范围为准。

1、一种显示基板，具有显示区和绑定区，所述绑定区位于所述显示区的沿第一方向的一侧；所述显示基板包括：

衬底；

多条信号线，位于所述衬底上；所述信号线至少位于所述显示区；多条所述信号线包括多条第一类信号线和多条第一类扇出线；所述第一类信号线接收恒压电信号；

遮光层，位于多条所述信号线远离所述衬底的一侧，且位于所述显示区；所述遮光层包括多个第一开口；

其中，所述显示区包括主显示区和位于所述主显示区一侧的副显示区；所述副显示区的光透过率大于所述主显示区的光透过率；所述多个第一开口位于所述副显示区；多条所述第一类信号线及所述多条第一类扇出线在所述衬底上的正投影，与多个所述第一开口在所述衬底上的正投影无交叠；所述第一类扇出线位于相邻的两条所述第一类信号线之间。

2、根据权利要求1所述的显示基板，其中，所述第一类信号线沿所述第一方向延伸；所述第一类扇出线沿所述第一方向延伸；

位于相邻的两条所述第一类信号线之间的第一类扇出线，与所述相邻的两条所述第一类信号线之间的间距，大致相等或相等。

3、根据权利要求2所述的显示基板，其中，位于同一条第一类扇出线的相对两侧、且相邻的两条第一类信号线，关于所述同一条第一类扇出线大致对称设置或对称设置。

4、根据权利要求2或3所述的显示基板，其中，还包括：多个像素电路；多个所述像素电路排列成多行多列，每行所述像素电路沿第二方向排列，每列所述像素电路沿第一方向排列；所述第二方向和所述第一方向相交；

位于所述第一类扇出线的两侧、且相邻的两条所述第一类信号线，构成第一类信号线组；所述第一类信号线组中的两条第一类信号线连接；一条所述第一类信号线，与一列所述像素电路电连接。

5、根据权利要求4所述的显示基板，其中，多条所述信号线还包括：多条第一连接线；所述第一连接线沿所述第二方向延伸；所述第一连接线连接所述第一类信号线组中的两条第一类信号线。

6、根据权利要求1所述的显示基板，其中，所述第一类信号线包括第一电压信号线。

7、根据权利要求1所述的显示基板，其中，所述多条信号线还包括：多条第二类信号线；所述第二类信号线与所述第一类信号线用于接收相同的电信号；所述第二类信号线的延伸方向与所述第一类信号线的延伸方向相同或大致相同；

相比于所述第二类信号线，所述第一类信号线更靠近所述显示区中沿第一方向延伸的中心线。

8、根据权利要求1所述的显示基板，其中，所述多条信号线还包括：多条第二类扇出线和多条数据信号线；所述数据信号线沿第一方向延伸，所述第二类扇出线沿所述第二方向延伸，所述第二类扇出线位于所述显示区；一条第二类扇出线与一条第一类扇出线连接；所述数据信号线与所述第二类扇出线连接。

9、根据权利要求1所述的显示基板，其中，还包括：多个像素电路；多个所述像素电路排列成多行多列，每行所述像素电路沿第二方向排列，每列所述像素电路沿第一方向排列，所述第二方向和所述第一方向相交；

所述多条信号线还包括：多条第三类信号线；所述第三类信号线用于接收初始信号；所述第三类信号线沿第二方向延伸；

相邻的两行所述像素电路，与同一条所述第三类信号线连接。

10、根据权利要求9所述的显示基板，其中，所述相邻的两行所述像素电路，与同一条第三类信号线之间的间距相等或大致相等。

11、根据权利要求9所述的显示基板，其中，所述多条第三类信号线包括：多条第一初始信号线、多条第二初始信号线和多条第三初始信号线。

12、根据权利要求9所述的显示基板，其中，所述多条信号线还包括：多条第二连接线；所述第二连接线沿所述第一方向延伸；一条所述第二连接线与一条所述第三类信号线连接。

13、根据权利要求9所述的显示基板，其中，所述多条信号线还包括：多条第二连接线；所述第二连接线沿所述第一方向延伸；

所述第二连接线包括：至少一个断口和多个子线；

所述断口与所述第一开口正对，且所述断口在沿所述第一方向上的尺寸，大于或等于所述第一开口在所述第一方向上的尺寸；多个所述子线分别位于各所述断口的相对两侧；一个所述子线与一条所述第三类信号线连接。

14、根据权利要求12所述的显示基板，其中，所述多条信号线还包括：多条数据信号线；所述第二连接线位于相邻的两条数据信号线之间。

15、根据权利要求1所述的显示基板，其中，所述显示基板包括：层叠设置在所述衬底一侧的第一源漏导电层和第二源漏导电层；

所述显示基板还包括：多条第二类扇出线、多条数据信号线；

其中，多条所述第二类扇出线位于所述第一源漏导电层；多条所述第一类信号线、多条所述第一类扇出线、多条所述数据信号线位于所述第二源漏导电层。

16、根据权利要求15所述的显示基板，其中，所述显示基板还包括：层叠设置在所述衬底与所述第一源漏导电层之间的第一栅导电层、第二栅导电层；所述第一栅导电层位于所述衬底与所述第二栅导电层之间；

所述显示基板还包括：多条第一连接线、多条第二连接线、多条第三类信号线；所述多条第三类信号线包括：多条第一初始信号线、多条第二初始信号线和多条第三初始信号线；

其中，多条所述第二连接线位于所述第二源漏导电层；

多条所述第一初始信号线位于所述第一源漏导电层；

多条所述第二初始信号线、多条所述第一连接线位于所述第一栅导电层；多条所述第三初始信号线位于所述第二栅导电层。

17、根据权利要求 1 所述的显示基板，还包括：多个滤光部；所述遮光层还包括多个第二开口；多个所述第二开口位于所述主显示区；一个所述滤光部位位于一个所述第二开口内。

18、根据权利要求 1~17 中任一项所述的显示基板，还包括：

多个发光器件，位于所述多条信号线远离所述衬底的一侧；

封装层，设置于所述遮光层和所述多个发光器件之间。

19、一种显示装置，包括如权利要求 1~18 中任一项所述的显示基板；

以及光学元件，位于所述显示基板的非出光侧，且位于所述显示基板的副显示区。