

权利要求书

1. 一种数据通路接口电路，包括：

写通路模块，分别与内部端口和外部端口连接，用于从所述外部端口向所述内部端口传输存储数据；

读通路模块，分别与所述内部端口和所述外部端口连接，用于从所述内部端口向所述外部端口传输所述存储数据；

第一延迟模块，分别与所述外部端口和所述内部端口连接，用于从所述外部端口或所述内部端口获取所述存储数据，对所述存储数据进行延迟处理，并将处理后的所述存储数据传输至所述写通路模块和/或所述读通路模块；

延迟控制模块，与所述第一延迟模块连接，用于接收外部输入的信号指令，并根据所述信号指令控制所述第一延迟模块执行所述延迟处理的延迟时间。

2. 根据权利要求 1 所述的数据通路接口电路，其中，所述第一延迟模块包括：

选择单元，所述选择单元的输入端分别与所述外部端口和所述内部端口连接，所述选择单元的控制端用于接收所述信号指令；

暂存单元，所述暂存单元的数据输入端与所述选择单元的输出端连接，所述暂存单元的控制端与所述延迟控制模块的输出端连接。

3. 根据权利要求 2 所述的数据通路接口电路，其中，所述暂存单元包括锁存器、触发器、寄存器中的一种或多种，所述暂存单元的控制端包括时钟驱动端、置位端、复位端中的一种或多种。

4. 根据权利要求 2 所述的数据通路接口电路，其中，所述写通路模块包括：

写缓冲单元，所述写缓冲单元的输入端与所述暂存单元的输出端连接，所述写缓冲单元的输出端与所述内部端口连接，所述写缓冲单元的控制端用于接收所述信号指令；

所述读通路模块包括：

读缓冲单元，所述读缓冲单元的输入端与所述暂存单元的输出端连接，所述读缓冲单元的输出端与所述外部端口连接，所述读缓冲单元的控制端用于接收所述信号指令。

5. 根据权利要求 2 所述的数据通路接口电路，其中，所述延迟控制模块包括：

延迟链，所述延迟链的输入端用于接收所述信号指令，并对所述信号指令进行延迟并输出；

控制信号产生电路，所述控制信号产生电路的输入端与所述延迟链的输出端连接，所述控制信号产生电路的输出端与所述暂存单元的控制端连接，所述控制信号产生电路用于根据所述延迟链输出的信号产生一控制信号。

6. 根据权利要求 5 所述的数据通路接口电路, 其中, 所述延迟链为可编程延迟链。

7. 根据权利要求 5 所述的数据通路接口电路, 其中, 所述控制信号包括脉冲信号、信号上升沿、信号下降沿中的一种或多种。

8. 根据权利要求 1 所述的数据通路接口电路, 其中, 所述第一延迟模块和所述延迟控制模块配置有两个工作模式, 所述两个工作模式包括延迟模式和快速模式, 当处于所述延迟模式时, 所述第一延迟模块和所述延迟控制模块均有效; 当处于所述快速模式时, 所述延迟控制模块无效, 所述第一延迟模块对所述存储数据的传输延迟为零, 所述数据通路接口电路还包括:

模式选择模块, 分别与所述第一延迟模块和所述延迟控制模块连接, 用于接收所述信号指令, 并根据所述信号指令控制所述第一延迟模块和所述延迟控制模块的工作模式。

9. 根据权利要求 8 所述的数据通路接口电路, 其中, 所述信号指令包括写指令、读指令、模式选择编码指令中的一种或多种。

10. 一种存储器, 包括:

如权利要求 1 至 9 中任一项所述的数据通路接口电路;

数据处理模块, 与所述数据通路接口电路的外部端口连接, 用于处理所述存储数据;

存储块, 与所述数据通路接口电路的内部端口连接, 用于存储所述存储数据。

11. 根据权利要求 10 所述的存储器, 其中, 还包括:

第二延迟模块, 与所述存储块连接, 用于接收所述信号指令, 并根据所述信号指令生成存储块控制信号, 所述存储块控制信号用于控制所述存储数据进入所述存储块的时间。

12. 根据权利要求 11 所述的存储器, 其中, 所述第二延迟模块对存储块控制信号产生的延迟时间与所述数据通路接口电路对所述存储数据产生的延迟时间相匹配。

13. 根据权利要求 10 所述的存储器, 其中, 所述存储块包括至少两个存储子块, 所述存储子块连接至同一存储块控制电路。

14. 根据权利要求 13 所述的存储器, 其中, 所述存储块控制电路包括行译码电路、列译码电路、冗余电路中的一种或多种。

15. 根据权利要求 13 所述的存储器, 其中, 所述存储器包括多个所述数据通路接口电路和多个存储块, 所述数据通路接口电路和所述存储块一一对应设置;

所述多个数据通路接口电路的外部端口与同一所述数据处理模块连接, 所述数据通路接口电路的内部端口与多个所述存储子块连接。

16. 根据权利要求 15 所述的存储器, 其中, 所述存储数据从所述数据处理模块的输出端到达任一所述存储子块的传输时间相匹配。

17. 根据权利要求 15 所述的存储器，其中，所述存储数据从任一所述存储子块到达所述数据处理模块的传输时间相匹配。

18. 根据权利要求 15 所述的存储器，其中，所述存储器包括两个所述数据处理模块，所述数据处理模块分别与所述多个数据通路接口电路连接；

其中，当所述存储器处于单数据处理模块有效模式时，控制一个所述数据处理模块开启以传输数据；当所述存储器处于多数据处理模块有效模式时，控制设定数量的所述数据处理模块开启，以同步传输数据至不同的所述存储块。

19. 一种存储系统，包括：

如权利要求 10 至 18 任一项所述的存储器；

电子设备；

处理模块控制器，分别与所述存储器和所述电子设备连接，用于根据所述电子设备的系统信息开启所述存储器中对应数量的所述数据处理模块。