

請求の範囲

[請求項1] 第1CPU、第1LANコントローラ、第2LANコントローラが形成された第1CPU基板と、第2CPU、第3LANコントローラが形成された第2CPU基板と、外部と通信をするための第1物理層デバイス、外部と通信をするための第2物理層デバイスが形成されたキャリア基板と、前記第1CPU基板及び前記第2CPU基板と前記第1物理層デバイス及び前記第2物理層デバイスとの接続を切り替える切替部とを備え、

前記第1物理層デバイスは、前記第1LANコントローラと第1データバスで接続され、

前記切替部は、第2データバスによる前記第2物理層デバイスとの接続先を、前記第2LANコントローラ及び前記第3LANコントローラのいずれか一方に切り替えるデータバス切替部と、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、前記第1LANコントローラ及び前記第3LANコントローラのいずれか一方が前記第2物理層デバイスへアクセスするように制御バスを切り替える制御バス切替部と、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、割り込みバスを切り替えて、前記第1CPUへの割り込み処理が、前記第1物理層デバイス及び前記第2物理層デバイスの両方から送られるか、前記第1物理層デバイスからのみ送られるかを前記第1CPUへ通知する割り込みバス切替部とを有し、

前記切替部は、前記第2データバス、前記制御バス、前記割り込みバスの切り替えは、同じ選択信号を受けたことをトリガとして実施することを特徴とする情報処理装置。

[請求項2] 第1CPU、第1LANコントローラ、第2LANコントローラが形成された第1CPU基板と、外部と通信をするための第1物理層デバイス、外部と通信をするための第2物理層デバイスが形成されたキャリア基板と、前記第1CPU基板及び外部基板と前記第1物理層デ

バイス及び前記第2物理層デバイスとの接続を切り替える切替部とを備え、前記第1物理層デバイスは、前記第1LANコントローラと第1データバスで接続され、前記切替部は、データバス切替部、制御バス切替部、割り込みバス切替部を有し、

前記外部基板として、第2CPU、第3LANコントローラが形成された第2CPU基板が接続されたとき、

前記データバス切替部は、第2データバスによる前記第2物理層デバイスとの接続先を、前記第2LANコントローラ及び前記第3LANコントローラのいずれか一方に切り替え、

前記制御バス切替部は、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、前記第1LANコントローラ及び前記第3LANコントローラのいずれか一方が前記第2物理層デバイスへアクセスするように制御バスを切り替え、

前記割り込みバス切替部は、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、割り込みバスを切り替えて、前記第1CPUへの割り込み処理が、前記第1物理層デバイス及び前記第2物理層デバイスの両方からか、前記第1物理層デバイスからのみかを前記第1CPUへ通知し、

前記切替部は、前記第2データバス、前記制御バス、前記割り込みバスの切り替えは、同じ選択信号を受けたことをトリガとして実施することを特徴とする情報処理装置。

[請求項3] 前記選択信号を生成する切替制御部をさらに備え、前記選択信号は、前記切替制御部が第1信号又は第2信号として前記切替部へ送られるものであることを特徴とする請求項1又は請求項2に記載の情報処理装置。

[請求項4] 前記データバス切替部は、前記第1信号を受けたとき、データバス用スイッチを前記第2データバスが前記第2物理層デバイスと前記第2LANコントローラとを接続状態にし、前記第2信号を受けたとき

、前記データバス用スイッチを前記第2データバスが前記第2物理層デバイスと前記第3LANコントローラとを接続状態にすることを特徴とする請求項3に記載の情報処理装置。

[請求項5] 前記制御バス切替部は、前記第1信号を受けたとき、制御バス用スイッチを前記第1LANコントローラが前記第2物理層デバイスへアクセスするように切り替え、前記第2信号を受けたとき、前記制御バス用スイッチを前記第3LANコントローラが前記第2物理層デバイスへアクセスするように切り替えることを特徴とする請求項3又は請求項4に記載の情報処理装置。

[請求項6] 前記割り込みバス切替部は、前記第1信号を受けたとき、割り込みバス用スイッチを制御して、前記第1CPUへの割り込み処理が、前記第1物理層デバイス及び前記第2物理層デバイスの両方からであると前記第1CPUへ通知し、前記第2信号を受けたとき、前記割り込みバス用スイッチを制御して、前記第1CPUへの割り込み処理が、前記第1物理層デバイスのみであると前記第1CPUへ通知することを特徴とする請求項3から請求項5のいずれか1項に記載の情報処理装置。

[請求項7] 前記切替制御部は、前記第1CPUからの指示により前記選択信号を生成することを特徴とする請求項3から請求項6のいずれか1項に記載の情報処理装置。

[請求項8] 前記切替部及び前記切替制御部の少なくとも一方は、前記キャリア基板に形成されていることを特徴とする請求項3から請求項7のいずれか1項に記載の情報処理装置。

[請求項9] 第1CPU、第1LANコントローラ、第2LANコントローラが形成された第1CPU基板、及び、第2CPU、第3LANコントローラが形成された第2CPU基板と、

外部と通信をするための第1物理層デバイス、及び、外部と通信をするための第2物理層デバイスとの、

接続を切り替える通信切替方法において、

第2データバスによる前記第2物理層デバイスとの接続先を、前記第2LANコントローラ及び前記第3LANコントローラのいずれか一方に切り替えるデータバス切替ステップと、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、前記第1LANコントローラ及び前記第3LANコントローラのいずれか一方が前記第2物理層デバイスへアクセスするように制御バスを切り替える制御バス切替ステップと、前記第2物理層デバイスの前記第2データバスによる接続先に応じて、割り込みバスを切り替えて、前記第1CPUへの割り込み処理が、前記第1物理層デバイス及び前記第2物理層デバイスの両方から送られるか、前記第1物理層デバイスからのみ送られるかを前記第1CPUへ通知する割り込みバス切替ステップとを備え、

前記データバス切替ステップ、前記制御バス切替ステップ、前記割り込みバス切替ステップは、同じトリガで実施することを特徴とする通信切替方法。

[請求項10]

前記データバス切替ステップ、前記制御バス切替ステップ、前記割り込みバス切替ステ

ップの実施よりも前のタイミングで、前記データバス切替ステップにおける接続先を決定

する前記トリガである第1信号及び第2信号を生成する切替制御ステップをさらに備え、

前記切替制御ステップは、前記第2データバスが前記第2物理層デバイスと前記第2L

ANコントローラとを接続状態にする指示である前記第1信号、又は、前記第2データバ

スが前記第2物理層デバイスと前記第3LANコントローラとを接続状態にする指示であ

る前記第2信号を生成することを特徴とする請求項9に記載の通信切

替方法。

- [請求項11] 前記切替制御ステップの実施よりも前のタイミングで、前記第2 CPU基板の実装の有無を確認する実装確認ステップをさらに備え、前記切替制御ステップは、前記実装確認ステップで前記第2 CPU基板が実装されていないと確認できた場合、前記第1信号のみを生成することを特徴とする請求項10に記載の通信切替方法。