(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2006 年8 月24 日 (24.08.2006)

PCT

(10) 国際公開番号
WO 2006/088074 A1

(51) 国際特許分類:
H01L 21/683 (2006.01)

(21) 国際出願番号: PCT/JP2006/302697

(22) 国際出願日: 2006 年2 月16 日 (16.02.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2005-042115 2005 年2 月18 日 (18.02.2005) JP

(71) 出願人 (米国を除く全ての指定国について): 三井化学株式会社 (**MITSUI CHEMICALS, INC.**) [JP/JP]; 〒1057117 東京都港区東新橋一丁目５番２号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 才本 芳久 (**SAIMOTO, Yoshihisa**) [JP/JP]; 〒1057117 東京都港区東新橋一丁目５番２号 三井化学株式会社内 Tokyo (JP). 浦川 俊也 (**URAKAWA, Toshiya**) [JP/JP]; 〒4578522 愛知県名古屋市南区丹後通２－１ 三井化学株式会社内 Aichi (JP). 中島 明美 (**NAKAJIMA, Akemi**) [JP/JP]; 〒4578522 愛知県名古屋市南区丹後通２－１ 三井化学株式会社内 Aichi (JP). 赤井 郁雄 (**AKAI, Ikuo**) [JP/JP]; 〒4578522 愛知県名古屋市南区丹後通２－１ 三井化学ファブロ株式会社内 Aichi (JP). 相原 伸 (**AIHARA, Shin**) [JP/JP]; 〒4578522 愛知県名古屋市南区丹後通２－１ 三井化学ファブロ株式会社内 Aichi (JP).

(74) 代理人: 中島 淳, 外 (**NAKAJIMA, Jun et al.**); 〒1600022 東京都新宿区新宿４丁目３番１７号 ＨＫ新宿ビル７階 太陽国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) **Title:** SEMICONDUCTOR WAFER SURFACE PROTECTING SHEET AND SEMICONDUCTOR WAFER PROTECTING METHOD USING SUCH PROTECTING SHEET

(54) 発明の名称: 半導体ウェハ表面保護シート及び該保護シートを用いる半導体ウェハの保護方法

(57) **Abstract:** A semiconductor wafer surface protecting sheet which can prevent breakage of a semiconductor wafer even when a circuit forming plane of the semiconductor wafer has a significant unevenness, and a method for protecting the semiconductor wafer by using such protecting sheet are provided. The semiconductor wafer surface protecting sheet is characterized in that the protecting sheet includes at least one resin layer (A) satisfying a relationship of G' (60)/G' (25)<0.1, where G' (25) is a storage elastic modulus at 25°C, and G' (60) is a storage elastic modulus at 60°C. The semiconductor wafer protecting method using such sheet is also provided.

(57) 要約: 半導体ウェハの回路形成面に非常大きな凹凸を有している場合であっても、半導体ウェハの破損を防止し得る半導体ウェハ表面保護シート及び該保護シートを用いた半導体ウェハの保護方法を提供する。 ２５℃における貯蔵弾性率Ｇ' （２５）、６０℃における貯蔵弾性率Ｇ' （６０）が、Ｇ' （６０）／Ｇ' （２５）＜０．１の関係を有する樹脂層(Ａ)を少なくとも一層含むことを特徴とする半導体ウェハ表面保護用シートと該シートを用いた半導体ウェハ保護方法である。

WO 2006/088074 A1