

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年8月22日(22.08.2013)



(10) 国際公開番号

WO 2013/121718 A1

- (51) 国際特許分類:
B24B 37/08 (2012.01) B24B 53/12 (2006.01)
B24B 53/00 (2006.01) H01L 21/304 (2006.01)
- (21) 国際出願番号: PCT/JP2013/000482
- (22) 国際出願日: 2013年1月30日(30.01.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-030929 2012年2月15日(15.02.2012) JP
特願 2012-059341 2012年3月15日(15.03.2012) JP
- (71) 出願人: 信越半導体株式会社(SHIN-ETSU HAN-
DOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田
区大手町二丁目6番2号 Tokyo (JP).
- (72) 発明者: 佐藤 一弥(SATO, Kazuya); 〒9618061 福
島県西白河郡西郷村大字小田倉字大平150番
地信越半導体株式会社 半導体白河研究所内
Fukushima (JP). 田中 佑宜(TANAKA, Yuki); 〒

9618061 福島県西白河郡西郷村大字小田倉字大
平150番地信越半導体株式会社 半導体白河
研究所内 Fukushima (JP). 小林 修一(KOBAY-
ASHI, Syuichi); 〒9618061 福島県西白河郡西郷村
大字小田倉字大平150番地信越半導体株式
社 半導体白河研究所内 Fukushima (JP).

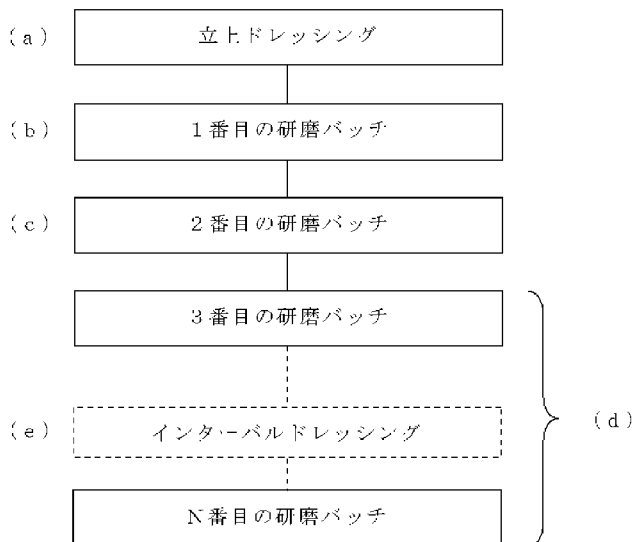
(74) 代理人: 好宮 幹夫(YOSHIMIYA, Mikio); 〒
1100005 東京都台東区上野7丁目6番11号第
一下谷ビル8F Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: METHOD FOR POLISHING BOTH SURFACES OF WAFER

(54) 発明の名称: ウェーハの両面研磨方法



- (a) Startup dressing
(b) First polishing batch
(c) Second polishing batch
(d) Third polishing batch
(e) Interval dressing
(f) Nth polishing batch

(57) Abstract: The present invention is a method for polishing both surfaces of a wafer in which: a wafer is held in a holding hole of a carrier; said held wafer is placed between upper and lower surface plates on which polishing cloths have been affixed; the carrier is rotated and revolved to polish both surfaces of the wafer simultaneously; and said wafer-polishing is repeated in batches. The method for polishing both surfaces of a wafer is characterized in that during the wafer-polishing that is repeated in batches, the direction in which the carrier is revolved is switched to the opposite direction with each batch, thereby providing a method for polishing both surfaces of a wafer that limits the reduction in productivity due to dressing while allowing wafers of a high degree of flatness to be stably obtained.

(57) 要約: 本発明は、キャリアの保持孔にウェーハを保持し、該保持されたウェーハを研磨布が貼付された上下定盤の間に挟み込み、前記キャリアを自転及び公転させて前記ウェーハの両面を同時に研磨し、該ウェーハの研磨をバッチ式に繰り返すウェーハの両面研磨方法であって、前記バッチ式に繰り返すウェーハの研磨において、前記キャリアを公転させる方向をバッチ毎に反対方向に切り替えることを特徴とするウェーハの両面研磨方法である。これにより、ドレッシングによる生産性の低下を抑えつつ、高平坦度のウェーハを安定して得ることができるウェーハの両面研磨方法が提供される。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))