

明 細 書

発明の名称：

貫通電極基板及び半導体パッケージ、並びにそれらの製造方法

技術分野

[0001] 本開示の実施形態は、貫通電極基板及び半導体パッケージ、並びにそれらの製造方法に関する。

背景技術

[0002] 貫通電極基板が、様々な用途で利用されている。貫通電極基板は、第1面及び第2面と貫通孔とを含む基板と、貫通孔内に位置する貫通電極と、を備える部材である。貫通電極基板は、例えば、インターポーザとして利用される。インターポーザは、2つの電気部品の間介在される部材である。貫通電極基板は、例えば、半導体素子と実装基板との間に介在される。貫通電極基板は、配線層を含むことがある。配線層は、例えば、半導体素子のパッドまたは端子を別の場所に再配置するという機能を果たす。このような配線層は、再配線層とも称される。配線層は、基板上に配置される。また、貫通電極基板の基板として、ガラス基板が用いられることもある。

先行技術文献

特許文献

[0003] 特許文献1：特開2023-75206号公報

発明の概要

発明が解決しようとする課題

[0004] 配線層は、気体成分を含むことがある。配線層に含まれる気体成分は、外部に排出されることを要する。しかしながら、貫通電極基板の基板としてガラス基板を用いた場合、貫通電極基板に半導体素子が搭載された半導体パッケージにおいて、配線層は、ガラス基板と半導体素子との間に配置される。この場合、ガラス基板及び半導体素子は気体を透過させにくいため、配線層に含まれる気体成分は、外部に排出されにくくなる。このため、配線層に含

まれる気体成分を外部に十分に排出できず、配線層に気体成分が滞留し得る。この滞留した気体成分により、配線層が膨張し、配線層がガラス基板から剥離するおそれがある。この結果、貫通電極基板の信頼性が低下するおそれがある。

[0005] 本開示の実施形態は、このような課題を効果的に解決し得る貫通電極基板及び半導体パッケージ、並びにそれらの製造方法を提供することを目的とする。

課題を解決するための手段

[0006] 本開示の実施形態は、以下の〔１〕～〔２１〕に関する。

〔１〕 半導体素子が搭載される貫通電極基板であって、

第１面と、前記第１面とは反対側に位置する第２面と、前記第１面から前記第２面に貫通した第１貫通孔及び第２貫通孔と、を含むガラス基板と、

前記第１貫通孔内に位置する貫通電極と、

前記第２貫通孔内に位置する樹脂部材と、

前記ガラス基板と前記半導体素子との間に位置する配線層と、を備え、

前記第１貫通孔は、前記ガラス基板の前記第１面に開口した第１開口と、前記ガラス基板の前記第２面に開口した第２開口と、を含み、

前記第２貫通孔は、前記ガラス基板の前記第１面に開口した第３開口と、前記ガラス基板の前記第２面に開口した第４開口と、を含み、

前記貫通電極は、前記第１開口から前記第２開口までの間で前記第１貫通孔を閉塞し、

前記樹脂部材は、前記第２貫通孔内において、前記第３開口から前記第４開口まで連続的に延びている、貫通電極基板。

[0007] 〔２〕 前記第１貫通孔は、前記第１開口と前記第２開口との間に位置し、前記第１貫通孔の最小の孔径を有する第１最小部を含み、

前記貫通電極は、前記第１開口及び前記第２開口において前記第１貫通孔を閉塞せず、少なくとも前記第１最小部において前記第１貫通孔を閉塞する、〔１〕に記載の貫通電極基板。

- [0008] [3] 前記貫通電極は、前記第1貫通孔内に充填されている、[1]に記載の貫通電極基板。
- [0009] [4] 前記樹脂部材は、前記第2貫通孔内に充填されている、[1]～[3]のいずれかに記載の貫通電極基板。
- [0010] [5] 前記第2貫通孔は、前記第1貫通孔と同一の形状を有する、[1]～[4]のいずれかに記載の貫通電極基板。
- [0011] [6] 前記第2貫通孔は、平面視において前記半導体素子と重なる領域内に位置する、[1]～[5]のいずれかに記載の貫通電極基板。
- [0012] [7] 前記第2貫通孔は、平面視において前記半導体素子の外周縁よりも3mm内側に位置する領域内に位置する、[6]に記載の貫通電極基板。
- [0013] [8] 平面視において前記半導体素子と重なる領域内において、複数の前記第2貫通孔が等間隔に並んでいる、[6]又は[7]に記載の貫通電極基板。
- [0014] [9] 平面視において前記半導体素子と重なる領域内において、100mm²当たり10個以上250個以下の前記第2貫通孔が位置する、[6]～[8]のいずれかに記載の貫通電極基板。
- [0015] [10] 前記第2貫通孔の前記第3開口における孔径が、50μm以上100μm以下である、[1]～[9]のいずれかに記載の貫通電極基板。
- [0016] [11] 前記ガラス基板の厚みが、100μm以上1200μm以下である、[1]～[10]のいずれかに記載の貫通電極基板。
- [0017] [12] 前記半導体素子の平面面積が、100mm²以上である、[1]～[11]のいずれかに記載の貫通電極基板。
- [0018] [13] 半導体素子が搭載される貫通電極基板であって、
第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、
前記第1貫通孔内及び前記第2貫通孔内にそれぞれ位置する貫通電極と、
少なくとも前記第2貫通孔内に位置する樹脂部材と、
前記ガラス基板と前記半導体素子との間に位置する配線層と、を備え、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、前記第1開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である、貫通電極基板。

[0019] [14] 前記第2貫通孔は、平面視において前記半導体素子と重なる領域内に位置する、[13]に記載の貫通電極基板。

[0020] [15] 平面視において前記半導体素子と重なる領域内において、 100mm^2 当たり27個以上2500個以下の前記第2貫通孔が位置する、[14]に記載の貫通電極基板。

[0021] [16] [1]～[15]のいずれかに記載の貫通電極基板と、前記貫通電極基板に搭載された半導体素子と、を備える、半導体パッケージ。

[0022] [17] 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、

前記第1貫通孔内に位置する貫通電極と、

前記第2貫通孔内に位置する樹脂部材と、を備え、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、
前記ガラス基板の前記第2面に開口した第2開口と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、
前記ガラス基板の前記第2面に開口した第4開口と、を含み、

前記貫通電極は、前記第1開口から前記第2開口までの間で前記第1貫通孔を閉塞し、

前記樹脂部材は、前記第2貫通孔内において、前記第3開口から前記第4開口まで連続的に延びている、貫通電極基板。

[0023] [18] 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、

前記第1貫通孔内及び前記第2貫通孔内にそれぞれ位置する貫通電極と、
少なくとも前記第2貫通孔内に位置する樹脂部材と、を備え、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、
前記ガラス基板の前記第2面に開口した第2開口と、前記第1開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、
前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である、貫通電極基板。

- [0024] [19] 半導体素子が搭載される貫通電極基板の製造方法であって、
- 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板を準備する工程と、
- 前記第1貫通孔内に貫通電極を形成する工程と、
- 前記第2貫通孔内に樹脂部材を形成する工程と、
- 前記ガラス基板の前記第1面に配線層を形成する工程と、を含み、
- 前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、を含み、
- 前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、を含み、
- 前記貫通電極は、前記第1開口から前記第2開口までの間で前記第1貫通孔を閉塞し、
- 前記樹脂部材は、前記第2貫通孔内において、前記第3開口から前記第4開口まで連続的に延びている、貫通電極基板の製造方法。

- [0025] [20] 半導体素子が搭載される貫通電極基板の製造方法であって、
- 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板を準備する工程と、
- 前記第1貫通孔内及び前記第2貫通孔内に貫通電極をそれぞれ形成する工程と、
- 少なくとも前記第2貫通孔内に樹脂部材を形成する工程と、
- 前記ガラス基板の前記第1面に配線層を形成する工程と、を含み、
- 前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、前記第1開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である、貫通電極基板の製造方法。

[0026] [21] [19] 又は [20] に記載の貫通電極基板の製造方法により貫通電極基板を製造する工程と、

前記貫通電極基板に半導体素子を搭載する工程と、を含む、半導体パッケージの製造方法。

発明の効果

[0027] 本開示の実施形態によれば、ガラス基板を備える貫通電極基板の信頼性を高めることができる。

図面の簡単な説明

[0028] [図1]一実施形態による半導体パッケージを示す断面図である。

[図2]図1の第1貫通孔を拡大して示す断面図である。

[図3]図1の第2貫通孔を拡大して示す断面図である。

[図4]図1の半導体パッケージの平面図である。

[図5]一実施形態による貫通電極基板の製造方法におけるガラス基板準備工程を説明するための断面図である。

[図6]一実施形態による貫通電極基板の製造方法における貫通電極形成工程を

説明するための断面図である。

[図7]一実施形態による貫通電極基板の製造方法における樹脂部材形成工程を説明するための断面図である。

[図8]一実施形態による貫通電極基板の製造方法における配線層形成工程を説明するための断面図である。

[図9]一実施形態による半導体パッケージの製造方法における半導体素子搭載工程を説明するための断面図である。

[図10]図2の第1貫通孔の一変形例を示す断面図である。

[図11]図3の第2貫通孔の一変形例を示す断面図である。

[図12]図11の第2貫通孔の更なる一変形例を示す断面図である。

[図13]図2の第1貫通孔の別の一変形例を示す断面図である。

[図14]図3の第2貫通孔の別の一変形例を示す断面図である。

[図15]図13の第1貫通孔の更なる一変形例を示す断面図である。

[図16]図14の第2貫通孔の更なる一変形例を示す断面図である。

[図17]半導体パッケージが搭載される製品の例を示す図である。

[図18]第1実施例における評価結果を示す表である。

[図19]第2実施例における評価結果を示す表である。

発明を実施するための形態

[0029] 以下、貫通電極基板及び半導体パッケージ、並びにそれらの製造方法について、図面を参照しながら詳細に説明する。以下に示す実施形態は本開示の実施形態の一例であって、本開示はこれらの実施形態に限定して解釈されない。本明細書において、「基板」、「基材」、「シート」、「フィルム」等の用語は、呼称の違いのみに基づいて、互いから区別されない。例えば、「基板」は、シートやフィルムと呼ばれ得るような部材も含む概念である。「面」とは、対象となる板状の部材を全体的かつ大局的に見た場合において対象となる板状の部材の平面方向と一致する面のことを指す。板状の部材に対して用いる法線方向とは、部材の面に対する法線方向のことを指す。本明細書において用いる、形状や幾何学的条件並びにそれらの程度を特定する、例

えば、「平行」や「直交」等の用語や長さや角度の値等については、厳密な意味に縛られることなく、同様の機能を期待し得る程度の範囲を含めて解釈する。

[0030] 本明細書において、あるパラメータに関して複数の上限値の候補及び複数の下限値の候補が挙げられている場合、そのパラメータの数値範囲は、任意の1つの上限値の候補と任意の1つの下限値の候補とを組み合わせることによって構成されてもよい。例えば、「パラメータBは、例えばA1以上であり、A2以上であってもよく、A3以上であってもよい。パラメータBは、例えばA4以下であり、A5以下であってもよく、A6以下であってもよい。」と記載されている場合を考える。この場合、パラメータBの数値範囲は、A1以上A4以下であってもよく、A1以上A5以下であってもよく、A1以上A6以下であってもよく、A2以上A4以下であってもよく、A2以上A5以下であってもよく、A2以上A6以下であってもよく、A3以上A4以下であってもよく、A3以上A5以下であってもよく、A3以上A6以下であってもよい。

[0031] 本実施形態で参照する図面において、同一部分又は同様な機能を有する部分には同一の符号又は類似の符号を付し、その繰り返しの説明は省略する場合がある。また、図面の寸法比率は説明の都合上実際の比率とは異なる場合や、構成の一部が図面から省略される場合がある。

[0032] (半導体パッケージ)

図1は、一実施形態による半導体パッケージ1を示す断面図である。半導体パッケージ1は、実装基板2に実装される装置である。実装基板2は、例えば、BGA基板、マザーボード等である。半導体パッケージ1は、貫通電極基板10と、半導体素子3と、を備える。半導体素子3は、例えば、CPU、GPU、FPGA、センサ、メモリ等である。

[0033] (貫通電極基板)

貫通電極基板10は、半導体素子3が搭載される基板である。貫通電極基板10は、半導体素子3と電氣的に接続される。貫通電極基板10は、実装

基板 2 と半導体素子 3 との間に位置する。貫通電極基板 1 0 は、実装基板 2 と半導体素子 3 とを電氣的に接続する。貫通電極基板 1 0 は、ガラス基板 1 2 と、貫通電極 2 0 と、樹脂部材 3 0 と、を備える。貫通電極基板 1 0 は、配線層 4 0 を備えてもよい。以下、貫通電極基板 1 0 の各構成要素について説明する。

[0034] (ガラス基板)

ガラス基板 1 2 は、絶縁性を有する。ガラス基板 1 2 は、ガラス材料で構成されている。ガラス材料としては、例えば、無アルカリガラスが挙げられる。無アルカリガラスは、ナトリウムやカリウム等のアルカリ成分を含まないガラスである。無アルカリガラスは、例えば、アルカリ成分の代わりにホウ酸を含む。また、無アルカリガラスは、例えば、酸化カルシウムや酸化バリウム等のアルカリ土類金属酸化物を含む。

[0035] ガラス基板 1 2 の厚み T 0 は、例えば 1 0 0 μm 以上であり、2 0 0 μm 以上であってもよく、3 0 0 μm 以上であってもよい。ガラス基板 1 2 の厚み T 0 は、例えば 1 2 0 0 μm 以下であり、8 0 0 μm 以下であってもよく、5 0 0 μm 以下であってもよい。

[0036] ガラス基板 1 2 は、第 1 面 1 3 と、第 2 面 1 4 と、第 1 貫通孔 1 5 と、第 2 貫通孔 1 6 と、を含む。第 1 面 1 3 は、半導体素子 3 の側を向いた面である。第 1 面 1 3 は、平坦状に形成されていてもよい。第 2 面 1 4 は、実装基板 2 の側を向いた面である。第 2 面 1 4 は、第 1 面 1 3 とは反対側に位置する。第 2 面 1 4 は、平坦状に形成されていてもよい。第 1 貫通孔 1 5 及び第 2 貫通孔 1 6 は、第 1 面 1 3 から第 2 面 1 4 に貫通している。ガラス基板 1 2 は、複数の第 1 貫通孔 1 5 を含んでいてもよい。ガラス基板 1 2 は、複数の第 2 貫通孔 1 6 を含んでいてもよい。

[0037] 図 2 は、図 1 の第 1 貫通孔 1 5 を拡大して示す断面図である。図面の簡略化のため、図 2 の寸法比率は、図 1 の寸法比率とは異なる。第 1 貫通孔 1 5 は、第 1 開口 1 5 a と、第 2 開口 1 5 b と、を含む。第 1 開口 1 5 a は、ガラス基板 1 2 の第 1 面 1 3 に開口した開口である。第 2 開口 1 5 b は、ガラ

ス基板 12 の第 2 面 14 に開口した開口である。第 2 開口 15 b は、第 1 開口 15 a とは反対側に位置する。

[0038] 第 1 貫通孔 15 の第 1 開口 15 a における孔径 R 1 は、例えば $50\ \mu\text{m}$ 以上であり、 $65\ \mu\text{m}$ 以上であってもよく、 $75\ \mu\text{m}$ 以上であってもよい。孔径 R 1 は、例えば $100\ \mu\text{m}$ 以下であり、 $90\ \mu\text{m}$ 以下であってもよく、 $85\ \mu\text{m}$ 以下であってもよい。第 1 貫通孔 15 の第 2 開口 15 b における孔径 R 2 についても同様である。孔径 R 2 は、孔径 R 1 と等しくてもよい。孔径 R 2 は、孔径 R 1 よりも小さくてもよいし、大きくてもよい。

[0039] 第 1 貫通孔 15 は、第 1 最小部 15 c を含んでいてもよい。第 1 最小部 15 c は、第 1 開口 15 a と第 2 開口 15 b との間に位置する。第 1 最小部 15 c は、第 1 貫通孔 15 の最小の孔径 R 3 を有する部分である。第 1 貫通孔 15 の孔径は、第 1 開口 15 a から第 1 最小部 15 c に向かうに連れて小さくなっていてもよい。第 1 貫通孔 15 の孔径は、第 2 開口 15 b から第 1 最小部 15 c に向かうに連れて小さくなっていてもよい。

[0040] 第 1 貫通孔 15 は、第 1 壁面 15 d と、第 2 壁面 15 e と、を含んでいてもよい。第 1 壁面 15 d は、第 1 開口 15 a と第 1 最小部 15 c との間に位置する壁面である。第 1 壁面 15 d は、第 1 開口 15 a から第 1 最小部 15 c まで真っ直ぐ延びていてもよいし、湾曲して延びていてもよい。例えば、第 1 壁面 15 d は、凹状あるいは凸状に湾曲していてもよい。第 2 壁面 15 e は、第 2 開口 15 b と第 1 最小部 15 c との間に位置する壁面である。第 2 壁面 15 e は、第 2 開口 15 b から第 1 最小部 15 c まで真っ直ぐ延びていてもよいし、湾曲して延びていてもよい。例えば、第 2 壁面 15 e は、凹状あるいは凸状に湾曲していてもよい。第 1 壁面 15 d と第 2 壁面 15 e とは、第 1 最小部 15 c において互いに接続される。

[0041] 第 1 最小部 15 c は、ガラス基板 12 の厚み方向において第 1 面 13 と第 2 面 14 との中間に位置していてもよい。第 1 最小部 15 c は、ガラス基板 12 の厚み方向において第 2 面 14 よりも第 1 面 13 の近くに位置していてもよい。第 1 最小部 15 c は、ガラス基板 12 の厚み方向において第 1 面 1

3よりも第2面14の近くに位置していてもよい。

[0042] 第1貫通孔15の第1最小部15cにおける孔径R3は、第1貫通孔15の第1開口15aにおける孔径R1よりも小さい。第1貫通孔15の第1最小部15cにおける孔径R3は、第1貫通孔15の第2開口15bにおける孔径R2よりも小さい。第1貫通孔15の第1最小部15cにおける孔径R3は、例えば $20\mu\text{m}$ 以上であり、 $35\mu\text{m}$ 以上であってもよく、 $45\mu\text{m}$ 以上であってもよい。孔径R3は、例えば $80\mu\text{m}$ 以下であり、 $65\mu\text{m}$ 以下であってもよく、 $55\mu\text{m}$ 以下であってもよい。

[0043] 第1開口15aは、平面視において円形の輪郭を有していてもよい。この場合、孔径R1は、第1開口15aの直径を意味する。第2開口15bは、平面視において円形の輪郭を有していてもよい。この場合、孔径R2は、第2開口15bの直径を意味する。第1最小部15cは、平面視において円形の輪郭を有していてもよい。この場合、孔径R3は、第1最小部15cの直径を意味する。本明細書において、「平面視」とは、ガラス基板12の第1面13又は第2面14に直交する方向（法線方向）に沿って対象を観察することを意味する。

[0044] 第1開口15aは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R1は、第1開口15aをその平面面積と等しい円に換算した場合のその円の直径から算出する。第2開口15bは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R2は、第2開口15bをその平面面積と等しい円に換算した場合のその円の直径から算出する。第1最小部15cは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R3は、第1最小部15cをその平面面積と等しい円に換算した場合のその円の直径から算出する。本明細書において、「平面面積」とは、平面視における対象の輪郭内の面積を意味する。

[0045] 第1貫通孔15は、平面視において半導体素子3と重なる領域A1内に位置していてもよい。平面視において半導体素子3と重ならない領域には、第1貫通孔15は位置していなくてもよい。

- [0046] 図3は、図1の第2貫通孔16を拡大して示す断面図である。図面の簡略化のため、図3の寸法比率は、図1の寸法比率とは異なる。第2貫通孔16は、第1貫通孔15と同一の形状を有していてもよい。第2貫通孔16は、第3開口16aと、第4開口16bと、を含む。第3開口16aは、ガラス基板12の第1面13に開口した開口である。第4開口16bは、ガラス基板12の第2面14に開口した開口である。第4開口16bは、第3開口16aとは反対側に位置する。
- [0047] 第2貫通孔16の第3開口16aにおける孔径R4は、第1貫通孔15の第1開口15aにおける孔径R1と等しくてもよい。第2貫通孔16の第4開口16bにおける孔径R5も、第1貫通孔15の第2開口15bにおける孔径R2と等しくてもよい。第2貫通孔16の第3開口16aにおける孔径R4は、例えば50 μ m以上であり、65 μ m以上であってもよく、75 μ m以上であってもよい。孔径R4は、例えば100 μ m以下であり、90 μ m以下であってもよく、85 μ m以下であってもよい。第2貫通孔16の第4開口16bにおける孔径R5についても同様である。孔径R5は、孔径R4と等しくてもよい。孔径R5は、孔径R4よりも小さくてもよいし、大きくてもよい。
- [0048] 第2貫通孔16の第3開口16aにおける孔径R4は、第1貫通孔15の第1開口15aにおける孔径R1よりも小さくてもよい。第2貫通孔16の第4開口16bにおける孔径R5も、第1貫通孔15の第2開口15bにおける孔径R2よりも小さくてもよい。この場合、孔径R1に対する孔径R4の比率は、例えば0.2以上であり、0.3以上であってもよく、0.4以上であってもよい。孔径R1に対する孔径R4の比率は、例えば0.7以下であり、0.6以下であってもよく、0.5以下であってもよい。孔径R2に対する孔径R5の比率についても同様である。
- [0049] 第2貫通孔16は、第2最小部16cを含んでいてもよい。第2最小部16cは、第3開口16aと第4開口16bとの間に位置する。第2最小部16cは、第2貫通孔16の最小の孔径R6を有する部分である。第2貫通孔

16の孔径は、第3開口16aから第2最小部16cに向かうに連れて小さくなっていてもよい。第2貫通孔16の孔径は、第4開口16bから第2最小部16cに向かうに連れて小さくなっていてもよい。

[0050] 第2貫通孔16は、第3壁面16dと、第4壁面16eと、を含んでもよい。第3壁面16dは、第3開口16aと第2最小部16cとの間に位置する壁面である。第3壁面16dは、第3開口16aから第2最小部16cまで真っ直ぐ延びていてもよいし、湾曲して延びていてもよい。例えば、第3壁面16dは、凹状あるいは凸状に湾曲していてもよい。第4壁面16eは、第4開口16bと第2最小部16cとの間に位置する壁面である。第4壁面16eは、第4開口16bから第2最小部16cまで真っ直ぐ延びていてもよいし、湾曲して延びていてもよい。例えば、第4壁面16eは、凹状あるいは凸状に湾曲していてもよい。第3壁面16dと第4壁面16eとは、第2最小部16cにおいて互いに接続される。

[0051] 第2最小部16cは、ガラス基板12の厚み方向において第1面13と第2面14との中間に位置していてもよい。第2最小部16cは、ガラス基板12の厚み方向において第2面14よりも第1面13の近くに位置していてもよい。第2最小部16cは、ガラス基板12の厚み方向において第1面13よりも第2面14の近くに位置していてもよい。

[0052] 第2貫通孔16の第2最小部16cにおける孔径R6は、第2貫通孔16の第3開口16aにおける孔径R4よりも小さい。第2貫通孔16の第2最小部16cにおける孔径R6は、第2貫通孔16の第4開口16bにおける孔径R5よりも小さい。第2貫通孔16の第2最小部16cにおける孔径R6は、第1貫通孔15の第1最小部15cにおける孔径R3と等しくてもよい。第2貫通孔16の第2最小部16cにおける孔径R6は、例えば20 μ m以上であり、35 μ m以上であってもよく、45 μ m以上であってもよい。孔径R6は、例えば80 μ m以下であり、65 μ m以下であってもよく、55 μ m以下であってもよい。

[0053] 第2貫通孔16の第2最小部16cにおける孔径R6は、第1貫通孔15

の第1最小部15cにおける孔径R3よりも小さくてもよい。この場合、孔径R3に対する孔径R6の比率は、例えば0.2以上であり、0.3以上であってよく、0.4以上であってよい。孔径R3に対する孔径R6の比率は、例えば0.7以下であり、0.6以下であってよく、0.5以下であってよい。

[0054] 第3開口16aは、平面視において円形の輪郭を有していてもよい。この場合、孔径R4は、第3開口16aの直径を意味する。第4開口16bは、平面視において円形の輪郭を有していてもよい。この場合、孔径R5は、第4開口16bの直径を意味する。第2最小部16cは、平面視において円形の輪郭を有していてもよい。この場合、孔径R6は、第2最小部16cの直径を意味する。

[0055] 第3開口16aは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R4は、第3開口16aをその平面面積と等しい円に換算した場合のその円の直径から算出する。第4開口16bは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R5は、第4開口16bをその平面面積と等しい円に換算した場合のその円の直径から算出する。第2最小部16cは、平面視において円形以外の輪郭を有していてもよい。この場合、孔径R6は、第2最小部16cをその平面面積と等しい円に換算した場合のその円の直径から算出する。

[0056] 図4は、図1の半導体パッケージ1の平面図である。第2貫通孔16は、平面視において半導体素子3と重なる領域A1内に位置していてもよい。第2貫通孔16は、平面視において半導体素子3の中央部と重なる領域内に位置していてもよい。とりわけ、第2貫通孔16は、平面視において半導体素子3の外周縁3eよりも3mm内側に位置する領域A2内に位置していてもよい。

[0057] 第2貫通孔16は、平面視において半導体素子3の外周縁3eよりも距離L1内側に位置する領域内に位置していてもよい。距離L1は、例えば3mm以上であり、4mm以上であってよく、5mm以上であってよい。距

離 L_1 は、例えば8 mm以下であり、7 mm以下であってもよく、6 mm以下であってもよい。

[0058] 平面視における半導体素子3の縦方向寸法 L_2 は、例えば10 mm以上であり、20 mm以上であってもよく、30 mm以上であってもよい。平面視における半導体素子3の横方向寸法 L_3 についても同様である。この場合、半導体素子3の平面面積は、例えば100 mm²以上であり、400 mm²以上であってもよく、900 mm²以上であってもよい。

[0059] 平面視において半導体素子3と重なる領域A1内において、複数の第2貫通孔16が等間隔に並んでいてもよい。とりわけ、平面視において半導体素子3の外周縁3eよりも3 mm内側に位置する領域A2内において、複数の第2貫通孔16が等間隔に並んでいてもよい。図4に示す例においては、複数の第2貫通孔16は、格子状に配列されている。図示しないが、複数の第2貫通孔16は、千鳥状に配列されていてもよい。複数の第2貫通孔16は、その他の任意のパターンで配列されていてもよい。

[0060] 平面視において半導体素子3と重なる領域A1内において、100 mm²当たり10個以上250個以下の第2貫通孔16が位置していてもよい。とりわけ、平面視において半導体素子3の外周縁3eよりも3 mm内側に位置する領域A2内において、100 mm²当たり10個以上250個以下の第2貫通孔16が位置していてもよい。

[0061] 100 mm²当たりの第2貫通孔16の個数は、例えば10個以上であり、50個以上であってもよく、100個以上であってもよい。100 mm²当たりの第2貫通孔16の個数は、例えば1000個以下であり、500個以下であってもよく、250個以下であってもよい。

[0062] 平面視において半導体素子3と重ならない領域には、第2貫通孔16は位置していなくてもよい。

[0063] (貫通電極)

図1及び図2に示すように、貫通電極20は、第1貫通孔15内に位置する。貫通電極20は、第1面13から第2面14まで第1貫通孔15に沿っ

て延びている。貫通電極 20 は、第 1 貫通孔 15 の第 1 壁面 15 d 及び第 2 壁面 15 e に沿って位置する。

[0064] 貫通電極 20 は、第 1 開口 15 a から第 2 開口 15 b までの間で第 1 貫通孔 15 を閉塞する。図 2 に示すように、貫通電極 20 は、第 1 開口 15 a 及び第 2 開口 15 b において第 1 貫通孔 15 を閉塞せず、少なくとも第 1 最小部 15 c において第 1 貫通孔 15 を閉塞していてもよい。貫通電極 20 は、第 1 部分 21 と、第 2 部分 22 と、閉塞部分 23 と、を含んでいてもよい。

[0065] 第 1 部分 21 は、第 1 開口 15 a と第 1 最小部 15 c との間に位置する。第 1 部分 21 は、第 1 貫通孔 15 の第 1 壁面 15 d に沿って位置する。第 1 部分 21 は、平面視において、第 1 貫通孔 15 の第 1 開口 15 a の中心を囲むように第 1 貫通孔 15 の第 1 壁面 15 d に沿って広がっている。第 1 部分 21 は、第 1 貫通孔 15 を閉塞しない部分である。第 1 部分 21 に囲まれる領域には、貫通電極 20 の第 1 凹部 21 c が形成されている。

[0066] 第 2 部分 22 は、第 2 開口 15 b と第 1 最小部 15 c との間に位置する。第 2 部分 22 は、ガラス基板 12 の厚み方向において第 1 部分 21 とは反対側に位置する。第 2 部分 22 は、第 1 貫通孔 15 の第 2 壁面 15 e に沿って位置する。第 2 部分 22 は、平面視において、第 1 貫通孔 15 の第 2 開口 15 b の中心を囲むように第 1 貫通孔 15 の第 2 壁面 15 e に沿って広がっている。第 2 部分 22 は、第 1 貫通孔 15 を閉塞しない部分である。第 2 部分 22 に囲まれる領域には、貫通電極 20 の第 2 凹部 22 c が形成されている。

[0067] 閉塞部分 23 は、第 1 部分 21 と第 2 部分 22 との間に位置する。閉塞部分 23 は、第 1 貫通孔 15 の第 1 壁面 15 d、第 2 壁面 15 e 及び第 1 最小部 15 c に沿って位置する。閉塞部分 23 は、第 1 開口 15 a と第 2 開口 15 b との中間に位置していてもよい。閉塞部分 23 は、第 1 貫通孔 15 を閉塞する部分である。

[0068] 図 3 に示すように、貫通電極 20 は、第 2 貫通孔 16 内には位置してなくてもよい。

[0069] 貫通電極 20 は、導電性を有する。貫通電極 20 は、少なくともめっき材料を含んでもよい。めっき材料は、例えば、銅、金、銀、白金、ロジウム、スズ、アルミニウム、ニッケル、チタン、クロム、亜鉛等の金属又はこれらを用いた合金を含んでもよい。貫通電極 20 の大部分は、めっき材料により構成されていてもよい。図示しないが、貫通電極 20 は、シード層を含んでもよい。シード層は、第 1 貫通孔 15 の第 1 壁面 15 d 及び第 2 壁面 15 e とめっき材料との間に位置していてもよい。

[0070] (樹脂部材)

図 1 及び図 3 に示すように、樹脂部材 30 は、第 2 貫通孔 16 内に位置する。樹脂部材 30 は、第 2 貫通孔 16 内において、第 3 開口 16 a から第 4 開口 16 b まで連続的に延びている。すなわち、樹脂部材 30 は、第 3 開口 16 a から第 4 開口 16 b までの間において途中で途切れることなく延びている。図 3 に示すように、樹脂部材 30 は、第 2 貫通孔 16 内に充填されていてもよい。すなわち、樹脂部材 30 は、第 2 貫通孔 16 内を隙間なく埋めていてもよい。

[0071] 図 1 及び図 2 に示すように、樹脂部材 30 は、第 1 貫通孔 15 内に位置してもよい。図 2 に示すように、樹脂部材 30 は、第 1 貫通孔 15 内において、貫通電極 20 の第 1 凹部 21 c 内及び第 2 凹部 22 c 内に位置していてもよい。樹脂部材 30 は、貫通電極 20 の第 1 凹部 21 c 内及び第 2 凹部 22 c 内に充填されていてもよい。すなわち、樹脂部材 30 は、貫通電極 20 の第 1 凹部 21 c 内及び第 2 凹部 22 c 内を隙間なく埋めていてもよい。

[0072] 樹脂部材 30 は、絶縁性及び耐熱性を有する。樹脂部材 30 は、樹脂材料で構成されている。樹脂材料としては、例えば、ポリイミド、エポキシ、アクリル、ポリフェニルエーテル等の有機材料が挙げられる。

[0073] J I S K 7 1 2 9 - 1 : 2 0 1 9 に準拠して測定される、温度 40℃、相対湿度 90% の環境下における樹脂部材 30 の水蒸気透過度は、例えば 10 g / (m² · d a y) 以上であり、50 g / (m² · d a y) 以上であってもよく、100 g / (m² · d a y) 以上であってもよい。水蒸気透過度は、

水蒸気透過率測定装置を用いて測定される。水蒸気透過率測定装置としては、例えばSuper Detect（MSサイエンティフィック社製）を用いる。

[0074] （配線層）

図1に示すように、配線層40は、ガラス基板12と半導体素子3との間に位置する。配線層40は、ガラス基板12の第1面13上に位置していてもよい。配線層40は、ガラス基板12の貫通電極20と電氣的に接続される。配線層40は、絶縁層41及び導電層42を含む。

[0075] 絶縁層41は、ガラス基板12の第1面13上に広がっている。導電層42は、絶縁層41内に位置する。導電層42は、配線及びパッドを含む。配線は、絶縁層41から露出せず、絶縁層41内を縦横方向に延びる部分である。パッドは、一部が絶縁層41から露出し、他の部材と電氣的に接触する部分である。

[0076] 配線層40は、積層された複数の配線層を含んでもよい。図1に示す例においては、配線層40は、第1配線層40A及び第2配線層40Bを含んでいる。第1配線層40Aは、ガラス基板12の第1面13上に位置する。第2配線層40Bは、第1配線層40A上に位置する。第2配線層40Bは、第1配線層40Aに積層されている。図示しないが、配線層40は、更なる配線層を含んでもよい。複数の配線層は、それぞれ、絶縁層41及び導電層42を含んでもよい。

[0077] 配線層40上に半導体素子3が位置していてもよい。配線層40は、半導体素子3と電氣的に接続される。配線層40は、バンプ43により半導体素子3と電氣的に接続されてもよい。これにより、配線層40は、ガラス基板12の貫通電極20と半導体素子3とを電氣的に接続する。配線層40と半導体素子3との間には、接着層44が位置していてもよい。配線層40と半導体素子3とは、接着層44により互いに接着されていてもよい。

[0078] 絶縁層41は、絶縁性を有する。絶縁層41は、有機材料を含んでもよい。有機材料としては、例えば、ポリイミドやエポキシが挙げられる。導

電層 4 2 は、導電性を有する。導電層 4 2 は、少なくともめっき材料を含んでいてもよい。めっき材料は、例えば、銅、金、銀、白金、ロジウム、スズ、アルミニウム、ニッケル、チタン、クロム、亜鉛等の金属又はこれらを用いた合金を含んでいてもよい。導電層 4 2 の大部分は、めっき材料により構成されていてもよい。図示しないが、導電層 4 2 は、シード層を含んでいてもよい。シード層上にめっきが形成されていてもよい。

[0079] 配線層 4 0 の厚み T_1 は、例えば $20\ \mu\text{m}$ 以上であり、 $30\ \mu\text{m}$ 以上であってもよく、 $35\ \mu\text{m}$ 以上であってもよい。配線層 4 0 の厚み T_1 は、例えば $60\ \mu\text{m}$ 以下であり、 $50\ \mu\text{m}$ 以下であってもよく、 $45\ \mu\text{m}$ 以下であってもよい。

[0080] 図 1 に示すように、ガラス基板 1 2 と実装基板 2 との間に、配線層 4 5 が位置していてもよい。配線層 4 5 は、ガラス基板 1 2 の第 2 面 1 4 上に位置していてもよい。配線層 4 5 は、ガラス基板 1 2 の貫通電極 2 0 と電氣的に接続されてもよい。配線層 4 5 は、絶縁層 4 1 及び導電層 4 2 を含んでいてもよい。

[0081] 配線層 4 5 は、積層された複数の配線層を含んでいてもよい。図 1 に示す例においては、配線層 4 5 は、第 3 配線層 4 5 A 及び第 4 配線層 4 5 B を含んでいる。第 3 配線層 4 5 A は、ガラス基板 1 2 の第 2 面 1 4 上に位置する。第 4 配線層 4 5 B は、第 3 配線層 4 5 A 上に位置する。第 4 配線層 4 5 B は、第 3 配線層 4 5 A に積層されている。図示しないが、配線層 4 5 は、更なる配線層を含んでいてもよい。複数の配線層は、それぞれ、絶縁層 4 1 及び導電層 4 2 を含んでいてもよい。

[0082] 配線層 4 5 の下方に実装基板 2 が位置していてもよい。配線層 4 5 は、実装基板 2 と電氣的に接続されてもよい。配線層 4 5 は、はんだボール 4 6 により実装基板 2 と電氣的に接続されてもよい。これにより、配線層 4 5 は、ガラス基板 1 2 の貫通電極 2 0 と実装基板 2 とを電氣的に接続する。こうして、半導体素子 3 と実装基板 2 とが、配線層 4 0、4 5 及び貫通電極 2 0 を介して互いに電氣的に接続される。

[0083] 配線層45の厚みT2は、例えば20 μ m以上であり、30 μ m以上であってもよく、35 μ m以上であってもよい。配線層45の厚みT2は、例えば60 μ m以下であり、50 μ m以下であってもよく、45 μ m以下であってもよい。配線層45の厚みT2は、配線層40の厚みT1と等しくてもよい。配線層45の厚みT2は、配線層40の厚みT1よりも小さくてもよいし、大きくてもよい。

[0084] 貫通電極基板10の上記構成要素についての各寸法（厚み、孔径、距離等）は、走査型電子顕微鏡によって撮影された画像に基づいて算出される。

[0085] （半導体パッケージの製造方法）

半導体パッケージ1の製造方法について説明する。半導体パッケージ1の製造方法は、貫通電極基板製造工程と、半導体素子搭載工程と、を含む。貫通電極基板製造工程においては、以下の貫通電極基板10の製造方法により貫通電極基板10を製造する。

[0086] （貫通電極基板の製造方法）

貫通電極基板10の製造方法について説明する。貫通電極基板10の製造方法は、ガラス基板準備工程と、貫通電極形成工程と、樹脂部材形成工程と、配線層形成工程と、を含む。

[0087] （ガラス基板準備工程）

まず、ガラス基板準備工程を実施する。ガラス基板準備工程においては、図5に示すように、ガラス基板12を準備する。上述のように、ガラス基板12は、第1面13と、第2面14と、第1貫通孔15及び第2貫通孔16と、を含む。ガラス基板準備工程は、貫通孔形成工程を含んでいてもよい。

[0088] 貫通孔形成工程においては、ガラス基板12に第1貫通孔15及び第2貫通孔16を形成する。より具体的には、まず、ガラス基板12の第1面13又は第2面14の少なくともいずれかにレジスト層を形成する。続いて、レジスト層のうち第1貫通孔15及び第2貫通孔16に対応する位置に開口を形成する。次に、レジスト層の開口においてガラス基板12を加工する。このようにして、ガラス基板12に第1貫通孔15及び第2貫通孔16が形成

される。ガラス基板 1 2 の加工方法としては、ドライエッチング法、ウェットエッチング法等を用いてもよい。

[0089] 貫通孔形成工程において、ガラス基板 1 2 にレーザを照射することにより、ガラス基板 1 2 に第 1 貫通孔 1 5 及び第 2 貫通孔 1 6 を形成してもよい。この場合、レジスト層は設けられなくてもよい。また、ガラス基板 1 2 にレーザを照射した後に、ウェットエッチング法によるエッチング処理を施すことにより、ガラス基板 1 2 に第 1 貫通孔 1 5 及び第 2 貫通孔 1 6 を形成してもよい。

[0090] (貫通電極形成工程)

続いて、貫通電極形成工程を実施する。貫通電極形成工程においては、図 6 に示すように、第 1 貫通孔 1 5 内に貫通電極 2 0 を形成する。貫通電極形成工程は、めっき形成工程を含んでもよい。

[0091] めっき形成工程においては、第 1 貫通孔 1 5 内にめっきを形成する。より具体的には、まず、ガラス基板 1 2 の第 1 貫通孔 1 5 内にシード層を形成する。例えば、スパッタリングなどの方法によってシード層を形成する。続いて、ガラス基板 1 2 の第 1 面 1 3 及び第 2 面 1 4 にレジスト層を形成する。次に、電解めっき法によって第 1 貫通孔 1 5 内にめっきを形成する。例えば、ガラス基板 1 2 を電解めっき液に浸漬する。そして、シード層に電流を流すことにより、シード層上にめっきを析出させる。その後、ガラス基板 1 2 の第 1 面 1 3 及び第 2 面 1 4 からレジスト層を除去する。このようにして、第 1 貫通孔 1 5 内に貫通電極 2 0 が形成される。

[0092] (樹脂部材形成工程)

次に、樹脂部材形成工程を実施する。樹脂部材形成工程においては、図 7 に示すように、第 2 貫通孔 1 6 内に樹脂部材 3 0 を形成する。より具体的には、まず、液体の樹脂材料を第 2 貫通孔 1 6 内に流し込む。続いて、第 2 貫通孔 1 6 内の樹脂材料を硬化させる。熱硬化でもよい。感光性型でも、内部を光硬化させても、光を当てないでも良い。例えば、樹脂材料に紫外線を照射することにより、樹脂材料を硬化させる。このようにして、第 2 貫通孔 1

6内に樹脂部材30が形成される。

[0093] 樹脂部材形成工程において、図7に示すように、第1貫通孔15内に樹脂部材30を形成してもよい。より具体的には、まず、液体の樹脂材料を、第1貫通孔15内における貫通電極20の第1凹部21c内及び第2凹部22c内に流し込む。続いて、第1貫通孔15内の樹脂材料を硬化させる。例えば、樹脂材料に紫外線を照射することにより、樹脂材料を硬化させる。このようにして、第1貫通孔15内に樹脂部材30が形成される。

[0094] (配線層形成工程)

その後、配線層形成工程を実施する。配線層形成工程においては、図8に示すように、ガラス基板12の第1面13に配線層40を形成する。配線層形成工程は、導電層形成工程と、絶縁層形成工程と、を含んでもよい。

[0095] 導電層形成工程においては、ガラス基板12の第1面13に導電層42を形成する。より具体的には、まず、ガラス基板12の第1面13にシード層を形成する。例えば、スパッタリング法によってシード層を形成する。続いて、シード層上にレジスト層を形成する。レジスト層は、導電層42を形成しない位置に形成する。次に、電解めっき法によって、シード層のうちレジスト層で覆われていない部分にめっき層を形成する。例えば、ガラス基板12を電解めっき液に浸漬する。そして、シード層に電流を流すことにより、シード層上にめっきを析出させる。その後、ガラス基板12の第1面13からレジスト層を除去する。また、レジスト層に重なるシード層も除去する。絶縁層形成工程においては、導電層42を跨ぐように、ガラス基板12の第1面13に絶縁層41を形成する。導電層42及び絶縁層41を繰り返し形成することによって、積層された複数の配線層を形成してもよい。このようにして、ガラス基板12の第1面13に配線層40が形成される。

[0096] 配線層形成工程において、同様の方法により、図8に示すように、ガラス基板12の第2面14に配線層45を形成してもよい。

[0097] 以上により、ガラス基板12と、貫通電極20と、樹脂部材30と、配線層40と、を備える貫通電極基板10が得られる。

[0098] (半導体素子搭載工程)

そして、半導体素子搭載工程を実施する。半導体素子搭載工程においては、図9に示すように、貫通電極基板10に半導体素子3を搭載する。より具体的には、貫通電極基板10の配線層40上に半導体素子3を配置する。配線層40と半導体素子3とが互いに電氣的に接続されるように、配線層40上に半導体素子3を配置する。配線層40と半導体素子3とは、バンプ43により互いに電氣的に接続してもよい。配線層40と半導体素子3との間に接着層44を配置してもよい。配線層40と半導体素子3とを接着層44により互いに接着してもよい。

[0099] 以上により、貫通電極基板10と、半導体素子3と、を備える半導体パッケージ1が得られる。

[0100] このようにして得られた半導体パッケージ1は、図1に示すように、実装基板2に実装される。配線層45と実装基板2とが互いに電氣的に接続されるように、半導体パッケージ1が実装基板2に実装されてよい。配線層45と実装基板2とは、はんだボール46により互いに電氣的に接続されてもよい。このようにして、半導体素子3と実装基板2とが、配線層40、45及び貫通電極20を介して互いに電氣的に接続される。

[0101] 上述のように、配線層は、気体成分を含むことがある。気体成分としては、例えば、残留溶剤、熱分解で分解された成分、信頼性試験で吸湿した水分が蒸発した水蒸気等が挙げられる。配線層に含まれる気体成分は、外部に排出されることを要する。しかしながら、配線層がガラス基板と半導体素子との間に配置されている場合、ガラス基板及び半導体素子は気体を透過させにくいため、配線層に含まれる気体成分は、外部に排出されにくくなる。このため、配線層に含まれる気体成分を外部に十分に排出できず、配線層に気体成分が滞留し得る。この滞留した気体成分により、配線層が膨張し、配線層がガラス基板から剥離するおそれがある。この結果、貫通電極基板の信頼性が低下するおそれがある。

[0102] これに対して本実施形態によれば、ガラス基板12は、第2貫通孔16を

含む。樹脂部材30は、第2貫通孔16内において、第3開口16aから第4開口16bまで連続的に延びている。このことにより、配線層40中の気体成分を、第2貫通孔16を通して第2面14側から外部に排出でき、配線層40に気体成分が滞留することを抑制できる。このため、滞留した気体成分により、配線層40が膨張し、配線層40がガラス基板12から剥離することを抑制できる。この結果、貫通電極基板10の信頼性を高めることができる。

[0103] また、本実施形態によれば、樹脂部材30は、第2貫通孔16内に充填されている。このことにより、配線層40中の気体成分は、第2貫通孔16内で滞留することなく、スムーズに第2貫通孔16を通過できる。このため、配線層40中の気体成分を、第2面14側から効果的に外部に排出できる。この結果、貫通電極基板10の信頼性をより一層高めることができる。

[0104] また、本実施形態によれば、第2貫通孔16は、第1貫通孔15と同一の形状を有する。このことにより、貫通電極基板10の製造工程において、第1貫通孔15と第2貫通孔16とを互いに区別することなく、ガラス基板12に第1貫通孔15及び第2貫通孔16をまとめて形成できる。このため、貫通電極基板10の製造を容易化でき、貫通電極基板10の製造コストの増大を抑制できる。

[0105] また、本実施形態において、第2貫通孔16は、平面視において半導体素子3と重なる領域A1内に位置する。配線層40中の気体成分は、平面視において半導体素子3と重なる領域A1内において、外部に排出されにくい。すなわち、平面視において半導体素子3と重なる領域A1内においては、気体を透過させにくい半導体素子3の存在により、配線層40中の気体成分が外部に排出されにくくなっている。このため、第2貫通孔16が、平面視において半導体素子3と重なる領域A1内に位置することにより、配線層40中の気体成分を、第2貫通孔16を通して第2面14側から効果的に外部に排出できる。

[0106] また、本実施形態によれば、第2貫通孔16は、平面視において半導体素

子3の外周縁3eよりも3mm内側に位置する領域A2内に位置する。配線層40中の気体成分は、平面視において半導体素子3の周辺部と重なる領域内よりも、平面視において半導体素子3の中央部と重なる領域内の方が、外部に排出されにくい。すなわち、平面視において半導体素子3の周辺部と重なる領域内においては、配線層40中の気体成分は、平面方向（厚み方向に直交する方向）に流れて、平面視において半導体素子3と重ならない領域から外部に排出され得る。一方、平面視において半導体素子3の中央部と重なる領域内においては、半導体素子3の外周縁3eまでの距離が長いため、配線層40中の気体成分は、平面視において半導体素子3と重ならない領域から外部に排出されにくい。とりわけ、平面視において半導体素子3の外周縁3eよりも3mm内側に位置する領域A2内において、配線層40中の気体成分は外部に排出されにくい。このため、第2貫通孔16が、平面視において半導体素子3の外周縁3eよりも3mm内側に位置する領域A2内に位置することにより、配線層40中の気体成分を、第2貫通孔16を通して第2面14側から効果的に外部に排出できる。

[0107] また、本実施形態によれば、平面視において半導体素子3と重なる領域A1内において、複数の第2貫通孔16が等間隔に並んでいる。このことにより、配線層40中の気体成分を、平面内において均一に排出できる。このため、配線層40中の気体成分を、より一層効果的に外部に排出できる。

[0108] また、本実施形態によれば、平面視において半導体素子3と重なる領域A1内において、 100mm^2 当たり10個以上250個以下の第2貫通孔16が位置する。 100mm^2 当たりの第2貫通孔16の個数が10個以上であることにより、配線層40に含まれる気体成分を外部に適切に排出できる。一方、 100mm^2 当たりの第2貫通孔16の個数が250個以下であることにより、接続密度の低下を抑制できる。

[0109] また、本実施形態によれば、半導体素子3の平面面積が、 100mm^2 以上である。とりわけ、このような大型の半導体素子3を貫通電極基板10に搭載した場合に、配線層40中の気体成分は、外部に排出されにくい。すなわ

ち、平面視において半導体素子 3 の中央部と重なる領域内において、半導体素子 3 の外周縁 3 e までの距離が長くなり、配線層 4 0 中の気体成分が、平面視において半導体素子 3 と重ならない領域から外部に排出されにくくなる。本実施形態によれば、このような大型の半導体素子 3 が搭載される貫通電極基板 1 0 に好適に適用できる。

[0110] 上述した一実施形態は、様々に変更され得る。以下、必要に応じて図面を参照しながら、変形例について説明する。以下の説明及び以下の説明で用いる図面では、上述した一実施形態と同様に構成され得る部分について、上述の一実施形態における対応する部分に対して用いた符号と同一の符号を用いる。重複する説明は省略する。また、上述した一実施形態において得られる作用効果の変形例においても得られることが明らかである場合、その説明を省略する場合もある。

[0111] (第 1 変形例)

図 1 0 は、図 2 の第 1 貫通孔 1 5 の一変形例を示す断面図である。図 1 0 に示すように、第 1 貫通孔 1 5 は、円柱状に形成されていてもよい。第 1 貫通孔 1 5 は、図 2 に示すような第 1 最小部 1 5 c を含んでいなくてもよい。例えば、第 1 貫通孔 1 5 の孔径は、第 1 開口 1 5 a から第 2 開口 1 5 b に至るまで等しくてもよい。第 1 貫通孔 1 5 の壁面 1 5 f は、第 1 開口 1 5 a から第 2 開口 1 5 b まで真っ直ぐ延びていてもよい。

[0112] この場合、貫通電極 2 0 は、第 1 貫通孔 1 5 内に充填されていてもよい。すなわち、貫通電極 2 0 は、第 1 貫通孔 1 5 内を隙間なく埋めていてもよい。貫通電極 2 0 は、第 1 開口 1 5 a 及び第 2 開口 1 5 b において第 1 貫通孔 1 5 を閉塞していてもよい。貫通電極 2 0 は、第 1 開口 1 5 a から第 2 開口 1 5 b までの間の全ての範囲で第 1 貫通孔 1 5 を閉塞していてもよい。

[0113] 図 1 1 は、図 3 の第 2 貫通孔 1 6 の一変形例を示す断面図である。図 1 1 に示すように、第 2 貫通孔 1 6 も、円柱状に形成されていてもよい。すなわち、第 2 貫通孔 1 6 は、第 1 貫通孔 1 5 と同一の形状を有していてもよい。第 2 貫通孔 1 6 は、図 3 に示すような第 2 最小部 1 6 c を含んでいなくても

よい。例えば、第2貫通孔16の孔径は、第3開口16aから第4開口16bに至るまで等しくてもよい。第2貫通孔16の壁面16fは、第3開口16aから第4開口16bまで真っ直ぐ延びていてもよい。

[0114] この場合も、樹脂部材30は、第2貫通孔16内において、第3開口16aから第4開口16bまで連続的に延びている。すなわち、樹脂部材30は、第3開口16aから第4開口16bまでの間において途中で途切れることなく延びている。樹脂部材30は、第2貫通孔16内に充填されていてもよい。すなわち、樹脂部材30は、第2貫通孔16内を隙間なく埋めていてもよい。

[0115] (第2変形例)

図12は、図11の第2貫通孔16の更なる一変形例を示す断面図である。図12に示すように、貫通電極20が、第2貫通孔16内に位置していてもよい。貫通電極20は、第1面13から第2面14まで第2貫通孔16に沿って延びていてもよい。貫通電極20は、第2貫通孔16の壁面16fに沿って位置していてもよい。貫通電極20は、第2貫通孔16の壁面16fに沿って円筒状に形成されていてもよい。貫通電極20は、第3開口16aから第4開口16bまでの間のいずれの位置でも第2貫通孔16を閉塞しない。

[0116] この場合も、樹脂部材30は、第2貫通孔16内において、第3開口16aから第4開口16bまで連続的に延びている。すなわち、樹脂部材30は、第3開口16aから第4開口16bまでの間において途中で途切れることなく延びている。樹脂部材30は、第2貫通孔16内において、貫通電極20の内側に位置していてもよい。樹脂部材30は、貫通電極20の内側に充填されていてもよい。すなわち、樹脂部材30は、貫通電極20の内側を隙間なく埋めていてもよい。

[0117] (第3変形例)

図13は、図2の第1貫通孔15の別の一変形例を示す断面図である。図13に示すように、第1貫通孔15は、円柱状に形成されていてもよい。第

1 貫通孔 1 5 は、図 2 に示すような第 1 最小部 1 5 c を含んでいなくてもよい。例えば、第 1 貫通孔 1 5 の孔径は、第 1 開口 1 5 a から第 2 開口 1 5 b に至るまで等しくてもよい。第 1 貫通孔 1 5 は、第 1 開口 1 5 a と第 2 開口 1 5 b との間に位置する壁面 1 5 f（第 1 壁面）を含む。第 1 貫通孔 1 5 の壁面 1 5 f は、第 1 開口 1 5 a から第 2 開口 1 5 b まで真っ直ぐ延びていてもよい。

[0118] 第 1 貫通孔 1 5 の第 1 開口 1 5 a における孔径 R 1 は、図 2 に示す例と同様である。すなわち、孔径 R 1 は、例えば $50\ \mu\text{m}$ 以上であり、 $65\ \mu\text{m}$ 以上であってもよく、 $75\ \mu\text{m}$ 以上であってもよい。孔径 R 1 は、例えば $100\ \mu\text{m}$ 以下であり、 $90\ \mu\text{m}$ 以下であってもよく、 $85\ \mu\text{m}$ 以下であってもよい。第 1 貫通孔 1 5 の第 2 開口 1 5 b における孔径 R 2 についても同様である。孔径 R 2 は、孔径 R 1 と等しくてもよい。孔径 R 2 は、孔径 R 1 よりも小さくてもよいし、大きくてもよい。

[0119] 図 1 3 に示すように、貫通電極 2 0 は、第 1 貫通孔 1 5 内に位置する。第 1 貫通孔 1 5 内に位置する貫通電極 2 0 を、貫通電極 2 0 a とも称する。貫通電極 2 0 a は、第 1 開口 1 5 a から第 2 開口 1 5 b まで第 1 貫通孔 1 5 の壁面 1 5 f に沿って延びている。貫通電極 2 0 a は、第 1 貫通孔 1 5 の壁面 1 5 f に沿って円筒状に形成されていてもよい。貫通電極 2 0 a は、第 1 開口 1 5 a から第 2 開口 1 5 b までの間で第 1 貫通孔 1 5 を閉塞していなくてもよい。

[0120] 貫通電極 2 0 a の厚み T 3 は、例えば $5\ \mu\text{m}$ 以上であり、 $8\ \mu\text{m}$ 以上であってもよく、 $10\ \mu\text{m}$ 以上であってもよい。厚み T 3 は、例えば $25\ \mu\text{m}$ 以下であり、 $20\ \mu\text{m}$ 以下であってもよく、 $15\ \mu\text{m}$ 以下であってもよい。厚み T 3 は、ガラス基板 1 2 の厚み方向に直交する平面内における貫通電極 2 0 a の寸法であって、第 1 貫通孔 1 5 の径方向に沿う貫通電極 2 0 a の寸法である。厚み T 3 は、第 1 開口 1 5 a と第 2 開口 1 5 b との中間の位置において測定される。

[0121] 図 1 3 に示すように、樹脂部材 3 0 が、第 1 貫通孔 1 5 内に位置して

もよい。樹脂部材30は、第1貫通孔15内において、貫通電極20aの内側に位置していてもよい。樹脂部材30は、第1貫通孔15内において、貫通電極20a上に形成されていてもよい。樹脂部材30は、第1貫通孔15内において、第1開口15aから第2開口15bまで連続的に延びていてもよい。すなわち、樹脂部材30は、第1開口15aから第2開口15bまでの間において途中で途切れることなく延びていてもよい。樹脂部材30は、貫通電極20aの内側に充填されていてもよい。すなわち、樹脂部材30は、貫通電極20aの内側を隙間なく埋めていてもよい。

[0122] 図14は、図3の第2貫通孔16の別の一変形例を示す断面図である。図14に示すように、第2貫通孔16は、図13に示す第1貫通孔15と同様の形状を有していてもよい。すなわち、図14に示すように、第2貫通孔16は、円柱状に形成されていてもよい。第2貫通孔16は、図3に示すような第2最小部16cを含んでいなくてもよい。例えば、第2貫通孔16の孔径は、第3開口16aから第4開口16bに至るまで等しくてもよい。第2貫通孔16は、第3開口16aと第4開口16bとの間に位置する壁面16f（第2壁面）を含む。第2貫通孔16の壁面16fは、第3開口16aから第4開口16bまで真っ直ぐ延びていてもよい。

[0123] 第2貫通孔16の第3開口16aにおける孔径R4は、図3に示す例と同様である。すなわち、第2貫通孔16の第3開口16aにおける孔径R4は、第1貫通孔15の第1開口15aにおける孔径R1と等しくてもよい。第2貫通孔16の第4開口16bにおける孔径R5も、第1貫通孔15の第2開口15bにおける孔径R2と等しくてもよい。孔径R4は、例えば50 μ m以上であり、65 μ m以上であってもよく、75 μ m以上であってもよい。孔径R4は、例えば100 μ m以下であり、90 μ m以下であってもよく、85 μ m以下であってもよい。第2貫通孔16の第4開口16bにおける孔径R5についても同様である。孔径R5は、孔径R4と等しくてもよい。孔径R5は、孔径R4よりも小さくてもよいし、大きくてもよい。

[0124] 図14に示すように、貫通電極20は、第2貫通孔16内にも位置する。

第2貫通孔16内に位置する貫通電極20を、貫通電極20bとも称する。貫通電極20bは、第3開口16aから第4開口16bまで第2貫通孔16の壁面16fに沿って延びている。貫通電極20bは、第2貫通孔16の壁面16fに沿って円筒状に形成されていてもよい。貫通電極20bは、第3開口16aから第4開口16bまでの間で第2貫通孔16を閉塞しない。

[0125] 貫通電極20bの厚みT4は、例えば $5\mu\text{m}$ 以上であり、 $8\mu\text{m}$ 以上であってもよく、 $10\mu\text{m}$ 以上であってもよい。厚みT4は、例えば $25\mu\text{m}$ 以下であり、 $20\mu\text{m}$ 以下であってもよく、 $15\mu\text{m}$ 以下であってもよい。厚みT4は、ガラス基板12の厚み方向に直交する平面内における貫通電極20bの寸法であって、第2貫通孔16の径方向に沿う貫通電極20bの寸法である。厚みT4は、第3開口16aと第4開口16bとの中間の位置において測定される。

[0126] 貫通電極20bの厚みT4は、貫通電極20aの厚みT3と等しくてもよい。この場合、貫通電極基板10の製造時において、貫通電極20a、20bを形成するためのめっき形成工程の工程数及びめっき形成時間の増大を抑制できる。また、貫通電極20bの厚みT4は、貫通電極20aの厚みT3よりも小さくてもよいし、大きくてもよい。例えば、厚みT3が厚みT4よりも大きい、すなわち厚みT4が厚みT3よりも小さい場合、接続密度を確保しつつ、配線層40中の気体成分を効果的に排出できる。

[0127] 図14に示すように、樹脂部材30は、第2貫通孔16内に位置する。樹脂部材30は、第2貫通孔16内において、貫通電極20bの内側に位置する。樹脂部材30は、第2貫通孔16内において、貫通電極20b上に形成されている。樹脂部材30は、第2貫通孔16内において、第3開口16aから第4開口16bまで連続的に延びている。すなわち、樹脂部材30は、第3開口16aから第4開口16bまでの間において途中で途切れることなく延びている。樹脂部材30は、貫通電極20bの内側に充填されていてもよい。すなわち、樹脂部材30は、貫通電極20bの内側を隙間なく埋めていてもよい。

- [0128] この場合も、樹脂部材30が、第2貫通孔16内において、第3開口16aから第4開口16bまで連続的に延びることにより、配線層40中の気体成分を、第2貫通孔16を通して第2面14側から外部に排出できる。このため、配線層40に気体成分が滞留することを抑制できる。
- [0129] とりわけ、第2貫通孔16の第3開口16aにおける孔径R4が $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、貫通電極20bの厚みT4が $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である。このことにより、接続密度を確保しつつ、配線層40中の気体成分を効果的に排出できる。
- [0130] また、この場合、平面視において半導体素子3と重なる領域A1内において、 100mm^2 当たり27個以上2500個以下の第2貫通孔16が位置していてもよい。とりわけ、平面視において半導体素子3の外周縁3eよりも3mm内側に位置する領域A2内において、 100mm^2 当たり27個以上2500個以下の第2貫通孔16が位置していてもよい。
- [0131] 100mm^2 当たりの第2貫通孔16の個数は、例えば27個以上であり、500個以上であってもよく、1000個以上であってもよい。 100mm^2 当たりの第2貫通孔16の個数は、例えば3500個以下であり、3000個以下であってもよく、2500個以下であってもよい。
- [0132] 平面視において半導体素子3と重なる領域A1内において、 100mm^2 当たり27個以上2500個以下の第2貫通孔16が位置することにより、配線層40に含まれる気体成分を外部に適切に排出しつつ、クラックの発生を抑制できる。
- [0133] (第4変形例)
- 図15は、図13の第1貫通孔15の更なる一変形例を示す断面図である。図15に示すように、第1貫通孔15は、図2に示す例と同様に、第1最小部15cを含んでいてもよい。第1最小部15cは、第1開口15aと第2開口15bとの中間に位置していてもよい。この場合において、貫通電極20aは、第1開口15aから第2開口15bまで第1貫通孔15の壁面15d、15eに沿って延びていてもよい。また、貫通電極20aは、第1貫

通孔 15 を閉塞していなくてもよい。すなわち、貫通電極 20 a は、図 2 に示すような閉塞部分 23 を含んでいなくてもよい。この場合、貫通電極 20 a の第 1 凹部 21 c と第 2 凹部 22 c は、第 1 最小部 15 c において接続していてもよい。また、図 13 に示す例と同様に、樹脂部材 30 が、第 1 貫通孔 15 内において、貫通電極 20 a の内側に位置していてもよい。樹脂部材 30 は、第 1 貫通孔 15 内において、第 1 開口 15 a から第 2 開口 15 b まで連続的に延びていてもよい。

[0134] 図 16 は、図 14 の第 2 貫通孔 16 の更なる一変形例を示す断面図である。図 16 に示すように、第 2 貫通孔 16 は、図 3 に示す例と同様に、第 2 最小部 16 c を含んでいてもよい。第 2 最小部 16 c は、第 3 開口 16 a と第 4 開口 16 b との中間に位置していてもよい。この場合において、貫通電極 20 b は、第 3 開口 16 a から第 4 開口 16 b まで第 2 貫通孔 16 の壁面 16 d, 16 e に沿って延びていてもよい。また、貫通電極 20 b は、第 2 貫通孔 16 を閉塞していなくてもよい。すなわち、貫通電極 20 b は、図 3 に示すような閉塞部分 23 を含んでいなくてもよい。この場合、貫通電極 20 b の第 1 凹部 21 c と第 2 凹部 22 c は、第 2 最小部 16 c において接続していてもよい。また、図 14 に示す例と同様に、樹脂部材 30 が、第 2 貫通孔 16 内において、貫通電極 20 b の内側に位置していてもよい。樹脂部材 30 は、第 2 貫通孔 16 内において、第 3 開口 16 a から第 4 開口 16 b まで連続的に延びていてもよい。

[0135] この場合も、樹脂部材 30 が、第 2 貫通孔 16 内において、第 3 開口 16 a から第 4 開口 16 b まで連続的に延びていることにより、配線層 40 中の気体成分を、第 2 貫通孔 16 を通って第 2 面 14 側から外部に排出できる。このため、配線層 40 に気体成分が滞留することを抑制できる。

[0136] とりわけ、第 2 貫通孔 16 の第 3 開口 16 a における孔径 R4 が $50\ \mu\text{m}$ 以上 $100\ \mu\text{m}$ 以下であり、貫通電極 20 b の厚み T4 が $5\ \mu\text{m}$ 以上 $25\ \mu\text{m}$ 以下である。このことにより、接続密度を確保しつつ、配線層 40 中の気体成分を効果的に排出できる。

[0137] また、平面視において半導体素子3と重なる領域A1内において、 100 mm^2 当たり27個以上2500個以下の第2貫通孔16が位置することにより、配線層40に含まれる気体成分を外部に適切に排出しつつ、クラックの発生を抑制できる。

[0138] (半導体パッケージが搭載される製品の例)

図17は、半導体パッケージ1が搭載される製品の例を示す図である。半導体パッケージ1は、様々な製品において利用され得る。例えば、ノート型パーソナルコンピュータ110、タブレット端末120、携帯電話130、スマートフォン140、デジタルビデオカメラ150、デジタルカメラ160、デジタル時計170、サーバ180等に搭載される。

[0139] 上述の実施形態及び上述の変形例に開示されている各構成要素を必要に応じて適宜組み合わせることも可能である。

実施例

[0140] 次に、本開示の実施形態を実施例により更に具体的に説明する。本開示の実施形態はその要旨を超えない限り、以下の実施例の記載に限定されない。

[0141] 第1実施例においては、図1～図4に示す半導体パッケージ1を準備した。貫通電極基板10の厚みT0は、 $400\text{ }\mu\text{m}$ であった。平面視におけるガラス基板12の縦方向寸法及び横方向寸法は、それぞれ、 60 mm であった。このため、ガラス基板12の平面面積は、 3600 mm^2 であった。配線層40の厚みT1及び配線層45の厚みT2は、それぞれ、 $40\text{ }\mu\text{m}$ であった。平面視における半導体素子3の縦方向寸法L2及び横方向寸法L3は、それぞれ、 10 mm であった。このため、半導体素子3の平面面積は、 100 mm^2 であった。

[0142] 第1貫通孔15と第2貫通孔16とは、互いに同一の形状を有していた。第1貫通孔15の第1開口15aにおける孔径R1は、 $80\text{ }\mu\text{m}$ であった。第1貫通孔15の第2開口15bにおける孔径R2は、 $80\text{ }\mu\text{m}$ であった。第1貫通孔15の第1最小部15cにおける孔径R3は、 $50\text{ }\mu\text{m}$ であった。第2貫通孔16の第3開口16aにおける孔径R4は、 $80\text{ }\mu\text{m}$ であった。

。第2貫通孔16の第4開口16bにおける孔径R5は、 $80\mu\text{m}$ であった。
。第2貫通孔16の第2最小部16cにおける孔径R6は、 $50\mu\text{m}$ であった。

[0143] 第2貫通孔16は、平面視において半導体素子3と重なる領域A1内に配置した。平面視において半導体素子3と重なる領域A1内において、複数の第2貫通孔16を等間隔に格子状に並べて配置した。半導体素子3と重なる領域A1内（ $10\text{mm}\times 10\text{mm}$ の領域内）において、第2貫通孔16の個数を、5個、10個、50個、100個、250個、500個、1000個と変更した半導体パッケージ1をそれぞれ準備した。

[0144] 製造した各半導体パッケージ1において、気体成分による配線層40の膨張の有無を電子顕微鏡により確認した。配線層40の膨張が $30\mu\text{m}$ 以上である場合を膨張「あり」と評価し、配線層40の膨張が $30\mu\text{m}$ 未満である場合を膨張「なし」と評価した。また、各半導体パッケージ1における接続密度を、接続配線の電気抵抗を測定することにより確認した。電気抵抗の変化が10%以上である場合を接続密度「低下」と評価し、電気抵抗の変化が10%未満である場合を接続密度「良好」と評価した。

[0145] 図18は、第1実施例における評価結果を示す表である。図18に示すように、 100mm^2 当たりの第2貫通孔16の個数が5個である場合、配線層40の膨張が見られた。 100mm^2 当たりの第2貫通孔16の個数が5個である場合、配線層40に含まれる気体成分を外部に十分に排出できなかったと考えられる。一方、 100mm^2 当たりの第2貫通孔16の個数が10個以上である場合は、配線層40の膨張が見られなかった。 100mm^2 当たりの第2貫通孔16の個数が10個以上である場合、配線層40に含まれる気体成分を外部に適切に排出できたと考えられる。また、 100mm^2 当たりの第2貫通孔16の個数が500個以上である場合、接続密度の低下が見られた。一方、 100mm^2 当たりの第2貫通孔16の個数が250個以下である場合、接続密度は良好であった。総合評価としては、 100mm^2 当たりの第2貫通孔16の個数が、10個以上250個以下であることが好適であることが

確認できた。

[0146] 第2実施例においては、図15に示すような第1貫通孔15及び貫通電極20a並びに図16に示すような第2貫通孔16及び貫通電極20bを含む半導体パッケージ1を準備した。貫通電極基板10の厚みT0は、 $400\mu\text{m}$ であった。平面視におけるガラス基板12の縦方向寸法及び横方向寸法は、それぞれ、 60mm であった。このため、ガラス基板12の平面面積は、 3600mm^2 であった。配線層40の厚みT1及び配線層45の厚みT2は、それぞれ、 $40\mu\text{m}$ であった。平面視における半導体素子3の縦方向寸法L2及び横方向寸法L3は、それぞれ、 10mm であった。このため、半導体素子3の平面面積は、 100mm^2 であった。

[0147] 第1貫通孔15と第2貫通孔16とは、互いに同一の形状を有していた。第1貫通孔15の第1開口15aにおける孔径R1は、 $80\mu\text{m}$ であった。第1貫通孔15の第2開口15bにおける孔径R2は、 $80\mu\text{m}$ であった。第1貫通孔15の第1最小部15cにおける孔径R3は、 $50\mu\text{m}$ であった。貫通電極20aの厚みT3は、 $10\mu\text{m}$ であった。第2貫通孔16の第3開口16aにおける孔径R4は、 $80\mu\text{m}$ であった。第2貫通孔16の第4開口16bにおける孔径R5は、 $80\mu\text{m}$ であった。第2貫通孔16の第2最小部16cにおける孔径R6は、 $50\mu\text{m}$ であった。貫通電極20bの厚みT4は、 $10\mu\text{m}$ であった。

[0148] 第2貫通孔16は、平面視において半導体素子3と重なる領域A1内に配置した。平面視において半導体素子3と重なる領域A1内において、複数の第2貫通孔16を等間隔に格子状に並べて配置した。半導体素子3と重なる領域A1内（ $10\text{mm}\times 10\text{mm}$ の領域内）において、第2貫通孔16の個数を、10個、27個、500個、1000個、2500個、3000個、3500個と変更した半導体パッケージ1をそれぞれ準備した。

[0149] 第1実施例と同様に、製造した各半導体パッケージ1において、気体成分による配線層40の膨張の有無を電子顕微鏡により確認した。また、第1実施例と同様に、各半導体パッケージ1における接続密度を、接続配線の電気

抵抗を測定することにより確認した。

[0150] 図19は、第2実施例における評価結果を示す表である。図19に示すように、 100 mm^2 当たりの第2貫通孔16の個数が10個である場合、配線層40の膨張が見られた。 100 mm^2 当たりの第2貫通孔16の個数が10個である場合、配線層40に含まれる気体成分を外部に十分に排出できなかったと考えられる。一方、 100 mm^2 当たりの第2貫通孔16の個数が27個以上である場合は、配線層40の膨張が見られなかった。 100 mm^2 当たりの第2貫通孔16の個数が27個以上である場合、配線層40に含まれる気体成分を外部に適切に排出できたと考えられる。また、 100 mm^2 当たりの第2貫通孔16の個数が3000個以上である場合、ガラス基板12や配線層40にクラックが発生した。一方、 100 mm^2 当たりの第2貫通孔16の個数が2500個以下である場合、クラックは発生せず、接続密度は良好であった。総合評価としては、 100 mm^2 当たりの第2貫通孔16の個数が、27個以上2500個以下であることが好適であることが確認できた。

請求の範囲

- [請求項1] 半導体素子が搭載される貫通電極基板であって、
- 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、
- 前記第1貫通孔内に位置する貫通電極と、
- 前記第2貫通孔内に位置する樹脂部材と、
- 前記ガラス基板と前記半導体素子との間に位置する配線層と、を備え、
- 前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、を含み、
- 前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、を含み、
- 前記貫通電極は、前記第1開口から前記第2開口までの間で前記第1貫通孔を閉塞し、
- 前記樹脂部材は、前記第2貫通孔内において、前記第3開口から前記第4開口まで連続的に延びている、貫通電極基板。
- [請求項2] 前記第1貫通孔は、前記第1開口と前記第2開口との間に位置し、前記第1貫通孔の最小の孔径を有する第1最小部を含み、
- 前記貫通電極は、前記第1開口及び前記第2開口において前記第1貫通孔を閉塞せず、少なくとも前記第1最小部において前記第1貫通孔を閉塞する、請求項1に記載の貫通電極基板。
- [請求項3] 前記貫通電極は、前記第1貫通孔内に充填されている、請求項1に記載の貫通電極基板。
- [請求項4] 前記樹脂部材は、前記第2貫通孔内に充填されている、請求項1に記載の貫通電極基板。
- [請求項5] 前記第2貫通孔は、前記第1貫通孔と同一の形状を有する、請求項1に記載の貫通電極基板。

- [請求項6] 前記第2貫通孔は、平面視において前記半導体素子と重なる領域内に位置する、請求項1に記載の貫通電極基板。
- [請求項7] 前記第2貫通孔は、平面視において前記半導体素子の外周縁よりも3mm内側に位置する領域内に位置する、請求項6に記載の貫通電極基板。
- [請求項8] 平面視において前記半導体素子と重なる領域内において、複数の前記第2貫通孔が等間隔に並んでいる、請求項6に記載の貫通電極基板。
- [請求項9] 平面視において前記半導体素子と重なる領域内において、100mm²当たり10個以上250個以下の前記第2貫通孔が位置する、請求項6に記載の貫通電極基板。
- [請求項10] 前記第2貫通孔の前記第3開口における孔径が、50μm以上100μm以下である、請求項1に記載の貫通電極基板。
- [請求項11] 前記ガラス基板の厚みが、100μm以上1200μm以下である、請求項1に記載の貫通電極基板。
- [請求項12] 前記半導体素子の平面面積が、100mm²以上である、請求項1に記載の貫通電極基板。
- [請求項13] 半導体素子が搭載される貫通電極基板であって、
第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、
前記第1貫通孔内及び前記第2貫通孔内にそれぞれ位置する貫通電極と、
少なくとも前記第2貫通孔内に位置する樹脂部材と、
前記ガラス基板と前記半導体素子との間に位置する配線層と、を備え、
前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、前記第1

開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である、貫通電極基板。

[請求項14] 前記第2貫通孔は、平面視において前記半導体素子と重なる領域内に位置する、請求項13に記載の貫通電極基板。

[請求項15] 平面視において前記半導体素子と重なる領域内において、 100m^2 当たり27個以上2500個以下の前記第2貫通孔が位置する、請求項14に記載の貫通電極基板。

[請求項16] 請求項1～15のいずれか一項に記載の貫通電極基板と、
前記貫通電極基板に搭載された半導体素子と、を備える、半導体パッケージ。

[請求項17] 第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、

前記第1貫通孔内に位置する貫通電極と、

前記第2貫通孔内に位置する樹脂部材と、を備え、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開

口と、前記ガラス基板の前記第2面に開口した第2開口と、を含み、
前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、を含み、
前記貫通電極は、前記第1開口から前記第2開口までの間で前記第1貫通孔を閉塞し、
前記樹脂部材は、前記第2貫通孔内において、前記第3開口から前記第4開口まで連続的に延びている、貫通電極基板。

[請求項18]

第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板と、

前記第1貫通孔内及び前記第2貫通孔内にそれぞれ位置する貫通電極と、

少なくとも前記第2貫通孔内に位置する樹脂部材と、を備え、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、前記第1開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 2

5 μm 以下である、貫通電極基板。

[請求項19]

半導体素子が搭載される貫通電極基板の製造方法であって、

第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板を準備する工程と、

前記第1貫通孔内に貫通電極を形成する工程と、

前記第2貫通孔内に樹脂部材を形成する工程と、

前記ガラス基板の前記第1面に配線層を形成する工程と、を含み、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開口と、前記ガラス基板の前記第2面に開口した第4開口と、を含み、

前記貫通電極は、前記第1開口から前記第2開口までの間で前記第1貫通孔を閉塞し、

前記樹脂部材は、前記第2貫通孔内において、前記第3開口から前記第4開口まで連続的に延びている、貫通電極基板の製造方法。

[請求項20]

半導体素子が搭載される貫通電極基板の製造方法であって、

第1面と、前記第1面とは反対側に位置する第2面と、前記第1面から前記第2面に貫通した第1貫通孔及び第2貫通孔と、を含むガラス基板を準備する工程と、

前記第1貫通孔内及び前記第2貫通孔内に貫通電極をそれぞれ形成する工程と、

少なくとも前記第2貫通孔内に樹脂部材を形成する工程と、

前記ガラス基板の前記第1面に配線層を形成する工程と、を含み、

前記第1貫通孔は、前記ガラス基板の前記第1面に開口した第1開口と、前記ガラス基板の前記第2面に開口した第2開口と、前記第1開口と前記第2開口との間に位置する第1壁面と、を含み、

前記第2貫通孔は、前記ガラス基板の前記第1面に開口した第3開

口と、前記ガラス基板の前記第2面に開口した第4開口と、前記第3開口と前記第4開口との間に位置する第2壁面と、を含み、

前記第1貫通孔内に位置する前記貫通電極は、前記第1開口から前記第2開口まで前記第1壁面に沿って延び、

前記第2貫通孔内に位置する前記貫通電極は、前記第3開口から前記第4開口まで前記第2壁面に沿って延び、

前記樹脂部材は、前記第2貫通孔内において、前記貫通電極の内側に位置し、前記第3開口から前記第4開口まで連続的に延び、

前記第2貫通孔の前記第3開口における孔径が、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であり、

前記第2貫通孔内に位置する前記貫通電極の厚みが、 $5\mu\text{m}$ 以上 $25\mu\text{m}$ 以下である、貫通電極基板の製造方法。

[請求項21]

請求項19又は20に記載の貫通電極基板の製造方法により貫通電極基板を製造する工程と、

前記貫通電極基板に半導体素子を搭載する工程と、を含む、半導体パッケージの製造方法。