

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 5 月 8 日 (08.05.2003)

PCT

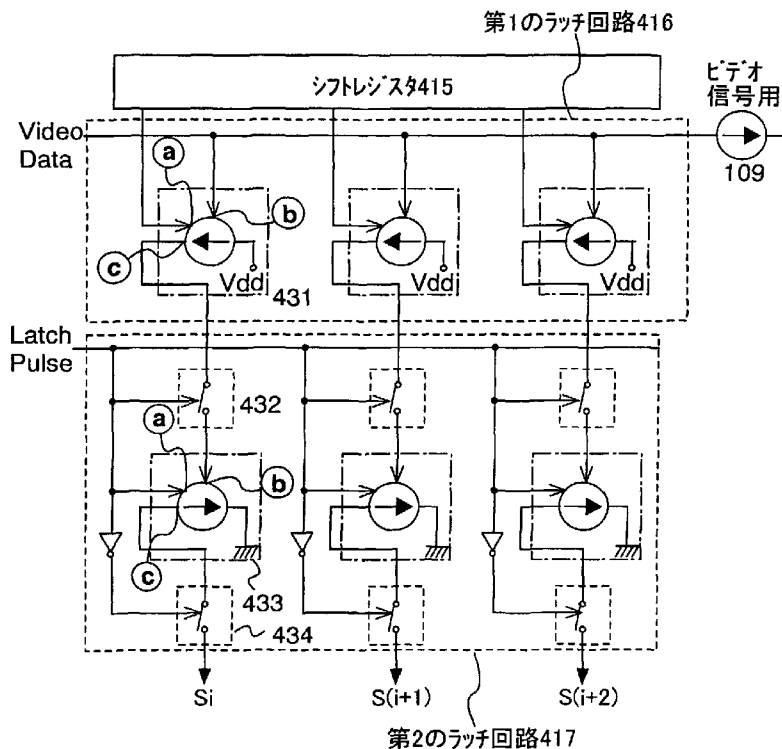
(10) 国際公開番号
WO 03/038796 A1

- (51) 国際特許分類⁷: G09G 3/30, 3/20, G05F 1/10 (71) 出願人 (米国を除く全ての指定国について): 株式会社半導体エネルギー研究所 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) [JP/JP]; 〒243-0036 神奈川県 厚木市 長谷 3 9 8 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP02/11354
- (22) 国際出願日: 2002 年 10 月 31 日 (31.10.2002) (72) 発明者; および
- (25) 国際出願の言語: 日本語 (75) 発明者/出願人 (米国についてのみ): 木村 肇 (KIMURA, Hajime) [JP/JP]; 〒243-0036 神奈川県 厚木市 長谷 3 9 8 株式会社半導体エネルギー研究所内 Kanagawa (JP).
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: (74) 代理人: 大島 陽一 (OSHIMA, Yoichi); 〒162-0825 東京都 新宿区 神楽坂 6-4 2 喜多川ビル 7 階 Tokyo (JP).
- 特願 2001-335917 2001 年 10 月 31 日 (31.10.2001) JP (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, 特願 2002-287921 2002 年 9 月 30 日 (30.09.2002) JP

[続葉有]

(54) Title: SIGNAL LINE DRIVE CIRCUIT AND LIGHT EMITTING DEVICE

(54) 発明の名称: 信号線駆動回路及び発光装置



(57) Abstract: A technique for suppressing affect of irregularities of transistor characteristics in a signal line drive circuit. The signal line drive circuit includes a first current source circuit (431) arranged in a first latch (416) and a second current source circuit (432) arranged in a second latch (417), so as to correspond to each of signal lines. The first current source circuit has capacity means for converting the video signal current supplied from a video signal constant current source (109) into voltage according to the sampling pulse supplied from the shift register (415) and supply means for supplying current based on the converted voltage. The second current source circuit has capacity means for converting current supplied from the first latch into voltage and supply means for supplying current based on the converted voltage. Thus, current output is performed according to a video signal, not depending on the transistor characteristic.

415...SHIFT REGISTER
416...FIRST LATCH CIRCUIT
109...FOR VIDEO SIGNAL
417...SECOND LATCH CIRCUIT

[続葉有]

WO 03/038796 A1



DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

— 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OAPI 特

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

本発明は、信号線駆動回路におけるトランジスタの特性のばらつきの影響を抑制する技術に関する。信号線駆動回路には、複数の信号線の各々に対応して、第1ラッチ(416)に配置される第1電流源回路(431)、第2ラッチ(417)に配置される第2電流源回路(432)を設ける。前記第1電流源回路は、シフトレジスタ(415)から供給されるサンプリングパルスに従って、ビデオ信号用定電流源(109)から供給されたビデオ信号用電流を電圧に変換する容量手段と、変換された電圧に応じた電流を供給する供給手段を有し、前記第2電流源回路は、ラッチパルスに従って、前記第1ラッチから供給された電流を電圧に変換する容量手段と、前記変換された電圧に応じた電流を供給する供給手段を有し、トランジスタの特性によらず、ビデオ信号に応じた電流出力を行うことを特徴とする。