

权利要求书

1.一种半导体静电保护器件，包括：

衬底，所述衬底内形成有第一导电类型的深阱区；

第一二极管，所述第一二极管的阳极接第一电压，所述第一二极管的阴极接输入/输出端；

第二二极管，所述第二二极管的阳极接所述输入/输出端，所述第二二极管的阴极接第二电压；以及

所述第一二极管和所述第二二极管均位于所述第一导电类型的深阱区内。

2.根据权利要求 1 所述的半导体静电保护器件，其中还包括：保护环，所述深阱区位于所述保护环内，所述保护环具有第二导电类型。

3.根据权利要求 2 所述的半导体静电保护器件，其中还包括：第一导电类型的掺杂阱区和第二导电类型的掺杂阱区，所述第一导电类型的掺杂阱区和第二导电类型的掺杂阱区均位于所述深阱区内，所述第一二极管位于所述第一导电类型的掺杂区，所述第二二极管位于所述第二导电类型的掺杂区。

4.根据权利要求 3 所述的半导体静电保护器件，其中所述第一导电类型的掺杂阱区和第二导电类型的掺杂阱区相邻接。

5.根据权利要求 3 所述的半导体静电保护器件，其中所述第一二极管包括第一导电类型的第一掺杂区和第二导电类型的第二掺杂区，所述第一掺杂区为所述第一二极管的阳极，所述第二掺杂区为所述第一二极管的阴极；

所述第二二极管包括第二导电类型的第三掺杂区和第一导电类型的第四掺杂区，所述第四掺杂区为所述第二二极管的阳极，所述第三掺杂区为所述第二二极管的阴极。

6.根据权利要求 5 所述的半导体静电保护器件，其中所述第一掺杂区和所述第二掺杂区沿第一方向交替间隔排布；所述第三掺杂区和所述第四掺杂区沿所述第一方向交替间隔排布。

7.根据权利要求 5 所述的半导体静电保护器件，其中所述第一掺杂区围成多个第一环形，所述第二掺杂区位于所述第一环形内；所述第三掺杂区围成多个第二环形，所述第四掺杂区位于所述第二环形内。

8.根据权利要求 5 至 7 中任一项所述的半导体静电保护器件，其中多个

所述第二掺杂区沿第二方向间隔排布；多个所述第四掺杂区沿所述第二方向间隔排布。

9. 根据权利要求 8 所述的半导体静电保护器件，其中所述第一掺杂区与所述第二掺杂区之间、所述第一掺杂区与所述第三掺杂区之间、所述第三掺杂区与所述第四掺杂区之间，均布置浅沟槽隔离结构。

10. 根据权利要求 1 所述的半导体静电保护器件，其中所述第一电压为电源电压，所述第二电压为接地电压。

11. 根据权利要求 1 所述的半导体静电保护器件，其中所述第一电压为接地电压，所述第二电压为电源电压。

12. 根据权利要求 1 所述的半导体静电保护器件，其中所述第一二极管的数量为至少两个，且依次串接；并且

所述第二二极管的数量为至少两个，且依次串接。

13. 根据权利要求 1 所述的半导体静电保护器件，其中所述衬底的材料为硅、锗、GaAs（砷化镓）、InP（磷化铟）或 GaN（氮化镓）。

14. 根据权利要求 5 所述的半导体静电保护器件，其中所述深阱区内形成有第五掺杂区，所述第五掺杂区为所述第一导电类型，所述第五掺杂区作为所述深阱区的引出区；并且所述第五掺杂区呈环形，所述第一二极管和所述第二掺杂区均位于所述第五掺杂区形成的环内。

15. 根据权利要求 14 所述的半导体静电保护器件，还包括：

保护环，所述深阱区位于所述保护环内，所述保护环具有所述第二导电类型，所述保护环形成于所述深阱区的外围，环绕所述深阱区，同时环绕所述第五掺杂区。

16. 根据权利要求 1 所述的半导体静电保护器件，其中所述第一电压为电源电压，所述第二电压为接地电压，所述第一二极管的所述阳极接电源端，所述第一二极管的所述阴极接输入/输出端，所述第二二极管的阳极接输入/输出端，所述第二二极管的所述阴极接接地端。

17. 根据权利要求 1 所述的半导体静电保护器件，其中所述第一电压为接地电压，所述第二电压为电源电压，所述第一二极管的所述阳极接接地端，所述第一二极管的所述阴极接输入/输出端，所述第二二极管的阳极接输入/输出端，所述第二二极管的阴极接电源端。

18. 根据权利要求 15 所述的半导体静电保护器件，其中所述第一二极管中的所述第一掺杂区均通过引线外接所述第一电压，所述第一二极管中的所述第二掺杂区均通过引线外接输入/输出端；所述第二二极管中的所述第四掺杂区均通过引线外接所述输入/输出端，所述第二二极管中的所述第三掺杂区均通过引线外接所述第二电压；并且所述第一二极管和所述第二二极管外围的所述第五掺杂区外接所述第二电压，所述第五掺杂区外围的保护环外接所述第一电压。

19. 根据权利要求 7 所述的半导体静电保护器件，其中所述第一导电类型为 P 型，所述掺杂阱区为 P 型掺杂阱区，所述第二导电类型为 N 型，所述第二导电类型的所述掺杂阱区为 N 型掺杂阱区，所述第一二极管位于所述 P 型掺杂阱区内，所述第二二极管位于所述 N 型掺杂阱区内；

所述第一二极管包括 P 型的所述第一掺杂区和 N 型的所述第二掺杂区，所述第一掺杂区和所述第二掺杂区均位于所述 P 型掺杂阱区内部，且所述第一掺杂区外接所述第一电压，所述第二掺杂区外接输入/输出电压；并且

所述第二二极管包括 N 型的所述第三掺杂区和 P 型的所述第四掺杂区，所述第三掺杂区和所述第四掺杂区位于所述 N 型掺杂阱区的内部，且所述第三掺杂区外接所述第二电压，所述第四掺杂区外接所述输入/输出电压。

20. 根据权利要求 18 所述的半导体静电保护器件，其中所述第一环形内仅存在一呈长条状的所述第二掺杂区，所述第二环形内仅存在一呈长条状的所述第四掺杂区。