

18/07/02
2002043966



(12)特許協力条約に基づいて公開された国際出願

162162

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002年6月6日 (06.06.2002)

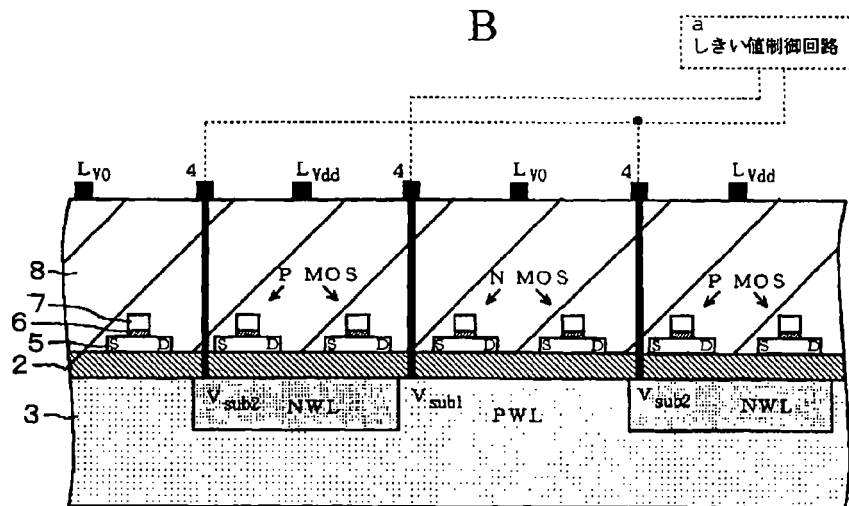
PCT

(10) 国際公開番号
WO 02/45174 A1

- (51) 国際特許分類⁷: H01L 29/786, 21/336, 27/04, 27/092, H03K 19/0944 (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 松本光市 (MATSUMOTO, Koichi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP01/10267 (74) 代理人: 中村友之 (NAKAMURA, Tomoyuki); 〒105-0001 東京都港区虎ノ門1丁目2番3号 虎ノ門第一ビル9階 三好内外国特許事務所内 Tokyo (JP).
- (22) 国際出願日: 2001年11月26日 (26.11.2001)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (国内): SG, US.
- (30) 優先権データ:
特願 2000-361603
2000年11月28日 (28.11.2000) JP 添付公開書類:
— 国際調査報告書
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP). 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



a...THRESHOLD VALUE CONTROL CIRCUIT

(57) Abstract: An MOSFET semiconductor device in which power consumption can be reduced by regulating the threshold voltage to a predetermined level thereby reducing leak current without lowering the operating speed of a transistor. The MOSFET semiconductor device (1), formed using an SOI substrate where an insulation layer (buried oxide film) (2) and a semiconductor layer are formed sequentially on a supporting substrate (3), is provided with a threshold value control circuit having a conductor (N well, P well) beneath the insulation layer (2), comparing a signal f(soi) formed by an oscillator in the semiconductor device with a reference signal f(ref) inputted externally and applying bias voltages Vsub1, Vsub2 to the conductor (N well, P well) based on the difference between both signals.

[続葉有]

WO 02/45174 A1



ACTION