

一种芯片模组及通信系统、端口分配方法

相关申请的交叉引用

本申请要求在2020年06月30日提交中国专利局、申请号为202010622485.3、申请名称为“一种芯片模组及通信系统、端口分配方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中；本申请要求在2020年08月09日提交中国专利局、申请号为202010792434.5、申请名称为“一种芯片模组及通信系统、端口分配方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及到通信技术领域，尤其涉及到一种芯片模组及通信系统、端口分配方法。

背景技术

常见的计算机系统及通信系统中，CPU 与内存之间通过并行总线方式进行快速读写，这种方式一方面需要占用 CPU 近一半的 IO 端口及相当大的印刷电路板布线面积，另一方面由于并行传输导致信号间串扰较大而限制了总线信号速率的提升，进而严重阻碍了印刷电路板与内存之间读写带宽的提高。

因此，串行高速信号传输用于内存读写也被提出作为一种新型的 CPU - 内存总线方式。SerDes（SERializer 串行器/DESerializer 解串器的简称）差分信号可以更好的抗串扰的影响并大幅提高信号传输速率，但传统 SerDes 固定单向传输的方式及发送接收带宽对等的 IO 资源分配与内存读写方向随机分配的方式却并不匹配。

发明内容

本申请提供了一种芯片模组及通信系统、端口分配方法，提高了通信系统通信时端口的灵活性。

第一方面，提供了一种芯片模组，该芯片模组可用于通信系统，芯片模组用于读写数据的传输。芯片模组具有多个第一端口，多个第一端口中，每个第一选择端口可作为写入端口或读取端口。芯片模组还包括第一控制模块，所述第一控制模块根据所述芯片模组的收发需求，控制所述第一选择端口在读取端口和写入端口之间切换，并匹配所述芯片模组的收发需求。在上述技术方案中，第一选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高芯片模组的读写带宽。另外，通过第一控制模块控制第一选择端口的工作状态，灵活调整芯片模组的读取端口和写入端口的个数。

在一个可选的实施方案中，多个第一端口中，每个第一端口均为第一选择端口。可将端口全部切换成写入端口，或者全部切换成读取端口。

在一个可选的实施方案中，多个第一端口中，部分为固定的读取端口，部分为固定的写入端口，剩余的为第一选择端口。仅需切换少数的第一选择端口作为可调节的读取端口和写入端口比例的端口，方便切换。

在一个可选的实施方案中，所述第一控制模块还用于根据所述芯片模组的收发需求获

取所需的写入端口和读取端口的比例作为目标比例；并确认当前所述芯片模组中写入端口和读取端口的当前比例；在当前比例与所述目标比例不同时，所述第一控制模块用于根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。实现了芯片模组收发需求与端口相对应的效果，提高了匹配的自由度。

在一个可选的方案中，所述第一控制模块还用于根据所述芯片模组的收发需求获取所需的写入端口和读取端口的个数以及位置；将所需的写入端口和读取端口的个数及位置与当前写入端口和读取端口的个数及位置进行对比，确定需要进行切换的第一选择端口。

在一个可选的实施方案中，所述第一控制模块还用于确定需要进行切换的第一选择端口，并根据所述芯片模组的收发需求，对确定的第一选择端口进行切换。根据芯片模组的收发需求调整对应的第一选择端口的收发状态。

在一个可选的实施方案中，所述第一控制模块还用于在所述当前比例小于所述目标比例时，控制至少部分作为读取端口的第一选择端口切换为写入端口；

在所述当前比例大于所述目标比例时，控制至少部分作为写入端口的第一选择端口切换为读取端口。实现写入端口和读取端口个数的调整。

在一个可选的实施方案中，每个第一选择端口包括：第一连接端口、第一接收电路、第一发送电路以及第一选择开关；其中，所述第一连接端口通过所述第一选择开关择一与所述第一接收电路或第一发送电路中的其中一个电路连接，另一电路与所述第一连接端口断开连接；在所述第一接收电路与所述第一连接端口连接时，所述第一选择端口作为所述写入端口；在所述第一发送电路与所述第一连接端口连接时，所述第一选择端口作为所述读取端口。在第一选择端口作为读取端口时，接收电路与第一连接端口完全断开；同理，在第一选择端口作为写入端口时，发送电路与第一连接端口完全断开。避免了闲置的电路对第一选择端口的影响，提高了芯片模组的工作效果。

在一个可选的实施方案中，所述第一控制模块还用于向与所述芯片模组配对的对端芯片模组发送切换指示消息，以及用于接收所述对端芯片模组反馈的用于指示切换完成的消息。实现两个芯片模组的信息交互。

在一个可选的实施方案中，所述第一选择开关为响应为 ns 级的切换开关。具有较高的响应。

在一个可选的实施方案中，第一选择开关为单刀双掷开关。实现第二选择端口在写入端口和读取端口之间的切换。

在一个可选的实施方案中，第一选择开关为金属氧化物半导体场效应管。

第二方面，提供了一种芯片模组，该芯片模组包括：多个第二端口及第二控制模块，所述多个第二端口中至少部分第二端口为第二选择端口；所述第二控制模块根据与所述芯片模组配对的对端芯片模组的收发需求，控制所述第二选择端口在读取端口和写入端口之间切换。在上述技术方案中，第二选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高芯片模组的读写带宽。

在一个可选的实施方案中，多个第二端口中，每个第二端口均为第二选择端口。可将端口全部切换成写入端口，或者全部切换成读取端口。

在一个可选的实施方案中，多个第二端口中，部分为固定的读取端口，部分为固定的

写入端口，剩余的为第二选择端口。仅需切换少数的第二选择端口作为可调节的读取端口和写入端口比例的端口，方便切换。

5 在一个可选的实施方案中，所述第二控制模块用于，在接收所述对端芯片模组发送的切换指示消息后，控制对应的第二选择端口切换为读取端口或者写入端口；在切换完成之后，所述第二控制模块还用于向所述第一控制模块发送用于指示切换完成的消息。实现两个芯片模组的信息交换。

10 在一个可选的实施方案中，每个第二选择端口包括：第二连接端口、第二接收电路、第二发送电路以及第二选择开关；其中，所述第二连接端口通过所述第二选择开关与一与所述第二接收电路或第二发送电路中的其中一个电路连接，另一电路与所述第二连接端口断开连接；在所述第二接收电路与所述第二连接端口连接时，所述第二选择端口作为写入端口；在所述第二发送电路与所述第二连接端口连接时，所述第二选择端口作为读取端口。另外，在第二选择端口作为读取端口时，接收电路与第二连接端口完全断开；同理，在第二选择端口作为写入端口时，发送电路与第二连接端口完全断开。避免了闲置的电路对第二选择端口的影响，提高了芯片模组的工作效果。

15 在一个可选的实施方案中，所述第二选择开关为响应为 ns 级的切换开关。具有较高的响应。

在一个可选的实施方案中，第二选择开关为单刀双掷开关。实现第二选择端口在写入端口和读取端口之间的切换。

20 在一个可选的实施方案中，第二选择开关为金属氧化物半导体场效应管。

第三方面，提供了一种通信系统，该通信系统包括第一芯片模组和第二芯片模组，所述第一芯片模组为上述任一项所述的芯片模组；其中，所述第一芯片模组的第一端口和所述第二芯片模组的第二端口一一对应连接。在上述技术方案中，通过设置的第一选择端口可选择作为读取端口或写入端口，从而可根据第一芯片模组的工作状态进行切换，提高通信系统的读写带宽。另外，在选择端口作为读取端口时，接收电路与连接端口完全断开；

25 同理，在第一选择端口作为写入端口时，发送电路与连接端口完全断开，避免了闲置的电路对选择端口的影响，提高了通信系统的工作效果。

在一个可选的实施方案中，所述第二芯片模组为上述任一项所述的芯片模组。提高通信系统的读写带宽。

30 第四方面，提供了一种通信系统，包括第一芯片模组和第二芯片模组，所述第二芯片模组为上述任一项所述的芯片模组；其中，所述第一芯片模组的第一端口和所述第二芯片模组的第二端口一一对应连接。在上述技术方案中，通过设置的第一选择端口可选择作为读取端口或写入端口，从而可根据第二芯片模组的工作状态进行切换，提高通信系统的读写带宽。另外，在选择端口作为读取端口时，接收电路与连接端口完全断开；同理，在第一选择端口作为写入端口时，发送电路与连接端口完全断开，避免了闲置的电路对选择端口的影响，提高了通信系统的工作效果。

35 第五方面，提供了一种端口分配方法，该分配方法包括以下步骤：获取芯片模组的收发需求；根据获取的芯片模组的收发需求，将所述芯片模组的第一选择端口在读取端口和写入端口之间切换。在上述技术方案中，第一选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高芯片模组的读写带宽。另外，通过第一控制模块控制第一选择端口的工作状态，灵活调整芯片模组的读取端口和写入端口的个数。

40

在一个可选的方案中,所述根据获取的芯片模组的收发需求,将所述第一选择端口在读取端口和写入端口之间切换具体为:

根据所述芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例;
确认当前所述芯片模组中写入端口和读取端口的当前比例;

5 在当前比例与所述目标比例不同时,根据所述目标比例与所述当前比例的对比结果,控制所述第一选择端口切换为成读取端口或写入端口,直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。实现了芯片模组收发需求与端口相对应的效果,提高了匹配的自由度。

10 在一个可选的方案中,该方法还包括:确定需要进行切换的第一选择端口,并根据所述芯片模组的收发需求,对确定的第一选择端口进行切换。根据芯片模组的收发需求调整对应的第一选择端口的收发状态。

在一个可选的方案中,该方法还包括:向与所述芯片模组配对的对端芯片模组发送切换指示消息;接收所述对端芯片模组反馈的用于指示切换完成的消息。实现两个芯片模组的信息交互。

15 第六方面,提供了一种端口分配方法,该方法包括以下步骤:获取对端芯片模组的收发需求;根据所述对端芯片模组的收发需求,将芯片模组的第二选择端口在读取端口和写入端口之间切换。在上述技术方案中,第二选择端口可选择作为读取端口或写入端口,从而可根据芯片模组的工作状态进行切换,提高芯片模组的读写带宽。

20 在一个可选的方案中,所述根据所述对端芯片模组的收发需求,将芯片模组的第二选择端口在读取端口和写入端口之间切换具体为:在接收所述对端芯片模组发送的切换指示消息后,控制对应的第二选择端口切换为读取端口或者写入端口;在切换完成之后,向所述对端芯片模组发送用于指示切换完成的消息。实现了第二选择端口的切换,以及两个芯片模组之间的信息交互。

第七方面,提供了一种端口分配方法,该方法包括以下步骤:

25 获取第一芯片模组的收发需求;

根据所述第一芯片模组的收发需求,将所述第一芯片模组的第一选择端口切换为读取端口或写入端口;以及,

根据所述第一芯片模组的收发需求,将配对的第二芯片模组的第二选择端口切换为读取端口或写入端口。

30 在上述技术方案中,通过选择端口可选择作为读取端口或写入端口,从而可根据第一芯片模组的工作状态进行切换,提高通信系统的读写带宽。同时,通过选择端口的工作状态,灵活调整芯片模组的读取端口和写入端口的个数,提高了整个通信系统的灵活性。

在一个可选的方案中,所述根据所述第一芯片模组的收发需求,将第一选择端口切换为读取端口或写入端口,具体为:

35 根据所述第一芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例;

确认当前所述第一芯片模组中写入端口和读取端口的当前比例;

40 在当前比例与所述目标比例不同时,根据所述目标比例与所述当前比例的对比结果,控制所述第一选择端口切换为成读取端口或写入端口,直至所述第一芯片模组的读取端口和写入端口的比例与所述目标比例一致。实现了芯片模组收发需求与端口相对应的效果,

提高了匹配的自由度。

在一个可选的方案中，该方法还包括：

所述第一芯片模组向所述第二芯片模组发送切换指示消息；

5 在所述第二芯片模组接收到所述第一芯片模组发送的切换指示消息后，控制对应的第二选择端口切换为读取端口或者写入端口；在切换完成之后，向所述第一芯片模组发送用于指示切换完成的消息；所述第一芯片模组接收所述第二芯片模组发送的用于指示切换完成的消息。实现了两个芯片模组的信息交互。

第八方面，本申请实施例提供一种信号处理模块，所述信号处理模块包括处理器，用于实现上述第五方面、第六方面或第七方面描述的方法。所述信号处理模块还可以包括存储器，用于存储指令和数据。所述存储器与所述处理器耦合，所述处理器执行所述存储器中存储的程序指令时，可以实现上述第四方面描述的方法。所述信号处理模块还可以包括通信接口，所述通信接口用于该装置与其它设备进行通信，示例性的，通信接口可以是收发器、电路、总线、模块或其它类型的通信接口，其它设备可以为网络设备或终端设备等。

15 在一个具体的可实现方案中，该信号处理模块包括：存储器，用于存储程序指令；处理器，用于调用存储器中存储的指令，使得所述装置执行本申请第五方面以及第五方面中任意一种可能的设计的方法、或者本申请第六方面以及第六方面中任意一种可能的设计的方法、或者本申请第七方面以及第七方面中任意一种可能的设计的方法。

第九方面，本申请实施例还提供一种计算机可读存储介质，包括指令，当其在计算机上运行时，使得计算机执行本申请第五方面以及第五方面中任意一种可能的设计的方法、或者本申请第六方面以及第六方面中任意一种可能的设计的方法、或者本申请第七方面以及第七方面中任意一种可能的设计的方法。

25 第十方面，本申请实施例中还提供一种计算机程序产品，包括指令，当其在计算机上运行时，使得计算机执行本申请第五方面以及第五方面中任意一种可能的设计的方法、或者本申请第六方面以及第六方面中任意一种可能的设计的方法、或者本申请第七方面以及第七方面中任意一种可能的设计的方法。

另外，第八方面至第十方面中任一种可能设计方式所带来的技术效果可参见方法部分中不同设计方式带来的效果，在此不再赘述。

30 第十一方面，提供了一种芯片模组，该芯片模组包括：多个第一端口以及第一控制模块；所述多个第一端口中至少部分第一端口为选择端口，所述选择端口能作为读取端口或作为写入端口工作；所述第一控制模块根据所述芯片模组的收发需求或根据接收到的切换指令，控制所述第一选择端口在读取端口和写入端口之间切换，并匹配所述芯片模组的收发需求。在上述技术方案中，第一选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高芯片模组的读写带宽。另外，通过第一控制模块控制第一选择端口的工作状态，灵活调整芯片模组的读取端口和写入端口的个数。

35 在一个可选的方案中，所述接收的切换指令来源于对端芯片模组。通过对端芯片模组控制该芯片模组进行端口切换。

在一个可选的方案中，所述第一控制模块用于，在接收所述对端芯片模组发送的切换指示消息后，控制对应的选择端口切换为读取端口或者写入端口；在切换完成之后，所述第一控制模块还用于向所述第一控制模块发送用于指示切换完成的消息。实现信息交互。

40 在一个可选的方案中，所述第一控制模块还用于根据所述芯片模组的收发需求获取所

需的写入端口和读取端口的比例作为目标比例；并确认当前所述芯片模组中写入端口和读取端口的当前比例；在当前比例与所述目标比例不同时，所述第一控制模块用于根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。

5 在一个可选的方案中，每个第一选择端口包括：第一连接端口、第一接收电路、第一发送电路以及第一选择开关；其中，所述第一连接端口通过所述第一选择开关与所述第一接收电路或第一发送电路中的一个连接；在所述第一接收电路与所述第一连接端口连接时，所述第一选择端口作为所述写入端口；在所述第一发送电路与所述第一连接端口连接时，所述第一选择端口作为所述读取端口。

10 第十二方面，提供了一种移动终端，该移动终端包括上述任一项所述的芯片模组以及信号连接的对端的芯片模组。在上述技术方案中，通过设置的第一选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高通信系统的读写带宽。另外，在选择端口作为读取端口时，接收电路与连接端口完全断开；同理，在第一选择端口作为写入端口时，发送电路与连接端口完全断开，避免了闲置的电路对选择端口的影响，
15 提高了通信系统的工作效果。

附图说明

图 1 为本申请实施例提供的第一芯片模组和第二芯片模组的通信框图；
图 2 为现有技术中的一种 CPU-内存的通信示意图；
20 图 3 为本申请实施例提供的通信系统的结构框图；
图 4 为本申请实施例提供的第一芯片模组和第二芯片模组的选择端口的配合框图；
图 5 为本申请实施例提供的第一芯片模组的结构框图；
图 6 为本申请实施例提供的第二芯片模组的结构框图；
图 7 为本申请实施例提供的选择端口的一种切换流程示意图；
25 图 8 为本申请实施例提供的选择端口的另一种切换流程示意图；
图 9 为本申请实施例提供的选择端口的另一种切换流程示意图；
图 10 为本申请实施例提供的选择端口的另一种切换流程示意图；
图 11 为本申请实施例提供的另一种通信系统的结构框图；
图 12 为本申请实施例提供的信号处理模块的结构框图。

30

具体实施方式

下面将结合附图对本申请实施例作进一步描述。

本申请实施例提供的芯片模组应用于常见的计算机系统或通信系统中。如图 1 所示的两个芯片模组应的通信框图。为方面表述，将两个芯片模组分别命名为第一芯片模组和第二芯片模组，其中，第二芯片模组为第一芯片模组的对端芯片，第一芯片模组为第二芯片模组的对端芯片。第一芯片模组和第二芯片模组可为不同的器件，示例性的，第一芯片模组为中央处理器（CPU，central processing unit），第二芯片模组为内存（memory），CPU 与内存之间通过并行总线（Parallel Bus）连接，并通过并行总线方式进行快速读写。这种方式一方面需要占用 CPU 近一半的 IO（input and output，输入和输出）端口及相当大
35

的布线面积，另一方面由于并行传输导致信号间串扰较大而限制了并行总线信号速率的提升，进而严重阻碍了 CPU 与内存之间读写带宽的提高。因此，串行高速信号传输用于内存读写也被提出作为一种新型的 CPU - 内存总线方式。

如图 2 所示的 CPU-内存总线方式。CPU 和内存之间采用 SerDes(SERializer(串行器) /DESerializer (解串器) 的简称) 差分信号通信，SerDes 差分信号可以更好的抗击串扰的影响并大幅提高信号传输速率，但传统 SerDes 差分信号固定单向传输的方式及发送接收带宽对等的 IO 端口资源分配与内存读写方向随机的行为却并不匹配。在采用 n 个 Tx (T, Transmit, 发射; x 代表 cross 交叉的符号) 端口和 n 个 Rx (R, Receive, 接收; x 代表 cross 交叉的符号) 端口时，当 CPU 和内存之间需要 a 个 Tx 端口和 b 个 Rx 端口时，已有的 n 个 Tx 端口和 n 个 Rx 端口无法匹配，其中 a、b、n 为正整数，且 a 和 b 与 n 为不相等的正整数。

因此，如何合理分配 IO 端口以适配内存读写的行为，成为提升 CPU - 内存读写带宽或其他类似总线带宽的主要研究方向。为此本申请实施例提供了一种新的通信系统以及端口分配方法。

本发明实施例提供的通信系统可以通过第一芯片模组 (如 CPU) 判断未来一段时间内的发送及接收操作需求并与当前收发状态进行比对，根据比对结果标记需要改变状态的 IO 端口位置，然后通过预设的控制机制在一定时间内发起自身及对端第二芯片模组 (如内存) 指定 IO 端口的状态切换，以匹配下一时间段的业务数据收发实际需求，优化业务有效带宽。下面结合附图分别对系统中的第一芯片模组和第二芯片模组进行说明。

图 3 示出了系统的结构示意图，第一芯片模组 100 和第二芯片模组 200 分别具有多个 IO 端口，为方便区分，将第一芯片模组 100 上的 IO 端口命名为第一端口 110，第二芯片模组 200 上的 IO 端口命名为第二端口 210。

作为一个可选的方案，多个第一端口 110 按功能划分可分为固定端口 112 和选择端口。为与第二芯片模组 200 的端口区分，将第一芯片模组 100 的选择端口命名为第一选择端口 111。固定端口 112 为仅可实现读取或者写入功能的端口，如固定端口 112 可划分为读取端口 (可实现读取功能的端口) 和写入端口 (可实现写入功能的端口)。第一选择端口 111 为可在读取和写入功能之间切换的端口。第一选择端口 111 具有两种工作状态，一种工作状态是第一选择端口 111 作为写入端口，另一种工作状态是第一选择端口 111 作为读取端口。

作为一个可选的方案，多个第二端口 210 按功能划分也可分为固定端口 212 和选择端口。为与第一选择端口 111 区分，将第二芯片模组 200 的选择端口命名为第二选择端口 211。固定端口 212 可划分为读取端口 (可实现读取功能的端口) 和写入端口 (可实现写入功能的端口)。第二选择端口 211 为可在读取和写入功能之间切换的端口。第二选择端口 211 具有两种工作状态，一种工作状态是第二选择端口 211 作为写入端口，另一种工作状态是第二选择端口 211 作为读取端口。在具体设置时，多个第一端口 110 中可选用部分为固定的读取端口，部分为固定的写入端口，剩余的为第一选择端口 111。

作为一个可选的方案，固定端口 112 和固定端口 212 相对应并通过并行总线 300 连接，第一选择端口 111 和第二选择端口 211 也相对应并通过并行总线 300 连接。

第一芯片模组 100 的读取端口、写入端口和第二芯片模组 200 的写入端口、读取端口配对设置，如并行总线 300 的同一业务通道连接的两个端口中，一个端口为读取端口，则

另外一个端口为写入端口。示例性的，若一业务通道连接的第一端口 110 为读取端口时，则该业务通道连接的第二端口 210 为写入端口；若一业务通道连接的第一端口 110 为写入端口时，则该业务通道连接的第二端口 210 为读取端口。在具体设置时，多个第二端口 210 可选用部分为固定的读取端口，部分为固定的写入端口，剩余的为第二选择端口。

以图 3 所示的系统为例，第一芯片模组 100 的第一端口 110 的个数为 N 个，N 个第一端口 110 包括 K 个第一选择端口 111、L 个读取端口，以及 M 个写入端口，其中，N、K、L、M 均为大于 1 的正整数，且 $N=K+L+M$ 。第二芯片模组 200 的第二端口 210 的个数为 N 个，N 个第二端口 210 包括 K 个第二选择端口 211、L 个写入端口、以及 M 个读取端口。上述第一芯片模组 100 的第一端口 110 的个数以及每个第一端口 110 的功能与第二芯片模组 200 的第二端口 210 的个数以及功能均匹配，以实现数据传输。

图 3 中业务通道的箭头方向，代表了数据传输的方向。M 个写入端口和 M 个读取端口之间通过业务通道 R Lane 0~R Lane M-1 连接，并可将数据从第一芯片模组 100 传输到第二芯片模组 200。L 个读取端口和 L 个写入端口之间通过业务通道 W Lane 0~W Lane L-1 连接，并可将数据从第二芯片模组 200 传输到第一芯片模组 100。K 个第一选择端口 111 和 K 个第二选择端口之间通过业务通道 Lane 0~Lane K-1 连接，可实现数据在第一芯片模组 100 和第二芯片模组 200 之间的双向传输，具体的传输方向由第一选择端口 111 和第二选择端口的具体功能来实现。示例性的，若配对的第一选择端口 111 和第二选择端口 211 中，第一选择端口 111 为读取端口，则第二选择端口 211 为写入端口，数据可从第一芯片模组 100 传输到第二芯片模组 200；若配对的第一选择端口 111 和第二选择端口 211 中，第一选择端口 111 为写入端口，则第二选择端口 211 为读取端口，数据可从第二芯片模组 200 传输到第一芯片模组 100。

图 4 示出了第一芯片模组的第一选择端口 111 和第二芯片模组的第二选择端口 211 的配合示意图。第一选择端口 111 和第二选择端口 211 之间通过并行总线 300 的业务通道连接。图 4 中示出的业务通道为双向业务通道，双向业务通道可实现将数据从第一芯片模组 100 传输到第二芯片模组 200，或者从第二芯片模组 200 传输到第一芯片模组 100。

一并参考图 5，图 5 示出了图 4 中的第一芯片模组中的第一选择端口。第一选择端口 111 包括：第一连接端口 1111、第一接收电路 1112、第一发送电路 1113 以及第一选择开关 1114。第一连接端口 1111 作为第一选择端口 111 的外部端口，用于与并行总线中的业务通道连接。第一接收电路 1112 用于实现第一选择端口 111 的写入功能，在第一接收电路 1112 与第一连接端口 1111 连接时，第一选择端口 111 作为写入端口。第一发送电路 1113 用于实现第一选择端口 111 的读取功能，在第一发送电路 1113 与第一连接端口 1111 连接时，第一选择端口 111 作为读取端口。

第一连接端口 1111 通过第一选择开关 1114 与第一接收电路 1112 和第一发送电路 1113 连接，并可通过第一选择开关 1114 择一与第一接收电路 1112 或第一发送电路 1113 连接。上述择一指代的是选择第一接收电路 1112 和第一发送电路 1113 中的一个电路连接。如第一连接端口 1111 通过第一选择开关 1114 与第一接收电路 1112 连接，或者第一连接端口 1111 通过第一选择开关 1114 与第一发送电路 1113 连接。

在第一连接端口 1111 择一与第一接收电路 1112 或第一发送电路 1113 中的其中一个电路连接时，第一连接端口 1111 与另一个电路断开连接。示例性的，第一连接端口 1111 与第一接收电路 1112 连接时，第一发送电路 1113 与第一连接端口 1111 断开连接；第一接收

电路 1112 处于工作状态, 第一发送电路 1113 处于非工作状态; 第一连接端口 1111 与第一发送电路 1113 连接时, 第一接收电路 1112 与第一连接端口 1111 断开连接; 第一发送电路 1113 处于工作状态, 第一接收电路 1112 处于非工作状态。在采用上述方式时, 处于工作状态的电路与非工作状态的电路通过第一选择开关 1114 完全隔离开, 从而避免了非工作状态的电路形成大寄生电容及信号残留 并影响工作的电路的发送或接收性能, 进而提升了第一选择端口 111 的高速信号支持能力, 可提升第一选择端口 111 所能支持的信号速率至 25 Gbp 或更高。

在一个可选的实施方案中, 第一选择开关 1114 可为一个低延时的快速开关, 示例性的, 第一选择开关 1114 可为 ns 级的切换开关。第一选择开关 1114 的响应时间介于 1ns~100ns 之间, 如 1ns、5ns、10ns、20ns、50ns、100ns 等不同的响应时间。从而可通过第一选择开关 1114 在第一发送电路 1113 和第一接收电路 1112 间快速切换, 且不会对第一选择端口 111 状态切换流程造成明显的延时影响。

第一选择开关 1114 实现在第一接收电路 1112 和第一发送电路 1113 之间切换时可采用不同方式的开关。如第一选择开关 1114 为单刀双掷开关, 第一选择开关 1114 的动端与第一连接端口 1111 连接, 两个不动端分别与第一发送电路 1113 和第一接收电路 1112 一一对应连接。示例性的, 第一选择开关 1114 具体可为金属氧化物半导体场效应管或者其他可实现切换第一发送电路 1113 和第一接收电路 1112 的开关电路。

一并参考图 6, 图 6 示出了图 4 中的第二芯片模组的第二选择端口。第二选择端口 211 包括: 第二连接端口 2111、第二接收电路 2112、第二发送电路 2113 以及第二选择开关 2114。第二连接端口 2111 作为第二选择端口 211 的外部端口, 用于与并行总线中的业务通道连接。第二接收电路 2112 用于实现第二选择端口 211 的写入功能, 在第二接收电路 2112 与第二连接端口 2111 连接时, 第二选择端口 211 作为写入端口。第二发送电路 2113 用于实现第二选择端口 211 的读取功能, 在第二发送电路 2113 与第二连接端口 2111 连接时, 第二选择端口 211 作为读取端口。

第二连接端口 2111 通过第二选择开关 2114 与第二接收电路 2112 和第二发送电路 2113 连接, 并可通过第二选择开关 2114 择一与第二接收电路 2112 或第二发送电路 2113 连接。上述择一指代的是选择第二接收电路 2112 和第二发送电路 2113 中的一个电路连接。如第二连接端口 2111 通过第二选择开关 2114 与第二接收电路 2112 连接, 或者第二连接端口 2111 通过第二选择开关 2114 与第二发送电路 2112 连接。

在第二连接端口 2111 择一与第二接收电路 2112 或第二发送电路 2113 中的其中一个电路连接时, 第二连接端口 2111 与另一个电路断开连接。示例性的, 第二连接端口 2111 与第二接收电路 2112 连接时, 第二发送电路 2113 与第二连接端口 2111 断开连接; 第二接收电路 2112 处于工作状态, 第二发送电路 2113 处于非工作状态; 第二连接端口 2111 与第二发送电路 2113 连接, 第二接收电路 2112 与第二连接端口 2111 断开连接; 第二发送电路 2113 处于工作状态, 第二接收电路 2112 处于非工作状态。在采用上述方式时, 处于工作状态的电路与非工作状态的电路通过第二选择开关 2114 完全隔离开, 从而避免了非工作状态的电路形成大寄生电容及信号残留并影响工作的电路的发送或接收性能, 进而提升了第二选择端口 211 的高速信号支持能力, 可提升第二选择端口 211 所能支持的信号速率至 25 Gbp 或更高。

在一个可选的实施方案中, 第二选择开关 2114 可为一个低延时的快速开关, 示例性的,

第二选择开关 2114 可为 ns 级的切换开关。第二选择开关 2114 的响应时间介于 1ns~100ns 之间, 如 1ns、5ns、10ns、20ns、50ns、100ns 等不同的响应时间。从而可通过第二选择开关 2114 在第二发送电路 2113 和第二接收电路 2112 间快速切换, 且不会对第二选择端口 211 状态切换流程造成明显的延时影响。

5 第二选择开关 2114 实现在第二接收电路 2112 和第二发送电路 2113 之间切换时可采用不同方式的开关。如第二选择开关 2114 为单刀双掷开关, 第二选择开关 2114 的动端与第二连接端口 2111 连接, 两个不动端分别与第二发送电路 2113 和第二接收电路 2112 一一对应连接。示例性的, 第二选择开关 2114 具体可为金属氧化物半导体场效应管或其他不同的可实现切换第一发送电路和第一接收电路的开关电路。

10 结合图 4、图 5 及图 6 说明数据传输时第一选择端口 111 和第二选择端口 211 的不同工作状态。在需要数据从第一芯片模组 100 传输到第二芯片模组 200 时, 第一选择端口 111 作为读取端口, 第二选择端口 211 作为写入端口。其中, 第一连接端口 1111 通过第一选择开关 1114 与第一发送电路 1113 连接, 使得第一选择端口 111 作为读取端口; 第二连接端口 2111 通过第二选择开关 2114 与第二接收电路 2112 连接, 使得第二选择端口 211 作为写入端口。在需要数据从第二芯片模组 200 传输到第一芯片模组 100 时, 第一选择端口 111 作为写入端口, 第二选择端口 211 作为读取端口。第一连接端口 1111 通过第一选择开关 1114 与第一接收电路 1112 连接, 使得第一选择端口 111 作为写入端口; 第二连接端口 2111 通过第二选择开关 2114 与第二发送电路 2113 连接, 使得第二选择端口 211 作为读取端口。

20 在切换上述的第一选择端口 111 和第二选择端口 211 时, 可根据第一芯片模组的收发需求进行。在本申请实施例中, 第一芯片模组还可用来判断未来一段时间内的发送及接收操作需求并与当前收发状态进行比对, 并根据比对结果标记需要改变状态的 IO 端口位置, 然后通过预设的控制机制在一定时间内发起自身及对端第二芯片模组 (如内存) 指定 IO 端口的状态切换, 以匹配下一时间段的业务数据收发实际需求。其中, 上述的第一芯片模组对于判断未来一段时间内的发送及接收操作需求具体可为第一芯片模组所在的通信系统的上层芯片或软件指示第一芯片模组收发端口不符合业务需求, 并指出具体的调整策略。或者第一芯片模组自身根据当前传输信息的业务需求与端口分配的不匹配进行调整, 示例的, 当第一芯片模组发现数据接收已经在端口处排队, 而用于发送数据的端口还有空余, 则根据收发的数据对第一芯片模组的端口进行调整。

30 上述的预设的控制机制指代的是根据第一芯片模组的收发需求获取所需的写入端口和读取端口的个数以及位置; 将所需的写入端口和读取端口的个数及位置与当前写入端口和读取端口的个数及位置进行对比, 确定需要进行切换的第一选择端口。以第一芯片模组具有 N 个端口为例, N 个端口分别为第 0 端口~第 N 端口。第一芯片模组的收发需求确定了写入端口和读取端口的个数分别为 M 个和 L 个, 其中, $M+L=N$; 其中, 第 0 端口~第 M 端口为读取端口, 第 M+1 端口~第 N 端口为写入端口。而当前第一芯片的 N 个端口中, 第 0 端口~第 M-a 端口为读取端口, 第 M-(a+1) 端口~第 N 端口为写入端口。则在切换时, 确定第 M-(a+1) 端口~第 M 端口需要由写入端口切换为读取端口。上述的 N、M、L、a 均为大于 1 的正整数。

40 在控制第一选择端口时, 第一芯片模组还包括第一控制模块 120, 第一芯片模组通过第一控制模块 120 控制第一选择端口在写入端口和读取端口之间切换, 以匹配第一芯片模组的收发需求。具体的, 第一控制模块 120 可根据第一芯片模组的收发需求 (上文示例的

未来一段时间内的发送及接收操作需求), 控制第一选择开关将至少部分的第一选择端口切换为写入端口, 或至少部分的第一选择端口切换为读取端口。

在具体切换时, 需要将第一芯片模组当前的第一端口中的发送和接收的比例与第一芯片模组的收发需求进行对比, 以针对性的进行调整。因此, 本申请实施例提供的第一控制模块 120 还应用于根据第一芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例, 目标比例即为写入端口的个数与读取端口的个数的比值。

第一控制模块 120 还用于确认当前第一芯片模组中写入端口和读取端口的当前比例, 当前比例即为当前处于写入端口的个数与读取端口的个数的比例。其中, 当前处于写入端口的个数为固定端口中的写入端口及作为写入端口的部分或全部的第一选择端口的个数的总和; 当前处于读取端口的个数为固定端口中的读取端口及作为读取端口的部分或者全部的第一选择端口的个数的总和。

在第一控制模块 120 控制进行切换时, 包含以下几种状态:

1) 在当前比例与目标比例一致时, 第一控制模块 120 不控制第一选择端口切换工作状态。第一选择开关不动作, 每个第一选择端口仍保持已有的工作状态。

2) 在当前比例与目标比例不同时, 第一控制模块 120 用于根据目标比例与当前比例的对比结果, 控制第一选择开关对第一选择端口进行切换, 直至第一芯片模组的读取端口和写入端口的比例与目标比例一致。

具体可还可划分为两种: a、在当前比例小于目标比例时, 控制至少部分作为读取端口的第一选择端口切换为写入端口, 直至写入端口的个数与读取端口的个数的比例与目标比例相等。b、在当前比例大于目标比例时, 控制至少部分作为写入端口的第一选择端口切换为读取端口, 直至写入端口的个数与读取端口的个数的比例与目标比例相等。

在具体进行切换时, 第一控制模块 120 用于根据第一芯片模组的收发需求获取所需的写入端口和读取端口的个数以及位置, 将所需的写入端口和读取端口的个数及位置与当前写入端口和读取端口的个数及位置进行对比, 确定需要进行切换的第一选择端口 111。并根据第一芯片模组 100 的收发需求, 对确定的第一选择端口 111 进行切换。以图 3 为例, 在 K 个第一选择端口 111 排列时, 根据第一芯片模组 100 的收发需求, 确定哪些第一选择端口 111 需要进行切换, 并确定需要切换的第一选择端口 111 的所在位置, 如确定需要第 K-1 个第一选择端口 111 进行切换时, 则确定第 K-1 个第一选择端口 111 的位置, 并在确定位置后控制第一 K-1 个第一选择端口进行切换。

在第一芯片模组 100 进行切换时, 对应的第二芯片模组 200 的第二选择端口 211 也进行对应的切换。在具体切换时, 第二控制模块 220 根据第一芯片模组 100 的收发需求, 控制第二选择端口 211 在读取端口和写入端口之间切换, 以匹配第一芯片模组 100 的收发需求。

在第一芯片模组和第二芯片模组进行切换时, 需要第一芯片模组和第二芯片模组进行信息交换。在一个可选的方案中, 第一控制模块 120 还用于向与第二芯片模组 200 发送切换指示消息, 以及用于接收第二芯片模组 200 反馈的用于指示切换完成的消息。在第二控制模块 220 接收第一芯片模组 100 发送的切换指示消息后, 第二控制模块 220 还用于控制对应的第二选择端口 211 切换为读取端口或者写入端口; 在切换完成之后, 第二控制模块 220 还用于向所述第一控制模块发送用于指示切换完成的消息。实现了第一芯片模组 100 和第二芯片模组 200 之间的信息交互, 保证配对的第一选择端口 111 和第二选择端口 211

可对应进行切换。

为方便理解本申请实施例提供的第一芯片模组的第一端口中写入端口和读取端口的切换，下面结合附图所示的流程图进行详细说明。在下文所示的方法流程中，主设备为第一芯片模组，从设备为第二芯片模组。

5 图 7 描述了一种可动态分配第一芯片模组的第一端口的方法流程。假设当前状态，主设备收发业务的第一端口的比例为 $a:b$ (则从设备收发端口比例为 $b:a$)，即主设备的第一端口中有 $a*n$ 个 Rx 端口 (写入端口) 及 $b*n$ 个 Tx 端口 (读取端口)。对于从设备来说，在主设备收发业务的第一端口的比例为 $a:b$ 时，则从设备收发端口比例为 $b:a$ ，即从设备的第二端口中有 $a*n$ 个 Tx 端口及 $b*n$ 个 Rx 端口。上述端口分配方法执行以下步骤：

10 步骤 001：获取主设备的收发需求；

主设备通过业务需求规划提前预知未来一段时间内需要的接收带宽或者发送带宽，以获取所需的写入端口和读取端口的个数。上述的主设备对于判断未来一段时间内的发送及接收操作需求为主设备已有的功能，因此在此不再赘述。

15 步骤 002：根据所述主设备的收发需求，将所述主设备的第一选择端口切换为读取端口或写入端口，直至匹配所述主设备的收发需求；

具体的，主设备判断后续一段时间内收发业务实际需求 (目标比例) 与当前状态 (当前比例) 是否一致。若一致，则不执行以下的操作。若不一致，则根据主设备的收发需求获取所需的写入端口和读取端口的比例作为目标比例。并对当前主设备的收发状态进行细节确认，确认当前主设备中写入端口和读取端口的当前比例 $a:b$ 。以进一步对收发业务当前状态与实际需求，并调整业务通道目标比例为 $a':b'$ ，业务通道目标比例对应也为第一端口中的写入端口和读取端口的目标比例。

20 在当前比例与目标比例不同时，根据目标比例与当前比例的对比结果，控制第一选择端口切换为成读取端口或写入端口，直至主设备的读取端口和写入端口的比例与目标比例一致。如在两者比例不同时，对 $|a'-a|$ 个第一选择端口进行标记并发起状态切换流程。同时对对端的从设备的 SerDesIO (即第二选择端口) 发起状态切换流程。

在进行切换前，确定需要进行切换的第一选择端口，并根据所述芯片模组的收发需求，对确定的第一选择端口进行切换。例如确定哪些第一选择端口继续保持当前状态，哪些第一选择端口需要切换状态。并在进行切换时仅对确定需要进行切换的第一选择端口进行状态切换。

30 在具体切换时，第一控制模块控制需要改变状态的第一选择端口中的第一选择开关进行切换，经过切换流程后，主设备完成自身第一端口状态切换并开始进入收发业务阶段。

在主设备的第一选择端口进行切换时，从设备也完成自身第二选择端口状态切换并开始进入收发业务阶段。其中，从设备的第二选择端口的切换与主设备的第一选择端口的切换相匹配。

35 在 SeDesIO 均完成切换，系统达到预期时间段内的有效带宽，即读写业务通道数比例为 $a':b'$ 。

40 以上描述中的主设备及从设备的端口切换可通过多种机制来确定，可以是提前配置确定哪个设备是主设备，哪个设备是从设备；也可以是对等的两个设备通过一定的协商机制，来确定在某一段的时间内，哪个设备是主设备，哪个设备是从设备。以上描述中切换流程可以是主设备主导仲裁，也可以是通过对等设备进行握手协商来共同完成。主设备可以始

终监控未来一段时间内的实际业务需求并实时的对当前收发状态做出必要的调整。下面针对不同的方式进行详细说明。

图 8 示例出了一种具体的主设备和从设备通过带内管理进行端口切换的流程方法。以主设备的第一选择端口为读取端口，从设备的第二选择端口为写入端口为例进行说明。下文中的 Tx 端口也可称为发射机，Rx 端口也可称为接收机。

假设当前状态某一个业务通道（例如某个差分链路）上，主设备发送数据，对端的从设备为接收数据。即主设备上的对应第一选择端口为 Tx 端口，对端从设备的对应的第二选择端口为 Rx 端口。

在主设备监控到收发状态切换需求并指定该业务通道需要切换为对端（第二选择端口）发送、自身（第一选择端口）接收的状态时，主设备检测到状态切换需求时，Tx 端口停止发送业务数据包（停止数据发送），转为向从设备发送请求切换对端的 Rx 端口为 Tx 端口的特殊码流 S1。S1 码流与当前系统定义的其他码流均不相同，有其特定的格式，可被从设备识别。在具体发送时，通过第一控制模块控制进行发送。此时，第一控制模块还用于向与主设备配对的从设备发送切换指示消息（S1 码流）。

在发送完发送切换指示消息（S1 码流）后，主设备的第一选择端口由 Tx 端口切换为 Rx 端口，并在完成后处于接收等待状态。上述切换，也是通过第一控制模块进行控制，即在第一控制模块控制第一选择开关发送 S1 码流后，第一控制模块控制第一选择开关控制切换第一选择端口的工作状态。

从设备的第二选择端口原本处于 Rx 端口状态，在收到主设备发来的 S1 码流后，即启动由 Rx 端口切换为 Tx 端口。从设备进行切换时，通过第二控制模块进行控制，第二控制模块在接收到从设备配对的主设备发送的切换指示消息后，控制第二选择端口在读取端口和写入端口之间切换。在图 8 所示的流程中，第二控制模块控制第二选择端口切换为读取端口。

从设备在切换完成后，开始发送用于 CDR（clock data recovery，时钟恢复数据）锁定的特殊码流 S2 给主设备。S2 码流与当前系统定义的其他码流均不相同，有其特定的格式，可被主设备识别，S2 码流可作为用于指示切换完成的消息。发送 S2 码流也是通过第二控制模块发送的。第二控制模块在第二选择端口完成切换后，即向主设备发送 S2 码流。

主设备收到从设备发来的 S2 码流后，即开始 CDR 锁定直至完成。从设备发送完 S2 码流后经过一段时间 T1 (≥ 0) 后开始向主设备发送业务数据，此时该业务通道两端的第一选择端口和第二选择端口状态切换完成并开始业务通信。

应理解，图 8 所示的流程实例为实现 IO 端口状态切换的其中一种具体方式。主设备和从设备除了可以通过带内码流进行握手的方式外，还可以通过带外控制信号进行沟通确认。

图 9 示出了主设备和从设备通过带外控制信号进行沟通确认的流程图。与图 8 所示的流程不同在于，图 9 中所示的流程中，发送 S1 码流的设备不同。在图 8 中通过第一控制模块发送 S1 码流。但是在图 9 中，通过带外控制进行发送。此时，系统除了已包含的第一控制模块、第二控制模块外，还包括第三控制模块。第三控制模块作为外带控制模块，且分别与主设备的第一控制模块及从设备的第二控制模块连接。在使用时，第三控制模块用于在第一控制模块控制第一选择端口的第一选择开关进行切换时，向与主设备配对的从设备发送切换指示消息（S1 码流），即第一控制模块不再发送 S1 码流，而是通过第三控制

模块发送 S1 码流。同样可实现主设备和从设备的切换。

在图 8 及图 9 中所示的流程中, 第一选择端口和第二选择端口的切换状态几乎同步。但是在本申请实施例提供的系统中, 第一选择端口和第二选择端口的切换状态也可不同步, 即一端状态切换完成后通过带内或带外的方式告知对端后, 另一端再开始状态切换。

5 图 10 示出了第一选择端口和第二选择端口的切换状态不同步的流程示意图。图 10 中主设备和从设备的初始状态与图 9 所示的流程图中的主设备和从设备的初始状态相同。主设备发送 S1 码流(第一切换指示消息)到从设备, 从设备进行切换, 将第二选择端口切换为发送端口。第二选择端口在切换后, 发送 S1 码流(第二切换指示消息)到主设备, 主设备在接收到 S1 码流后, 控制第一选择端口切换为写入端口。从设备在发送 S1 码流后等待时间为 T2, 其中, T2 (≥ 0) 为从设备请求主设备状态切换到发送 CDR 锁定码流之间的等待时间。等待 T2 时间后, 从设备发送 S2 码流(用于指示切换完成的消息), 从设备发送完 S2 码流后经过一段时间 T1 (≥ 0) 后开始向主设备发送业务数据, 此时该业务通道两端设备的第一选择端口和第二选择端口状态切换完成并开始业务通信。

15 对于图 10 所示的流程对应的系统, 发送 S1 码流还可通过系统设置的带外控制(第三控制模块)发送, 第三控制模块用于向第二控制模块发送第一切换指示消息, 并在接收到第二控制模块反馈的第二切换指示消息后, 向第一控制模块发送第二切换指示消息。而第一控制模块还用于在接收到所述第二切换指示消息后, 控制所述第一选择端口的切换开关进行切换。

20 通过上述描述可看出, 本申请实施例提供的系统通过可动态分配 IO 端口发送或接收资源, 其主设备可以监控未来一段时间内的业务收发需求与当前状态进行比对, 根据比对结果标记需要改变状态的 IO 端口位置, 然后通过预设的控制机制在确定时间发起自身及对端从设备指定 IO 端口的状态切换, 以匹配下一时间段的业务收发实际需求以达到有效带宽的最大化。以上过程中主设备可持续监控业务通道并根据需要反复发起切换流程, 因此实现了 IO 端口的动态资源分配, 更好的匹配了业务数据收发的随机性, 同时提高了芯片 IO 端口的利用率, 减少了 PCB 的设计复杂度。

25 另外, IO 端口内通过一个低延时(几个 ns 量级)的快速开关在发送和接收电路间切换, 使得电路工作在某一方向状态时, 另一状态的电路因为开关断开而不会对当前工作电路造成寄生电容和信号 stub 的不良影响, 进而大幅改善 IO 端口工作电路的发送或接收信号质量并提升所能支持的高速信号速率至 25 Gbps 或更高, 同时也不会对系统延时造成明显的不利影响。

结合上述图 7、图 8、图 9 及图 10, 本申请实施例提供了一种主设备的端口分配方法。该分配方法包括以下步骤:

步骤 001: 获取主设备的收发需求;

具体可参考图 7、图 8、图 9 及图 10 中的相关描述。

35 步骤 002: 根据获取的主设备的收发需求, 将所述主设备的第一选择端口在读取端口和写入端口之间切换。

具体的, 根据主设备的收发需求获取所需的写入端口和读取端口的比例作为目标比例; 确认当前主设备中写入端口和读取端口的当前比例;

40 在当前比例与目标比例不同时, 根据目标比例与当前比例的对比结果, 控制第一选择端口切换为成读取端口或写入端口, 直至主设备的读取端口和写入端口的比例与目标比例

一致。

在进行切换前，确定需要进行切换的第一选择端口，并根据主设备的收发需求，对确定的第一选择端口进行切换。根据主设备的收发需求调整对应的第一选择端口的收发状态。

在进行切换的过程中，向与主设备配对的从设备发送切换指示消息；接收从设备反馈的用于指示切换完成的消息。应理解，在发送切换指示消息时，可在切换前、切换后均可，在本申请实施例中并不作具体限定。

在上述技术方案中，第一选择端口可选择作为读取端口或写入端口，从而可根据主设备的工作状态进行切换，提高主设备的读写带宽。另外，通过第一控制模块控制第一选择端口的工作状态，灵活调整主设备的读取端口和写入端口的个数。

结合上述图 7、图 8、图 9 及图 10，本申请实施例提供了一种从设备的端口分配方法。该分配方法包括以下步骤：

步骤 001：获取主设备的收发需求；

具体可参考图 7、图 8、图 9 及图 10 中的相关描述。

步骤 002：根据所述主设备的收发需求，将从设备的第二选择端口在读取端口和写入端口之间切换。

具体为：在接收所述主设备发送的切换指示消息后，控制对应的第二选择端口切换为读取端口或者写入端口；在切换完成之后，向所述主设备发送用于指示切换完成的消息。具体切换及信息交互可参考图 7、图 8、图 9 及图 10 中的相关描述。

图 11 示出了本申请实施例提供的另一种通信系统，图 11 所示的第一芯片模组 100 和第二芯片模组 200 与图 3 所示的第一芯片模组 100 和第二芯片模组 200 的区别在于第一选择端口的个数。在图 11 中，多个第一端口 110 中，每个第一端口 110 均为第一选择端口。可将端口全部切换成写入端口，或者全部切换成读取端口。同理，多个第二端口 210 中，每个第二端口 210 均为第二选择端口。可将端口全部切换成写入端口，或者全部切换成读取端口。在切换时，发送和接收可以进行任意比例的匹配。图 11 所示的系统的端口切换方式可以参考上述图 2 中所示的系统的端口的切换方式。在此不再赘述。

通过上述描述可看出，本申请实施例提供的通信系统的端口的设置方式，既可以采用多个第一端口 110 中，至少部分为或者全部第一端口 110 为第一选择端口，同时，对应的多个第二端口 210 中，至少部分为或者全部第二端口 210 为第二选择端口的方式来布置第一芯片模组 100 和第二芯片模组 200 上的端口。在需要实现读取和写入可任意比例匹配时，可采用图 11 所示的系统。在考虑到以上实现方式对 IO 端口的设计复杂度及功率较高，根据实际应用场景的业务情况，也可以采取如图 2 所示的方案。通过单向业务通道承担固有的数据发送业务或接收业务并可根据实际应用场景确定 L 或 M 的数值，其他可切换状态业务通道则用于动态调配以达成更大有效带宽。从而可针对不同应用场景进行不同 IO 端口类型适配，既可以是所有端口支持状态切换用于适配全业务通道读写随机场景，也可以是结合实际情况 IO 端口双向与单向混合以降低一定设计复杂度并节约功耗。

作为一个可变形的示例，通信系统还可仅包括上述的第一芯片模组，第二芯片模组采用其他的可实现方式，或者通信系统还可仅包含上述的第二芯片模组，第一芯片模组采用其他可实现方式，只需要可满足通信系统中的读写业务通道可灵活调整即可。

本申请还提供了一种芯片模组，该芯片模组包括：多个第一端口以及第一控制模块；所述多个第一端口中至少部分第一端口为选择端口，所述选择端口能作为读取端口或作为

写入端口工作；所述第一控制模块根据所述芯片模组的收发需求或根据接收到的切换指令，控制所述第一选择端口在读取端口和写入端口之间切换，并匹配所述芯片模组的收发需求。该芯片模组的第一端口及第一选择端口可参考上述的第一芯片模组中的第一端口及第一选择端口，在此不再赘述。

5 在芯片模组控制端口进行切换时，接收的切换指令来源于对端芯片模组。或者根据芯片模组自身的收发需求进行调整。在进行切换时，所述第一控制模块用于在接收所述对端芯片模组发送的切换指示消息后，控制对应的选择端口切换为读取端口或者写入端口；在切换完成之后，所述第一控制模块还用于向所述第一控制模块发送用于指示切换完成的消息。该第一控制模块的功能可参考上述第一芯片模组中的第一控制模块的具体功能，在此不再赘述。

10 在具体进行切换时，所述第一控制模块还用于根据所述芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例；并确认当前所述芯片模组中写入端口和读取端口的当前比例；在当前比例与所述目标比例不同时，所述第一控制模块用于根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。具体可参考上述的第一芯片模组的第一控制模块具体控制端口切换的过程，在此不再赘述。

15 上述的第一选择端口为可切换状态的端口，其中每个第一选择端口包括：第一连接端口、第一接收电路、第一发送电路以及第一选择开关；其中，所述第一连接端口通过所述第一选择开关与第一接收电路或第一发送电路中的一个连接；在所述第一接收电路与所述第一连接端口连接时，所述第一选择端口作为所述写入端口；在所述第一发送电路与所述第一连接端口连接时，所述第一选择端口作为所述读取端口。具体可参考第一芯片模组的第一选择端口，在此不再赘述。

20 本申请实施例还提供了一种移动终端，该移动终端包括上述任一项所述的芯片模组以及信号连接的对端芯片模组。通过设置的第一选择端口可选择作为读取端口或写入端口，从而可根据芯片模组的工作状态进行切换，提高通信系统的读写带宽。另外，在选择端口作为读取端口时，接收电路与连接端口完全断开；同理，在第一选择端口作为写入端口时，发送电路与连接端口完全断开，避免了闲置的电路对选择端口的影响，提高了通信系统的工作效果。

30 如图 12 所示，本申请实施例还提供了信号处理模块 1000 用于实现上述方法的功能。该信号处理模块 1000 可以是通信设备，也可以是通信设备中的装置。信号处理模块 1000 包括至少一个处理器 1001，用于实现上述方法中装置的功能。示例地，处理器 1001 可以用于根据获取的第一芯片模组的收发需求控制通信接口 1003（第一选择端口）进行状态切换，具体参见方法中的详细描述，此处不再说明。

35 在一些实施例中，该信号处理模块 1000 还可以包括至少一个存储器 1002，用于存储程序指令和/或数据。存储器 1002 和处理器 1001 耦合。本申请实施例中的耦合是装置、单元或模块之间的间隔耦合或通信连接，可以是电性，机械或其它的形式，用于装置、单元或模块之间的信息交互。作为另一种实现，存储器 1002 还可以位于信号处理模块 1000 之外。处理器 1001 可以和存储器 1002 协同操作。处理器 1001 可能执行存储器 1002 中存储的程序指令。所述至少一个存储器中的至少一个可以包括于处理器中。

40 在一些实施例中，信号处理模块 1000 包括通信接口 1003，用于通过传输介质和其它

设备进行通信，从而用于信号处理模块 1000 中的装置可以和其它设备进行通信。示例性地，通信接口 1003 可以是收发器、电路、总线、模块或其它类型的通信接口，该其它设备可以是网络设备或其它终端设备等。处理器 1001 利用通信接口 1003 收发数据，并用于实现上述实施例中的方法。示例性的，通信接口 1003 可以用于传递信号。

5 本申请实施例中不限定上述通信接口 1003、处理器 1001 以及存储器 1002 之间的连接介质。例如，本申请实施例在图 12 中以存储器 1002、处理器 1001 以及通信接口 1003 之间可以通过总线连接，所述总线可以分为地址总线、数据总线、控制总线等。

 在本申请实施例中，处理器可以是通用处理器、数字信号处理器、专用集成电路、现场可编程门阵列或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件，
10 可以实现或者执行本申请实施例中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者任何常规的处理器等。结合本申请实施例所公开的方法的步骤可以直接体现为硬件处理器执行完成，或者用处理器中的硬件及软件模块组合执行完成。

 在本申请实施例中，存储器可以是非易失性存储器，比如硬盘 (hard disk drive, HDD) 或固态硬盘 (solid-state drive, SSD) 等，还可以是易失性存储器 (volatile memory)，例如
15 随机存取存储器 (random-access memory, RAM)。存储器是能够用于携带或存储具有指令或数据结构形式的期望的程序代码并能够由计算机存取的任何其他介质，但不限于此。本申请实施例中的存储器还可以是电路或者其它任意能够实现存储功能的装置，用于存储程序指令和/或数据。

 本申请实施例提供的方法中，可以全部或部分地通过软件、硬件、固件或者其任意组合来实现。当使用软件实现时，可以全部或部分地以计算机程序产品的形式实现。所述计算机程序产品包括一个或多个计算机指令。在计算机上加载和执行所述计算机程序指令时，全部或部分地产生按照本发明实施例所述的流程或功能。所述计算机可以是通用计算机、专用计算机、计算机网络、网络设备、用户设备或者其他可编程装置。所述计算机指令可以存储在计算机可读存储介质中，或者从一个计算机可读存储介质向另一个计算机可读存储介质传输，例如，所述计算机指令可以从一个网站站点、计算机、服务器或数据中心通过有线（例如同轴电缆、光纤、数字用户线 (digital subscriber line, 简称 DSL)）或无线（例如红外、无线、微波等）方式向另一个网站站点、计算机、服务器或数据中心进行传输。所述计算机可读存储介质可以是计算机可以存取的任何可用介质或者是包含一个或多个可用介质集成的服务器、数据中心等数据存储设备。所述可用介质可以是磁性介质（例如，
25 软盘、硬盘、磁带）、光介质（例如，数字视频光盘 (digital video disc, 简称 DVD)）、或者半导体介质（例如，SSD）等。
30 显然，本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的精神和范围。这样，倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内，则本申请也意图包含这些改动和变型在内。

权 利 要 求

1.一种芯片模组，其特征在于，包括：多个第一端口以及第一控制模块；

所述多个第一端口中至少部分第一端口为第一选择端口，所述第一选择端口能作为读取端口或作为写入端口工作；

5 所述第一控制模块根据所述芯片模组的收发需求，控制所述第一选择端口在读取端口和写入端口之间切换，并匹配所述芯片模组的收发需求。

2.如权利要求 1 所述的芯片模组，其特征在于，所述第一控制模块还用于根据所述芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例；并确认当前所述芯片模组中写入端口和读取端口的当前比例；

10 在当前比例与所述目标比例不同时，所述第一控制模块用于根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。

3.如权利要求 2 所述的芯片模组，其特征在于，所述第一控制模块还用于根据所述芯片模组的收发需求获取所需的写入端口和读取端口的个数以及位置；将所需的写入端口和读取端口的个数及位置与当前写入端口和读取端口的个数及位置进行对比，确定需要进行切换的第一选择端口。

4.如权利要求 3 所述的芯片模组，其特征在于，所述第一控制模块还用于确定需要进行切换的第一选择端口，并根据所述芯片模组的收发需求，对确定的第一选择端口进行切换。

20 5.如权利要求 4 所述的芯片模组，其特征在于，所述第一控制模块用于在所述当前比例小于所述目标比例时，控制至少部分作为读取端口的第一选择端口切换为写入端口；

在所述当前比例大于所述目标比例时，控制至少部分作为写入端口的第一选择端口切换为读取端口。

6.如权利要求 1~5 任一项所述的芯片模组，其特征在于，每个第一选择端口包括：第一连接端口、第一接收电路、第一发送电路以及第一选择开关；其中，所述第一连接端口通过所述第一选择开关与第一接收电路或第一发送电路中的一个连接；

在所述第一接收电路与所述第一连接端口连接时，所述第一选择端口作为所述写入端口；

30 在所述第一发送电路与所述第一连接端口连接时，所述第一选择端口作为所述读取端口。

7.如权利要求 1~6 任一项所述的芯片模组，其特征在于，所述第一控制模块还用于向与所述芯片模组配对的对端芯片模组发送切换指示消息，以及用于接收所述对端芯片模组反馈的用于指示切换完成的消息。

8.一种芯片模组，其特征在于，包括：多个第二端口及第二控制模块，

35 所述多个第二端口中至少部分第二端口为第二选择端口；

所述第二控制模块根据与所述芯片模组配对的对端芯片模组的收发需求，控制所述第二选择端口在读取端口和写入端口之间切换。

9.如权利要求 8 所述的芯片模组，其特征在于，所述第二控制模块用于，在接收所述对端芯片模组发送的切换指示消息后，控制对应的第二选择端口切换为读取端口或者写入

端口；

在切换完成之后，所述第二控制模块还用于向所述第一控制模块发送用于指示切换完成的消息。

10.如权利要求8或9所述的芯片模组，其特征在于，每个第二选择端口包括：第二连接端口、第二接收电路、第二发送电路以及第二选择开关；其中，所述第二连接端口通过所述第二选择开关与第二接收电路或第二发送电路中的一个电路连接；

在所述第二接收电路与所述第二连接端口连接时，所述第二选择端口作为写入端口；

在所述第二发送电路与所述第二连接端口连接时，所述第二选择端口作为读取端口。

11.一种通信系统，其特征在于，包括第一芯片模组和第二芯片模组，所述第一芯片模组为如权利要求1~7任一项所述的芯片模组；其中，

所述第一芯片模组的第一端口和所述第二芯片模组的第二端口一一对应连接。

12.如权利要求11所述的通信系统，其特征在于，所述第二芯片模组为如权利要求7~9任一项所述的芯片模组。

13.一种通信系统，其特征在于，包括第一芯片模组和第二芯片模组，所述第二芯片模组为权利要求8~10任一项所述的芯片模组；其中，

所述第一芯片模组的第一端口和所述第二芯片模组的第二端口一一对应连接。

14.一种端口分配方法，其特征在于，包括以下步骤：

获取芯片模组的收发需求；

20 根据获取的芯片模组的收发需求，将所述芯片模组的第一选择端口在读取端口和写入端口之间切换。

15.如权利要求14所述的端口分配方法，其特征在于，所述根据获取的芯片模组的收发需求，将所述第一选择端口在读取端口和写入端口之间切换具体为：

根据所述芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例；

确认当前所述芯片模组中写入端口和读取端口的当前比例；

25 在当前比例与所述目标比例不同时，根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为成读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。

16.如权利要求15所述的端口分配方法，其特征在于，该方法还包括：

30 确定需要进行切换的第一选择端口，并根据所述芯片模组的收发需求，对确定的第一选择端口进行切换。

17.如权利要求16所述的端口分配方法，其特征在于，该方法还包括：

向与所述芯片模组配对的对端芯片模组发送切换指示消息；

接收所述对端芯片模组反馈的用于指示切换完成的消息。

18.一种端口分配方法，其特征在于，该方法包括：

35 获取对端芯片模组的收发需求；

根据所述对端芯片模组的收发需求，将芯片模组的第二选择端口在读取端口和写入端口之间切换。

19.如权利要求18所述的端口分配方法，其特征在于，所述根据所述对端芯片模组的收发需求，将芯片模组的第二选择端口在读取端口和写入端口之间切换具体为：

40 在接收所述对端芯片模组发送的切换指示消息后，控制对应的第二选择端口切换为读

取端口或者写入端口；

在切换完成之后，向所述对端芯片模组发送用于指示切换完成的消息。

20.一种端口分配方法，其特征在于，包括以下步骤：

获取第一芯片模组的收发需求；

5 根据所述第一芯片模组的收发需求，将所述第一芯片模组的第一选择端口切换为读取端口或写入端口；以及

根据所述第一芯片模组的收发需求，将配对的第二芯片模组的第二选择端口切换为读取端口或写入端口。

21.如权利要求 20 所述的端口分配方法，其特征在于，所述根据所述第一芯片模组的收发需求，将第一选择端口切换为读取端口或写入端口，具体为：

10 根据所述第一芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例；

确认当前所述第一芯片模组中写入端口和读取端口的当前比例；

15 在当前比例与所述目标比例不同时，根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为成读取端口或写入端口，直至所述第一芯片模组的读取端口和写入端口的比例与所述目标比例一致。

22.如权利要求 21 所述的端口分配方法，其特征在于，还包括：

所述第一芯片模组向所述第二芯片模组发送切换指示消息；

20 在所述第二芯片模组接收到所述第一芯片模组发送的切换指示消息后，控制对应的第二选择端口切换为读取端口或者写入端口；在切换完成之后，向所述第一芯片模组发送用于指示切换完成的消息；

所述第一芯片模组接收所述第二芯片模组发送的用于指示切换完成的消息。

23.一种芯片模组，其特征在于，包括：多个第一端口以及第一控制模块；

25 所述多个第一端口中至少部分第一端口为选择端口，所述选择端口能作为读取端口或作为写入端口工作；

所述第一控制模块根据所述芯片模组的收发需求或根据接收到的切换指令，控制所述第一选择端口在读取端口和写入端口之间切换，并匹配所述芯片模组的收发需求。

24.如权利要求 23 所述的芯片模组，其特征在于，所述接收的切换指令来源于对端芯片模组。

30 25.如权利要求 24 所述的芯片模组，其特征在于，所述第一控制模块用于，在接收所述对端芯片模组发送的切换指示消息后，控制对应的选择端口切换为读取端口或者写入端口；

在切换完成之后，所述第一控制模块还用于向所述第一控制模块发送用于指示切换完成的消息。

35 26.如权利要求 23 所述的芯片模组，其特征在于，所述第一控制模块还用于根据所述芯片模组的收发需求获取所需的写入端口和读取端口的比例作为目标比例；并确认当前所述芯片模组中写入端口和读取端口的当前比例；

40 在当前比例与所述目标比例不同时，所述第一控制模块用于根据所述目标比例与所述当前比例的对比结果，控制所述第一选择端口切换为成读取端口或写入端口，直至所述芯片模组的读取端口和写入端口的比例与所述目标比例一致。

27.如权利要求 23~26 任一项所述的芯片模组，其特征在于，每个第一选择端口包括：第一连接端口、第一接收电路、第一发送电路以及第一选择开关；其中，所述第一连接端口通过所述第一选择开关择一与所述第一接收电路或第一发送电路中的一个连接；

5 在所述第一接收电路与所述第一连接端口连接时，所述第一选择端口作为所述写入端口；

在所述第一发送电路与所述第一连接端口连接时，所述第一选择端口作为所述读取端口。

28.一种移动终端，其特征在于，包括如权利要求 23~27 任一项所述的芯片模组以及信号连接的对端芯片模组。