

对齐标志的搜索方法、装置、系统及计算机可读存储介质

本申请要求于 2023 年 1 月 10 日提交的申请号为 202310032473.9、发明名称为“对齐标志的搜索方法、装置、系统及计算机可读存储介质”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及通信技术领域，尤其涉及一种对齐标志的搜索方法、装置、系统及计算机可读存储介质。

背景技术

随着通信技术的发展，以太网接口的速率不断提高。由于以太网接口的速率远高于与以太网接口相连的单个通道的速率，采用多个通道并行传输以太网接口发送的数据流成为一种实现通道的速率与以太网接口的速率适配的方式。

由于数据流在通过多个通道进行传输的过程中容易出现偏斜(skew)，因此，数据流的发送端需要向多个通道传输的数据流中插入对齐标志(alignment marker, AM)，使数据流的接收端通过对 AM 进行搜索，从而基于 AM 将多个通道传输的数据流进行对齐，进而准确地获取数据。

发明内容

本申请提出一种对齐标志的搜索方法、装置、系统及计算机可读存储介质，用于对数据流进行 AM 搜索。

第一方面，提供了一种对齐标志的搜索方法，该方法包括：第一模块接收第二模块传输的第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括 AM 和来自至少一个前向纠错(forward error correction, FEC)码字的数据，参考粒度为 FEC 码字包括的 n 个符号对应的比特数量， n 为正整数；然后，第一模块从第一数据流的第一位置，按照参考粒度获取第一数据段，对第一数据段进行 AM 搜索，其中，第一位置为第一数据流中的任意一个位置。

由于该方法中的第一数据流是以 FEC 码字包括的 n 个符号对应的比特数量作为参考粒度对多条第二数据流进行复用得到的，因而在第一数据流中出现突发误码时，突发误码影响的符号数量较少。如果第一数据流是采用对多条第二数据流进行比特复用的方式得到的，而比特复用是以 1 比特为粒度对多条数据流进行复用，则突发误码会影响到多个符号，导致突发误码影响的符号数量较多。因此，本申请提供的方法相较于在比特复用得到的数据流中进行 AM 搜索，本申请提供的方法对突发误码的容忍度(tolerance)较强。

在一种可能的实现方式中，从第一数据流的第一位置，按照参考粒度获取第一数据段，包括：从第一数据流的第一位置，按照参考粒度对第一数据流进行解复用，得到第一数据段。从而，在第一位置是执行复用的边界的情况下，第一数据段包括的数据可以来自同一条第二数据流，后续可以继续对第一数据段进行 AM 搜索。例如，可以基于电气与电子工程师协会(Institute of Electrical and Electronics Engineers, IEEE) 802.3 标准规定的 AM 搜索的方式对第一数据段进行 AM 搜索。

在一种可能的实现方式中，从第一数据流的第一位置，按照参考粒度获取第一数据段，包括：从第一数据流的第一位置每隔第一数量个比特获取第一数量个比特，基于获取到的多组第一数量个比特得到第一数据段，第一数量根据参考粒度确定。相较于通过解复用获取第一数据段的方式，此种实现方式中无需对第一数据流进行解复用，可以直接从第一数据流中按照第一数量间隔获取比特而得到第一数据段，提高了获取第一数据段的效率。再有，该方法中可以通过解复用的方式获取第一数据段，也可以通过直接从第一数据流中获取比特的方式获取第一数据段，获取第一数据段的方式较为灵活。

在一种可能的实现方式中，该方法还包括：基于在第一数据段中未搜索到 AM，从第一数据流的第二位置按照参考粒度获取第二数据段，对第二数据段进行 AM 搜索，其中，第二位置与第一位置不同。也就是说，如果未能在第一数据段中搜索到 AM，意味着第一位置不是执行复用的边界，在此情况下，可以从第一数据流中的另一个位置也即第二位置获取第二数据段，在第二数据段中进行 AM 搜索。

在一种可能的实现方式中，第二位置为位于第一位置之后第二数量个比特的位置，或者第二位置为位于第一位置之后第三数量个参考符号的位置；其中，参考符号的类型根据第二数据流对应的调制方式确定，第二数量与第三数量个参考符号对应的比特数量不同。第二位置的确定方式较为灵活。

在一种可能的实现方式中，AM 包括普通标志（common marker, CM）字段，CM 字段用于对第一数据段进行 AM 搜索。在基于 CM 字段执行 AM 搜索的情况下，如果搜索到 CM 字段，则认为搜索到 AM，从而提升 AM 搜索的效率。

在一种可能的实现方式中，FEC 码字为里德-所罗门（Reed-Solomon, RS）码字。

第二方面，提供了一种对齐标志的搜索方法，该方法包括：第二模块获取第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括 AM 和来自至少一个 FEC 码字的数据，参考粒度为 FEC 码字包括的 n 个符号对应的比特数量， n 为正整数；然后，第二模块向第一模块传输第一数据流，以使第一模块从第一数据流的第一位置，按照参考粒度获取第一数据段，对第一数据段进行 AM 搜索，其中，第一位置为第一数据流中的任意一个位置。

该方法中，以 FEC 码字包括的 n 个符号对应的比特数量作为参考粒度，对多条第二数据流进行复用得到第一数据流，从而在第一数据流中出现突发误码时，突发误码影响的符号数量较少。如果采用对多条第二数据流进行比特复用得到第一数据流的方式，由于比特复用是以 1 比特为粒度对多条数据流进行复用，突发误码会影响到多个符号，导致突发误码影响的符号数量较多。从而该方法相较于采用比特复用得到的数据流，该方法得到的第一数据流对突发误码的容忍度较强。

第三方面，提供了一种对齐标志的搜索装置，该装置应用于第一模块，该装置包括：

获取单元，用于接收第二模块传输的第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括 AM 和来自至少一个 FEC 码字的数据，参考粒度为 FEC 码字包括的 n 个符号对应的比特数量， n 为正整数；

获取单元，还用于从第一数据流的第一位置，按照参考粒度获取第一数据段，第一位置为第一数据流中的任意一个位置；

搜索单元，用于对第一数据段进行 AM 搜索。

在一种可能的实现方式中，获取单元，用于从第一数据流的第一位置，按照参考粒度对第一数据流进行解复用，得到第一数据段。

在一种可能的实现方式中，获取单元，用于从第一数据流的第一位置每隔第一数量个比特获取第一数量个比特，基于获取到的多组第一数量个比特得到第一数据段，第一数量根据参考粒度确定。

在一种可能的实现方式中，搜索单元，还用于基于在第一数据段中未搜索到 AM，从第一数据流的第二位置按照参考粒度获取第二数据段，第二位置与第一位置不同；对第二数据段进行 AM 搜索。

在一种可能的实现方式中，第二位置为位于第一位置之后第二数量个比特的位置，或者第二位置为位于第一位置之后第三数量个参考符号的位置；其中，参考符号的类型根据第二数据流对应的调制方式确定，第二数量与第三数量个参考符号对应的比特数量不同。

在一种可能的实现方式中，AM 包括 CM 字段，CM 字段用于对第一数据段进行 AM 搜索。

在一种可能的实现方式中，FEC 码字为 RS 码字。

第四方面，提供了一种对齐标志的搜索装置，该装置应用于第二模块，该装置包括：

获取单元，用于获取第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括 AM 和来自至少一个 FEC 码字的数据，参考粒度为 FEC 码字包括的 n 个符号对应的比特数量， n 为正整数；

传输单元，用于向第一模块传输第一数据流，以使第一模块从第一数据流的第一位置，按照参考粒度获取第一数据段，第一位置为第一数据流中的任意一个位置；对第一数据段进行 AM 搜索。

第五方面，提供了一种通信系统，该系统包括第一模块和第二模块，第一模块用于执行上述第一方面中任一的对齐标志的搜索方法，第二模块用于执行上述第二方面中的对齐标志的搜索方法。

第六方面，提供了一种计算机系统，计算机系统包括处理器，处理器包括第一模块或者第二模块，在处理器包括第一模块的情况下，当处理器执行程序指令或代码时，计算机系统实现第一方面中任一的对齐标志的搜索方法，在处理器包括第二模块的情况下，当处理器执行程序指令或代码时，计算机系统实现第二方面中的对齐标志的搜索方法。示例性地，计算机系统还包括存储器，存储器用于存储该程序指令或代

码。

第七方面，提供了一种计算机可读存储介质，计算机可读存储介质中存储有至少一条程序指令或代码，程序指令或代码由计算机执行，计算机包括第一模块或者第二模块；在计算机包括第一模块的情况下，程序指令或代码由计算机执行时以使计算机实现第一方面中任一的对齐标志的搜索方法，在计算机包括第二模块的情况下，程序指令或代码由计算机执行时以使计算机实现第二方面中的对齐标志的搜索方法。

第八方面，提供了一种通信装置，该装置包括：收发器、存储器和处理器。其中，收发器、存储器和处理器通过内部连接通路互相通信，存储器用于存储指令，处理器用于执行存储器存储的指令，以控制收发器收发信号，处理器包括第一模块或者第二模块。在处理器包括第一模块的情况下，当处理器执行存储器存储的指令时，使得处理器执行第一方面中任一的对齐标志的搜索方法。在处理器包括第二模块的情况下，当处理器执行存储器存储的指令时，使得处理器执行第二方面中的对齐标志的搜索方法。

示例性地，处理器为一个或多个，存储器为一个或多个。

示例性地，存储器可以与处理器集成在一起，或者存储器与处理器分离设置。

在具体实现过程中，存储器可以为非瞬态性(non-transitory)存储器，例如只读存储器(read only memory, ROM)，其可以与处理器集成在同一块芯片上，也可以分别设置在不同的芯片上，本申请对存储器的类型以及存储器与处理器的设置方式不做限定。

第九方面，提供了一种计算机程序产品，该计算机程序产品包括：计算机程序指令或代码，计算机程序指令或代码由计算机运行，计算机包括第一模块或者第二模块；在计算机包括第一模块的情况下，当计算机程序指令或代码被计算机运行时，使得计算机执行第一方面中任一的对齐标志的搜索方法，在计算机包括第二模块的情况下，当计算机程序指令或代码被计算机运行时，使得计算机实现第二方面中的对齐标志的搜索方法。

第十方面，提供了一种芯片，该芯片包括处理器，处理器包括第一模块或者第二模块，处理器用于运行程序指令或代码，在处理器包括第一模块的情况下，包含该芯片的设备执行第一方面中任一的对齐标志的搜索方法，在处理器包括第二模块的情况下，包含该芯片的设备执行第二方面中的对齐标志的搜索方法。

示例性地，该芯片还包括：输入接口、输出接口和存储器，输入接口、输出接口、处理器以及存储器之间通过内部连接通路相连，存储器用于存储程序指令或代码。

应当理解的是，本申请的第三方面至第十方面的技术方案及其对应的可能的实现方式所取得的有益效果可以参见上述第一方面和第二方面及其对应的可能的实现方式的技术效果，此处不再赘述。

附图说明

图1是本申请实施例提供的一种对齐标志的搜索方法的实施场景示意图；

图2是本申请实施例提供的一种对齐标志的搜索方法的流程图；

图3是本申请实施例提供的一种对第二数据流进行复用得到第一数据流的示意图；

图4是本申请实施例提供的一种第一位置的示意图；

图5是本申请实施例提供的一种获取多组第一数量个比特的示意图；

图6是本申请实施例提供的一种对齐标志的搜索装置的结构示意图；

图7是本申请实施例提供的另一种对齐标志的搜索装置的结构示意图；

图8是本申请实施例提供的一种计算机系统的结构示意图；

图9是本申请实施例提供的另一种计算机系统的结构示意图。

具体实施方式

本申请的实施方式部分使用的术语仅用于对本申请的实施例进行解释，而非旨在限定本申请。下面结合附图，对本申请的实施例进行描述。

随着通信技术的发展，以太网接口的速率增长可能快于与其相连的单个通道的速率增长。例如，10吉比特以太网(gigabit Ethernet, GE)的接口与10吉比特每秒(gigabit per second, Gbps)的单个通道(lane)相连，100GE的接口与四条25Gbps的通道相连，400GE的接口与16条25Gbps的通道相连或者8条50Gbps的通道相连，上述通道可以是物理编码子层(physical coding sublayer, PCS)通道，可见，在以太网接口的速率从10GE增加到400GE的情况下，单个通道的速率仅由10Gbps提高到25Gbps或50Gbps。在此情

况下，可以通过多个通道并行传输数据流的方式传输以太网接口发送的数据流。在以太网接口连接由多条通道的情况下，多条通道可以并行传输数据流。

由于通过多条通道并行传输数据流时，数据流在不同通道上的偏斜 (skew) 可能不同，因此，在数据流的发送端在通过多个通道传输的数据流中插入 AM，数据流的接收端在从多个通道收到的数据流中搜索 AM，获取各条通道传输的数据流中插入的 AM 的位置。从而，数据流的接收端获取到的 AM 的位置后，基于 AM 的位置将多个通道传输的数据流进行对齐 (包括对齐锁定 (alignment lock) 和去偏斜 (deskew))，进而对发送端通过多个通道传输到接收端的数据流解码。其中，AM 的内容在传输过程中不会被改变，但是在数据流中可能会因比特复用、符号复用等过程打乱其特定的比特序列，该比特序列也可称为比特图案。

在通过物理链路传输数据流时，用于传输数据流的物理链路的速率可以高于 PCS 通道的速率，例如单个 PCS 通道的速率是 25Gbps，而用于传输数据流的物理链路的速率可以是 50Gbps 或 100Gbps。在此情况下，PCS 通道的数据流在通过物理链路传输时，需要对多条 PCS 通道传输的数据流进行汇聚，通过物理链路传输汇聚后的数据流。在数据流的接收端，根据汇聚后的数据流获取 PCS 通道传输的数据流，进而可以对 PCS 通道传输的数据流进行 AM 搜索。

本申请实施例提出一种对齐标志的搜索方法，该方法适用于对汇聚得到的数据流进行 AM 搜索。图 1 是本申请实施例提供的一种对齐标志的搜索方法的实施场景示意图，参见图 1，实施场景包括第一模块 101 和第二模块 102，第一模块 101 和第二模块 102 通信连接。例如，第一模块 101 和第二模块 102 通过多条物理链路通信连接。示例性地，第一模块 101 包括在第一设备中，第二模块 102 包括在第二设备中，第一模块 101 和第二模块 102 也可以包括在同一个设备中。其中，第一模块 101 和第二模块 102 中任意一个或多个所在的设备可以是网络设备，也可以是其他包含以太网接口或符合 IEEE 802.3 标准的设备。此外，图 1 示出的实施场景中还可以包括其他模块，本申请实施例对此不加以限定。

本申请实施例提供的对齐标志的搜索方法可如图2所示，接下来，结合图1示出的实施场景，对本申请实施例提供的对齐标志的搜索方法进行说明。如图2所示，该方法包括但不限于S201和S202。

S201，第二模块获取第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括AM和来自至少一个FEC码字的数据，参考粒度为FEC码字包括的n个符号对应的比特数量，n为正整数。

第二模块在对多条第二数据流进行复用得到第一数据流时，是以FEC码字的一个符号或多个符号对应的比特数量作为参考粒度进行复用的，也即n可以等于或大于1。在一些实施例中，n可以是 2^m ，m为大于或等于1的正整数。例如，n为2，或者4，或者8，或16。FEC码字可以为里德所罗门 (Reed-Solomon, RS) 码字。在本申请实施例中，n可以根据第二数据流对应的FEC码字的数量确定，例如，对于任一条第二数据流，该任一条第二数据流包括来自两个FEC码字的数据，也就是说，该任一条第二数据流对应的FEC码字的数量为2，在此情况下，n大于或等于2。

示例性地，对于多条第二数据流中的任一条第二数据流，该任一条第二数据流包括的AM与传输该任一条第二数据流的通道对应。例如，各条第二数据流均为PCS通道传输的数据流，各条第二数据流包括的AM与传输各条第二数据流的PCS通道的序号一一对应。在8条PCS通道用于并行传输多条第二数据流的情况下，各条第二数据流包括的AM与传输各条第二数据流的PCS通道的序号的对应关系可如表1所示。

表1

序号	0	1	2	3	4	5	6	7
CM0	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A
CM1	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A
CM2	0x26	0x26	0x26	0x26	0x26	0x26	0x26	0x26
UP0	0x05	0x04	0x46	0x5A	0xE1	0xF2	0x3D	0x22
CM3	0x65	0x65	0x65	0x65	0x65	0x65	0x65	0x65
CM4	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5
CM5	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9
UP1	0xD6	0x67	0xFE	0x84	0x19	0x4E	0xEE	0x32
UM0	0xB3	0x5A	0x3E	0x86	0x2A	0x12	0x42	0xD6
UM1	0xC0	0xDE	0xF3	0x80	0x51	0x4F	0x9C	0x76

UM2	0x8C	0x7E	0x56	0xD0	0xF2	0xD1	0xA1	0x5B
UP2	0x29	0x98	0x01	0x7B	0xE6	0xB1	0x11	0xCD
UM3	0x4C	0xA5	0xC1	0x79	0xD5	0xED	0xBD	0x29
UM4	0x3F	0x21	0x0C	0x7F	0xAE	0xB0	0x63	0x89
UM5	0x73	0x81	0xA9	0x2F	0x0D	0x2E	0x5E	0xA4

如表1所示，8条PCS通道分别为序号0-7的PCS通道0至PCS通道7，任一条PCS通道对应的AM包括CM字段、独特标志（unique marker，UM）字段和独特填充（unique pad，UP）字段。其中，每条PCS通道对应的AM中的CM0至CM5的取值相同，如表1中每个AM中的CM0的值均为0x9A，每个AM中的CM1的值均为0x4A，每个AM中的CM2的值均为0x26，每个AM中的CM3的值均为0x65，每个AM中的CM4的值均为0xB5，每个AM中的CM5的值均为0xD9。各条PCS通道对应的AM中的UM0至UM5的取值与各条PCS通道唯一对应，UP0至UP2的取值也可以与各条PCS通道唯一对应。比如PCS通道0~7中的AM的UM0的值分别为0xB3、0x5A、0x3E、0x86、0x2A、0x12、0x42、0xD6；PCS通道0~7中的AM的UP0的取值分别为0x05、0x04、0x46、0x5A、0xE1、0xF2、0x3D、0x22。示例性地，UP0至UP2的取值是与AM锁定机制无关的填充数据。上述表1的内容旨在对PCS通道和AM的对应关系以及AM包括的内容进行说明，不用于对PCS通道的编号方式进行限定。

在16条PCS通道用于并行传输多条第二数据流的情况下，各条第二数据流包括的AM与传输各条第二数据流的PCS通道的序号的对应关系可如表2和表3所示。

表2

序号	0	1	2	3	4	5	6	7
CM0	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A
CM1	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A
CM2	0x26	0x26	0x26	0x26	0x26	0x26	0x26	0x26
UP0	0xB6	0x04	0x46	0x5A	0xE1	0xF2	0x3D	0x22
CM3	0x65	0x65	0x65	0x65	0x65	0x65	0x65	0x65
CM4	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5
CM5	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9
UP1	0xD9	0x67	0xFE	0x84	0x19	0x4E	0xEE	0x32
UM0	0x01	0x5A	0x3E	0x86	0x2A	0x12	0x42	0xD6
UM1	0x71	0xDE	0xF3	0x80	0x51	0x4F	0x9C	0x76
UM2	0xF3	0x7E	0x56	0xD0	0xF2	0xD1	0xA1	0x5B
UP2	0x26	0x98	0x01	0x7B	0xE6	0xB1	0x11	0xCD
UM3	0xFE	0xA5	0xC1	0x79	0xD5	0xED	0xBD	0x29
UM4	0x8E	0x21	0x0C	0x7F	0xAE	0xB0	0x63	0x89
UM5	0x0C	0x81	0xA9	0x2F	0x0D	0x2E	0x5E	0xA4

表3

序号	8	9	10	11	12	13	14	15
CM0	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A	0x9A
CM1	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A	0x4A
CM2	0x26	0x26	0x26	0x26	0x26	0x26	0x26	0x26
UP0	0x60	0x6B	0xFA	0x6C	0x18	0x14	0xD0	0xB4
CM3	0x65	0x65	0x65	0x65	0x65	0x65	0x65	0x65
CM4	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5	0xB5
CM5	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9	0xD9
UP1	0x9F	0xA2	0x04	0x71	0x5B	0xCC	0xB1	0x56

UM0	0xE1	0x71	0x95	0x22	0xA2	0x31	0xCA	0xA6
UM1	0x73	0xC4	0xEB	0x66	0xF6	0x97	0xFB	0xBA
UM2	0x75	0x3C	0xD8	0x38	0x95	0xC3	0xA6	0x79
UP2	0x60	0x5D	0xFB	0x8E	0xA4	0x33	0x4E	0xA9
UM3	0x1E	0x8E	0x6A	0xDD	0x5D	0xCE	0x35	0x59
UM4	0x8C	0x3B	0x14	0x99	0x09	0x68	0x04	0x45
UM5	0x8A	0xC3	0x27	0xC7	0x6A	0x3C	0x59	0x86

如表2和表3所示, 16条PCS通道分别为序号0-15的PCS通道0至PCS通道15, PCS通道和AM的对应关系与表1示出的内容原理相同, 此处不再赘述。再有, 上述表2和表3的内容旨在对PCS通道和AM的对应关系以及AM包括的内容进行说明, 不用于对PCS通道的编号方式进行限定。

结合上述表1至表3的内容, CM0至CM5、UM0至UM5、以及UP0至UP2均可以包括8比特, 从而一个AM可以包括120比特 (bit)。120比特可以来自多个FEC码字, 例如, 在FEC码字的符号大小包括10比特的情况下, 120比特的AM可以被以10比特为单位分配到多个FEC码字。当然, AM还可以包括除120比特以外的其他比特, 例如, AM还可以包括填充 (pad或padding), pad或padding用于将AM包括的比特数量调整至指定数量, 本申请实施例不对AM包括的比特数量进行限定。

需要说明的是, 上述表1所示的8组AM, 是特定针对200GE接口的。如果有其他速率的接口, 可能会使用不同的AM。为了方便设计, 对于任意一种接口连接的多条PCS通道, 各条PCS通道对应的AM中的CM字段可以相同, 比如表1至表3, 但是UM不同。此外, 表2和表3是特定针对400GE接口的。如果其他速率的接口采用16条通道, AM可以不同。上述表1至表3只是举例说明, 并不限制本申请适用的AM与PCS通道的对应关系的各种情况。再有, 表1用于对200GE接口连接的PCS通道对应的AM进行举例说明, 表2和表3用于对400GE接口连接的PCS通道对应的AM进行举例说明, 对于其他速率的接口, AM可以与表1至表3的内容不同, 例如, AM不包括UP字段。

图3是本申请实施例提供的一种对第二数据流进行复用得到第一数据流的示意图。如图3所示, 两条第二数据流分别由PCS通道0和PCS通道1传输, 两条第二数据流均包括AM和来自FEC码字的数据部分, PCS通道0中传输第二数据流时使用的AM为AM0, PCS通道1中传输第二数据流时使用的AM为AM1。以FEC码字的符号包括10比特, n等于4, 也即参考粒度为40比特为例, AM0和AM1均被分为三部分进行复用, 第二数据流中来自FEC码字的数据部分也以参考粒度进行复用, 得到第一数据流。

示例性地, 在本申请实施例中, 对多条第二数据流进行复用时, 先对多条第二数据流去偏斜 (deskew), 再对去偏斜后的多条第二数据流进行复用。对多条第二数据流去偏斜时, 无需对多条第二数据流完全去偏斜 (full deskew), 也即无需根据多条第二数据流中的AM将多条第二数据流完全对齐, 仅将多条第二数据流去偏斜到复用的参考粒度即可, 也即一条第二数据流的AM可以与另一条的数据部分对齐, 能够按照参考粒度对多条第二数据流进行复用即可。如图3所示, AM1与PCS通道0传输的第二数据流中的数据部分对齐, 未与AM0对齐。

S202, 第二模块向第一模块传输第一数据流。

本申请实施例不对第二模块向第一模块传输第一数据流的方式进行限定, 例如第二模块通过物理链路向第一模块传输第一数据流。第一模块可以从第一数据流的第一位置, 按照参考粒度获取第一数据段, 对第一数据段进行AM搜索, 其中, 第一位置为第一数据流中的任意一个位置。第一模块获取第一数据段, 进而对第一数据段进行AM搜索的过程请详见S203至S205, 此处暂不展开说明。

本申请实施例提供的方法中, 以FEC码字包括的n个符号对应的比特数量作为参考粒度, 对多条第二数据流进行复用得到第一数据流, 从而在第一数据流中出现突发误码时, 突发误码影响的符号数量较少。如果采用对多条第二数据流进行比特复用得到第一数据流的方式, 由于比特复用是以1比特为粒度对多条数据流进行复用, 突发误码会影响到多个符号, 导致突发误码影响的符号数量较多。从而该方法相较于采用比特复用得到的数据流, 该方法得到的第一数据流对突发误码的容忍度较强。

以上以第二模块侧为例, 对本申请实施例提供的对齐标志的搜索方法进行了说明, 接下来, 以第一模块侧为例, 对该方法进行说明。如图2所示, 该方法包括但不限于S203至S205。

S203, 第一模块接收第二模块传输的第一数据流。

本申请实施例不对第一模块接收第二模块传输的第一数据流的方式进行限定, 与第二模块向第一模块传输第一数据流的方式对应即可。第一数据流是按照参考粒度对多条第二数据流进行复用得到的, 任一条第二数据流包括AM和来自至少一个FEC码字的数据, 参考粒度为FEC码字包括的 n 个符号对应的比特数量, n 为正整数。

S204, 第一模块从第一数据流的第一位置, 按照参考粒度获取第一数据段, 第一位置为第一数据流中的任意一个位置。

在一种可能的实现方式中, 第一模块采用下述方式一或方式二执行从第一数据流的第一位置, 按照参考粒度获取第一数据段的操作。

方式一, 从第一数据流的第一位置, 按照参考粒度对第一数据流进行解复用, 得到第一数据段。

在该方式一中, 第一模块可以从第一数据流的任意一个位置开始, 基于复用采用的参考粒度, 对第一数据流执行同粒度的解复用。从而, 在第一位置是执行复用的边界的情况下, 第一数据段包括的数据可以来自同一条第二数据流。

图4是本申请实施例提供的一种第一位置的示意图, 参见图4, 如果第一位置是第一数据流中的位置A或位置B, 由于位置A和位置B不是执行复用的边界, 得到的第一数据段将既包括来自PCS通道0传输的第二数据流的数据, 又包括来自PCS通道1传输的第二数据流的数据。也就是说, 第一数据段包括的数据来自两条第二数据流。如果第一位置是第一数据流中的位置C, 由于位置C是执行复用的边界, 得到的第一数据段将仅包括来自PCS通道0传输的第二数据流的数据, 或者仅包括来自PCS通道1传输的第二数据流的数据。也就是说, 第一数据段包括的数据来自同一条第二数据流。在本申请实施例中, 在通过对第一数据流进行解复用得到第一数据段的情况下, 后续可以继续对第一数据段进行AM搜索。例如, 可以基于IEEE802.3标准规定的AM搜索的方式对第一数据段进行AM搜索。

方式二, 从第一数据流的第一位置每隔第一数量个比特获取第一数量个比特, 基于获取到的多组第一数量个比特得到第一数据段, 第一数量根据参考粒度确定。

相较于方式一中通过解复用获取第一数据段的方式, 方式二中不对第一数据流进行解复用, 直接从第一数据流中按照第一数量间隔获取比特而得到第一数据段, 获取第一数据段的效率较高。在本申请实施例中, 第一数量等于参考粒度对应的比特数量。例如, 在FEC码字的符号包括10比特的情况下, 从第一数据流中每隔连续的 $n*10$ 个比特获取连续的 $n*10$ 个比特, 再基于获取到的多组 $n*10$ 个比特得到第一数据段。

图5是一种获取多组第一数量个比特的示意图, 参见图5, 如果第一模块将位置D作为第一位置, 第一模块将从位置D开始在第一数据流中每隔第一数量个比特获取第一数量个比特。如果第一模块将位置E作为第一位置, 第一模块将从位置E开始在第一数据流中每隔第一数量个比特获取第一数量个比特。位置E为位于位置D之后1个比特的位置。

S205, 第一模块对第一数据段进行AM搜索。

示例性地, AM包括的CM字段用于对第一数据段进行AM搜索, 从而执行AM搜索需要的数据量较少, AM搜索的效率较高, CM字段可以包括上述表1至表3中的CM0至CM5。在本申请实施例中, 对于任一条第二数据流, 与传输该任一条第二数据流的PCS通道对应的AM可以间隔插入在该任一条第二数据流中。在基于CM字段执行AM搜索的情况下, 如果搜索到CM字段, 则认为搜索到AM。在本申请实施例中, 对于任一条第二数据流, 可以在该任一条第二数据流中按照参考间隔重复插入传输该任一条第二数据流的PCS通道对应的AM。在此情况下, 如果在第一数据段中按照插入AM的参考间隔连续 p 次搜索到CM字段, 认为在第一数据段中按照AM的参考间隔连续 p 次搜索到AM, AM锁定(lock)成功, p 可以为大于或等于2的正整数。本申请实施例不对搜索CM字段的方式进行限定, 例如, 各个CM字段均包括2个半字节(nibble), CM0至CM5共包括12个nibble, 如果能在第一数据段中搜索到12个nibble中的9个nibble, 确定搜索到CM字段。

在一种可能的实施方式中, 第一模块也可以根据AM的多个字段对第一数据段进行AM搜索, 例如第一模块根据AM的CM字段和UM字段对第一数据段进行AM搜索。也就是说, 第一模块在搜索CM字段的基础上, 还可以搜索UM字段。从而, 如果在第一数据段中既搜索到CM字段又搜索到UM字段, 认为在第一数据段中搜索到AM。本申请实施例不对搜索UM字段的方式进行限定, 例如, 各个UM字段均包括2个nibble, UM0至UM5共包括12个nibble, 如果能在第一数据段中搜索到12个nibble中的9个nibble, 确定搜索到UM字段。

在一种可能的实现方式中，该方法还包括：基于在第一数据段中未搜索到AM，从第一数据流的第二位置按照参考粒度获取第二数据段，第二位置与第一位置不同；对第二数据段进行AM搜索。也就是说，如果未能在第一数据段中搜索到AM，意味着第一位置不是执行复用的边界，在此情况下，可以从第一数据流中的另一个位置也即第二位置获取第二数据段，在第二数据段中进行AM搜索。在第二数据段中进行AM搜索的内容与上述S205的内容原理相同，此处不再赘述。示例性地，经过参考长度个比特之后仍未搜索到AM，确定在第一数据段中未搜索到AM，参考长度可基于经验或者实际需求确定，例如参考长度为AM的插入间隔的5倍。

第二位置可以为位于第一位置之后第二数量个比特的位置，或者，第二位置也可以为位于第一位置之后第三数量个参考符号的位置；其中，参考符号的类型根据第二数据流对应的调制方式确定，第二数量与第三数量个参考符号对应的比特数量不同。第二数据流对应的调制方式可以是四电平脉冲幅度调制(4-level pulse amplitude modulation, PAM4)，从而参考符号可以为PAM4符号。或者，第二数据流对应的调制方式是三电平脉冲幅度调制(3-level pulse amplitude modulation, PAM3)，从而参考符号可以为PAM3符号。或者，第二数据流对应的调制方式是五电平脉冲幅度调制(5-level pulse amplitude modulation, PAM5)，从而参考符号可以为PAM5符号。第二数据流对应的调制方式还可以是六电平脉冲幅度调制(6-level pulse amplitude modulation, PAM6)，从而参考符号可以为PAM6符号。或者，第二数据流对应的调制方式是八电平脉冲幅度调制(8-level pulse amplitude modulation, PAM8)，从而参考符号可以为PAM8符号。或者，第二数据流对应的调制方式是十六电平脉冲幅度调制(16-level pulse amplitude modulation, PAM16)，从而参考符号可以为PAM16符号。或者，第二数据流对应的调整方式是正交幅度调制(quadrature amplitude modulation, QAM)，从而参考符号可以为QAM符号。

示例性地，如果在第二数据段中也未搜索到AM，第一模块可以继续变换位置，从第一数据流中变换后的位置获取数据段，对获取到的数据段进行AM搜索。第一模块循环执行变换位置、获取数据段、对数据段进行AM搜索的过程，直到在数据段中搜索到AM。

由于复用的粒度是固定的，所以复用的边界是周期性出现的。所以，变换位置的时候，可以是位置A之后的1个比特的位置，也可以是 $x \cdot n \cdot 10\text{bit} + 1$ 比特位置。其中，x为大于或者等于1的正整数。例如，如图4所示，在位置A为第一位置的情况下，第一模块未在第一数据段中搜索到AM，则可以将位于位置A之后1个比特的位置B作为第二位置并获取第二数据段，对获取到的第二数据段进行AM搜索。第一模块未在第一数据段中搜索到AM，则可以将位于位置B之后1个比特的位置C作为第三位置，从第一数据流的位置C按照参考粒度获取第三数据段，对第三数据段进行AM搜索。又例如，如图5所示，在位置D为第一位置的情况下，第一模块未在第一数据段中搜索到AM，则可以将位于位置D之后1个比特的位置E作为第二位置并获取第二数据段，对获取到的第二数据段进行AM搜索。

再有，在通过解复用获取第一数据段的情况下，如果获取到多条第一数据段，可以对各条第一数据段均进行AM搜索，如果多条第一数据段中的任意一条第一数据段AM锁定失败，确定第一位置不是执行复用的边界，第一模块执行从第一数据流的第二位置按照参考粒度获取第二数据段，对第二数据段进行AM搜索的操作。

本申请实施例提供的方法适用于对第一数据流进行AM搜索。由于该方法中第一数据流是以FEC码字包括的n个符号对应的比特数量作为参考粒度对多条第二数据流进行复用得到的，因而在第一数据流中出现突发误码时，突发误码影响的符号数量较少。如果第一数据流是采用对多条第二数据流进行比特复用的方式得到的，而比特复用是以1比特为粒度对多条数据流进行复用，则突发误码会影响到多个符号，导致突发误码影响的符号数量较多。因此，本申请实施例提供的方法相较于在比特复用得到的数据流中进行AM搜索，该方法对突发误码的容忍度较强。

本申请实施例还提供了一种对齐标志的搜索装置。图6是本申请实施例提供的一种对齐标志的搜索装置的结构示意图。基于图6所示的多个单元，图6所示的对齐标志的搜索装置能够执行第一模块执行的全部或部分操作。应理解到，该装置可以包括比所示单元更多的附加单元或者省略其中所示的一部分单元，本申请实施例对此不进行限制。如图6所示，该装置包括：

获取单元601，用于接收第二模块传输的第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括AM和来自至少一个FEC码字的数据，参考粒度为FEC码字包括的

n个符号对应的比特数量，n为正整数；

获取单元601，还用于从第一数据流的第一位置，按照参考粒度获取第一数据段，第一位置为第一数据流中的任意一个位置；

搜索单元602，用于对第一数据段进行AM搜索。

在一种可能的实现方式中，获取单元601，用于从第一数据流的第一位置，按照参考粒度对第一数据流进行解复用，得到第一数据段。

在一种可能的实现方式中，获取单元601，用于从第一数据流的第一位置每隔第一数量个比特获取第一数量个比特，基于获取到的多组第一数量个比特得到第一数据段，第一数量根据参考粒度确定。

在一种可能的实现方式中，搜索单元602，还用于基于在第一数据段中未搜索到AM，从第一数据流的第二位置按照参考粒度获取第二数据段，第二位置与第一位置不同；对第二数据段进行AM搜索。

在一种可能的实现方式中，第二位置为位于第一位置之后第二数量个比特的位置，或者第二位置为位于第一位置之后第三数量个参考符号的位置；其中，参考符号的类型根据第二数据流对应的调制方式确定，第二数量与第三数量个参考符号对应的比特数量不同。

在一种可能的实现方式中，AM包括CM字段，CM字段用于对第一数据段进行AM搜索。

在一种可能的实现方式中，FEC码字为RS码字。

本申请实施例提供的装置适用于对第一数据流进行AM搜索。由于该装置中的第一数据流是以FEC码字包括的n个符号对应的比特数量作为参考粒度对多条第二数据流进行复用得到的，因而在第一数据流中出现突发误码时，突发误码影响的符号数量较少。如果第一数据流是采用对多条第二数据流进行比特复用的方式得到的，而比特复用是以1比特为粒度对多条数据流进行复用，则突发误码会影响到多个符号，导致突发误码影响的符号数量较多。因此，该装置相较于在比特复用得到的数据流中进行AM搜索，该装置对突发误码的容忍度较强。

图7是本申请实施例提供的另一种对齐标志的搜索装置的结构示意图。基于图7所示的多个单元，该图7所示的对齐标志的搜索装置能够执行第二模块所执行的全部或部分操作。应理解到，该装置可以包括比所示单元更多的附加单元或者省略其中所示的一部分单元，本申请实施例对此并不进行限制。如图7所示，该装置包括：

获取单元701，用于获取第一数据流，第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括AM和来自至少一个FEC码字的数据，参考粒度为FEC码字包括的n个符号对应的比特数量，n为正整数；

传输单元702，用于向第一模块传输第一数据流，以使第一模块从第一数据流的第一位置，按照参考粒度获取第一数据段，第一位置为第一数据流中的任意一个位置；对第一数据段进行AM搜索。

本申请实施例提供的装置中，以FEC码字包括的n个符号对应的比特数量作为参考粒度，对多条第二数据流进行复用得到第一数据流，从而在第一数据流中出现突发误码时，突发误码影响的符号数量较少。如果采用对多条第二数据流进行比特复用得到第一数据流的方式，由于比特复用是以1比特为粒度对多条数据流进行复用，突发误码会影响到多个符号，导致突发误码影响的符号数量较多。从而该装置得到的第一数据流相较于采用比特复用得到的数据流，该装置得到的第一数据流对突发误码的抗性较强。

应理解的是，上述图6-7提供的装置在实现其功能时，仅以上述各功能单元的划分进行举例说明，实际应用中，可以根据需要而将上述功能分配由不同的功能单元完成，即将设备的内部结构划分成不同的功能单元，以完成以上描述的全部或者部分功能。另外，上述实施例提供的装置与方法实施例属于同一构思，其具体实现过程详见方法实施例，这里不再赘述。

参见图8，图8为本申请实施例提供的一种计算机系统的结构示意图。示例性地，如图8所示，该计算机系统为计算机系统2000。计算机系统2000可以为网络设备，该网络设备可以是路由设备或者交换设备。图8所示的计算机系统2000用于执行上述图2所示的对齐标志的搜索方法中第一模块所涉及的操作或者第二模块所涉及的操作。该计算机系统2000例如是服务器等，该计算机系统2000可以由一般性的总线体系结构来实现。

如图8所示，计算机系统2000包括至少一个处理器2001、存储器2003以及至少一个通信接口2004。

处理器2001例如是中央处理器(central processing unit, CPU)、数字信号处理器(digital signal processor,

DSP)、网络处理器(network processor, NP)、图形处理器(graphics processing unit, GPU)、神经网络处理器(neural-network processing units, NPU)、数据处理单元(data processing unit, DPU)、微处理器或者一个或多个用于实现本申请方案的集成电路。例如,处理器2001包括专用集成电路(application-specific integrated circuit, ASIC)、可编程逻辑器件(programmable logic device, PLD)或者其他可编程逻辑器件、晶体管逻辑器件、硬件部件或者其任意组合。PLD例如是复杂可编程逻辑器件(complex programmable logic device, CPLD)、现场可编程逻辑门阵列(field-programmable gate array, FPGA)、通用阵列逻辑(generic array logic, GAL)或其任意组合。其可以实现或执行结合本申请实施例公开内容所描述的各种逻辑方框、模块和电路。处理器也可以是实现计算功能的组合,例如包括一个或多个微处理器组合,DSP和微处理器的组合等等。

可选的,计算机系统2000还包括总线。总线用于在计算机系统2000的各组件之间传送信息。总线可以是外设部件互连标准(peripheral component interconnect, 简称PCI)总线或扩展工业标准结构(extended industry standard architecture, 简称EISA)总线等。总线可以分为地址总线、数据总线、控制总线等。为便于表示,图8中仅用一条粗线表示,但并不表示仅有一根总线或一种类型的总线。

存储器2003例如是只读存储器(read-only memory, ROM)或可存储静态信息和指令的其它类型的静态存储设备,又如是随机存取存储器(random access memory, RAM)或者可存储信息和指令的其它类型的动态存储设备,又如是电可擦可编程只读存储器(electrically erasable programmable read-only memory, EEPROM)、只读光盘(compact disc read-only memory, CD-ROM)或其它光盘存储、光碟存储(包括压缩光碟、激光碟、光碟、数字通用光碟、蓝光光碟等)、磁盘存储介质或者其它磁存储设备,或者是能够用于携带或存储具有指令或数据结构形式的期望的程序代码并能够由计算机存取的任何其它介质,但不限于此。存储器2003例如是独立存在,并通过总线与处理器2001相连接。存储器2003也可以和处理器2001集成在一起。

通信接口2004使用任何收发器一类的装置,用于与其它设备或通信网络通信,通信网络可以为以太网、无线接入网(radio access network, RAN)或无线局域网(wireless local area networks, WLAN)等。通信接口2004可以包括有线通信接口,还可以包括无线通信接口。具体的,通信接口2004可以为以太(Ethernet)接口、快速以太(fast Ethernet, FE)接口、千兆以太(gigabit Ethernet, GE)接口、异步传输模式(asynchronous transfer mode, ATM)接口,WLAN接口,蜂窝网络通信接口或其组合。以太网接口可以是光接口,电接口或其组合。在本申请实施例中,通信接口2004可以用于计算机系统2000与其他设备进行通信。

在具体实现中,作为一种实施例,处理器2001可以包括一个或多个CPU,如图8中所示的CPU0和CPU1。这些处理器中的每一个可以是一个单核(single-CPU)处理器,也可以是一个多核(multi-CPU)处理器。这里的处理器可以指一个或多个设备、电路、和/或用于处理数据(例如计算机程序指令)的处理核。

在具体实现中,作为一种实施例,计算机系统2000可以包括多个处理器,如图8中所示的处理器2001和处理器2005。这些处理器中的每一个可以是一个单核处理器(single-CPU),也可以是一个多核处理器(multi-CPU)。这里的处理器可以指一个或多个设备、电路、和/或用于处理数据(如计算机程序指令)的处理核。

在具体实现中,作为一种实施例,计算机系统2000还可以包括输出设备和输入设备。输出设备和处理器2001通信,可以以多种方式来显示信息。例如,输出设备可以是液晶显示器(liquid crystal display, LCD)、发光二极管(light emitting diode, LED)显示设备、阴极射线管(cathode ray tube, CRT)显示设备或投影仪(projector)等。输入设备和处理器2001通信,可以以多种方式接收用户的输入。例如,输入设备可以是鼠标、键盘、触摸屏设备或传感设备等。

在一些实施例中,存储器2003用于存储执行本申请方案的程序代码2010,处理器2001可以执行存储器2003中存储的程序代码2010。程序代码2010中可以包括一个或多个软件模块。可选地,处理器2001自身也可以存储执行本申请方案的程序代码或指令。

在具体实施例中,本申请实施例的计算机系统2000可包括上述各个方法实施例中的第一模块,计算机系统2000中的处理器2001读取存储器2003中的程序代码2010或处理器2001自身存储的程序代码或指令,使图8所示的计算机系统2000能够执行第一模块所执行的全部或部分操作。

在具体实施例中,本申请实施例的计算机系统2000可包括上述各个方法实施例中的第二模块,计算机系统2000中的处理器2001读取存储器2003中的程序代码2010或处理器2001自身存储的程序代码或指令,使图8所示的计算机系统2000能够执行第二模块所执行的全部或部分操作。

该计算机系统2000还可以对应于上述图6、7所示的装置，图6、7所示的装置中的每个功能单元采用计算机系统2000的软件实现。换句话说，图6、7所示的装置包括的功能单元为计算机系统2000的处理器2001读取存储器2003中存储的程序代码2010后生成的。

其中，图2所示的对齐标志的搜索方法的各步骤通过计算机系统2000的处理器中的硬件的集成逻辑电路或者软件形式的指令完成。结合本申请实施例所公开的方法的步骤可以直接体现为硬件处理器执行完成，或者用处理器中的硬件及软件模块组合执行完成。软件模块可以位于随机存储器，闪存、只读存储器，可编程只读存储器或者电可擦写可编程存储器、寄存器等本领域成熟的存储介质中。该存储介质位于存储器，处理器读取存储器中的信息，结合其硬件完成上述方法的步骤，为避免重复，这里不再详细描述。

图9是本申请实施例提供的另一种计算机系统的结构示意图，该计算机系统用于执行上述图2所示的对齐标志的搜索方法中第一模块所涉及的操作或者第二模块所涉及的操作。示例性地，该计算机系统为服务器，服务器可因配置或性能不同而产生比较大的差异。该计算机系统可以包括一个或多个处理器901和一个或多个存储器902，其中，该一个或多个存储器902中存储有至少一条计算机程序，该至少一条计算机程序由该一个或多个处理器901加载并执行。示例性地，该处理器901为CPU。当然，该计算机系统还可以具有有线或无线网络接口、键盘以及输入输出接口等部件，以便进行输入输出，该计算机系统还可以包括其他用于实现设备功能的部件，在此不做赘述。

本申请实施例还提供了一种计算机系统，该计算机系统包括处理器，处理器包括第一模块或者第二模块，处理器用于从存储器中调用并运行存储器中存储的指令；在处理器包括第一模块的情况下，该计算机系统实现上述第一模块执行的对齐标志的搜索方法，在处理器包括第二模块的情况下，该计算机系统实现上述第二模块执行的对齐标志的搜索方法。

在一种可能的实现方式中，该计算机系统还包括：输入接口、输出接口和该存储器，输入接口、输出接口、处理器以及存储器之间通过内部连接通路相连。

本申请实施例还提供了一种通信系统，该通信系统包括第一模块和第二模块。第一模块用于执行图2所示的第一模块所执行的方法，第二模块用于执行图2所示的第二模块所执行的方法。通信系统的第一模块和第二模块各自的功能可参考上述图2所示的相关描述，此处不再一一赘述。

本申请实施例还提供了一种通信装置，该装置包括：收发器、存储器和处理器。其中，该收发器、该存储器和该处理器通过内部连接通路互相通信，该存储器用于存储指令，该处理器用于执行该存储器存储的指令，以控制收发器收发信号，处理器包括第一模块或者第二模块。在处理器包括第一模块的情况下，当处理器执行存储器存储的指令时，使得处理器执行第一模块执行的对齐标志的搜索方法。在处理器包括第二模块的情况下，当处理器执行存储器存储的指令时，使得处理器执行第二模块执行的对齐标志的搜索方法。

应理解的是，上述处理器可以是CPU，还可以是其他通用处理器、DSP、ASIC、FPGA或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等。通用处理器可以是微处理器或者是任何常规的处理器等。值得说明的是，处理器可以是支持进阶精简指令集机器（advanced RISC machines，ARM）架构的处理器。

进一步地，在一种可选的实施例中，上述存储器可以包括只读存储器和随机存取存储器，并向处理器提供指令和数据。存储器还可以包括非易失性随机存取存储器。例如，存储器还可以存储设备类型的信息。

该存储器可以是易失性存储器或非易失性存储器，或可包括易失性和非易失性存储器两者。其中，非易失性存储器可以是ROM、可编程只读存储器（programmable ROM，PROM）、可擦除可编程只读存储器（erasable PROM，EPROM）、电可擦除可编程只读存储器（electrically EPROM，EEPROM）或闪存。易失性存储器可以是RAM，其用作外部高速缓存。通过示例性但不是限制性说明，许多形式的RAM可用。例如，静态随机存取存储器（static RAM，SRAM）、动态随机存取存储器（dynamic random access memory，DRAM）、同步动态随机存取存储器（synchronous DRAM，SDRAM）、双倍数据速率同步动态随机存取存储器（double data rate SDRAM，DDR SDRAM）、增强型同步动态随机存取存储器（enhanced SDRAM，ESDRAM）、同步连接动态随机存取存储器（synchlink DRAM，SLDRAM）和直接内存总线随机存取存储器（direct rambus RAM，DR RAM）。

本申请实施例还提供了一种计算机可读存储介质，计算机可读存储介质中存储有至少一条程序指令或代码，程序指令或代码由计算机执行，计算机包括第一模块或者第二模块。在计算机包括第一模块的情况

下, 程序指令或代码由计算机执行时以使计算机实现第一模块执行的对齐标志的搜索方法。在计算机包括第二模块的情况下, 程序指令或代码由计算机执行时以使计算机实现第二模块执行的对齐标志的搜索方法。

本申请实施例还提供了一种计算机程序产品, 计算机程序产品包括: 计算机程序指令或代码, 计算机程序指令或代码由计算机运行, 计算机包括第一模块或第二模块。在计算机包括第一模块的情况下, 当计算机程序指令或代码被计算机运行时, 使得计算机执行第一模块执行的对齐标志的搜索方法。在计算机包括第二模块的情况下, 当计算机程序指令或代码被计算机运行时, 使得计算机执行第二模块执行的对齐标志的搜索方法。

本申请实施例还提供了一种芯片, 包括处理器, 处理器包括第一模块或者第二模块, 该处理器用于运行程序指令或代码。在处理器包括第一模块的情况下, 包含该芯片的设备执行第一模块执行的对齐标志的搜索方法。在处理器包括第二模块的情况下, 包含该芯片的设备执行第二模块执行的对齐标志的搜索方法。

示例性地, 该芯片还包括: 输入接口、输出接口和存储器, 输入接口、输出接口、处理器以及存储器之间通过内部连接通路相连, 该存储器包含程序指令或代码。

在上述实施例中, 可以全部或部分地通过软件、硬件、固件或者其任意组合来实现。当使用软件实现时, 可以全部或部分地以计算机程序产品的形式实现。计算机程序产品包括一个或多个计算机指令。在计算机上加载和执行计算机程序指令时, 全部或部分地产生按照本申请的流程或功能。计算机可以是通用计算机、专用计算机、计算机网络、或者其他可编程装置。计算机指令可以存储在计算机可读存储介质中, 或者从一个计算机可读存储介质向另一个计算机可读存储介质传输, 例如, 计算机指令可以从一个网站站点、计算机、服务器或数据中心通过有线(例如同轴电缆、光纤、数字用户线)或无线(例如红外、无线、微波等)方式向另一个网站站点、计算机、服务器或数据中心进行传输。计算机可读存储介质可以是计算机能够存取的任何可用介质或者是包含一个或多个可用介质集成的服务器、数据中心等数据存储设备。该可用介质可以是磁性介质, (例如, 软盘、硬盘、磁带)、光介质(例如, 数字通用光盘(digital video disc, DVD))、或者半导体介质(例如固态硬盘(solid state disk, SSD))等。

以上实施例中, 传输速率的单位Gb/s, 也可以简称为G, 如速率400Gb/s也可以简称为400G。

为了清楚地说明硬件和软件的可互换性, 在上述说明中已经按照功能一般性地描述了各实施例的步骤及组成。这些功能究竟以硬件还是软件方式来执行, 取决于技术方案的特定应用和设计约束条件。本领域普通技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能, 但是这种实现不应认为超出本申请的范围。

用于实现本申请实施例的方法的计算机程序代码可以用一种或多种编程语言编写。这些计算机程序代码可以提供给通用计算机、专用计算机或其他可编程的对齐标志的搜索装置的处理器, 使得程序代码在被计算机或其他可编程的对齐标志的搜索装置执行的时候, 引起在流程图和/或框图中规定的功能/操作被实施。程序代码可以完全在计算机上、部分在计算机上、作为独立的软件包、部分在计算机上且部分在远程计算机上或完全在远程计算机或服务器上执行。

在本申请实施例的上下文中, 计算机程序代码或者相关数据可以由任意适当载体承载, 以使得设备、装置或者处理器能够执行上文描述的各种处理和操作。载体的示例包括信号、计算机可读介质等等。信号的示例可以包括电、光、无线电、声音或其它形式的传播信号, 诸如载波、红外信号等。

所属领域的技术人员可以清楚地了解到, 为了描述的方便和简洁, 上述描述的系统、设备和模块的具体工作过程, 可以参见前述方法实施例中的对应过程, 在此不再赘述。

在本申请所提供的几个实施例中, 应该理解到, 所揭露的系统、设备和方法, 可以通过其它的方式实现。例如, 以上所描述的设备实施例仅仅是示意性的, 例如, 该模块的划分, 仅仅为一种逻辑功能划分, 实际实现时可以有另外的划分方式, 例如多个模块或组件可以结合或者可以集成到另一个系统, 或一些特征可以忽略, 或不执行。另外, 所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口、设备或模块的间接耦合或通信连接, 也可以是电的, 机械的或其它的形式连接。

该作为分离部件说明的模块可以是或者也可以不是物理上分开的, 作为模块显示的部件可以是或者也可以不是物理模块, 即可以位于一个地方, 或者也可以分布到多个网络模块上。可以根据实际的需要选择其中的部分或者全部模块来实现本申请实施例方案的目的。

另外, 在本申请各个实施例中的各功能模块可以集成在一个处理模块中, 也可以是各个模块单独物理存在, 也可以是两个或两个以上模块集成在一个模块中。上述集成的模块既可以采用硬件的形式实现, 也

可以采用软件功能模块的形式实现。

本申请中术语“第一”、“第二”等字样用于对作用和功能基本相同的相同项或相似项进行区分，应理解，“第一”、“第二”、“第n”之间不具有逻辑或时序上的依赖关系，也不对数量和执行顺序进行限定。还应理解，尽管以下描述使用术语第一、第二等来描述各种元素，但这些元素不应受术语的限制。这些术语只是用于将一元素与另一元素区别分开。例如，在不脱离各种示例的范围的情况下，第一模块可以被称为第二模块，并且类似地，第二模块可以被称为第一模块。

还应理解，在本申请的各个实施例中，各个过程的序号的大小并不意味着执行顺序的先后，各过程的执行顺序应以其功能和内在逻辑确定，而不应对本申请实施例的实施过程构成任何限定。

本申请中术语“至少一个”的含义是指一个或多个，本申请中术语“多个”的含义是指两个或两个以上，例如，多个码块是指两个或两个以上的码块。本文中术语“系统”和“网络”经常可互换使用。

应理解，在本文中对各种示例的描述中所使用的术语只是为了描述特定示例，而并非旨在进行限制。如在对各种示例的描述和所附权利要求书中所使用的那样，单数形式“一个（“a”，“an”）”和“该”旨在也包括复数形式，除非上下文另外明确地指示。

还应理解，术语“包括”（也称“includes”、“including”、“comprises”和/或“comprising”）当在本说明书中使用指定存在所陈述的特征、整数、步骤、操作、元素、和/或部件，但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元素、部件、和/或其分组。

还应理解，根据上下文，短语“若确定...”或“若检测到[所陈述的条件或事件]”可被解释为意指“在确定...时”或“响应于确定...”或“在检测到[所陈述的条件或事件]时”或“响应于检测到[所陈述的条件或事件]”。

应理解，根据A确定B并不意味着仅仅根据A确定B，还可以根据A和/或其它信息确定B。

还应理解，说明书通篇中提到的“一个实施例”、“一实施例”、“一种可能的实现方式”意味着与实施例或实现方式有关的特定特征、结构或特性包括在本申请的至少一个实施例中。因此，在整个说明书各处出现的“在一个实施例中”或“在一实施例中”、“一种可能的实现方式”未必一定指相同的实施例。此外，这些特定的特征、结构或特性可以任意适合的方式结合在一个或多个实施例中。

权 利 要 求 书

1.一种对齐标志的搜索方法，其特征在于，所述方法包括：

第一模块接收第二模块传输的第一数据流，所述第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括对齐标志AM和来自至少一个前向纠错FEC码字的数据，所述参考粒度为所述FEC码字包括的n个符号对应的比特数量，所述n为正整数；

从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，所述第一位置为所述第一数据流中的任意一个位置；

对所述第一数据段进行AM搜索。

2.根据权利要求1所述的方法，其特征在于，所述从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，包括：

从所述第一数据流的第一位置，按照所述参考粒度对所述第一数据流进行解复用，得到所述第一数据段。

3.根据权利要求1所述的方法，其特征在于，所述从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，包括：

从所述第一数据流的第一位置每隔第一数量个比特获取第一数量个比特，基于获取到的多组第一数量个比特得到所述第一数据段，所述第一数量根据所述参考粒度确定。

4.根据权利要求1-3任一所述的方法，其特征在于，所述方法还包括：

基于在所述第一数据段中未搜索到AM，从所述第一数据流的第二位置按照所述参考粒度获取第二数据段，所述第二位置与所述第一位置不同；

对所述第二数据段进行AM搜索。

5.根据权利要求4所述的方法，其特征在于，所述第二位置为位于所述第一位置之后第二数量个比特的位置，或者所述第二位置为位于所述第一位置之后第三数量个参考符号的位置；

其中，所述参考符号的类型根据所述第二数据流对应的调制方式确定，所述第二数量与所述第三数量个参考符号对应的比特数量不同。

6.根据权利要求1-5任一所述的方法，其特征在于，所述AM包括普通标志CM字段，所述CM字段用于对所述第一数据段进行AM搜索。

7.根据权利要求1-6任一所述的方法，其特征在于，所述FEC码字为里德-所罗门RS码字。

8.一种对齐标志的搜索方法，其特征在于，所述方法包括：

第二模块获取第一数据流，所述第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括对齐标志AM和来自至少一个前向纠错FEC码字的数据，所述参考粒度为所述FEC码字包括的n个符号对应的比特数量，所述n为正整数；

向第一模块传输所述第一数据流，以使所述第一模块从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，所述第一位置为所述第一数据流中的任意一个位置；对所述第一数据段进行AM搜索。

9.一种对齐标志的搜索装置，其特征在于，所述装置应用于第一模块，所述装置包括：

获取单元，用于接收第二模块传输的第一数据流，所述第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括对齐标志AM和来自至少一个前向纠错FEC码字的数据，所述参考粒度为所述FEC码字包括的n个符号对应的比特数量，所述n为正整数；

所述获取单元，还用于从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，所述第一位置为所述第一数据流中的任意一个位置；

搜索单元，用于对所述第一数据段进行AM搜索。

10.根据权利要求9所述的装置，其特征在于，所述获取单元，用于从所述第一数据流的第一位置，按照所述参考粒度对所述第一数据流进行解复用，得到所述第一数据段。

11.根据权利要求9所述的装置，其特征在于，所述获取单元，用于从所述第一数据流的第一位置每隔第一数量个比特获取第一数量个比特，基于获取到的多组第一数量个比特得到所述第一数据段，所述第一数量根据所述参考粒度确定。

12.根据权利要求9-11任一所述的装置，其特征在于，所述搜索单元，还用于基于在所述第一数据段中未搜索到AM，从所述第一数据流的第二位置按照所述参考粒度获取第二数据段，所述第二位置与所述第一位置不同；对所述第二数据段进行AM搜索。

13.根据权利要求12所述的装置，其特征在于，所述第二位置为位于所述第一位置之后第二数量个比特的位置，或者所述第二位置为位于所述第一位置之后第三数量个参考符号的位置；其中，所述参考符号的类型根据所述第二数据流对应的调制方式确定，所述第二数量与所述第三数量个参考符号对应的比特数量不同。

14.根据权利要求9-13任一所述的装置，其特征在于，所述AM包括普通标志CM字段，所述CM字段用于对所述第一数据段进行AM搜索。

15.根据权利要求9-14任一所述的装置，其特征在于，所述FEC码字为里德-所罗门RS码字。

16.一种对齐标志的搜索装置，其特征在于，所述装置应用于第二模块，所述装置包括：

获取单元，用于获取第一数据流，所述第一数据流是按照参考粒度对多条第二数据流进行复用得到的，任一条第二数据流包括对齐标志AM和来自至少一个前向纠错FEC码字的数据，所述参考粒度为所述FEC码字包括的n个符号对应的比特数量，所述n为正整数；

传输单元，用于向第一模块传输所述第一数据流，以使所述第一模块从所述第一数据流的第一位置，按照所述参考粒度获取第一数据段，所述第一位置为所述第一数据流中的任意一个位置；对所述第一数据段进行AM搜索。

17.一种通信系统，其特征在于，所述系统包括第一模块和第二模块，所述第一模块用于执行如权利要求1-7中任一所述的方法，所述第二模块用于执行如权利要求8所述的方法。

18.一种计算机系统，其特征在于，所述计算机系统包括：处理器，所述处理器包括第一模块或者第二模块，在所述处理器包括所述第一模块的情况下，当所述处理器执行程序指令或代码时，所述计算机系统实现如权利要求1-7中任一所述的方法，在所述处理器包括所述第二模块的情况下，当所述处理器执行程序指令或代码时，所述计算机系统实现如权利要求8所述的方法。

19.根据权利要求18所述的计算机系统，其特征在于，所述计算机系统还包括：存储器，所述存储器用于存储所述程序指令或代码。

20.一种计算机可读存储介质，其特征在于，所述计算机可读存储介质中存储有至少一条程序指令或代码，所述程序指令或代码由计算机执行，所述计算机包括第一模块或者第二模块；在所述计算机包括所述第一模块的情况下，所述程序指令或代码由所述计算机执行时以使所述计算机实现如权利要求1-7中任一

所述的方法，在所述计算机包括所述第二模块的情况下，所述程序指令或代码由计算机执行时以使所述计算机实现如权利要求8所述的方法。

21.一种计算机程序产品，其特征在于，所述计算机程序产品包括计算机程序指令或代码，所述计算机程序指令或代码由计算机运行，所述计算机包括第一模块或者第二模块；在所述计算机包括所述第一模块的情况下，当所述计算机程序指令或代码被所述计算机运行时，使得所述计算机实现如权利要求1-7中任一所述的方法，在所述计算机包括所述第二模块的情况下，当所述计算机程序指令或代码被所述计算机运行时，使得所述计算机实现如权利要求8所述的方法。

22.一种芯片，其特征在于，所述芯片包括处理器，所述处理器包括第一模块或者第二模块，所述处理器用于运行程序指令或代码，在所述处理器包括所述第一模块的情况下，包含所述芯片的设备执行如权利要求1-7中任一所述的方法，在所述处理器包括所述第二模块的情况下，包含所述芯片的设备执行如权利要求8所述的方法。

23.根据权利要求22所述的芯片，其特征在于，所述芯片还包括：输入接口、输出接口和存储器，所述输入接口、所述输出接口、所述处理器以及所述存储器之间通过内部连接通路相连，所述存储器包含所述程序指令或代码。