(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
6 juillet 2006 (06.07.2006)

PCT

(10) Numéro de publication internationale
WO 2006/070167 A1

(51) Classification internationale des brevets :
H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2005/051139

(22) Date de dépôt international :
22 décembre 2005 (22.12.2005)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0453229 24 décembre 2004 (24.12.2004) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **TRACIT TECHNOLOGIES** [FR/FR]; Centr'Alp, 52 Rue De Corporat, F-38430 Moirans (FR).

(72) Inventeur; et

(75) Inventeur/Déposant *(pour US seulement)* : **ASPAR, Bernard** [FR/FR]; 110 Lotissement Le Hameau Des Ayes, F-38140 Rives (FR).

(74) Mandataire : **POULIN, Gérard**; Brevalex, 3, Rue Du Docteur Lancereaux, F-75008 Paris (FR).

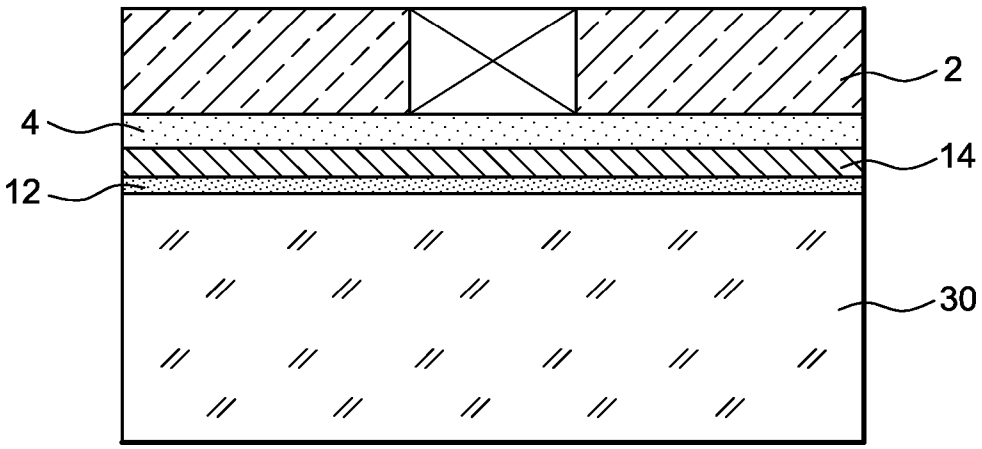
(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[Suite sur la page suivante]

(54) **Title:** METHOD FOR TRANSFERRING A CIRCUIT TO A GROUNDING PLANE

(54) **Titre :** PROCEDE DE REPORT D'UN CIRCUIT SUR UN PLAN DE MASSE



(57) **Abstract:** The invention relates to a method for producing a semi-conductor structure consisting in a) producing at least one part of a circuit in or on a surface layer (2) of a substrate, which comprises said surface layer (2), a layer (4) buried under said surface layer and an underlying layer (6) used in the form of a first support, b) transferring said substrate to a handle substrate (20) and in removing the first support (6), c) forming a bonding layer (12) on said electrically conductive or a grounding plane forming layer (14) and e) transferring the assembly to a second support (30) and in removing the handle substrate (20).

(57) **Abrégé :** L'invention concerne un procédé de réalisation d'une structure semi-conductrice, comportant : a) la réalisation d'au moins une partie d'un circuit, dans ou sur la couche superficielle (2) d'un substrat, comportant ladite couche superficielle (2), une couche enterrée (4) sous la couche superficielle, et une couche sous-jacente (6) servant de premier support, b) un transfert de ce substrat sur un substrat poignée (20) puis une élimination du premier support (6) , c) la formation d'une couche (14) électriquement conductrice ou formant plan de masse sur la couche enterrée (4), d) la formation, sur cette couche (14) électriquement conductrice ou formant plan de masse, d'une couche de collage (12), e) un report de l'ensemble sur un deuxième support (30) et une élimination du substrat poignée (20) .

WO 2006/070167 A1

ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.