

明 細 書

発明の名称：

エピタキシャル成長用種基板およびその製造方法、ならびに半導体基板およびその製造方法

技術分野

[0001] 本発明は、窒化アルミニウム (AlN)、窒化アルミニウムガリウム ($\text{Al}_x\text{Ga}_{1-x}\text{N}$ (ただし、 $0 < x < 1$)、窒化ガリウム (GaN) 等の表面欠陥が少なく高特性なⅢ族窒化物のエピおよび無垢のエピタキシャル成長用種基板とその製法に関する。さらに言えば、結晶欠陥や反り、ボイドが極めて少なく、高品質で安価な AlN 、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$)、 GaN 系等のⅢ族窒化物のエピおよび無垢のエピタキシャル成長用種基板とその製法に関する。

背景技術

[0002] AlN 系、 GaN 系等のⅢ族窒化物の結晶基板は広いバンドギャップを有し、短波長の発光性や高耐圧で優れた高周波特性を持つ。このため、Ⅲ族窒化物の基板は、発光ダイオード (LED)、レーザ、ショットキーダイオード、パワーデバイス、高周波デバイス等のデバイスへの応用に期待されている。例えば、 AlN 系結晶基板は最近のコロナウイルス等の流行に端を発して、細菌やウイルス除去の目的で、特に AlN および／または $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.5 < x < 1$) の単結晶の深紫外線領域 (UVC; $200 \sim 280 \text{ nm}$) の発光ダイオード用基板の需要が高まっている。しかしながら、現状はこれらの AlN および／または $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.5 < x < 1$) の単結晶基板は表面欠陥が多く、低品質、高価格で、各種のデバイスを作成しても期待する特性が得られず、これらの基板の広い普及や用途の拡大が制限されている。一方、 GaN 系結晶基板は5G通信の開始や車のEV化の進展と共に、より高い高周波特性や、より大きい耐圧性能が要求されている。その結果、 GaN 系結晶基板も結晶欠陥の極めて少なく、かつ、低価格なエピ

および無垢基板が渴望されている。しかし、現状、A I N系と同様にG a N系結晶基板もまた、結晶の表面欠陥等が多く低品質にもかかわらず価格は高く、前記デバイス等への広い普及を阻んでおり、更なる改良が望まれている。

[0003] 例えば、A I N単結晶基板については、非特許文献1、非特許文献2に記載されているように、A I Nは融点を持たないことから、シリコン(S i)単結晶等で一般的な融液法での製造は難しく、通常、炭化珪素(S i C)やA I Nを種結晶として1700～2250℃、N₂雰囲気下で昇華法(改良レリー法)で製造するか、あるいは特許文献1、非特許文献3に開示されているように、サファイア基板または昇華法で得られたA I N基板上にハイドライド気相成長(H V P E)法で作られる。昇華法のA I N単結晶は結晶成長に高温を要するため、装置の制約から現状は高々φ2～φ4インチ径の小口径基板であり、極めて高価である。得られるA I N単結晶の転位密度は $<10^5\text{ cm}^{-2}$ と比較的少ないが、その反面、坩堝や断熱材等の炭素材等に由来する炭素や金属不純物の汚染により結晶が着色し、抵抗率は低く、紫外線透過率も低いと言う欠点を持っている。一方、サファイア基板上にハイドライド気相成長(H V P E)法で作られたA I N単結晶は比較的安価で、着色が少ないが、A I Nとサファイア間での格子定数の違いにより、A I N結晶の転位密度が高く、かつ低抵抗率のものとなる。また、昇華法のA I N基板上でH V P E成膜して得られたA I N結晶は転位密度が相対的に少ないが、下地基板のA I Nからの着色物汚染により、深紫外発光に対し不透明であり、低抵抗率である。その上、従来は高価な昇華法A I N結晶をそのまま、種結晶を兼ねた下地基板として使うため、極めてコスト高となる欠点がある。

[0004] G a N基板については、液体アンモニア若しくはN aフラックス等の液中でG a N結晶を成長させたバルクG a N基板は比較的欠陥が少なく高品質であるが、高温高压装置が必要なため、極めて高価となる。また、上記の昇華法のA I N基板と同様にそのまま、種結晶を兼ねた下地基板として使うため、極めてコスト高となる。一方、気相で結晶成長するM O C V D法やハイド

ライド気相成長法（HVPE法、THVPE法）を用いてサファイア基板等にヘテロエピタキシャル成長させれば、結晶の高品質化や大型化は原理的に可能であるが、実際には生成するGaN結晶と下地基板のサファイア間の格子定数および熱膨張係数が大きく異なるため、製造中に結晶欠陥やクラックが多数発生し、高品質の結晶が得られない。

[0005] これらの課題に対する打開策の一つとして、特許文献2では、AlNセラミックス・コアと前記AlNセラミックス・コアをSiO₂/P-Si/SiO₂/Si₃N₄の多層膜で封止する封止層とを持つ支持基板と、前記支持基板の上面にSiO₂等の平坦化層を備え、更に、前記平坦化層の上面に種結晶としてSi<111>を薄膜転写した種結晶層を持つ、所謂QST（商品名）基板が開示されている。

[0006] しかしながら、この方法はコアに多結晶セラミックスを使用するため、その作成過程で必然的に生じる溶剤揮発痕、研磨傷、多結晶の脱粒痕などによるセラミックス表面のボイドがある。種結晶の薄膜転写時に、このボイドがある箇所では種結晶が上手く転写されず、その後のエピ成長膜の結晶欠陥の原因となる。加えて、この多結晶セラミックスをコアとすると、コアを封止する各多層膜間、あるいは封止層、平坦化層、種結晶層間の熱膨張率差を生じ易い。また、熱膨張率差に基づく熱応力が封止層、平坦化層、あるいは種結晶層間、あるいは後工程のエピ成膜工程等で形成される各層間にクラックや欠け、あるいは歪等を発生する。その結果、上記ボイドによる種結晶の欠陥やAlNセラミックス・コア中の不純物拡散による汚れと種々の歪なども種結晶に悪影響を惹起し、その後のエピ成長に種々の欠陥を与え、低特性のエピ成長膜となることがわかった。

[0007] そのため、結晶欠陥、特に結晶の表面欠陥が少なく、高特性を必要とする例えば、極超短波の深紫外線領域（UVC；200～280nm）に使用する発光ダイオード用基板のAlNおよび／またはAl_xGa_{1-x}N（0<X<1）、あるいは、5G通信や車のEV化に伴う高周波化、高耐圧化に適したGaN結晶基板などを、結晶欠陥が少なく、高品質、かつ低価格で得ること

は困難であり、更に新たな解決策が望まれていた。

先行技術文献

特許文献

[0008] 特許文献1：特許第6042545号

特許文献2：特許第6626607号

特許文献3：特許第2936916号

非特許文献

[0009] 非特許文献1：Japanese Journal of Applied Physics; Vol.46, No.17, 2007, p. L389-L391

非特許文献2：SEIテクニカルレビュー；No.177号、p88～p91

非特許文献3：フジクラ技報；No.119号、2010年Vol.2、p33～p38

非特許文献4：LEDs Magazine Japan;2016年12月、p30～p31

発明の概要

発明が解決しようとする課題

[0010] そこで本発明者等は上記の問題解決を図るべく種々、検討した結果、本発明に至ったものである。すなわち、本発明は欠陥、特に表面欠陥の少ないエピタキシャル成長用種基板およびその製法として、上記の（１）多結晶セラミックスのコアの表面ポイドをAlまたはSiの酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により、埋設して平坦化した後に（２）前記コアを0.05～1.5μmの封止層で封止し、その後、（３）種結晶層として、Si<111>単結晶の表層0.1～1.5μmを薄膜転写し、必要に応じて（４）最下層に応力調整層を備えることを特徴とするものである。

[0011] これまで、上記のような基板で種結晶の役割は一応、理解はされているものの、その転写時のSi<111>種結晶の素性とその後のエピ成膜との因果関係については、必ずしも十分に理解されてるとは言えなかった。そこで本発明者らは、多くの実験を行い、（１）コアとなる多結晶セラミックス基板に表面ポイドが存在すると、セラミックス基板と種結晶層との間に封止層

や平坦層が介在したとしてもボイドの影響を完全には除去できず、その表面ボイドの一部が転写種結晶にも影響を与えて欠陥原因となること、併せて（２）種結晶 $\text{Si} \langle 111 \rangle$ の元々の素性とエピ成膜中の欠陥との間に大きな因果関係が有ること、更には（３）各層間で起こる熱応力差による歪やコアからの汚れ等が、 $\text{Si} \langle 111 \rangle$ 種結晶に影響し、エピ成膜の欠陥を増加させること、などの結果が得られた。

[0012] これらの実験結果から、 AlN 、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 < x < 1$)、 GaN 等のⅢ族窒化物のエピタキシャル成長用種基板を少欠陥で高特性、低コストに得るためには、上記のコアとなる多結晶セラミックの表面ボイドの低減を図ること、各種封止層、平坦化層、種結晶層の最適膜厚や膜質などで熱応力を低減すること、更には歪や汚れの外に、種結晶 $\text{Si} \langle 111 \rangle$ の（特許文献３に記載の）酸化誘起積層欠陥（Oxidation induced Stacking Fault：OSF）が 10 個/ cm^2 以下で、 $0.1 \sim 1.5 \mu\text{m}$ 厚の薄膜転写が極めて良好で、その後のエピ膜で好適な結果を示し、且つ、デバイス特性も良好であることを見出した。

[0013] なお、本発明の酸化誘起積層欠陥（OSF）の数（個/ cm^2 ）は特許文献３の評価方法で測定したものである。

課題を解決するための手段

[0014] 本発明は上記目的達成するべく、本発明の実施形態に係るエピタキシャル成長用種基板は、支持基板と、支持基板の上面に設けられる $0.5 \sim 3 \mu\text{m}$ の平坦化層と、平坦化層の上面に設けられる種結晶層とを備える。支持基板は、 Al または Si の酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物によりⅢ族多結晶窒化物の表面ボイドを埋設して平坦化したコアと、コアを封止する $0.05 \sim 1.5 \mu\text{m}$ の封止層とを含む。種結晶層は、 $\text{Si} \langle 111 \rangle$ 単結晶の表層 $0.1 \sim 1.5 \mu\text{m}$ を薄膜転写することにより設けられ、 $\text{Si} \langle 111 \rangle$ 単結晶の表層 $0.1 \sim 1.5 \mu\text{m}$ を薄膜転写することにより設けられる。

[0015] 本発明では、コアをなすⅢ族窒化物の多結晶セラミックスが、 AlN

セラミックスであるとよい。

- [0016] 本発明では、封止層が、少なくとも Si_3N_4 の層を含むとよい。
- [0017] 本発明では、平坦化層が、 SiO_2 および／または酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)あるいは AlAs よりなるとよい。
- [0018] 本発明では、種結晶層をなす $\text{Si}\langle 111 \rangle$ は、酸化誘起積層欠陥(OSF)が10個/ cm^2 以下であるとよい。
- [0019] 本発明では、支持基板の最下面に更に応力調整層を備えたとよい。
- [0020] 本発明では、封止層は、LPCVD法で成膜されたとよい。
- [0021] 本発明では、平坦化層は支持基板の上面片側または、全面にあるいは AlAs をプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されたとよい。
- [0022] 本発明では、種結晶層は、 $\text{Si}\langle 111 \rangle$ 単結晶に水素および／または H_2 をイオン注入した後、450℃以下の物理的手段により0.1～1.5 μm の薄膜を転写することにより設けられるとよい。
- [0023] 本発明では、応力調整層は平坦化層を具備後、その反りの状態に応じて矯正可能な熱膨張率の SiO_2 、 Si_3N_4 、アモルファス Si 、多結晶 Si 等の単独若しくはこれらの組み合わせ等から選択される素材にて形成される。しかし、静電チャックへの対応までを考えた場合、支持基板の最下層は、少なくともスパッター法、プラズマCVD、LPCVD法から選ばれた方法で作成された多結晶 Si か、あるいは封止層との親和性がある SiO_2 および／または酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)を多結晶 Si 層の間に介在させるのが好適である。応力調整と静電チャックを兼ね、多結晶 Si 成膜を用いる場合は多結晶 Si そのもの、あるいはアモルファス Si を加熱若しくはレーザー等で多結晶化してもよい。多結晶 Si 膜を最下層に置く理由は、静電チャック力は膜の導電率が高く、短距離ほど、静電力が強く働くためである。
- [0024] また、本発明の実施形態に係る半導体基板は、上記いずれかのエピタキシャル成長用種基板の上面にIII-V族半導体薄膜が成膜されていることを特徴とする。III-V族半導体薄膜は、Gaおよび／またはAlを含む窒

化物半導体薄膜であるとよい。

- [0025] また、本発明の実施形態に係るエピタキシャル成長用種基板の製造方法は、Ⅲ族窒化物の多結晶セラミックスの表面ボイドがAlまたはSiの酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により埋設され平坦化されたコアを用意するステップと、コアを包み込むように厚み0.05 μm以上1.5 μm以下の封止層を成膜して支持基板とするステップと、支持基板の上面に厚み0.5 μm以上3.0 μm以下の平坦化層を成膜するステップと、記平坦化層の上面にSi<111>単結晶の表層0.1~1.5 μmを薄膜転写することにより種結晶層を設けるステップとを備える。
- [0026] 本発明では平坦化層の上面に酸化誘起積層欠陥(OSF)が10個/cm²以下であるSi<111>単結晶の表層0.1~1.5 μmを薄膜転写することにより種結晶層を設けるとよい。
- [0027] 本発明では、封止層は、LPCVD法で成膜されたとよい。
- [0028] 本発明では、平坦化層は支持基板の上面片側または、全面にSiO₂および/または酸窒化珪素(Si_xO_yN_z)あるいはAlAsをプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されたとよい。
- [0029] 本発明では、OSFが10個/cm²以下であるSi<111>単結晶に水素および/またはHeをイオン注入した後、450℃以下の物理的手段により0.1~1.5 μmの薄膜を転写することにより種結晶層を設けるとよい。
- [0030] 本発明では、支持基板の最下面に更に応力調整層を設けるステップをさらに備えたとよい。この応力調整層は平坦化層を具備後、その反りを更に矯正可能とする熱膨張率を有し、少なくともスパッター法、LPCVD法から選ばれた方法で作成された多結晶Siからなるとよい。
- [0031] また、本発明の実施形態に係る半導体基板の製造方法は、上記何れかのエピタキシャル成長用種基板の製造方法によりエピタキシャル成長用種基板を製造するステップと、エピタキシャル成長用種基板の上面にⅢ-Ⅴ族半導体薄膜を成膜するステップとを備える。

発明の効果

[0032] 本発明により深紫外線領域（UVC；200～280nm）に使用する発光ダイオード用基板などのAlNおよび／または $\text{Al}_x\text{Ga}_{1-x}\text{N}$ （ $0 < x < 1$ ）、あるいは、5G通信や車のEV化に伴う高周波化、高耐圧化などに適したGaN結晶基板などのIII族窒化物のエピおよび無垢のエピタキシャル成長用種基板を、欠陥が少なく高品質、且つ低価格で提供することができる。

図面の簡単な説明

[0033] [図1]種基板1の断面構造を示す図である。

[図2]種基板1を製造する手順を示す図である。

発明を実施するための形態

[0034] 以下、本発明の実施形態について詳細に説明するが、本発明は、これらに限定されるものではない。

[0035] 本実施形態に係るIII族窒化物のエピタキシャル成長用種基板（以下、単に「種基板」という場合がある）1の断面構造を図1に示す。図1に示した種基板1は、支持基板3上に平坦化層4および $\text{Si}_{1-x}\text{N}_x$ の種結晶層2が積層された構造を有する。また、必要に応じて、支持基板3の平坦化層4が積層された面とは反対の面（下面）には、応力調整層5が設けられる。

[0036] 支持基板3は、当該支持基板3の芯材となるコア31と、コア31を覆う封止層32とを備える。

[0037] コア31はIII族窒化物の多結晶セラミックスにより形成される。具体的には、AlN、 Si_3N_4 、GaNあるいはこれらの混合体などを用いることができるが、目的のIII族窒化物結晶の格子定数、熱膨張係数に近く、高熱伝導性で、安価なことから多結晶AlNのセラミックスが好適である。デバイス加工の面から半導体のラインに乗る、厚み200～1000 μm の鏡面仕上げのウエハーを選ぶとよい。AlNセラミックスの製法は種々あるが、その生産性、経済性から、いわゆるシート成型／常圧焼結法が一般的である。シート成型／常圧焼結法では、AlN粉と焼結助剤、有機バインダー

、溶剤などを混合して、ウエハー状のグリーンシートを作成した後、脱脂し、 N_2 雰囲気下で焼結後、研磨して製品とする。焼結助剤としては Y_2O_3 、 Al_2O_3 、 CaO 等から選ばれるが、通常、焼結後の基板で最も高熱伝導性が発現する Y_2O_3 が好適である。

[0038] 上記プロセスで得られた多結晶セラミックス基板は、通常、平滑度を平均数nmまで仕上げた製品であっても、焼結時の脱脂痕や研磨時の脱粒痕などにより、深さ数百nm～数十 μm の表面ボイドが存在する。これらのボイドは上記したように、種結晶 $Si<111>$ の薄膜転写時にも悪影響を与え、その後のエピ成長でも欠陥を生じ易い。そこで本発明ではこれらのセラミックス基板の表面ボイドをAlまたはSiの酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により埋設して平坦化した後、コアとする。より具体的には、シリコン化合物および／または少なくとも SiO_2 、 Si_3N_4 、AlN粉のいずれかを添加したシリコン化合物を多結晶セラミックスの表面に塗布後、 N_2 雰囲気で処理し、表面ボイドを埋設して平坦化した後にコアとして使用する。

[0039] しかしながら、埋設・平坦化したAlNセラミックをそのまま、コア31として用いると、原料のAlNや Y_2O_3 粉中の金属不純物や焼結時の断熱材や炉材、容器等からのカーボン、酸素、その他の不純物が汚染源となり、目的の単結晶に結晶欠陥や着色などの悪影響を与える。

[0040] このため、埋設・平坦化した多結晶セラミックスのコア31の各種汚染源から防護するべく、これらを包み封止する封止層32が設けられる。コア31を封止層32で封止する際には、熱応力はできるだけ小さく、熱伝導はできるだけ大きくなるように、封止層32を構成する各層はその組成と膜厚に配慮が必要である。本発明においては製造コスト面から封止層32の総膜厚は0.05～1.5 μm の範囲内で最適化を図るのが好ましい。

[0041] 封止層32の組成は熱膨張率、熱伝導を考慮して適宜、選ぶことができるが、その不純物拡散防止能をより高めるためには、少なくとも窒化珪素(Si_3N_4)よりなる膜で全体を覆い封止することが好ましい。

- [0042] この封止層32には必要に応じて、例えば、静電チャックを使いたい場合には、静電チャック用の層としてp-Siを設けるとよい。このp-Siの層は、AlNセラミックスとSi₃N₄層との間に成膜してもよいし、場合により後述の応力調整層5と共に、あるいはその下層に設けてもよい。その場合、p-SiとAlNコアおよびSi₃N₄との接着性が不足する場合には、各層間の親和力や熱膨張率を勘案して、接着性能が高いSiO₂や酸化珪素(Si_xO_yN_z)等の膜を介在させるとよい。
- [0043] 用途が高周波、特にはギガやミリ波などの超高周波用のGaN等のIII族窒化物のエピタキシャル成長用種基板では、デバイスでの高周波ロスを避けるべく、上記のSi<111>の種結晶層2の電気抵抗率(室温)が1kΩ・cm以上であることが好ましい。これは電気抵抗率(室温)が1kΩ・cm以下のSi<111>の種結晶層2では、ギガやミリ波による高周波ロスが大きくなりデバイスが発熱し、消費電力も大きく、特性が出ないためである。
- [0044] 静電チャック用p-Si膜を設ける場合、その抵抗は必要な吸着力が出る範囲で、より高抵抗のp-Siが好ましく、その位置はエピ成膜が積層される種結晶層2からできるだけ離れたコア31の下層、あるいは後述のように応力調整層5の下部に成膜するか、若しくは応力調整層5と同時に多層成膜とするとよい。高抵抗のp-Siは高周波ロスが少なく、支持基板3の最下部に配置すると静電チャックに近くなり、高抵抗でも十分な静電力が発生する。このため、ドーピング無しでも十分に基板吸着が可能である。更なる高周波ロスを低減するには、デバイス製作の最終において基板のバックグラインディングによりp-Si層を除去することがより好ましい。応力調整層5を設ける場合は、極力、p-Siの抵抗を高く維持することが好ましいが、必要な静電力を発生するのに必要な最低限のホウ素(B)やリン(P)等のドーピングは制限されない。
- [0045] 封止層32では各層厚みが余り厚くなると熱膨張率差による各層間の応力が大きくなり、各層間で剥離が生じてしまう。したがって種々の組成の膜を

選び、組み合わせたとしても封止層32の厚みが $1.5\mu\text{m}$ 以上となることは好ましくない。一方、不純物を封止する機能の観点では、厚みが $0.05\mu\text{m}$ 以下では不純物の拡散防止には不十分である。以上のことから、封止層32の厚みは $0.05\sim 1.5\mu\text{m}$ の範囲とすることが好ましい。なお、封止層の成膜方法は、通常のMOCVD、常圧CVD、LPCVD、スパッタ法、などの成膜法から選ぶことができるが、膜質、膜のカバレッジ性、不純物の拡散防止能からLPCVD法を用いるのが特に好ましい。

[0046] 支持基板3の少なくとも上面の封止層32上に $0.5\sim 3\mu\text{m}$ の平坦化層4が積層される。この平坦化層4は SiO_2 、 Al_2O_3 、 Si_3N_4 、 SiC あるいは酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)等の通常のセラミックスの膜材や、エッチング等にしばしば犠牲層として多用される Si 、 GaAs 、 AlAs 等から選ばれるが、平坦化時の研削や研磨が容易であり、かつ、無垢基板などを得る際の分離が容易な SiO_2 および／または酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)あるいは AlAs から選ぶことが好ましい。

[0047] なお、平坦化層4は、コスト面から通常は封止層32上に片側のみ積層するが、反りが大きい場合は封止層32の全体を覆うように成膜することもできる。平坦化層4の役目は文字通り、種結晶を薄膜転写ができるように平坦化した面を確保することであり、その厚みはコア31、封止層32などのボイドや凹凸を埋めることができ、しかも種結晶が転写できるに十分な平坦化面が得られる厚みが必要である。しかし、厚過ぎる平坦化層4は種基板1の反りやクラック等の原因になり、好ましくない。そのため、少なくとも封止層の上面に $0.5\sim 3\mu\text{m}$ 厚で設けるのが好適である。これは $0.5\mu\text{m}$ 未満だと AlN セラミックスのコア31や封止層32のボイドや凹凸を殆ど埋めることができず、 $3\mu\text{m}$ 以上だと平坦化層4による反りが発生し易いためである。しかしながら、前述したように多結晶セラミックス基板には通常、深さ数百 $\text{nm}\sim$ 数十 μm の表面ボイドが多数存在する。上記の制約と、表面ボイドの深さの実情とのジレンマの解決策として、本発明では先に「セラミックス基板の表面ボイドをシリコン化合物および／または少なくとも Si

O_2 、 Si_3N_4 、 AlN 粉のいずれかを添加したシリコン化合物を多結晶セラミックスの表面に塗布後、 N_2 雰囲気処理し、表面ボイドを埋設して平坦化した後にコアとして使う」ことで解決するものである。なお、前記シリコン化合物はアルコキシシランおよび／またはその縮合物とすると、特にボイドの埋設が強固となり、その後の平坦化も容易であるため好ましい。

- [0048] 平坦化層4の成膜方法は、その必要膜質と成膜効率の観点から、プラズマCVD法またはLP-CVD法、あるいは低圧MOCVD法などが、好適である。積層された SiO_2 および／または酸窒化珪素($Si_xO_yN_z$)あるいは $AlAs$ は膜の状況により、焼き締めを目的とした熱処理や平坦化のため、CMP研磨を施し、後述の種結晶層2の薄膜転写に備える。
- [0049] 種結晶は本発明が対象とする AlN 、 $Al_xGa_{1-x}N$ ($0 < x < 1$)、 GaN 等のIII族窒化物と類似の結晶構造の基板が選ばれる。したがって $Si<111>$ 、 SiC 、SCAM、 AlN 、 $AlGaN$ 、サファイア等が考えられるが、大口径化の容易さ、市販品があり、コストが安い等の点から $Si<111>$ が好適である。中でも、 $Si<111>$ 結晶の中でも酸化誘起積層欠陥(OSF)が10個/ cm^2 以下である $Si<111>$ 単結晶が前記のとおり特に好適である。
- [0050] これは次工程のエピ成膜の種となる $Si<111>$ 種結晶のOSFが10個/ cm^2 以下であると、エピ成膜した結晶も種結晶に倣い、欠陥が少なく、ひいてはそれをを用いたデバイスも高特性で、高歩留まりのため、低コストとなるのに対し、OSFが10個/ cm^2 を超えるとエピ成膜した結晶も欠陥が急激に増えてデバイス特性も悪くなり、必然的に歩留まりも悪化し、高コストになるからである。
- [0051] また、種基板1にエピ成膜して得られるエピおよび無垢基板を高周波、特に5G以降の高周波用デバイスに用いる場合には、 $Si<111>$ 種結晶として電気抵抗率(室温)が $1k\Omega \cdot cm$ 以上の物を選ぶことが好ましい。これは $Si<111>$ 種結晶の電気抵抗率(室温)が $1k\Omega \cdot cm$ 未満であった場合はその抵抗により高周波ロスが発生し、消費電力が増えたり、発熱

してデバイスの特性が劣化したりするからである。

- [0052] $\text{Si} \langle 111 \rangle$ 種結晶は、単結晶基板の電気抵抗に影響が小さい水素および／またはヘリウム (He) のイオン種に限定したイオン注入を実施後、 $\text{Si} \langle 111 \rangle$ 種結晶のイオン注入面を平坦化層 4 の上面に接合し、 450°C 以下で爪などの物理的手段を用いて $0.1 \sim 1.5 \mu\text{m}$ の薄膜を平坦化層 4 に剥離転写し、種結晶層 2 とするものである。水素や He などの軽元素はホウ素 (B) などの重元素と異なりイオン注入による、種結晶のダメージが小さく、電気抵抗も低下させない点で種結晶へのイオン注入に好適である。また、 450°C 以下の低温下での剥離・転写をすることで、通常のスマートカット法の 700°C 以上の高温での熱剥離・転写では避け得ない、 $\text{Si} \langle 111 \rangle$ 種結晶の熱ダメージを防ぐことができる。
- [0053] 種結晶層 2 の転写厚みは $0.1 \sim 1.5 \mu\text{m}$ とするとよい。イオン注入においては、ダメージ層のみで略 $0.1 \mu\text{m}$ 近くの厚みがあり、 $0.1 \mu\text{m}$ 未満とすると良好な種結晶が得られない。また、転写厚みが $1.5 \mu\text{m}$ 以上の厚みではイオン注入機が高出力のイオンエネルギーを必要とし、イオン注入機が巨大な大きさとなり、莫大な投資を要し、経済的でない。
- [0054] より具体的な実施方法を述べると、種結晶に $0.2 \sim 3.5 \mu\text{m}$ の深さに水素および／または He をイオン注入した後、前記の平坦化層 4 の上面と、種結晶のイオン注入面とを接合する。その後、 450°C 以下の温度でガス圧や爪等の物理的方法で種結晶を剥離するとよい。
- [0055] その後、転写された薄膜の上面を CMP 研磨および／または薬液で軽くエッチングして、イオン注入のダメージ層を除去し、厚さ $0.1 \sim 1.5 \mu\text{m}$ の種単結晶薄膜（種結晶層 2）を得るとよい。なお、イオン注入に、より高い均一性が求められる場合には、必要に応じて種基板のイオン注入面に SiO_2 等を成膜してから、イオン注入をするとよい。
- [0056] 本発明では更に必要に応じて前記支持基板 3 の最下面に、応力調整層 5 を付加してもよい。応力調整層 5 には、平坦化層 4 を形成することにより生じる種基板 1 の反りを矯正可能とする熱膨張率を有する膜材と厚みが選ばれる

。通常は、応力調整層5として、静電チャックへの対応も兼ね、少なくとも多結晶Si (p-Si) を成膜することが好適である。なお、反りの矯正および封止層32との親和性の観点から、多結晶Siと封止層との間に、応力緩和層の一部としてSiO₂および／または酸窒化珪素 (Si_xO_yN_z) 等を介在させてもよい。

[0057] 続いて、図2を参照して、本実施形態に係るIII族窒化物系エピタキシャル成長用種基板1の製造方法の手順を説明する。なお、各層の形成に好適な手法について、種基板1の各部の構成と併せて既に説明されている場合には、ここでの重複した説明は省略される。

[0058] はじめに、窒化物セラミックスからなるコア31を準備する(図2のS01)。その後、このコアとする窒化物セラミックスの表面ボイドをAlまたはSiの酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により、埋設して平坦化する。より具体的には、シリコン化合物および／または少なくともSiO₂、Si₃N₄、AlN粉のいずれかを添加したシリコン化合物を多結晶セラミックスの表面に塗布後、N₂雰囲気で処理し、表面ボイドを埋設・平坦化した後にコア31とする。次いで、コア31を包み込むように厚み0.05 μm～1.5 μmの厚みで封止層32を成膜して支持基板3とする(図2のS02)。このとき、封止層32は、LPCVD法で成膜され、少なくともSi₃N₄の層を含み、必要に応じSiO₂や酸窒化珪素 (Si_xO_yN_z) 等を加えてもよい。続いて、支持基板3の上面に厚み0.5 μm以上3.0 μm以下の平坦化層4を成膜する(図2のS03)。また、必要に応じて、支持基板3の下面に応力調整層5を成膜する(図2のS04)。なお、平坦化層4と応力調整層5は同時に製膜してもよい。

[0059] また、S01～S04とは別に、種結晶層2を剥離転写するための種結晶であるSi<111>単結晶基板20を用意する(図2のS11)。続いて、単結晶基板20の1面(イオン注入面)からイオン注入を行い、単結晶基板20内に剥離位置(脆化層)21を形成する(図2のS12)。

[0060] 次に、単結晶基板20のイオン注入面を、支持基板3上に形成した平坦化

層4と接合して接合基板とする(図2のS21)。そして、接合基板における単結晶基板20の剥離位置21で、単結晶基板20を分離する(図2のS22)。このようにすることによって、支持基板3の上の平坦化層4の上に $\text{Si} \langle 111 \rangle$ の単結晶膜が種結晶層2として薄膜転写される。一方、分離された $\text{Si} \langle 111 \rangle$ 単結晶基板20の残部は、再びこの表面を研磨してイオン注入面とすることによって、更に別のIII族窒化物系複合基板を作製する際の種結晶層を薄膜転写するために繰り返し利用することができる。

[0061] 以上、エピタキシャル成長用種基板1の構成および製造方法について説明した。本発明は主として、1) コアとなる多結晶セラミックス基板の表面ボイドがセラミックス基板と種結晶層に影響を与え、ボイド部分に近い所が欠陥の多発原因となること、2) 種結晶 $\text{Si} \langle 111 \rangle$ の元々の素性がエピ成膜に影響し、結晶欠陥の低減には更に種結晶 $\text{Si} \langle 111 \rangle$ の酸化誘起積層欠陥(OSF)が10個/cm²以下がよいこと、3) 各種封止層、平坦化層、種結晶層、夫々に最適膜質、膜厚が有り、その選択が重要なこと、また、4) 応力調整層でも熱応力のバランスが可能なこと、の知見を基になされたものであり、上記の1)～4)の夫々、あるいはそれらを組み合わせた相乗効果を利用することができる。本発明により、反り、ボイド、結晶欠陥などが極めて少ない、エピタキシャル成長用種基板、更にはデバイスの高周波ロスが極めて少ないエピ基板や無垢基板を経済的に得ることが可能となる。

[0062] 本発明の基板はデバイス、例えば深紫外線領域(UVC; 200～280nm)に用いる発光ダイオードや5G通信やEV車用の高周波デバイスあるいは高耐圧デバイス等の特性を大幅に向上させ、且、デバイスの製造歩留まりをも著しく改善することができる。

実施例

[0063] 以下に実施例および比較例を挙げて、本発明をさらに具体的に説明するが、本発明はこれらの実施例に限定されるものではない。

[0064] [実施例1]

(支持基板の準備)

多結晶セラミックスのコア31を封止層32で覆った構造の支持基板3を用意した。多結晶セラミックスのコア31には、市販品のAlN基板を用いた。このAlN基板には、AlN粉、100重量部と、焼結助剤として Y_2O_3 、5重量部とを、有機バインダー、溶剤などと混合して、グリーンシートを作成した後、脱脂し、 N_2 雰囲気下、 $1900^{\circ}C$ で焼結し、両面をCMP研磨した $\phi 8$ インチ $\times t 725 \mu m$ のコア基板を準備した。

[0065] なお、この基板表面には平坦層で埋め合わせが難しい深さ $3 \mu m$ 以上のボイドが1500個存在していた。このAlNセラミックス基板の表面全体にアルコキシシラン縮合物とシリカの混合物である信越化学社製X-12-2220BC-3溶液（メチルトリメトキシシランの加水分解縮合物、コロイダルシリカ、およびイソプロパノールを主成分とする組成物、固形分濃度20%）を塗布し、乾燥後、 $1000^{\circ}C$ の N_2 雰囲気処理し、基板表面のボイドを埋設して、その後、軽く表面をCMP研磨し平坦化した。このAlNセラミックスのコア31全体をLPCVD法による $0.1 \mu m$ 厚の酸化珪素層で包み込むように覆い、その上に更に別のLPCVD装置を使い、 $0.4 \mu m$ 厚の Si_3N_4 層で全体を封止することにより封止層32を形成した。封止層32の総厚みは $0.5 \mu m$ とした。この Si_3N_4 層上に更に平坦化の目的で、プラズマCVD法（ICP-CVD装置）で $6 \mu m$ 厚の SiO_2 を上層片側のみに積層した。その後、 $1000^{\circ}C$ で焼き締めた後、CMP研磨により、 SiO_2 を $2 \mu m$ 厚み（ $Ra=0.2 nm$ ）まで、平坦化し、種結晶の薄膜転写に備えた。

[0066] （種結晶の準備）

特許文献3の評価で酸化誘起積層欠陥（OSF）が9個/ cm^2 で電気抵抗率（室温）が $1.3 k\Omega \cdot cm$ である、 $\phi 8$ インチ、厚み $725 \mu m$ の $Si <111>$ 単結晶基板を種結晶基板として用意した。このSi基板に水素を、 $100 keV$ で深さ $0.6 \mu m$ 、ドーズ量 $9 \times 10^{16} cm^{-2}$ の条件でイオン注入した。

[0067] 先に準備して置いた支持基板3の平坦化層4（厚み $2 \mu m$ ）に、このイオン注入された $Si <111>$ 単結晶の表層 $0.6 \mu m$ 部分を薄膜転写した。

イオン注入と転写の際の $\text{Si} \langle 111 \rangle$ 単結晶が受けたダメージ部分をCMPで軽く研磨し、 $\text{Si} \langle 111 \rangle$ 単結晶層の厚みを $0.4 \mu\text{m}$ とし種結晶層 2 とした。得られた種基板 1 は封止層 3 2 の各層間および封止層 3 2、平坦化層 4、種結晶層 2 について、膜厚を各熱応力にバランスするようにした結果、クラック、膜剥離や反りがなかったものであった。

[0068] なお、薄膜転写後の残部の $\text{Si} \langle 111 \rangle$ 単結晶基板は、イオン注入を何度も繰り返し実施することにより、多数の種結晶として繰り返し利用でき、極めて経済的であった。

[0069] 本実施により AlN セラミックのコア 3 1 と封止層 3 2 との構造を有する支持基板 3 に、 $2 \mu\text{m}$ 厚の平坦化層 4 および、 $0.4 \mu\text{m}$ 厚の $\text{Si} \langle 111 \rangle$ 単結晶の種結晶層 2 を備えた種基板 1 が得られた。この種基板 1 の GaN のエピタキシャル成長用種基板としての特性について、以下の簡便な評価を行った。

[0070] 上記種基板 1 を MOCVD 装置のリアクター内に載置し、エピタキシャル成長を行った。この際、エピタキシャル層は種基板 1 側から成長方向に向かって順に AlN 、 AlGaN を成膜し、その後 GaN をエピタキシャル成長させた。今回の評価においては、 AlN 層を 100 nm 、 AlGaN 層を 150 nm 製膜した。また、エピタキシャル層の合計の総膜厚は $10 \mu\text{m}$ とした。エピタキシャル成長の際、 Al 源として TMAI （トリメチルアルミニウム）、 Ga 源として TMGa （トリメチルガリウム）、 N 源として NH_3 を用いた。また、キャリアガスは $10\% \text{ H}_2$ 添加の N_2 、プロセス温度は 1100°C で実施した。

[0071] その後、転位密度を評価するために熔融アルカリ（ KOH ）エッチング法によりエッチピットを発生させエッチピット密度（Etch Pit Density；以下 EPD という）の測定を行った。また、結晶性の評価として X 線ロッキングカーブ（ XRC ）測定を行った。

[0072] その結果、 EPD は $0.1 \times 10^4 \text{ cm}^{-2}$ と極めて低い転位密度を示した。また、基板の (0002) 面の XRC 測定での半値幅 FWHM （以下では、

単に、「0002XRCのFWHM」という)は105 arcsecであり、高品質のGaN単結晶が得られた。これらの結果から、本実施例による種基板1のエピタキシャル成長用種基板としての性質が優れていることが分かる。この種基板1上にエピタキシャル層が設けられたエpi基板を30GHz/20Gbpsの高周波デバイス用に使用したところ、デバイスの表面温度は39℃であり、高周波ロスによる温度上昇は小さかった。

[0073] [比較例1]

AlNセラミックス基板の表面ボイドを埋設・平坦化しないでそのままコア基板として用いた以外は全て実施例1と同条件でエpi成膜まで実施した後、同様に評価を行った。その結果、エpi成膜にはボイドに相当する場所にボイドに近似した大きさで結晶欠陥が観察され、その部分でデバイス不良も多発した。EPDは $211 \times 10^4 \text{ cm}^{-2}$ の転位密度を示した。また、基板の(0002)面のXRC測定での半値幅FWHM(以下では、単に、「0002XRCのFWHM」という)は863 arcsecであり、結晶特性の悪いGaN単結晶が得られた。これらの結果から、本実施例による種基板1のエピタキシャル成長用種基板はボイド部分を含め、多くのエpi欠陥が発生した。その後のデバイス化に於いても歩留まり低下の原因となった。このエpi基板をボイド無しの部分のデバイスを30GHz/20Gbpsの高周波デバイス用に使用したところ、デバイスの表面温度は39℃であり、高周波ロスによる温度上昇は小さかったが、ボイド部分のエpi基板はデバイス化が困難でデバイスの歩留まり低下の原因であった。

[0074] [実施例2]

(支持基板の準備)

多結晶セラミックスのコア31には、実施例1と同じ市販品のAlN基板を用いた。なお、本実施例の基板表面には平坦層で埋め合わせが難しい深さ3μm以上のボイドが2500個存在していた。このAlNセラミックス基板の表面全体に信越化学社製のKBM-3103またはX-12-641に5%のAlN粉を加えたシリコン化合物を調整し塗布、乾燥後、1500℃

の N_2 雰囲気中で処理した。その後AIN粉の表面がSiN化し、それにより基板表面のボイドを埋設し、その後、CMP研磨で表面ボイド部分を平坦化した。この平坦化されたAINセラミックスのコア31を先ず、全体をLPCVD法により $0.3\mu m$ 厚の SiO_2 層で包み込み、その上に更に別のLPCVD装置を使い、 $0.8\mu m$ 厚の Si_3N_4 層で全体を封止することにより封止層32を形成した。封止層32の総厚みは $1.1\mu m$ とした。この Si_3N_4 層上に更に平坦化の目的で、封止層32の上層のみにLPCVD法により酸化珪素を $5\mu m$ 積層した。その後、酸化珪素層をCMP研磨で $2.5\mu m$ 厚とした。この段階で、基板全体が約 $30\mu m$ と大きく反った。この反りを矯正するために、最下面に更に応力調整層5として、 SiO_2 を $5\mu m$ 厚と、静電チャック用も兼ねたノンドープの多結晶Siを $0.2\mu m$ をプラズマCVDで付けた。その結果、反りが略、解消し、静電チャックとしても十分に吸脱着が行え使用が可能であった。

[0075] (種結晶の準備)

特許文献3の評価で酸化誘起積層欠陥(OSF)が $0個/cm^2$ で電気抵抗率(室温)が $2.3k\Omega \cdot cm$ である、 $\phi 8$ インチ、厚み $725\mu m$ の単結晶 $Si<111>$ 基板を種結晶基板として用意した。このSi基板に、水素を、 $130keV$ で深さ $1.4\mu m$ 、ドーズ量、 $9.5 \times 10^{16}cm^{-2}$ の条件でイオン注入した。

[0076] 先に準備して置いた支持基板3の平坦化層32(厚み $2.5\mu m$)に、このイオン注入された $Si<111>$ 単結晶の表層 $1.4\mu m$ 部分を薄膜転写した。イオン注入と転写の際の $Si<111>$ 単結晶が受けたダメージ部分をCMPで軽く研磨し、 $Si<111>$ 単結晶層の厚みを $1\mu m$ とし種結晶層2とした。得られた種基板1は封止層32の各層間および封止層32、平坦化層4、種結晶層2について、膜厚を各熱応力がバランスするようにした結果、クラック、膜剥離や反りがないものであった。

[0077] なお、薄膜転写後の残部の $Si<111>$ 単結晶基板は、実施例1と同様にイオン注入を何度も繰り返し実施することにより、多数の種結晶として繰

り返し利用でき、極めて経済的であった。

[0078] 本実施によりA I Nセラミックのコア3 1と封止層3 2との構造を有する支持基板3に、2. 5 μ m厚の平坦化層4および、1 μ m厚のS i < 1 1 1 >単結晶の種結晶層2を備えた種基板1が得られた。この基板1を用いて以下のようにA I Nの厚膜単結晶基板を作成した。

[0079] この種基板1にA I C l₃およびN H₃を原料にT H V P E法でA I Nの単結晶を6 0 0 μ m成膜した。この成膜したA I Nの厚膜単結晶をワイヤソーで切り分け、研磨して平滑な ϕ 8インチのA I N単結晶基板を作った。また、この切り分けられたA I N単結晶基板は、着色が無く、膜厚1 0 0 μ m換算で波長2 2 0 n mの光の透過率は約8 0 %であった。次いで、この基板をA I Nのエピタキシャル成長用種基板としても簡便な評価を行った。

[0080] 上記A I N基板にM O C V D法で2 μ mのA I Nを成膜し、実施例1での評価と同様に、転位密度を評価するために熔融アルカリ（K O H）エッチング法によりエッチピットを発生させE P Dの測定を行った。また、結晶性の評価としてX線ロッキングカーブ（X R C）測定を行った。

[0081] その結果、E P Dは $0.4 \times 10^4 \text{ cm}^{-2}$ と極めて低い転位密度を示した。また、0 0 0 2 X R CのFWHMは1 0 0 a r c s e cであり、高品質のA I N単結晶が得られた。このA I N単結晶は深紫外線領域用のL E D基板として欠陥が極めて少なく、デバイス特性も高く且つ、ボイド起因の歩留まり低下もなく、経済的に優れた基板であった。

[0082] [比較例2]

酸化誘起積層欠陥（O S F）が1 8個/ cm^2 、電気抵抗率（室温）が0. 5 k $\Omega \cdot \text{cm}$ である、 ϕ 8インチの単結晶S i < 1 1 1 >単結晶基板を種結晶基板として用い、厚み1. 3 μ mの種結晶層2を薄膜転写した以外は、実施例1と同条件で種基板1を作製した。この種基板1にも実施例1と同様にM O C V D法で5 μ mのG a Nを成膜した。その結果、E P Dは $65 \times 10^4 \text{ cm}^{-2}$ と極めて大きい転位密度を示した。また、0 0 0 2 X R CのFWHMは7 8 0 a r c s e cであり、実施例1に比べ結晶性の悪いG a N単結晶と

なった。また、このエピ基板を $30\text{ GHz} / 20\text{ Gbps}$ の高周波デバイス用に使用した所、高周波ロスでデバイスの表面温度が 130°C の高温となり、長期の使用ができなかった。

[0083] [実施例3]

実施例1の平坦化層4を下層が $2\text{ }\mu\text{m}$ 厚の AlAs と上層が $0.8\text{ }\mu\text{m}$ の SiO_2 層で構成された総厚みが $2.8\text{ }\mu\text{m}$ の $\text{SiO}_2 / \text{AlAs}$ の2層構造の平坦化層4とした以外は実施例1と同条件にて、エピタキシャル成長用の種基板1を得た。

[0084] なお、薄膜転写後の残部の $\text{Si} \langle 111 \rangle$ 単結晶基板は、イオン注入を何度も繰り返し実施することにより、多数の種結晶として繰り返し利用でき、極めて経済的であった。

[0085] 本実施により AlN セラミックのコア31と封止層32との構造を有する支持基板3に、総厚みが $2.8\text{ }\mu\text{m}$ の $\text{SiO}_2 / \text{AlAs}$ の複合した平坦化層4および、その上に $0.9\text{ }\mu\text{m}$ 厚の $\text{Si} \langle 111 \rangle$ 単結晶の種結晶層2を備えた種基板1が得られた。この種基板1を GaN のエピタキシャル成長用の種基板として用いて GaN の厚膜をエピタキシャル成長させた。

[0086] 上記種基板1にMOCVD法で $180\text{ }\mu\text{m}$ の GaN を成膜後、 HF 水溶液で $\text{SiO}_2 / \text{AlAs}$ の平坦化層4を溶解し、略 $180\text{ }\mu\text{m}$ 厚みの GaN の無垢基板を得た。

[0087] この GaN の無垢基板の転位密度を評価するため、実施例1での評価と同様に、熔融アルカリ (KOH) エッチング法によりエッチピットを発生させEPDの測定を行った。また、結晶性の評価としてX線ロッキングカーブ (XRC) 測定を行った。

[0088] その結果、EPDは $0.1 \times 10^4\text{ cm}^{-2}$ と極めて低い転位密度を示した。また、 0002 XRC のFWHMは 130 arcsec であり、高品質の GaN 単結晶が得られた。これらの数値より本実施例の種基板1は無垢基板を得るためのエピタキシャル成長用種基板として極めて優れていることが分かる。この種基板1を用いてエピタキシャル成長用して得た GaN の無垢基板

を 3 0 G H z / 2 0 G b p s の高周波デバイス用に使用したところ、デバイスの表面温度は 4 0 °C であり、高周波ロスによる発熱が小さく優れた基板であった。

符号の説明

- [0089]
- 1 種基板
 - 2 種結晶層
 - 3 支持基板
 - 4 平坦化層
 - 5 応力調整層
 - 2 0 種結晶の単結晶基板
 - 2 1 剥離位置

請求の範囲

- [請求項1] 支持基板と、
前記支持基板の上面に設けられる $0.5 \sim 3 \mu\text{m}$ の平坦化層と、
前記平坦化層の上面に設けられる種結晶層と
を備えるエピタキシャル成長用種基板であって、
前記支持基板は、
AlまたはSiの酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により多結晶セラミックスの表面ボイドが埋設され平坦化されたコアと、
前記コアを封止する $0.05 \sim 1.5 \mu\text{m}$ の封止層とを含み、
前記種結晶層は、 $\text{Si} \langle 111 \rangle$ 単結晶の表層 $0.1 \sim 1.5 \mu\text{m}$ を薄膜転写することにより設けられる、
ことを特徴とするエピタキシャル成長用種基板。
- [請求項2] 前記多結晶セラミックスの表面ボイドが、シリコン化合物および／または少なくとも SiO_2 、 Si_3N_4 、AlN粉のいずれかを添加したシリコン化合物を多結晶セラミックスの表面に塗布後、 N_2 雰囲気中で処理することにより、埋設され平坦化されていることを特徴とする請求項1に記載のエピタキシャル成長用種基板。
- [請求項3] 前記シリコン化合物はアルコキシシランおよび／またはその縮合物であることを特徴とする請求項1または2に記載のエピタキシャル成長用種基板。
- [請求項4] 前記多結晶セラミックスが、AlNセラミックスであることを特徴とする請求項1から3のいずれか1項に記載のエピタキシャル成長用種基板。
- [請求項5] 前記封止層が、少なくとも Si_3N_4 の層を含むことを特徴とする請求項1から4のいずれか1項に記載のエピタキシャル成長用種基板。
- [請求項6] 前記平坦化層が、 SiO_2 および／または酸窒化珪素 ($\text{Si}_x\text{O}_y\text{N}$

z) あるいは AlAs よりなることを特徴とする請求項 1 から 5 のいずれか 1 項に記載のエピタキシャル成長用種基板。

[請求項7] 前記種結晶層が、酸化誘起積層欠陥が $10 \text{ 個}/\text{cm}^2$ 以下である $\text{Si} < 111 >$ であることを特徴とする請求項 1 から 6 のいずれか 1 項に記載のエピタキシャル成長用種基板。

[請求項8] 前記支持基板の最下面に更に多結晶 Si 等の半導電性化合物からなる応力調整層を備えることを特徴とする請求項 1 から 7 のいずれか 1 項に記載のエピタキシャル成長用種基板。

[請求項9] 前記応力調整層は前記支持基板下面の直下に SiO_2 および／または酸窒化珪素 ($\text{Si}_x\text{O}_y\text{N}_z$) を介在する多結晶 Si からなることを特徴とする請求項 1 から 8 のいずれか 1 項に記載のエピタキシャル成長用種基板。

[請求項10] 請求項 1 から 9 のいずれか 1 項に記載のエピタキシャル成長用種基板の上面に III-V 族半導体薄膜が成膜されていることを特徴とする半導体基板。

[請求項11] 前記 III-V 族半導体薄膜が、Ga および／または Al を含む窒化物半導体薄膜であることを特徴とする請求項 10 に記載の半導体基板。

[請求項12] III 族窒化物の多結晶セラミックスの表面ボイドが Al または Si の酸化物、窒化物、オキシ窒化物、あるいはこれらの混合物により埋設され平坦化されたコアを用意するステップと、

前記コアを包み込むように厚み $0.05 \mu\text{m}$ 以上 $1.5 \mu\text{m}$ 以下の封止層を成膜して支持基板とするステップと、

前記支持基板の上面に厚み $0.5 \mu\text{m}$ 以上 $3.0 \mu\text{m}$ 以下の平坦化層を成膜するステップと、

前記平坦化層の上面に $\text{Si} < 111 >$ 単結晶の表層 $0.1 \sim 1.5 \mu\text{m}$ を薄膜転写することにより種結晶層を設けるステップとを備えるエピタキシャル成長用種基板の製造方法。

- [請求項13] 前記封止層は、LPCVD法で成膜されることを特徴とする請求項12に記載のエピタキシャル成長用種基板の製造方法。
- [請求項14] 前記平坦化層は前記支持基板の上面片側または、全面に SiO_2 および／または酸窒化珪素($\text{Si}_x\text{O}_y\text{N}_z$)あるいはAlAsをプラズマCVD法、LPCVD法、低圧MOCVD法のいずれかにより成膜されることを特徴とする請求項12または13に記載のエピタキシャル成長用種基板の製造方法。
- [請求項15] 前記種結晶層を設けるステップにおいて、酸化誘起積層欠陥が10個/ cm^2 以下である $\text{Si} \langle 111 \rangle$ 単結晶に水素および／またはH_eをイオン注入した後、450℃以下の物理的手段により0.1～1.5 μm の薄膜を転写することにより前記種結晶層を設けることを特徴とする請求項12から14のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。
- [請求項16] 前記支持基板の最下面に更に応力調整層を設けるステップをさらに備えることを特徴とする請求項12から15のいずれか1項に記載のエピタキシャル成長用種基板の製造方法。
- [請求項17] 前記応力調整層は前記平坦化層を具備後、その反りを更に矯正可能する、少なくともスパッター法、プラズマCVD、LPCVD法から選ばれた方法で作成された多結晶Siからなることを特徴とする請求項16に記載のエピタキシャル成長用種基板の製造方法。
- [請求項18] 請求項12から17の何れか1項に記載のエピタキシャル成長用種基板の製造方法によりエピタキシャル成長用種基板を製造するステップと、
前記エピタキシャル成長用種基板の上面にIII-V族半導体薄膜を成膜するステップと
を備える半導体基板の製造方法。