(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
1. April 2004 (01.04.2004)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2004/027861 A1

(51) Internationale Patentklassifikation[7]: H01L 21/8242, 27/108, 27/12

(21) Internationales Aktenzeichen: PCT/DE2003/003044

(22) Internationales Anmeldedatum:
13. September 2003 (13.09.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102 42 877.8 16. September 2002 (16.09.2002) DE

(71) Anmelder *(für alle Bestimmungsstaaten mit Ausnahme von US)*: **INFINEON TECHNOLOGIES AG** [DE/DE]; St. Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder *(nur für US)*: **HOFMANN, Franz** [DE/DE]; Herbergstrasse 25B, 80995 München (DE). **LEHMANN, Volker** [DE/DE]; Geyerspergerstrasse 53, 80689 München (DE). **RISCH, Lothar** [DE/DE]; Tizianstrasse 27, 85579 Neubiberg (DE). **RÖSNER, Wolfgang** [DE/DE]; Sudetenstrasse 23, 85521 Ottobrunn (DE). **SPECHT, Michael** [DE/DE]; Schraudolphstrasse 42, 80799 München (DE).

(74) Anwalt: **KARL, Frank**; Patentanwälte Kindermann, Postfach 1330, 85627 Grasbrunn (DE).

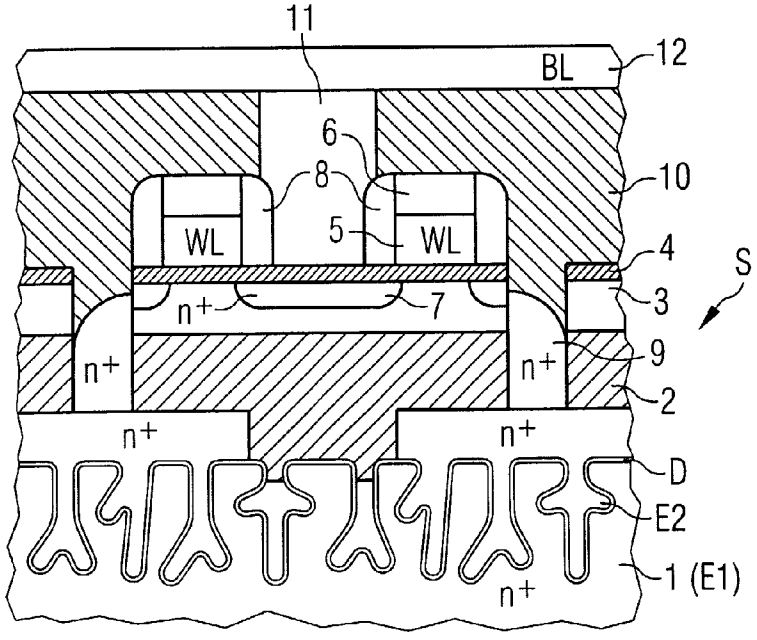
(81) Bestimmungsstaaten *(national)*: CN, SG, US.

(84) Bestimmungsstaaten *(regional)*: europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMI-CONDUCTOR COMPONENT WITH CONDENSATORS BURIED IN THE SUBSTRATE AND INSULATED COMPONENT LAYER THEREOF

(54) Bezeichnung: HALBLEITERBAUTEIL MIT IM SUBSTRAT VERGRABENEN KONDENSATOREN UND DAVON ISOLIERTER BAUELEMENTSCHICHT



(57) Abstract: The invention relates to a semi-conductor substrate and a semi-conductor circuit embodied therein and a production method associated therewith. A plurality of cavities (P) provided with a respective dielectric layer (D) and a capacitor-electrode (E2) are embodied in order to produce capacitors buried in a carrier substrate and an actual semi-conductor component layer (3) is insulated from the carrier substrate (1) by an insulation layer (2).

[Fortsetzung auf der nächsten Seite]

WO 2004/027861 A1

Veröffentlicht:
— *mit internationalem Recherchenbericht*
— *vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen*

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Die Erfindung betrifft ein Halbleitersubstrat sowie eine darin ausgebildete Halbleiterschaltung und zugehörige Herstellungsverfahren, wobei zur Realisierung von vergrabenen Kondensatoren in einem Trägersubstrat (1) eine Vielzahl von Vertiefungen (P) mit einer jeweiligen dielektrischen Schicht (D) und einer Kondensator-Elektrode (E2) ausgebildet sind und eine eigentliche Halbleiter-Bauelementschicht (3) durch eine Isolationsschicht (2) vom Trägersubstrat (1) isoliert ist.