

内存访问信息处理方法、设备、存储介质及程序产品

技术领域

本公开涉及云计算技术领域，尤其涉及一种内存访问信息处理方法、设备、存储介质及程序产品。

背景技术

内存管理单元（Memory Management Unit, MMU）是在处理器（Central Processing Unit, CPU）与内存之间实现虚拟内存管理的硬件模块，MMU 可以基于页表（Page Table）进行虚拟地址与物理地址之间的转换，并通过页表中预留的访问比特位（access bit）和修改比特位（dirty bit）记录 CPU 的内存访问信息。这样，通过扫描 MMU 的页表可以获知哪些内存页面被访问或修改。

然而，一些输入/输出（Input/Output, IO）设备可以在不经过 MMU 的情况下采用直接内存访问（Direct Memory Access, DMA）的方式访问内存，对于这种情况，无法从 MMU 的页表中获取 IO 设备的内存访问信息，那么如何获取 IO 设备的内存访问信息是亟需解决的技术问题。

发明内容

本公开的多个方面提供一种内存访问信息处理方法、设备、存储介质及程序产品，用以获取 IO 设备的内存访问信息。

本公开实施例提供一种计算机设备，包括：物理机和硬件加速设备；所述物理机与所述硬件加速设备通过输入输出缓冲区进行交互，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；所述物理机上的虚拟化管理器将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区，以及从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息；所述硬件加速设备从所述第一输入输出缓冲区中读取所述访问请求，将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

本公开实施例还提供一种硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；所述硬件加速设备从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓

冲区的；将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

本公开实施例还提供一种内存访问信息处理方法，应用于硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；该方法包括：从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓冲区的；将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

本公开实施例提供一种内存访问信息处理方法，应用于物理机上运行的虚拟化管理器，所述物理机与硬件加速设备通过输入输出缓冲区进行交互，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；该方法包括：将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区，所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于所述硬件加速设备上的虚拟输入输出设备；从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息，所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

本公开实施例提供一种计算机设备，包括：物理机和硬件加速设备；所述物理机运行虚拟化管理器创建和管理虚拟化实例；所述硬件加速设备实现所述虚拟化实例所需的第一虚拟输入输出设备，并将所述虚拟化实例对所述第一虚拟输入输出设备的访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；所述硬件加速设备将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述第一虚拟输入输出设备的内存访问信息提供给所述虚拟化管理器。

本公开实施例还提供一种内存访问信息处理方法，应用于计算机设备的硬件加速设备，所述硬件加速设备上实现有虚拟化实例所需的第一虚拟输入输出设备，该方法包括：将虚拟化实例对所述第一虚拟输入输出设备的访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，以控制所述第一虚拟输入输出设备进行直接内存访问；以及将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息；将所述第一虚拟输入输出设备的内存访问信息提供给虚拟化管理器，以供所述虚拟化管理器获取内存访问信息。

本公开实施例还提供一种内存访问信息处理方法，应用于计算机设备上运行的虚拟化管理

理器，该方法包括：将虚拟化实例对第一虚拟输入输出设备的访问请求提供给硬件加速设备，所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于硬件加速设备上的虚拟输入输出设备；获取所述硬件加速设备提供的所述第一虚拟输入输出设备的内存访问信息，所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

本公开实施例还提供一种电子设备，包括：存储器和处理器；所述存储器，用于存储计算机程序；所述处理器，与所述存储器耦合，用于执行所述计算机程序，以实现本公开实施例提供的内存访问信息处理方法中的各步骤。

本公开实施例还提供一种存储有计算机程序的计算机可读存储介质，当计算机程序被处理器执行时，致使处理器实现本公开实施例提供的内存访问信息处理方法中的各步骤。

本公开实施例还提供一种计算机程序产品，包括计算机程序/指令，当计算机程序/指令被处理器执行时，致使处理器实现本公开实施例提供的内存访问信息处理方法中的各步骤。

在本公开实施例中，采用虚拟化技术，在硬件加速设备上模拟虚拟 IO 设备，虚拟化实例经过虚拟化管理器执行针对虚拟 IO 设备的访问请求，在该过程中，硬件加速设备将访问请求解析成虚拟 IO 设备的内存地址信息和访问行为信息，一方面控制虚拟 IO 设备进行直接内存访问，另一方面，将内存地址信息和访问行为信息转换成虚拟 IO 设备维度的内存访问信息，并提供给虚拟化管理器，使得虚拟化管理器感知虚拟 IO 设备的内存访问信息。

由于传统方法中 IO 设备绕过虚拟化管理器直接经过 IOMMU 进行内存访问，所以无法感知 IO 设备访问了哪些内存，相较于在 IOMMU 的页表增加比特位记录内存访问信息的方式，在本公开实施例中，无需对 IOMMU 页表进行修改，可以兼容各种版本的硬件资源，也无需扫描页表，可以准确获取每个虚拟 IO 设备对内存的访问次数，且获取内存访问信息的开销不会随着内存容量的增大而增大，可扩展性强。

附图说明

此处所说明的附图用来提供对本公开的进一步理解，构成本公开的一部分，本公开的示意性实施例及其说明用于解释本公开，并不构成对本公开的不当限定。在附图中：

图 1 为本公开示例性实施例提供的一种处理器、页表、内存以及 IO 设备互联关系的结构示意图；

图 2a 为本公开示例性实施例提供的一种计算机设备的结构示意图；

图 2b 为本公开示例性实施例提供的另一种计算机设备的结构示意图；

图 2c 为本公开示例性实施例提供的一种 IO 缓冲区的结构示意图；

图 3a-图 3c 为本公开示例性实施例提供的一种内存访问信息处理方法的流程示意图；

图 4 为本公开示例性实施例提供的另一种内存访问信息处理方法的流程示意图；

图 5 为本公开示例性实施例提供的一种内存访问信息处理装置的结构示意图；

图 6 为本公开示例性实施例提供的另一种内存访问信息处理装置的结构示意图；

图 7 为本公开示例性实施例提供的一种电子设备的结构示意图。

具体实施方式

为使本公开的目的、技术方案和优点更加清楚，下面将结合本公开具体实施例及相应的附图对本公开技术方案进行清楚、完整地描述。显然，所描述的实施例仅是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

需要说明的是，本公开所涉及的用户信息（包括但不限于用户设备信息、用户个人信息等）和数据（包括但不限于用于分析的数据、存储的数据、展示的数据等），均为经用户授权或者经过各方充分授权的信息和数据，并且相关数据的收集、使用和处理需要遵守相关国家和地区的相关法律法规和标准，并提供有相应的操作入口，供用户选择授权或者拒绝。

物理机上的应用程序可以通过 CPU 访问内存，在 CPU 访问内存的过程中，可以记录内存访问信息，以供后续场景使用。如图 1 所示，CPU 可以通过 MMU 访问内存。CPU 将虚拟地址（Virtual Address, VA）提供给 MMU，MMU 通过页表将虚拟地址（VA）转换成内存的物理地址（Physical Address, PA），通过物理地址（PA）访问内存，以实现 CPU 对内存的访问。

在 CPU 访问内存的情况下，获取内存访问信息的方式可以是：在 MMU 的页表中预留访问比特位（access bit）和修改比特位（dirty bit），用于记录 CPU 的内存访问信息。其中，访问比特位用于记录被访问过的内存页，修改比特位用于记录被修改过的内存页。通过扫描 MMU 的页表可以获知哪些内存页面被访问或修改。然而，页表扫描有着可扩展性（scalability）差的缺点，即扫描全局内存的页表耗费的时间长，随着内存容量的增大，页表扫描的开销变的无法忽略。为了减少扫描页表的开销，采用降低周期性扫描频率的方式进行缓解。但是代价是无法精确统计一个内存页的访问频率。例如，若两次扫描之间 CPU 对同一内存页访问 1 千万次，降低扫描频率后，扫描得到的访问次数为 1。

在本实施例中，除了 CPU 访问内存的情况之外，还存在 IO 设备访问内存的情况。IO 设备是输入/输出设备，IO 设备可以将数据输入到物理机上，或者将物理机的数据输出到其它设备上。例如，IO 设备可以是硬盘、U 盘等存储 IO 设备，键盘、鼠标等输入设备、显示器等输出设备，以及网卡等网络通信设备等。通常情况下，IO 设备通过 CPU 访问内存，CPU 读取 IO 设备提供的数据，将读取到的数据写入内存，或者，CPU 将从内存中读出，提供给 IO 设备。为了减少 CPU 的工作量，IO 设备和内存之间可以采用直接存储方式 DMA 进行数据传输，IO 设备直接将数据写入内存，或者 IO 设备直接从内存读取数据，无需 CPU 作为“中间人”。IO 设备采用 DMA 的方式访问内存的情况下，IO 设备提供的是虚拟地址，简称为 IOVA，IO 设备访问内存时，由 IO 设备的内存管理单元，简称为 IOMMU，通过其维护的 IO 页表（简称为 IOPT）将虚拟地址（IOVA）转换为物理地址（PA），基于该物理地址访问内存，如图 1 所示。

在 IO 设备访问内存的情况下，由于 IO 设备可以直接访问内存无需经过 CPU，那么也无需通过 MMU 的页表进行地址转换，而是通过 IOMMU 的页表进行地址转换，对于这种情况，

将无法从 MMU 的页表中获取 IO 设备的内存访问信息。因此，如何获取 IO 设备的内存访问信息成为亟需解决的技术问题。针对这个问题，在本公开一种可选实施例中，针对 IOMMU 的 IOPT 新增追踪内存访问信息的比特位。例如，在 IOMMU 的页表（IOPT）中新增访问比特位（access bit）。然而，这种方式涉及硬件更新，无法覆盖早期机型；另外，扫描 IO 页表（IOPT）与扫描 MMU 的页表（PT）一样，依旧存在扫描开销大、可扩展性差以及无法准确获取访问次数的问题。

针对上述技术问题，在本公开另一可选实施例中，采用虚拟化技术，在硬件加速设备上模拟虚拟 IO 设备，虚拟化实例经过虚拟化管理器执行针对虚拟 IO 设备的访问请求，在该过程中，硬件加速设备将访问请求解析成虚拟 IO 设备能够理解的内存地址信息和访问行为信息，一方面控制虚拟 IO 设备进行直接内存访问，另一方面，将内存地址信息和访问行为信息转换成虚拟 IO 设备维度的内存访问信息，并提供给虚拟化管理器，使得虚拟化管理器感知虚拟 IO 设备的内存访问信息。

由于传统方法中 IO 设备绕过虚拟化管理器直接经过 IOMMU 进行内存访问，所以无法感知 IO 设备访问了哪些内存，相较于在 IOMMU 的页表增加比特位记录内存访问信息的方式，在本公开实施例中，无需对 IOMMU 页表进行修改，可以兼容各种版本的硬件资源，也无需扫描页表，可以准确获取每个虚拟 IO 设备对内存的访问次数，且获取内存访问信息的开销不会随着内存容量的增大而增大，可扩展性强。

以下结合附图，对本公开实施例提供的一种解决方案进行详细说明。

图 2a 为本公开示例性实施例提供的物理机的结构示意图。如图 2a 所示，该计算机设备包括：物理机 10 和硬件加速设备 20。

在本实施例中，物理机 10 至少包括：物理计算资源对象 101。物理计算资源对象 101 可以是 CPU、图形处理器（Graphics Processing Unit, GPU）、数据处理器（Data Processing Unit, DPU）、张量处理器（Tensor Processing Unit, TPU）、云基础设施处理器（Cloud Infrastructure Processing Unit, CIPU）以及专用集成电路（Application Specific Integrated Circuit, ASIC）等各种具有计算能力的物理资源对象。在图 2a 中，以 CPU 为例对物理计算资源对象 101 进行图示。

除此之外，物理机 10 还包括：存储器、通信组件、显示器、电源组件以及音频组件等其它组件，在此暂不详述。

在本实施例中，物理计算资源对象 101 上运行虚拟化管理器 102，虚拟化管理器 102 用于创建和管理多个虚拟化实例 103。凡是能够管理虚拟化实例的虚拟化管理器均适用于本公开实施例。例如，虚拟化管理器可以是（Virtual Machine Manager, VMM），也可以称为 Hypervisor。Hypervisor 可以让多个操作系统和应用共享一套基础物理资源，因此，也可以看作是虚拟环境中的“元”操作系统，是实现虚拟化技术的核心。虚拟化实例可以包含但不限于：云主机、弹性计算服务（Elastic Compute Service, ECS）、虚拟机（VM）或容器等。

在本实施例中，随着云计算技术的发展，为了提高虚拟化效率，为物理机引入了硬件加速设备 20，硬件加速设备 20 是一款可以实现虚拟化技术的设备，且可以帮助与其互联的物

理机实现至少部分虚拟化功能。即物理机可以将部分或全部虚拟化功能卸载到硬件加速设备 20 上,从而获得性能上的加速。

本实施例并不限定硬件加速设备 20 的实现形态,其实现形态可以包含但不限于:专用集成电路(Application Specific Integrated Circuit, ASIC)、系统级芯片(System on Chip, SOC)、现场可编程逻辑门阵列(Field Programmable Gate Array, FPGA)或复杂可编程逻辑器件(Complex Programmable logic device, CPLD)等。另外,该硬件加速设备 20 具有自己的硬件资源,例如,计算资源、存储资源和网络资源等。其中,硬件加速设备 20 的计算资源包含但不限于:CPU、GPU、TPU 等,对此不做限定。硬件加速设备 20 的存储资源可以包含但不限于:内存、硬盘等本地存储资源,可以包括云盘、网络附属存储 Network Attached Storage, NAS)等云存储资源。网络资源可以包含但不限于:网卡等通信组件。

在本实施例中,硬件加速设备 20 可以采用软硬一体化设计,不仅包括上述硬件资源,还包括:运行在硬件资源上的软件资源,如,操作系统和相关硬件驱动等。

其中,硬件加速设备 20 可以通过互联总线与物理机 10 互联,互联总线可以包括但不限于:外设部件互连标准(Peripheral Component Interconnect, PCI)总线和外设部件互联扩展总线标准(Peripheral Component Interconnect Express, PCIE)总线等。

在本实施例中,硬件加速设备 20 可以实现虚拟化实例 103 所需的虚拟 IO 设备 201,为了便于区分和描述,将硬件加速设备 20 针对虚拟化实例 103 实现的虚拟 IO 设备称为第一虚拟化 IO 设备,第一虚拟化 IO 设备是可以被虚拟化实例 103 访问的虚拟 IO 设备,例如,第一虚拟化 IO 设备可以包含但不限于:虚拟键盘、虚拟鼠标、虚拟打印机或虚拟网卡等。

其中,第一虚拟 IO 设备 201 可以是 PCI 设备或 PCIE 设备。硬件加速设备 20 可以预先实现第一虚拟 IO 设备 201,并将第一虚拟 IO 设备分配给虚拟化实例;或者,可以按需针对虚拟化实例实现第一虚拟 IO 设备。虚拟化实例可以对应有一个或多个第一虚拟 IO 设备。硬件加速设备 20 可以根据实际 IO 设备的接口定义和内存设计规范,通过软件的方式实现第一虚拟 IO 设备,实际 IO 设备具有哪些资源,硬件加速设备 20 可以为虚拟 IO 设备模拟出同样的资源。例如,物理计算资源对象 101(如,CPU)通过 PCI 总线与 IO 设备连接,在物理计算资源对象 101 的视角下,每个 IO 设备就是一个 PCI 设备,而每一个 PCI 设备都有一组重要的寄存器,称为基址寄存器,通过虚拟化管理器模拟该基址寄存器给虚拟化实例,使得虚拟化实例可以发现虚拟 IO 设备。

在本实施例中,虚拟化实例 103 访问第一虚拟 IO 设备 201 的情况下,可以触发异常产生虚拟化实例退出(如,VM exit),陷入到虚拟化管理器 102,虚拟化管理器 102 可以感知到虚拟化实例对第一虚拟 IO 设备的访问,并拦截此次访问请求。虚拟化管理器 102 还可以将虚拟化实例 103 针对第一虚拟 IO 设备的访问请求提供给硬件加速设备 20。其中,虚拟化管理器 102 在创建虚拟化实例的过程中,可以预先配置一种虚拟化实例 103 陷出到虚拟化管理器 102 的能力,并预先记录哪些事件发生时,由虚拟化实例 103 陷出到虚拟化管理器 102。在本实施例中,可以设置虚拟化实例 103 向第一虚拟 IO 设备发送访问请求的情况下,陷出到虚拟化管理器 102。

在本实施例中,硬件加速设备 20 可以将该访问请求解析成第一虚拟 IO 设备的内存地址信息和访问行为信息。其中,访问请求可以通过描述符(descriptor)的形式存在,描述符是一个包含访问请求所需信息的数据结构或对象,描述符用于描述访问请求的特性、行为和其它相关参数。描述符可以包含但不限于:源地址、目的地址、端口号、协议类型、访问行为信息以及访问权限信息等,其中,目的地址可以是要访问的内存地址信息,例如,内存地址信息可以包含起始地址和长度信息,访问行为信息可以是:读或写等。其中,内存地址信息和访问行为信息是虚拟 IO 设备能够识别,并进行相应处理的数据格式。

在本实施例中,硬件加速设备 20 可以根据内存地址信息和访问行为信息控制虚拟 IO 设备进行直接内存访问。其中,直接内存访问体现了第一虚拟 IO 设备访问内存的直通特性,直接内存访问是指硬件加速设备 20 实现的第一虚拟 IO 设备可以在不经过物理机的物理计算资源对象 101 的情况下直接访问内存,向物理机的内存中写入数据或者从内存中读取数据。例如,在访问行为信息为写入数据的情况下,硬件加速设备 20 可以向内存地址信息指示的位置写入数据;在访问行为信息为读取数据的情况下,硬件加速设备 20 可以从内存地址信息指示的位置读取数据。

在本实施例中,硬件加速设备 20 除了根据内存地址信息和访问行为信息控制第一虚拟 IO 设备进行直接内存访问之外,还可以将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息。其中,内存访问信息可以包含但不限于:访问行为信息、内存地址信息以及虚拟 IO 设备的标识信息等。内存访问信息又可以称为内存访问日志(Page Modification Log, PML)或者称为内存访问日志(Page Access Log, PAL)。硬件加速设备 20 还可以将第一虚拟 IO 设备的内存访问信息提供给虚拟化管理器 102。

在一可选实施例中,虚拟化管理器 102 获取第一虚拟 IO 设备的内存访问信息,并基于第一虚拟 IO 设备的内存访问信息进行内存访问行为追踪。

其中,虚拟化管理器 102 可以基于第一虚拟 IO 设备的内存访问信息进行内存访问行为的追踪。下面进行示例性说明。

示例 A1:虚拟化管理器 102 在内存管理触发事件发生的情况下,根据第一虚拟 IO 设备的内存访问信息对物理机或虚拟化实例进行内存管理(Memory Management)。内存管理包括内存空间的分配与回收、内存交换等。其中,内存空间的分配与回收主要是解决如何为进程分配空间、对内存空间的管理、进程结束后如何将进程内存空间回收的问题。内存交换主要是解决程序的运行内存超过物理内存的问题,可以将磁盘空间中的一部分空间交换(swap)到内存中,以供当前运行的程序使用。

例如,针对物理机进行内存交换的情况下,根据第一虚拟 IO 设备的内存访问信息,统计物理机的物理内存中哪些内存页被访问过(access 信息),进一步确定内存页的访问频次;根据内存页的访问频次,对内存进行冷热数据识别,访问频次低于设定数量阈值的内存页交换到硬盘上,以扩展物理内存空间。

又例如,针对虚拟化实例进行内存空间管理的情况下,根据第一虚拟 IO 设备的内存访问信息,统计虚拟化实例维度下的内存访问信息,根据虚拟化实例维度下的内存访问信息,确

定是否对虚拟化实例的内存空间进行扩容或缩容。其中，虚拟化实例对应有一个或多个虚拟 IO 设备，基于该一个或多个第一虚拟 IO 设备的内存访问信息，可以得到虚拟化实例维度的内存访问信息。具体地，可以通过第一虚拟 IO 设备的标识信息，唯一确定其对应的虚拟化实例。例如，第一虚拟 IO 设备的标识信息为：总线号-设备号-功能号（Bus-Device-Function, BDF），根据第一虚拟 IO 设备的 BDF，可以确定虚拟化实例对应的客户机物理地址（GPA），从而确定第一虚拟 IO 设备对应的虚拟化实例。

示例 A2：为了便于区分和描述，将在热迁移（Live Migration）过程中，第一虚拟 IO 设备对内存有修改而产生的内存访问信息称为写类型的内存访问信息，将未对内存进行修改而产生的内存访问信息称为读类型的内存访问信息。在热迁移过程中，可以采用增量复制的方式，通过多轮拷贝完成对应内存状态的转移。为此，每轮拷贝时，都需要确定上一轮拷贝完成时，至当前时间都有哪些内存页面有修改，对这段时间产生的“脏页”进行迁移。即，在虚拟化实例或内存数据热迁移过程中，从第一虚拟 IO 设备的内存访问信息中选择写类型的内存访问信息，根据写类型的内存访问信息进行热迁移处理。例如，根据写类型的内存访问信息，确定哪些内存中被修改的内存页，对该内存页进行迁移。

示例 A3：虚拟化管理器 102 可以执行上述示例 A1 和示例 A2 中的实施方式。详细介绍可参见前述实施例，在此不再赘述。

采用虚拟化技术，在硬件加速设备上模拟虚拟 IO 设备，虚拟化实例经过虚拟化管理器执行针对虚拟 IO 设备的访问请求，在该过程中，硬件加速设备将访问请求解析成虚拟 IO 设备能够理解的内存地址信息和访问行为信息，一方面控制虚拟 IO 设备进行直接内存访问，另一方面，将内存地址信息和访问行为信息转换成虚拟 IO 设备维度的内存访问信息，并提供给虚拟化管理器，使得虚拟化管理器感知虚拟 IO 设备的内存访问信息。

由于传统方法中 IO 设备绕过虚拟化管理器直接经过 IOMMU 进行内存访问，所以无法感知 IO 设备访问了哪些内存，相较于在 IOMMU 的页表增加比特位记录内存访问信息的方式，在本公开实施例中，无需对 IOMMU 页表进行修改，可以兼容各种版本的硬件资源，也无需扫描页表，可以准确获取每个虚拟 IO 设备对内存的访问次数，且获取内存访问信息的开销不会随着内存容量的增大而增大，可扩展性强。

上述实施例并未限定硬件加速设备 20 与物理机 10 上的虚拟化管理器 102 进行交互的方式，具体是指不限定获取访问请求的方式，以及将内存访问信息提供给虚拟化管理器 102 的方式。在一可选实施例 X1 中，硬件加速设备 20 与物理机 10 之间可以通过 IO 缓冲区进行交互。IO 缓冲区可以是内存访问日志输入输出环（PML IO Ring）。IO Ring 可以是环形队列的数据结构，其特点是在队列的尾部插入新的内存访问信息时，若队列已满，则从队列头部删除已有信息，从而实现了“循环利用”队列中的空间，避免了队列空间的浪费。当然，IO 缓冲区也可以是队列，在图 2c 所示，以 IO 缓冲区是队列为例进行图示，IO 缓冲区包括内存访问信息，例如，内存访问信息可以是 PML1、PML2、PML3 以及 PML4，每条内存访问信息 PML 可以占用 8 字节。队列方向如图 2c 所示，在 IO 缓冲区中，可以设置数量阈值触发中断。

可选地，IO 缓冲区包括 IO 缓冲区 A 和 IO 缓冲区 B，如图 2b 所示。第一虚拟 IO 设备

201 对应有第二 IO 缓冲区 A, 第二 IO 缓冲区 A 可以存储虚拟化实例针对第一虚拟 IO 设备的访问请求; 第二虚拟 IO 设备 202 对应有第一 IO 缓存区 B, 第一 IO 缓冲区 B 可以存储第一虚拟 IO 设备的内存访问信息。其中, 虚拟化实例可以对应有一个或多个第一虚拟 IO 设备, 每个虚拟 IO 设备对应一个或多个 IO 缓冲区 A。在图 2b 中, 以虚拟化实例 103 的数量为 2, 每个虚拟化实例 103 对应一个虚拟 IO 设备, 每个虚拟 IO 设备对应一个 IO 缓冲区 A 为例进行图示, 但并不限于此。

其中, 第二虚拟 IO 设备 202 是硬件加速设备 20 针对虚拟化管理器 102 模拟的虚拟 IO 设备, 是硬件加速设备 20 和虚拟化管理器 102 之间进行内存访问信息传输使用的一种虚拟 IO 设备。硬件加速设备 20 可以将第一虚拟 IO 设备的内存访问信息提供给虚拟化管理器 102, 虚拟化管理器 102 可以访问该第二虚拟 IO 设备, 以获取第一虚拟 IO 设备的内存访问信息。其中, 第二虚拟 IO 设备 202 可以是虚拟 PCI 设备或虚拟 PCIE 设备, 又可以称为输入输出页面修改日志设备 (IO-PML device)。第二虚拟 IO 设备 202 可以以通用 virtio 设备的方式呈现给物理机, 进一步呈现给虚拟化管理器 102。virtio 是一种 IO 虚拟化的解决方案, 是一套通用的 IO 设备虚拟化程序。关于第二虚拟 IO 设备的实现方式可参见针对第一虚拟 IO 设备的描述, 在此不再赘述。可选地, 第二虚拟 IO 设备也可以通过其它基于 1. 共享内存队列的硬件形式实现。

在实施例 X1 中, 硬件加速设备 20 与物理机 10 之间通过 IO 缓冲区进行交互的过程可以是如下: 虚拟化管理器 102 可以将虚拟化实例对其第一虚拟 IO 设备的访问请求写入第二 IO 缓冲区 A。硬件加速设备 20 从第二 IO 缓冲区 A 中读取访问请求, 将访问请求解析成第一虚拟 IO 设备的内存地址信息和访问行为信息, 根据内存地址信息和访问行为信息控制第一虚拟 IO 设备进行直接内存访问; 将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息, 并将内存访问信息写入第二虚拟 IO 设备的第一 IO 缓冲区 B。虚拟化管理器 102 从第一 IO 缓冲区 B 中读取第一虚拟 IO 设备的内存访问信息。

在一可选实施例中, 访问请求包括命令类型字段、操作数地址字段和操作数长度字段; 将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息的实施方式可以是: 根据所述访问请求对应的描述符格式, 对所述访问请求进行解析, 以从所述命令类型字段、操作数地址字段和操作数长度字段中分别解析出命令类型、操作数地址和操作数长度; 将命令类型作为读写行为信息; 将所述操作数地址和操作数长度作为内存地址信息。

在一可选实施例中, 内存访问信息包括: 标识字段、地址字段、长度字段和读/写字段。将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息的实施方式可以是: 将内存地址信息中的起始地址信息添加到地址字段中, 将内存地址信息中的长度信息添加到长度字段中; 以及将第一虚拟 IO 设备的标识信息添加到标识字段, 将访问行为信息添加到读/写字段中, 以得到内存访问信息。其中, 内存地址信息中指示的起始地址信息是客户机物理地址 (GPA), 后续在访问内存时, 可以通过 IOMMU 的页表将客户机物理地址 (GPA) 转换成宿主机物理地址 (HPA)。例如, 一个内存访问信息包括如下字段: 标识字段 (VF BDF)、地址 (Address) 字段、长度字段 (long) 以及属性字段 (Property)。标识字段包括第一虚拟

IO 设备的标识信息，地址字段存储的是虚拟化实例访问的 GPA 地址，长度字段是：虚拟化实例访问的地址长度，属性字段包括：读/写字段，以及若干个预留（reserve）字段用于扩展。

在一可选实施例中，并不对硬件加速设备 20 的内部实现进行限定，下面提供一种硬件加速设备的内部结构。如图 2b 所示，硬件加速设备 20 包括转换装置 203、解析装置 204 和 IO 模拟装置 205。可选地，硬件加速设备 20 还包括：与内部存储器互联的端口（port）206，端口 206 主要实现对物理机 10 的内部存储器进行直接内存访问。其中，转换装置 203 解析装置 204、IO 模拟装置 205 以及端口 206 用虚线进行图示，表示可选的实施方式。

其中，解析装置 204、IO 模拟装置 205、转换装置 203 以及端口 206 的实现方式并不限定。例如，解析装置 204、IO 模拟装置 205、转换装置 203 以及端口 206 是基于可编程器件实现的硬件模块，可编程器件包括 FPGA、CPLD 或 ASIC 中的至少一种。又例如，解析装置 204、IO 模拟装置 205、转换装置 203 以及端口 206 是软件实现，具体由硬件加速设备 20 上的处理器运行相应程序代码实现解析装置 204、IO 模拟装置 205、转换装置 203 以及端口 206。其中，转换装置 203 可以是内存访问日志编码模块（PML encoder）。解析装置 204 可以是描述符解码（Descriptor decode）模块，IO 模拟装置 205 可以是输入输出模拟（IO emulation）。

在本实施例中，虚拟化管理器 102 可以拦截虚拟化实例 103 对第一虚拟 IO 设备 201 的访问请求，并将访问请求写入第二 IO 缓冲区 A 中。

解析装置 204 从所述第二 IO 缓冲区 A 中读取所述访问请求，将所述访问请求解析成所述第一虚拟 IO 设备的内存地址信息和访问行为信息，并提供给所述转换装置 203 和所述 IO 模拟装置 205。其中，解析装置 204 可以周期性的扫描第二 IO 缓冲区 A，以读取访问请求。或者，虚拟化管理器 102 将访问请求写入第二 IO 缓冲区 A 的情况下，向解析装置 204 发送中断信号，解析装置 204 在接收到中断信号的情况下，从第二 IO 缓冲区 A 中读取访问请求。需要说明的是，解析装置 204 还可以获取第一虚拟 IO 设备的标识信息。例如，解析装置维护第二 IO 缓冲区 A 和第一虚拟 IO 设备之间的对应关系，在从第二 IO 缓冲区 A 中读取所述访问请求的情况下，可以获取该 IO 缓冲区所属第一虚拟 IO 设备的标识信息。又例如，访问请求中可以包括第一虚拟 IO 设备的标识信息，相应地，解析装置 204 在对访问请求进行解析的过程中，不仅可以得到第一虚拟 IO 设备的内存地址信息和访问行为信息，还可以获取第一虚拟 IO 设备的标识信息。

所述 IO 模拟装置 205 根据所述内存地址信息和访问行为信息控制所述第一虚拟 IO 设备进行直接内存访问。在硬件加速设备 20 层面，这些第一虚拟 IO 设备是一个基于本地文件系统的文件，这些文件在内存（即内部存储器）中对应有相应的位置。而虚拟化实例对第一虚拟 IO 设备访问，在硬件加速设备层面将转换成对内存中该相应位置的读写。其中，IO 模拟装置 205 主要用于模拟第一虚拟 IO 设备的真实行为，例如，若第一虚拟 IO 设备是网卡，IO 模拟装置可以模拟网卡接收外部数据，并向内存中网卡对应的位置写入接收到的数据，或者，模拟网卡对外发送数据，从内存中网卡对应的位置读取数据并发送。若第一虚拟 IO 设备是键盘，IO 模拟装置可以模拟键盘获取输入数据，将输入数据写入内存中键盘对应的位置；若第一虚拟 IO 设备是打印机，IO 模拟装置可以模拟打印机，从内存中打印机对应的位置读

取数据，并对外输出以实现打印。

所述转换装置 203 将所述内存地址信息和访问行为信息转换成所述第一虚拟 IO 设备的内存访问信息，将所述内存访问信息写入所述第一 IO 缓冲区 B，以供所述虚拟化管理器读取。

其中，虚拟化管理器 102 从第一 IO 缓冲区 B 中读取第一虚拟 IO 设备 201 的内存访问信息的实施方式并不限定。下面进行举例说明。

在一可选实施例中，虚拟化管理器 102 可以定期轮询第一缓冲区，以读取第一虚拟 IO 设备的内存访问信息。

在另一可选实施例中，虚拟化管理器 102 中实现有所述第二虚拟 IO 设备对应的驱动程序 102a；第二虚拟 IO 设备 202 在所述第一 IO 缓冲区 B 被写入内存访问信息的情况下，向所述驱动程序 102a 发出中断信号；所述驱动程序 102a 在接收到中断信号的情况下，从所述第一 IO 缓冲区 B 中读取所述第一虚拟 IO 设备的内存访问信息，并记录第一虚拟 IO 设备的内存访问信息。

进一步，为避免 IO 流量高时第二虚拟 IO 设备 202 产生过多中断，针对第一 IO 缓冲区 B 采用中断聚合的方式发出中断信号，第二虚拟 IO 设备 202 在第一 IO 缓冲区 B 内的内存访问信息超过设定数量阈值的情况下，向该驱动程序 102a 发出中断信号。驱动程序 102a 在接收到中断信号的情况下，从第一 IO 缓冲区 B 中读取第一虚拟 IO 设备的内存访问信息，并记录第一虚拟 IO 设备的内存访问信息。其中，设定数量阈值并不限定。例如，设定数量阈值可以是第一 IO 缓冲区 B 可以存放内存访问信息总量的 70%、80% 或 95% 等，对此不作限定。如图 2c 所示，在第一 IO 缓冲区 B 实现为队列的情况下，以设定数量阈值是该队列所容纳内存访问信息总量的 70% 为例进行图示，但并不限于此。

可选地，IO 模拟装置 205 根据内存地址信息和访问行为信息，控制第一虚拟 IO 设备对物理机的内部存储器进行直接内存访问的实施方式并不限定。IO 模拟装置可以软件实现，也可以硬件实现，根据 IO 模拟装置实现方式的不同，根据内存地址信息和访问行为信息，控制第一虚拟 IO 设备对物理机的内部存储器进行直接内存访问的实施方式也有所不同。

例如，在 IO 模拟装置为软件实现的情况下，IO 模拟装置可以加载并运行第一虚拟 IO 设备的程序代码，以根据内存地址信息和访问行为信息模拟第一虚拟 IO 设备进行直接内存访问。其中，解析装置除了将内存地址信息和访问行为信息提供给 IO 模拟装置之外，还可以将虚拟化实例访问的第一虚拟 IO 设备的标识信息提供给 IO 模拟装置，IO 模拟装置可以基于第一虚拟 IO 设备的标识信息，获取第一虚拟 IO 设备的程序代码。

又例如，在 IO 模拟装置为硬件实现的情况下，IO 模拟装置包括多个硬件执行模块和控制模块，不同硬件执行模块对应不同的第一虚拟 IO 设备，控制模块用于控制相应硬件执行模块根据内存地址信息和访问行为信息进行直接内存访问。例如，控制模块可以根据第一虚拟 IO 设备的标识信息，确定第一虚拟 IO 设备对应的硬件执行模块，并驱动第一虚拟 IO 设备对应的硬件执行模块根据内存地址信息和访问行为信息进行直接内存访问。

在一可选实施例中，虚拟化管理器 102 包括：内存管理模块 102b 和热迁移模块 102c。驱动程序 102a 可以将读类型和写类型的内存访问信息提供给内存管理模块 102b，例如，将

访问日志(Access Logs)提供给内存管理模块 102b。内存管理模块 102b 在内存管理触发事件发生的情况下,根据读类型和写类型的内存访问信息对物理机或虚拟化实例进行内存管理。驱动程序 102a 还可以将写类型的内存访问信息提供给热迁移模块 102c,即将修改日志(Dirty Logs)提供给热迁移模块 102c。热迁移模块 102c 虚拟化实例或内存数据热迁移过程中,根据写类型的内存访问信息进行热迁移处理。其中,关于内存管理和热迁移的详细介绍可参见前述示例 A1 至示例 A3,在此不再赘述。

本公开实施例还提供一种硬件加速设备,如图 2b 所示,硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区,输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区;硬件加速设备从第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求,访问请求是被物理机上的虚拟化管理器写入第一输入输出缓冲区的;将访问请求解析成第一虚拟输入输出设备的内存地址信息和访问行为信息,根据内存地址信息和访问行为信息控制第一虚拟输入输出设备进行直接内存访问;以及将内存地址信息和访问行为信息转换成第一虚拟输入输出设备的内存访问信息,并将内存访问信息写入第二虚拟输入输出设备的第二输入输出缓冲区,以供虚拟化管理器读取。

在一可选实施例中,如图 2b 所示,硬件加速设备包括:互联的解析装置、输入输出模拟装置和转换装置;解析装置从第一输入输出缓冲区中读取访问请求,将访问请求解析成第一虚拟输入输出设备的内存地址信息和访问行为信息,并提供给转换装置和输入输出模拟装置;输入输出模拟装置根据内存地址信息和访问行为信息控制第一虚拟输入输出设备进行直接内存访问;转换装置将内存地址信息和访问行为信息转换成第一虚拟输入输出设备的内存访问信息,将内存访问信息写入第二输入输出缓冲区,以供虚拟化管理器读取。

在一可选实施例中,虚拟化管理器中实现有第二虚拟输入输出设备对应的驱动程序;第二虚拟输入输出设备在第二输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下,向驱动程序发出中断信号;驱动程序在接收到中断信号的情况下,从第二输入输出缓冲区中读取第一虚拟输入输出设备的内存访问信息,并记录第一虚拟输入输出设备的内存访问信息。

其中,关于硬件加速设备及其内部实现的介绍可参见前述实施例,在此不再赘述。

本公开实施例除了提供系统实施例之外,还提供了内存访问信息处理方法,下面对本公开实施例提供的内存访问信息处理方法的过程进行说明。

图 3a 为本公开示例性实施例提供的一种内存访问信息处理方法的流程示意图,应用于硬件加速设备,该硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区,输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区。如图 3a 所示,该方法包括:

301a、从第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求,访问请求是被物理机上的虚拟化管理器写入第一输入输出缓冲区的;

302a、将访问请求解析成第一虚拟输入输出设备的内存地址信息和访问行为信息,根据内存地址信息和访问行为信息控制第一虚拟输入输出设备进行直接内存访问;

303a、将内存地址信息和访问行为信息转换成第一虚拟输入输出设备的内存访问信息，并将内存访问信息写入第二虚拟输入输出设备的第二输入输出缓冲区，以供虚拟化管理器读取。

在一可选实施例中，内存访问信息包括：标识字段、地址字段、长度字段和读/写字段；将内存地址信息和访问行为信息转换成第一虚拟输入输出设备的内存访问信息，包括：将内存地址信息中的起始地址信息添加到地址字段中，将内存地址信息中的长度信息添加到长度字段中；以及将第一虚拟输入输出设备的标识信息添加到标识字段，将访问行为信息添加到读/写字段中，以得到第一虚拟输入输出设备的内存访问信息。

在一可选实施例中，访问请求包括命令类型字段、操作数地址字段和操作数长度字段；将访问请求解析成第一虚拟输入输出设备的内存地址信息和访问行为信息，包括：根据访问请求对应的描述符格式，对访问请求进行解析，以从命令类型字段、操作数地址字段和操作数长度字段中分别解析出命令类型、操作数地址和操作数长度；将命令类型作为读写行为信息；将操作数地址和操作数长度作为内存地址信息。

在一可选实施例中，本公开实施例提供的方法还包括：在第一输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向虚拟化管理器发出中断信号，以供虚拟化管理器从第一输入输出缓冲区中读取内存访问信息。

图 3b 为本公开示例性实施例提供的另一种内存访问信息处理方法的流程示意图，该方法应用于物理机上运行的虚拟化管理器，物理机与硬件加速设备通过输入输出缓冲区进行交互，输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区。该方法包括：

301b、将虚拟化实例对其第一虚拟输入输出设备的访问请求写入第一输入输出缓冲区，第一虚拟输入输出设备是虚拟化实例所需且实现于硬件加速设备上的虚拟输入输出设备；

302b、从第二输入输出缓冲区中读取第一虚拟输入输出设备的内存访问信息，内存访问信息是硬件加速设备根据访问请求中的内存地址信息和访问行为信息转换得到的。

在一可选实施例中，本公开实施例提供的方法还包括：在内存管理触发事件发生的情况下，根据所述第一虚拟输入输出设备的内存访问信息对所述物理机或所述虚拟化实例进行内存管理；和/或在所述虚拟化实例或内存数据热迁移过程中，从所述第一虚拟输入输出设备的内存访问信息中选择写类型的内存访问信息，对所述写类型的内存访问信息进行热迁移处理。

图 3c 为本公开示例性实施例提供的再一种内存访问信息处理方法的流程示意图，该方法应用于计算机设备的硬件加速设备，硬件加速设备上实现有虚拟化实例所需的第一虚拟 IO 设备。如图 3c 所示，该方法包括：

301c、将虚拟化实例对第一虚拟 IO 设备的访问请求解析成第一虚拟 IO 设备的内存地址信息和访问行为信息，以控制第一虚拟 IO 设备进行直接内存访问；

302c、将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息；

303c、将第一虚拟 IO 设备的内存访问信息提供给虚拟化管理器，以供虚拟化管理器获取

内存访问信息。

图 4 为本公开示例性实施例提供的又一种内存访问信息处理方法的流程示意图，该方法应用于计算机设备上运行的虚拟化管理器，如图 4 所示，该方法包括：

401、将虚拟化实例对第一虚拟 IO 设备的访问请求提供给硬件加速设备，第一虚拟 IO 设备是虚拟化实例所需且实现于硬件加速设备上的虚拟 IO 设备；

402、获取硬件加速设备提供的第一虚拟 IO 设备的内存访问信息，内存访问信息是硬件加速设备根据访问请求中的内存地址信息和访问行为信息转换得到的。

关于本公开实施例提供的图 3a 至图 3c，以及图 4 所示方法中各步骤的详细实施方式以及有益效果已经在前述实施例中进行了详细描述，此处将不做详细阐述说明。

需要说明的是，上述实施例所提供方法的各步骤的执行主体均可以是同一设备，或者，该方法也由不同设备作为执行主体。比如，步骤 301a 至步骤 303a 的执行主体可以为设备；又比如，步骤 301a 和 302a 的执行主体可以为设备，步骤 303a 的执行主体可以为设备 B；等等。

另外，在上述实施例及附图中的描述的一些流程中，包含了按照特定顺序出现的多个操作，但是应该清楚了解，这些操作可以不按照其在本文中出现的顺序来执行或并行执行，操作的序号如 301a、302a 等，仅仅是用于区分开各个不同的操作，序号本身不代表任何的执行顺序。另外，这些流程可以包括更多或更少的操作，并且这些操作可以按顺序执行或并行执行。需要说明的是，本文中的“第一”、“第二”等描述，是用于区分不同的消息、设备、模块等，不代表先后顺序，也不限定“第一”和“第二”是不同的类型。

图 5 为本公开示例性实施例提供的一种内存访问信息处理装置的结构示意图，该装置对应于计算机设备的硬件加速设备，硬件加速设备上实现有虚拟化实例所需的第一虚拟 IO 设备，如图 5 所示，该装置包括：解析模块 51、转换模块 52 和提供模块 53。

解析模块 51，被设置为将虚拟化实例对第一虚拟 IO 设备的访问请求解析成第一虚拟 IO 设备的内存地址信息和访问行为信息，以控制第一虚拟 IO 设备进行直接内存访问；

转换模块 52，被设置为将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息；

提供模块 53，被设置为将第一虚拟 IO 设备的内存访问信息提供给虚拟化管理器，以供虚拟化管理器获取内存访问信息。

图 6 为本公开示例性实施例提供的另一种内存访问信息处理装置，该装置对应于计算机设备上运行的虚拟化管理器，该装置包括：提供模块 61、获取模块 62 和处理模块 63。

提供模块 61，被设置为将虚拟化实例对第一虚拟 IO 设备的访问请求提供给硬件加速设备，第一虚拟 IO 设备是虚拟化实例所需且实现于硬件加速设备上的虚拟 IO 设备；

获取模块 62，被设置为获取硬件加速设备提供的第一虚拟 IO 设备的内存访问信息，内

存访问信息是硬件加速设备根据访问请求中的内存地址信息和访问行为信息转换得到的。

关于本公开实施例提供的图 5 和图 6 所示装置中各步骤的详细实施方式以及有益效果已经在前述实施例中进行了详细描述，此处将不做详细阐述说明。

本公开实施例还提供一种内存访问信息处理装置，该装置对应于硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；该装置包括：

读取模块，被设置为从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓冲区的；

解析模块，被设置为将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息；

控制模块，被设置为根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；

转换模块，被设置为将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息；

写入模块，被设置为将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

在一可选实施例中，所述内存访问信息包括：标识字段、地址字段、长度字段和读/写字段；转换模块具体被设置为：将所述内存地址信息中的起始地址信息添加到所述地址字段中，将所述内存地址信息中的长度信息添加到所述长度字段中；以及将所述第一虚拟输入输出设备的标识信息添加到所述标识字段，将所述访问行为信息添加到所述读/写字段中，以得到所述第一虚拟输入输出设备的内存访问信息。

在一可选实施例中，所述访问请求包括命令类型字段、操作数地址字段和操作数长度字段；解析模块具体被设置为：根据所述访问请求对应的描述符格式，对所述访问请求进行解析，以从所述命令类型字段、操作数地址字段和操作数长度字段中分别解析出命令类型、操作数地址和操作数长度；将命令类型作为读写行为信息；将所述操作数地址和操作数长度作为内存地址信息。

在一可选实施例中，该装置还包括：发出模块；发出模块，被设置为在所述第一输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向所述虚拟化管理器发出中断信号，以供所述虚拟化管理器从所述第一输入输出缓冲区中读取所述内存访问信息。

本公开实施例还提供一种内存访问信息处理装置，该装置对应于物理机上运行的虚拟化管理器，所述物理机与硬件加速设备通过输入输出缓冲区进行交互，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；该装置包括：

写入模块，被设置为将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区，所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于所述硬件加速

设备上的虚拟输入输出设备；

读取模块，被设置为从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息，所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

在一可选实施例中，该装置还包括：内存管理模块和热迁移模块。内存管理模块，被设置为在内存管理触发事件发生的情况下，根据所述第一虚拟输入输出设备的内存访问信息对所述物理机或所述虚拟化实例进行内存管理；和/或，热迁移模块，被设置为在所述虚拟化实例或内存数据热迁移过程中，从所述第一虚拟输入输出设备的内存访问信息中选择写类型的内存访问信息，对所述写类型的内存访问信息进行热迁移处理。

图 7 为本公开示例性实施例提供的一种电子设备的结构示意图，该电子设备对应于计算机设备的硬件加速设备，硬件加速设备上实现有虚拟化实例所需的第一虚拟 IO 设备，如图 7 所示，该设备包括：存储器 74 和处理器 75。

存储器 74，被设置为存储计算机程序，并可被配置为存储其它各种数据以支持在电子设备上的操作。这些数据的示例包括被设置为在电子设备上操作的任何应用程序或方法的指令等。

处理器 75，与存储器 74 耦合，被设置为执行存储器 74 中的计算机程序，以被设置为：将虚拟化实例对第一虚拟 IO 设备的访问请求解析成第一虚拟 IO 设备的内存地址信息和访问行为信息，以控制第一虚拟 IO 设备进行直接内存访问；以及将内存地址信息和访问行为信息转换成第一虚拟 IO 设备的内存访问信息；将第一虚拟 IO 设备的内存访问信息提供给虚拟化管理器，以供虚拟化管理器获取内存访问信息。

关于本公开实施例提供的图 7 所示设备中各步骤的详细实施方式以及有益效果已经在前述实施例中进行了详细描述，此处将不做详细阐述说明。

进一步，如图 7 所示，该电子设备还包括：通信组件 76、显示器 77、电源组件 78、音频组件 79 等其它组件。图 7 中仅示意性给出部分组件，并不意味着电子设备只包括图 7 所示组件。另外，图 7 中虚线框内的组件为可选组件，而非必选组件，具体可视电子设备的形态而定。本实施例的电子设备的实现为台式电脑、笔记本电脑、智能手机或 IOT 设备等终端设备，也可以是常规服务器、云服务器或服务器阵列等服务端设备。若本实施例的电子设备的实现为台式电脑、笔记本电脑、智能手机等终端设备，可以包含图 7 中虚线框内的组件；若本实施例的电子设备的实现为常规服务器、云服务器或服务器阵列等服务端设备，则可以不包含图 7 中虚线框内的组件。

本公开实施例还提供一种电子设备，该电子设备对应于计算机设备上运行的虚拟化管理器，该电子设备的实现结构与图 7 所示电子设备的实现结构相同或类似，可参照图 7 所示电子设备的结构实现。本实施例提供的电子设备与图 7 所示实施例中电子设备的区别主要在于：处理器执行存储器中存储的计算机程序所实现的功能不同。对本实施例提

供的电子设备来说，其处理器执行存储器中存储的计算机程序，可用于：将虚拟化实例对第一虚拟 IO 设备的访问请求提供给硬件加速设备，第一虚拟 IO 设备是虚拟化实例所需且实现于硬件加速设备上的虚拟 IO 设备；获取硬件加速设备提供的第一虚拟 IO 设备的内存访问信息，内存访问信息是硬件加速设备根据访问请求中的内存地址信息和访问行为信息转换得到的。

关于本公开实施例提供的电子设备的详细实施方式以及有益效果已经在前述实施例中进行了详细描述，此处将不做详细阐述说明。

本公开实施例还提供一种电子设备，该电子设备对应于硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；该电子设备的实现结构与图 7 所示电子设备的实现结构相同或类似，可参照图 7 所示电子设备的结构实现。本实施例提供的电子设备与图 7 所示实施例中电子设备的区别主要在于：处理器执行存储器中存储的计算机程序所实现的功能不同。对本实施例提供的电子设备来说，其处理器执行存储器中存储的计算机程序，可用于：从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓冲区的；将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

在一可选实施例中，所述内存访问信息包括：标识字段、地址字段、长度字段和读/写字段；处理器在将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息时，具体用于：将所述内存地址信息中的起始地址信息添加到所述地址字段中，将所述内存地址信息中的长度信息添加到所述长度字段中；以及将所述第一虚拟输入输出设备的标识信息添加到所述标识字段，将所述访问行为信息添加到所述读/写字段中，以得到所述第一虚拟输入输出设备的内存访问信息。

在一可选实施例中，所述访问请求包括命令类型字段、操作数地址字段和操作数长度字段；处理器在将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息时，具体用于：根据所述访问请求对应的描述符格式，对所述访问请求进行解析，以从所述命令类型字段、操作数地址字段和操作数长度字段中分别解析出命令类型、操作数地址和操作数长度；将命令类型作为读写行为信息；将所述操作数地址和操作数长度作为内存地址信息。

在一可选实施例中，处理器还用于：在所述第一输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向所述虚拟化管理器发出中断信号，以供所述虚拟化管理器从所述第一输入输出缓冲区中读取所述内存访问信息。

本公开实施例还提供一种电子设备,该电子设备对应于物理机上运行的虚拟化管理器,所述物理机与硬件加速设备通过输入输出缓冲区进行交互,所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区;该电子设备的实现结构与图 7 所示电子设备的实现结构相同或类似,可参照图 7 所示电子设备的结构实现。本实施例提供的电子设备与图 7 所示实施例中电子设备的区别主要在于:处理器执行存储器中存储的计算机程序所实现的功能不同。对本实施例提供的电子设备来说,其处理器执行存储器中存储的计算机程序,可用于:将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区,所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于所述硬件加速设备上的虚拟输入输出设备;从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息,所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

在一可选实施例中,处理器还用于:在内存管理触发事件发生的情况下,根据所述第一虚拟输入输出设备的内存访问信息对所述物理机或所述虚拟化实例进行内存管理;和/或在所述虚拟化实例或内存数据热迁移过程中,从所述第一虚拟输入输出设备的内存访问信息中选择写类型的内存访问信息,对所述写类型的内存访问信息进行热迁移处理。

相应地,本公开实施例还提供一种存储有计算机程序的计算机可读存储介质,计算机程序被执行时能够实现上述图 3a 至图 3c,以及图 4 所示方法实施例中可由电子设备执行的各步骤。

相应地,本公开实施例还提供一种计算机程序产品,包括计算机程序/指令,当计算机程序/指令被处理器执行时,致使处理器实现上述图 3a 至图 3c,以及图 4 所示方法实施例中可由电子设备执行的各步骤。

上述存储器可以由任何类型的易失性或非易失性存储设备或者它们的组合实现,如静态随机存取存储器(Static Random-Access Memory, SRAM),电可擦除可编程只读存储器

(Electrically Erasable Programmable Read Only Memory, EEPROM),可擦除可编程只读存储器(Erasable Programmable Read Only Memory, EPROM),可编程只读存储器(Programmable Read-Only Memory, PROM),只读存储器(Read-Only Memory, ROM),磁存储器,快闪存储器,磁盘或光盘。

上述通信组件被配置为便于通信组件所在设备和其他设备之间有线或无线方式的通信。通信组件所在设备可以接入基于通信标准的无线网络,如 WiFi, 2G、3G、4G/LTE、5G 等移动通信网络,或它们的组合。在一个示例性实施例中,通信组件经由广播信道接收来自外部广播管理系统的广播信号或广播相关信息。在一个示例性实施例中,通信组件还包括近场通信(Near Field Communication, NFC)模块,以促进短程通信。例如,在 NFC 模块可基于射频识别(Radio Frequency Identification, RFID)技术,红外数据协会(Infrared Data Association, IrDA)技术,超宽带(Ultra Wide Band, UWB)技术,蓝牙(BlueTooth, BT)技术和其他技术来实现。

上述显示器包括屏幕，其屏幕可以包括液晶显示器（Liquid Crystal Display, LCD）和触摸面板（TouchPanel, TP）。如果屏幕包括触摸面板，屏幕可以被实现为触摸屏，以接收来自用户的输入信号。触摸面板包括一个或多个触摸传感器以感测触摸、滑动和触摸面板上的手势。触摸传感器可以不仅感测触摸或滑动动作的边界，而且还检测与触摸或滑动操作相关的持续时间和压力。

上述电源组件，为电源组件所在设备的各种组件提供电力。电源组件可以包括电源管理系统，一个或多个电源，及其他与为电源组件所在设备生成、管理和分配电力相关联的组件。

上述音频组件，可被配置为输出和/或输入音频信号。例如，音频组件包括一个麦克风（Microphone, MIC），当音频组件所在设备处于操作模式，如呼叫模式、记录模式和语音识别模式时，麦克风被配置为接收外部音频信号。所接收的音频信号可以被进一步存储在存储器或经由通信组件发送。在一些实施例中，音频组件还包括一个扬声器，用于输出音频信号。

本领域内的技术人员应明白，本公开的实施例可提供为方法、系统、或计算机程序产品。因此，本公开可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且，本公开可采用在一个或多个其中包含有计算机可用程序代码的计算机可读存储介质（包括但不限于磁盘存储器、只读光盘（Compact Disc Read-Only Memory, CD-ROM）、光学存储器等）上实施的计算机程序产品的形式。

本公开是参照根据本公开实施例的方法、设备（系统）、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器，使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中，使得存储在该计算机可读存储器中的指令产生包括指令装置的制品，该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上，使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理，从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

在一个典型的配置中，计算设备包括一个或多个处理器（Central Processing Unit, CPU）、输入/输出接口、网络接口和内存。

内存可能包括计算机可读介质中的非永久性存储器，随机存取存储器（Random Access Memory, RAM）和/或非易失性内存等形式，如只读存储器（ROM）或闪存（flash RAM）。内存是计算机可读介质的示例。

计算机可读介质包括永久性和非永久性、可移动和非可移动媒体可以由任何方法或技术

来实现信息存储。信息可以是计算机可读指令、数据结构、程序的模块或其他数据。计算机的存储介质的例子包括,但不限于相变内存 (Phase-change Random Access Memory, PRAM)、静态随机存取存储器 (SRAM)、动态随机存取存储器 (Dynamic Random Access Memory, DRAM)、其他类型的随机存取存储器 (RAM)、只读存储器 (ROM)、电可擦除可编程只读存储器 (EEPROM)、快闪记忆体或其他内存技术、只读光盘只读存储器 (CD-ROM)、数字多功能光盘 (Digital Video Disc, DVD) 或其他光学存储、磁盒式磁带, 磁带磁盘存储或其他磁性存储设备或任何其他非传输介质, 可用于存储可以被计算设备访问的信息。按照本文中的界定, 计算机可读介质不包括暂存电脑可读媒体 (transitory media), 如调制的数据信号和载波。

还需要说明的是, 术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含, 从而使得包括一系列要素的过程、方法、商品或者设备不仅包括那些要素, 而且还包括没有明确列出的其他要素, 或者是还包括为这种过程、方法、商品或者设备所固有的要素。在没有更多限制的情况下, 由语句“包括一个……”限定的要素, 并不排除在包括要素的过程、方法、商品或者设备中还存在另外的相同要素。

以上仅为本公开的实施例而已, 并不用于限制本公开。对于本领域技术人员来说, 本公开可以有各种更改和变化。凡在本公开的精神和原理之内所作的任何修改、等同替换、改进等, 均应包含在本公开的权利要求范围之内。

权利要求书

1、一种计算机设备，包括：物理机和硬件加速设备；所述物理机与所述硬件加速设备通过输入输出缓冲区进行交互，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；

所述物理机上的虚拟化管理器将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区，以及从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息；

所述硬件加速设备从所述第一输入输出缓冲区中读取所述访问请求，将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及

将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

2、根据权利要求1所述的设备，其中，所述硬件加速设备包括：互联的解析装置、输入输出模拟装置和转换装置；

所述解析装置从所述第一输入输出缓冲区中读取所述访问请求，将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，并提供给所述转换装置和所述输入输出模拟装置；

所述输入输出模拟装置根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；

所述转换装置将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，将所述内存访问信息写入所述第二输入输出缓冲区，以供所述虚拟化管理器读取。

3、根据权利要求2所述的设备，其中，所述输入输出模拟装置具体用于：

加载并运行所述第一虚拟输入输出设备的程序代码，以根据所述内存地址信息和访问行为信息模拟所述第一虚拟输入输出设备进行直接内存访问；

或者

驱动所述第一虚拟输入输出设备对应的硬件执行模块根据所述内存地址信息和访问行为信息进行直接内存访问。

4、根据权利要求1所述的设备，其中，所述虚拟化管理器中实现有所述第二虚拟输入输出设备对应的驱动程序；

所述第二虚拟输入输出设备在所述第二输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向所述驱动程序发出中断信号；

所述驱动程序在接收到中断信号的情况下，从所述第二输入输出缓冲区中读取所述第一

虚拟输入输出设备的内存访问信息，并记录所述第一虚拟输入输出设备的内存访问信息。

5、根据权利要求1-4任一项所述的设备，其中，所述虚拟化管理器还用于：

在内存管理触发事件发生的情况下，根据所述第一虚拟输入输出设备的内存访问信息对所述物理机或所述虚拟化实例进行内存管理；

和/或

在所述虚拟化实例或内存数据热迁移过程中，从所述第一虚拟输入输出设备的内存访问信息中选择写类型的内存访问信息，对所述写类型的内存访问信息进行热迁移处理。

6、一种硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；

所述硬件加速设备从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓冲区的；

将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及

将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

7、根据权利要求6所述的设备，其中，所述硬件加速设备包括：互联的解析装置、输入输出模拟装置和转换装置；

所述解析装置从所述第一输入输出缓冲区中读取所述访问请求，将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，并提供给所述转换装置和所述输入输出模拟装置；

所述输入输出模拟装置根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；

所述转换装置将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，将所述内存访问信息写入所述第二输入输出缓冲区，以供所述虚拟化管理器读取。

8、根据权利要求6或7所述的设备，其中，所述虚拟化管理器中实现有所述第二虚拟输入输出设备对应的驱动程序；

所述第二虚拟输入输出设备在所述第二输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向所述驱动程序发出中断信号；

所述驱动程序在接收到中断信号的情况下，从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息，并记录所述第一虚拟输入输出设备的内存访问信息。

9、一种内存访问信息处理方法，应用于硬件加速设备，所述硬件加速设备上实现有与物理机进行交互所需的输入输出缓冲区，所述输入输出缓冲区包括第一输入输出缓冲区和第二

输入输出缓冲区；所述方法包括：

从所述第一输入输出缓冲区中读取虚拟化实例对其第一虚拟输入输出设备的访问请求，所述访问请求是被所述物理机上的虚拟化管理器写入所述第一输入输出缓冲区的；

将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；以及

将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述内存访问信息写入所述第二虚拟输入输出设备的第二输入输出缓冲区，以供所述虚拟化管理器读取。

10、根据权利要求9所述的方法，其中，所述内存访问信息包括：标识字段、地址字段、长度字段和读/写字段；

将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，包括：

将所述内存地址信息中的起始地址信息添加到所述地址字段中，将所述内存地址信息中的长度信息添加到所述长度字段中；以及

将所述第一虚拟输入输出设备的标识信息添加到所述标识字段，将所述访问行为信息添加到所述读/写字段中，以得到所述第一虚拟输入输出设备的内存访问信息。

11、根据权利要求9所述的方法，其中，所述访问请求包括命令类型字段、操作数地址字段和操作数长度字段；将所述访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，包括：

根据所述访问请求对应的描述符格式，对所述访问请求进行解析，以从所述命令类型字段、操作数地址字段和操作数长度字段中分别解析出命令类型、操作数地址和操作数长度；

将命令类型作为读写行为信息；将所述操作数地址和操作数长度作为内存地址信息。

12、根据权利要求9-11任一项所述的方法，其中，还包括：

在所述第一输入输出缓冲区内的内存访问信息超过设定数量阈值的情况下，向所述虚拟化管理器发出中断信号，以供所述虚拟化管理器从所述第一输入输出缓冲区中读取所述内存访问信息。

13、一种内存访问信息处理方法，应用于物理机上运行的虚拟化管理器，所述物理机与硬件加速设备通过输入输出缓冲区进行交互，所述输入输出缓冲区包括第一输入输出缓冲区和第二输入输出缓冲区；所述方法包括：

将虚拟化实例对其第一虚拟输入输出设备的访问请求写入所述第一输入输出缓冲区，所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于所述硬件加速设备上的虚拟输入输出设备；

从所述第二输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息，所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

14、根据权利要求 13 所述的方法，其中，还包括：

在内存管理触发事件发生的情况下，根据所述第一虚拟输入输出设备的内存访问信息对所述物理机或所述虚拟化实例进行内存管理；

和/或

在所述虚拟化实例或内存数据热迁移过程中，从所述第一虚拟输入输出设备的内存访问信息中选择写类型的内存访问信息，对所述写类型的内存访问信息进行热迁移处理。

15、一种计算机设备，包括：物理机和硬件加速设备；所述物理机运行虚拟化管理器创建和管理虚拟化实例；所述硬件加速设备实现所述虚拟化实例所需的第一虚拟输入输出设备，并将所述虚拟化实例对所述第一虚拟输入输出设备的访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，根据所述内存地址信息和访问行为信息控制所述第一虚拟输入输出设备进行直接内存访问；

所述硬件加速设备将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，并将所述第一虚拟输入输出设备的内存访问信息提供给所述虚拟化管理器。

16、根据权利要求 15 所述的设备，其中，所述硬件加速设备包括转换装置，并实现第二虚拟输入输出设备，所述第二虚拟输入输出设备包括：第一输入输出缓冲区；

所述转换装置，用于将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息，将所述第一虚拟输入输出设备的内存访问信息写入所述第一输入输出缓冲区，以供所述虚拟化管理器从所述第一输入输出缓冲区中读取所述第一虚拟输入输出设备的内存访问信息。

17、一种内存访问信息处理方法，应用于计算机设备的硬件加速设备，所述硬件加速设备上实现有虚拟化实例所需的第一虚拟输入输出设备，所述方法包括：

将虚拟化实例对所述第一虚拟输入输出设备的访问请求解析成所述第一虚拟输入输出设备的内存地址信息和访问行为信息，以控制所述第一虚拟输入输出设备进行直接内存访问；以及

将所述内存地址信息和访问行为信息转换成所述第一虚拟输入输出设备的内存访问信息；

将所述第一虚拟输入输出设备的内存访问信息提供给虚拟化管理器，以供所述虚拟化管理器获取内存访问信息。

18、一种内存访问信息处理方法，应用于计算机设备上运行的虚拟化管理器，所述方法包括：

将虚拟化实例对第一虚拟输入输出设备的访问请求提供给硬件加速设备，所述第一虚拟输入输出设备是所述虚拟化实例所需且实现于硬件加速设备上的虚拟输入输出设备；

获取所述硬件加速设备提供的所述第一虚拟输入输出设备的内存访问信息，所述内存访问信息是所述硬件加速设备根据所述访问请求中的内存地址信息和访问行为信息转换得到的。

19、一种电子设备，包括：存储器和处理器；所述存储器，用于存储计算机程序；所述处理器，与所述存储器耦合，用于执行所述计算机程序，以实现权利要求 9-12、权利要求 13-14、权利要求 17 以及权利要求 18 中任一项所述方法中的步骤。

20、一种存储有计算机程序的计算机可读存储介质，当所述计算机程序被处理器执行时，致使所述处理器实现权利要求 9-12、权利要求 13-14、权利要求 17 以及权利要求 18 中任一项所述方法中的步骤。

21、一种计算机程序产品，包括计算机程序/指令，当所述计算机程序/指令被处理器执行时，致使所述处理器实现权利要求 9-12、权利要求 13-14、权利要求 17 以及权利要求 18 中的任一项所述方法中的步骤。