

明 細 書

発明の名称：化合物半導体基板および化合物半導体デバイス

技術分野

[0001] 本発明は、化合物半導体基板および化合物半導体デバイスに関する。より特定のには、電子走行層と障壁層とを備えた化合物半導体基板および化合物半導体デバイスに関する。

背景技術

[0002] 近年、スマートフォンなどの通信機器が本格的に普及している。これに伴い、移動体無線通信システムにおける通信機器間の通信容量および通信速度を向上するニーズが増加している。近年の移動体無線通信システムでは、携帯電話の通信規格であるLTE (Long Term Evolution) のサービスが実施されている。LTEの次の世代の通信規格の実用化も検討されている。

[0003] 上記の移動体通信システムにおいて鍵となる技術として、Ga N (窒化ガリウム) やAlGa N (窒化アルミニウムガリウム) などの窒化物半導体よりなるHEMT (High Electron Mobility Transistor、高電子移動度トランジスタ) が注目されている。窒化物半導体よりなるHEMTの技術は、近年、急速に開発されている。

[0004] HEMTは、電子走行層と、電子走行層上に形成された障壁層とを含んでいる。障壁層を構成する材料は、電子走行層を構成する材料のバンドギャップよりも広いバンドギャップを有している。HEMTでは、電子走行層における障壁層との界面付近に2次元電子ガスが形成される。この2次元電子ガスがHEMTの動作に用いられる。窒化物半導体よりなるHEMTは、GaAs (ガリウムヒ素) 系の半導体材料よりなる電界効果トランジスタと比較して、多くの2次元電子ガスを生み出すことができ、電流密度が大きい。

[0005] 一例として、AlGa NとGa Nとの格子定数の差は、AlGaAs (アルミニウムガリウムヒ素) とGaAsとの格子定数差よりも大きい。このた

め、 $\text{AlGaIn}/\text{GaIn}$ の積層構造における AlGaIn 層は、 $\text{AlGaAs}/\text{GaAs}$ の積層構造における AlGaAs 層に比べて大きく歪む。したがって、 $\text{AlGaIn}/\text{GaIn}$ の積層構造における AlGaIn 層には、 $\text{AlGaAs}/\text{GaAs}$ の積層構造における AlGaAs 層に比べて大きなピエゾ電界が発生する。この大きなピエゾ電界により、 $\text{AlGaIn}/\text{GaIn}$ の積層構造には、 $\text{AlGaAs}/\text{GaAs}$ の積層構造よりも多くの2次元電子ガスが誘起される。加えて、 AlGaIn 層は AlGaAs 層とは異なり、大きく自発分極する。 AlGaIn 層の自発分極に起因する分極電界によって、 AlGaIn 層との境界付近の GaIn 層には多くの2次元電子ガスが誘起される。その結果、窒化物半導体である $\text{AlGaIn}/\text{GaIn}$ よりなるHEMTは、 GaAs 系である $\text{AlGaAs}/\text{GaAs}$ よりなる電界効果トランジスタと比較して、約10倍の2次元電子ガスを生み出すことができる。

[0006] したがって、窒化物半導体よりなるHEMTは、高出力および高効率での動作が可能であるため、次世代の高出力増幅器として期待されている。

[0007] 上記の移動体通信システムにおける高周波増幅器として、窒化物半導体よりなるHEMTを使用するためには、HEMTのゲート電極に高周波電圧を印加した場合の高周波信号の損失を抑止することが重要である。この高周波信号の損失の主な原因は、半導体装置の寄生容量ならびに寄生抵抗である。半導体装置の寄生容量が大きく、さらに寄生容量と並列に寄生抵抗成分が存在する場合、これらの寄生要素が高周波信号の損失に寄与し、半導体装置の高速動作を妨げる。

[0008] 上述の原因による高周波信号の減衰を抑止するためには、2次元電子ガスの周囲の領域を絶縁性の高い材料で構成することが有効である。HEMTの基板として半絶縁性基板または高抵抗基板を使用することで、上述の寄生要素を低減することができる。一方、HEMTの基板として導電性基板を使用する場合、導電性基板と半導体装置の構成要素との間に厚い半絶縁性ないし高抵抗の化合物半導体層を介在させることにより、上述の寄生要素を低減することができる。この観点で、従来、種々の構造が提案されている。たとえ

ば下記特許文献 1 および非特許文献 1 には、図 2 2 に示す構造が開示されている。

[0009] 図 2 2 は、従来の H E M T の構造の第 1 の例を模式的に示す断面図である。

[0010] 図 2 2 を参照して、第 1 の例の H E M T 1 0 1 0 は、半絶縁性の S i C (炭化ケイ素) 基板 1 0 5 1 と、窒化物バッファ層 1 0 5 2 と、G a N よりなる電子走行層 1 0 5 3 と、A l G a N よりなる障壁層 1 0 5 4 と、ソース電極 1 0 5 5 と、ドレイン電極 1 0 5 6 と、ゲート電極 1 0 5 7 とを備えている。半絶縁性の S i C 基板 1 0 5 1 上には、窒化物バッファ層 1 0 5 2 が形成されている。窒化物バッファ層 1 0 5 2 上には、電子走行層 1 0 5 3 が形成されている。電子走行層 1 0 5 3 上には、障壁層 1 0 5 4 が形成されている。障壁層 1 0 5 4 上には、ソース電極 1 0 5 5、ドレイン電極 1 0 5 6、およびゲート電極 1 0 5 7 が形成されている。ソース電極 1 0 5 5、ドレイン電極 1 0 5 6、およびゲート電極 1 0 5 7 の各々は、互いに間隔を空けて形成されている。

[0011] H E M T 1 0 1 0 では、電子走行層 1 0 5 3 における障壁層 1 0 5 4 との境界付近に 2 次元電子ガス 1 0 5 3 a が形成される。2 次元電子ガス 1 0 5 3 a の周囲の領域を絶縁性の高い材料で構成するために、電子走行層 1 0 5 3、窒化物バッファ層 1 0 5 2、および S i C 基板 1 0 5 1 が絶縁性の高い材料で構成されている。しかし、半絶縁性の S i C 基板には、大きなサイズの基板を入手することが難しいという問題があった。これは、半絶縁性の S i C の結晶を成長する難度が高いためであると推測される。具体的には、4 インチを超える直径の半絶縁性の S i C 基板を入手することは難しかった。また、半絶縁性の S i C 基板は他の基板と比較して高価であった。

[0012] そこで、半絶縁性の S i C 基板を使用しない技術として、図 2 3 および図 2 4 に示す構造が提案されている。図 2 3 に示す構造は、下記非特許文献 2 に開示されている。図 2 4 に示す構造は、下記特許文献 2 および非特許文献 3 に開示されている。

[0013] 図23は、従来のHEMTの構造の第2の例を模式的に示す断面図である。

[0014] 図23を参照して、第2の例としてのHEMT1020は、基板として半絶縁性のSiC基板の代わりに高抵抗のFz-Si（ケイ素）基板1061を用いている点で、図22に示す構造と異なっている。Fz-Si基板は、Fz法（Floating zone法）により作製されたSi基板である。また、HEMT1020における窒化物バッファ層1052は、たとえば1μmという厚さを有している。

[0015] 図23に示す構造では、2次元電子ガス1053aの周囲の領域を絶縁性の高い材料で構成するために、電子走行層1053、窒化物バッファ層1052、およびFz-Si基板1061が絶縁性の高い材料で構成されている。加えて、Fz-Si基板1061は、半絶縁性のSiC基板と比較して安価である。

[0016] 図24は、従来のHEMTの構造の第3の例を模式的に示す断面図である。

[0017] 図24を参照して、第3の例であるHEMT1030は、基板として半絶縁性のSiC基板の代わりにn型SiC基板1062を用いており、かつ窒化物バッファ層1052が厚い点で、図22に示す構造と異なっている。n型SiC基板1062は、ヘキサゴナルの結晶構造を有している。窒化物バッファ層1052は、10μm以上の厚さを有している。

[0018] 図24に示す構造では、2次元電子ガス1053aの周囲の領域を絶縁性の高い材料で構成するために、窒化物バッファ層1052および電子走行層1053が絶縁性の高い材料で構成されている。また、窒化物バッファ層1052が10μmを超える厚さで形成されている。加えて、n型SiC基板1062は、半絶縁性のSiC基板と比較して大きなサイズの基板を入手することが容易である。具体的には、6インチの直径のn型SiC基板1062を入手することが可能である。

先行技術文献

特許文献

- [0019] 特許文献1：特表2006-517726号公報（特許第4990496号）
特許文献2：国際公開第2007/116517号（特許第5274245号）

非特許文献

- [0020] 非特許文献1：S. T. Sheppard et al. "High-Power Microwave GaN/AlGaN HEMT's on Semi-Insulating Silicon Carbide Substrates", IEEE Electron Device Lett., vol.20, No.4, pp.161-163, Apr 1999.
非特許文献2：J. W. Johnson et al. "12 W/mm AlGa_{0.18}In_{0.82}N/GaN HFETs on Silicon Substrates", IEEE Electron Device Lett., vol.25, No.7, pp.459-461, Jul 2004.
非特許文献3：Toshihide Kikkawa et al. "Highly Uniform AlGa_{0.18}In_{0.82}N/GaN Power HEMT on a 3-inch Conductive N-SiC Substrate for Wireless Base Station Application", Technical Digest of IEEE CSIC 2005 Symposium, vol.25, No.7, pp.77-80.

発明の概要

発明が解決しようとする課題

- [0021] しかしながら、図23および図24に示す構造には、品質が低いという問題があった。
- [0022] 図23に示すHEMT1020では、基板として絶縁性のFz-Si基板1061が使用される。Fz-Si基板1061の弾性限界は低い。このため、窒化物バッファ層1052の成長時に、Fz-Si基板1061と窒化物バッファ層1052との格子定数の差に起因して窒化物バッファ層1052から受ける応力によって、基板が塑性変形しやすかった。その結果、HEMTの製造プロセスにおいて不適当なレベルにまで基板の反りが増加するという問題があった。加えて、SiはSiCと比較してバンドギャップが小さいため、高温下において低抵抗化しやすい。このため、HEMTの増

幅動作により基板の温度が上昇すると、基板に含まれるSiが容易に低抵抗化して、高周波信号の損失が顕著になるという問題があった。

[0023] 図24に示すHEMT1030では、基板としてn型SiC基板1062が使用される。このn型SiC基板1062の導電性は高い。このため、2次元電子ガス1053aの周囲の領域を絶縁性の高い材料で構成するために、窒化物バッファ層1052を厚くする必要があった。窒化物バッファ層1052を厚くした場合、窒化物バッファ層1052にクラックが発生しやすいという問題や、基板の反りが大きくなるという問題があった。加えて、製造コストの観点で、半絶縁性のSiC基板をn型SiC基板に置き換えることによるメリットが、窒化物バッファ層を厚く形成することによるデメリットにより相殺される。このため、製造コストの観点で、図24に示すHEMT1030は、図22に示すHEMT1010よりも優れたものではなかった。

[0024] 本発明は、上記課題を解決するためのものであり、その目的は、高い品質を有する化合物半導体基板および化合物半導体デバイスを提供することである。

課題を解決するための手段

[0025] 本発明の一の局面に従う化合物半導体基板は、 3×10^{17} 個/cm³以上 3×10^{18} 個/cm³以下のO濃度を有するSi基板と、Si基板上に形成されたSiC層と、SiC層上に形成された第1の窒化物半導体層であって、絶縁性または半絶縁性の層を含み、 $Al_xGa_{1-x}N$ ($0.1 \leq x \leq 1$) よりなる第1の窒化物半導体層と、第1の窒化物半導体層上に形成された第2の窒化物半導体層であって、絶縁性または半絶縁性の $Al_yGa_{1-y}N$ ($0 \leq y < 0.1$) よりなる主層を含む第2の窒化物半導体層と、第2の窒化物半導体層上に形成され、 $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) よりなる電子走行層と、電子走行層上に形成され、電子走行層のバンドギャップよりも広いバンドギャップを有する障壁層とを備え、第1および第2の窒化物半導体層、ならびに電子走行層の合計の厚さは、6 μm以上10 μm以下である。

- [0026] 上記化合物半導体基板において好ましくは、第2の窒化物半導体層は、主層の内部および主層上のうち少なくともいずれか一方に形成された1層以上の中間層であって、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.5 \leq y \leq 1$) よりなる中間層をさらに含み、主層は、電子走行層のC濃度よりも高いC濃度、および電子走行層のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有する。
- [0027] 上記化合物半導体基板において好ましくは、中間層は2層以上であり、2層以上の中間層の各々は10nm以上30nm以下の厚さを有し、 $0.5\mu\text{m}$ 以上 $10\mu\text{m}$ 以下の間隔で形成されている。
- [0028] 上記化合物半導体基板において好ましくは、Si基板は、Bを含み、p型の導電性を有し、 $0.1\text{m}\Omega\text{cm}$ 以上 $100\text{m}\Omega\text{cm}$ 以下の抵抗率を有する。
- [0029] 上記化合物半導体基板において好ましくは、SiC層は、 $0.5\mu\text{m}$ 以上 $2\mu\text{m}$ 以下の厚さを有する。
- [0030] 上記化合物半導体基板において好ましくは、電子走行層のSi濃度、O濃度、Mg濃度、C濃度、およびFe濃度はいずれも、0より大きく 1×10^{17} 個/ cm^3 以下である。
- [0031] 上記化合物半導体基板において好ましくは、第1の窒化物半導体層は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.4 < x \leq 1$) よりなる第1の領域と、 $0.5\mu\text{m}$ 以上の厚さを有する $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 0.4$) よりなる第2の領域とのうち少なくともいずれか一方を含み、第1の領域は、0個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のSi濃度、0個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のO濃度、および0個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のMg濃度を有し、第2の領域は、0個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のSi濃度、0個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のO濃度、および0個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のMg濃度を有し、第2の領域におけるC濃度またはFe濃度のうち少なくともいずれか一方は、第2の領域におけるSi濃度、O濃度、およびMg濃度のいずれよりも高く 5×10^{19} 個/ cm^3 以下であり、主層は、0個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のSi濃度、0個/ cm^3 以上 2×10^{16} 個

／ cm^3 以下のO濃度、および0個／ cm^3 以上 2×10^{16} 個／ cm^3 以下のMg濃度を有し、第2の窒化物半導体層におけるC濃度またはFe濃度のうち少なくともいずれか一方は、第2の窒化物半導体層におけるSi濃度、O濃度、およびMg濃度のいずれよりも高く 5×10^{19} 個／ cm^3 以下であり、主層は、活性化したドナーイオンの濃度が0個／ cm^3 以上 2×10^{14} 個／ cm^3 以下の領域を含み、電子走行層は、0個／ cm^3 以上 1×10^{16} 個／ cm^3 以下のSi濃度、0個／ cm^3 以上 1×10^{16} 個／ cm^3 以下のO濃度、0個／ cm^3 以上 1×10^{16} 個／ cm^3 以下のMg濃度、0個／ cm^3 以上 1×10^{17} 個／ cm^3 以下のC濃度、および0個／ cm^3 以上 1×10^{17} 個／ cm^3 以下のFe濃度を有する。

[0032] 上記化合物半導体基板において好ましくは、第1の窒化物半導体層は、第1の領域と第2の領域との両方を含み、第1の領域とSiC層との距離は、第2の領域とSiC層との距離よりも小さい。

[0033] 上記化合物半導体基板において好ましくは、第1の窒化物半導体層は、第2の窒化物半導体層の厚さ以下の厚さを有する。

[0034] 上記化合物半導体基板において好ましくは、電子走行層は $0.3 \mu\text{m}$ 以上の厚さを有する。

[0035] 上記化合物半導体基板において好ましくは、化合物半導体基板の上面の最小二乗平面を規定し、最小二乗平面から化合物半導体基板の上面の最高点までの距離と、最小二乗平面から化合物半導体基板の上面の最低点までの距離との合計値を反り量とした場合、反り量は0以上 $50 \mu\text{m}$ 以下である。

[0036] 上記化合物半導体基板において好ましくは、化合物半導体基板の上面における外周端部からの距離が 5mm 以下となる領域以外の領域は、クラックを含まない。

[0037] 上記化合物半導体基板において好ましくは、円板形状を有し、 100mm 以上 200mm 以下の直径を有する。

[0038] 上記化合物半導体基板において好ましくは、化合物半導体基板の上面は、メルトバックエッチングの痕跡を含まない。

[0039] 本発明の他の局面に従う化合物半導体基板は、 $0.1 \Omega \text{cm}$ 以上 $1 \times 10^5 \Omega \text{cm}$ 未満の抵抗率を有する導電性のSiC基板と、SiC基板上に形成された第1の窒化物半導体層であって、絶縁性または半絶縁性の層を含み、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 1$) よりなる第1の窒化物半導体層と、第1の窒化物半導体層上に形成された第2の窒化物半導体層であって、絶縁性または半絶縁性の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y < 0.1$) よりなる主層を含む第2の窒化物半導体層と、第2の窒化物半導体層上に形成され、 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z < 0.1$) よりなる電子走行層と、電子走行層上に形成され、電子走行層のバンドギャップよりも広いバンドギャップを有する障壁層とを備え、第1および第2の窒化物半導体層、ならびに電子走行層の合計の厚さは、 $6 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下であり、第2の窒化物半導体層は、主層の内部および主層上のうち少なくともいずれか一方に形成された1層以上の中間層であって、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.5 \leq y \leq 1$) よりなる中間層をさらに含み、主層は、電子走行層のC濃度よりも高いC濃度、および電子走行層のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有する。

[0040] 本発明のさらに他の局面に従う化合物半導体デバイスは、上記化合物半導体基板と、障壁層上に形成された第1および第2の電極と、障壁層上に形成され、印加される電圧により第1の電極と第2の電極との間に流れる電流を制御する第3の電極とを備える。

発明の効果

[0041] 本発明によれば、高い品質を有する化合物半導体基板および化合物半導体デバイスを提供することができる。

図面の簡単な説明

[0042] [図1]本発明の第1の実施の形態における化合物半導体デバイスDC1および化合物半導体基板CS1の構成を示す断面図である。

[図2]本発明の第1の実施の形態における第1の窒化物半導体層4内部のAl組成比の分布を示す図である。

[図3]C-GaN層51を構成するGaNの二次元成長を模式的に示す図であ

る。

[図4]本発明の第1の実施の形態における化合物半導体基板CS1の構成を示す平面図である。

[図5]本発明の第2の実施の形態における化合物半導体デバイスDC2および化合物半導体基板CS2の構成を示す断面図である。

[図6]本発明の第1および第2の実施の形態の第1の変形例における第1の窒化物半導体層4内部のA1組成比の分布を示す図である。

[図7]本発明の第1および第2の実施の形態の第2の変形例における第1の窒化物半導体層4内部のA1組成比の分布を示す図である。

[図8]本発明の第3の実施の形態における化合物半導体デバイスDC3および化合物半導体基板CS3の構成を示す断面図である。

[図9]本発明の第4の実施の形態における化合物半導体デバイスDC4および化合物半導体基板CS4の構成を示す断面図である。

[図10]本発明の第1の実施例における試料1～3の各々の上面における反り量の分布を示す図である。

[図11]本発明の第1の実施例における試料1および7の各々の上面のレーザー散乱画像である。

[図12]本発明の第1の実施例における試料2および8の各々の上面のレーザー散乱画像である。

[図13]図12に示すレーザー散乱画像の部分拡大図である。

[図14]本発明の第1の実施例における試料3および9の各々の上面のレーザー散乱画像である。

[図15]本発明の第1の実施例において、試料3を用いて作製された化合物半導体デバイスDC4の遮断周波数とゲート長との関係を示す図である。

[図16]本発明の第1の実施例における、試料2のSパラメーターS11の周波数特性を示す図である。

[図17]本発明の第1の実施例における、試料3のSパラメーターS11の周波数特性を示す図である。

[図18]本発明の第2の実施例において算出された濃度誤差 ΔC の値を示す図である。

[図19]本発明の第2の実施例において算出された膜厚誤差 ΔW の値を示す図である。

[図20]本発明の第2の実施例における真性破壊電圧の計測方法を示す断面図である。

[図21]本発明の第2の実施例において計測された欠陥密度の値を示す図である。

[図22]従来のHEMTの構造の第1の例を模式的に示す断面図である。

[図23]従来のHEMTの構造の第2の例を模式的に示す断面図である。

[図24]従来のHEMTの構造の第3の例を模式的に示す断面図である。

発明を実施するための形態

[0043] 以下、本発明の実施の形態について、図面に基づいて説明する。

[0044] [第1の実施の形態]

[0045] 図1は、本発明の第1の実施の形態における化合物半導体デバイスDC1および化合物半導体基板CS1の構成を示す断面図である。

[0046] 図1を参照して、本実施の形態における化合物半導体デバイスDC1（化合物半導体デバイスの一例）は、HEMTの構造を含んでいる。化合物半導体デバイスDC1は、化合物半導体基板CS1（化合物半導体基板の一例）と、ソース電極11（第1の電極の一例）と、ドレイン電極12（第2の電極の一例）と、ゲート電極13（第3の電極の一例）とを備えている。ソース電極11、ドレイン電極12、およびゲート電極13は、化合物半導体基板CS1の障壁層8上に形成されている。ゲート電極13は、印加される電圧によりソース電極11とドレイン電極12との間に流れる電流を制御する。

[0047] 化合物半導体基板CS1は、Si基板1（Si基板の一例）と、SiC層2（SiC層の一例）と、第1の窒化物半導体層4（第1の窒化物半導体層の一例）と、第2の窒化物半導体層5（第2の窒化物半導体層の一例）と、

電子走行層6（電子走行層の一例）と、障壁層8（障壁層の一例）とを含んでいる。

- [0048] Si基板1は、Cz法（Czochralski法）により作製されたものである。Cz法では、石英坩堝内で熔融したSi中からArなどの所定の雰囲気中にSiの種結晶が徐々に引き上げられる。種結晶に付着したSiは雰囲気中で冷却され、結晶化する。これによりSiの単結晶が得られる。Cz法では、Siが結晶化する際に、坩堝を構成する石英材料に含まれるO（酸素）が結晶中に取り込まれる。このため、Si基板1は、Fz法により作製されたSi基板と比較してO濃度が高い。具体的には、Si基板1は、 3×10^{17} 個/cm³以上 3×10^{18} 個/cm³以下のO濃度を有している。Si基板1は、O濃度が高いため、Fz法により作製されたSi基板と比較して弾性限界が高い。Si基板1は、SiC基板などと比較して大きなサイズ（たとえば8インチの直径）の基板を入手することが容易であり、安価である。
- [0049] Si基板1は、たとえばp⁺型のSiよりなっている。Si基板1は、意図的なドーピングを行っていなくてもよい。Si基板1の上面には（111）面が露出している。Si基板1の上面は、0以上1度以下のオフ角を有しており、より好ましくは0.5度以下のオフ角を有している。Si基板1は、単結晶ダイヤモンド構造を有していることが好ましい。
- [0050] Si基板1がB（ホウ素）を含み、p型の導電型を有している場合、Si基板1は、たとえば、0.1mΩcm以上100mΩcm以下の抵抗率を有している。Si基板1は、0.5mΩcm以上20mΩcm以下の抵抗率を有していることが好ましく、1mΩcm以上5mΩcm以下の抵抗率を有していることがより好ましい。
- [0051] 好ましくは、Si基板1は約50mm（一例として47mm～53mm）の直径を有しており、かつ270μm以上1600μm以下の厚さを有している。Si基板1は約50.8mm（一例として47.8mm～53.8mm）の直径を有しており、かつ270μm以上1600μm以下の厚さを有している。Si基板1は約75mm（一例として72mm～78mm）の直

径を有しており、かつ $350\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 76.2mm （一例として $73.2\text{mm}\sim 79.2\text{mm}$ ）の直径を有しており、かつ $350\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 100mm （一例として $97\text{mm}\sim 103\text{mm}$ ）の直径を有しており、かつ $500\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 125mm （一例として $122\text{mm}\sim 128\text{mm}$ ）の直径を有しており、かつ $600\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 150mm （一例として $147\text{mm}\sim 153\text{mm}$ ）の直径を有しており、かつ $600\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。または、 Si 基板1は約 200mm （一例として $197\text{mm}\sim 203\text{mm}$ ）の直径を有しており、かつ $700\mu\text{m}$ 以上 $2100\mu\text{m}$ 以下の厚さを有している。

[0052] より好ましくは、 Si 基板1は約 100mm （一例として $99.5\text{mm}\sim 100.5\text{mm}$ ）の直径を有しており、かつ $700\mu\text{m}$ 以上 $1100\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 125mm （一例として $124.5\text{mm}\sim 125.5\text{mm}$ ）の直径を有しており、かつ $700\mu\text{m}$ 以上 $1100\mu\text{m}$ 以下の厚さを有している。 Si 基板1は約 150mm （一例として $149.8\text{mm}\sim 150.2\text{mm}$ ）の直径を有しており、かつ Si 基板1は $900\mu\text{m}$ 以上 $1100\mu\text{m}$ 以下の厚さを有している。または、 Si 基板1は約 200mm （一例として $199.8\text{mm}\sim 200.2\text{mm}$ ）の直径を有しており、かつ $900\mu\text{m}$ 以上 $1600\mu\text{m}$ 以下の厚さを有している。

[0053] なお、 Si 基板1は、 n 型の導電型を有していてもよい。 Si 基板1の上面には (100) 面や (110) 面が露出していてもよい。

[0054] SiC 層2は、 Si 基板1に接触しており、 Si 基板1上に形成されている。 SiC 層2は、 3C-SiC 、 4H-SiC 、または 6H-SiC などよりなっている。特に、 SiC 層2が Si 基板1上にエピタキシャル成長されたものである場合、一般的に、 SiC 層2は 3C-SiC よりなっている。

- [0055] SiC層2は、Si基板1の上面を炭化することで得られたSiCよりなる下地層上に、MBE (Molecular Beam Epitaxy) 法、CVD (Chemical Vapor Deposition) 法、またはLPE (Liquid Phase Epitaxy) 法などを用いて、SiCをホモエピタキシャル成長させることによって形成されてもよい。SiC層2は、Si基板1の上面を炭化することのみによって形成されてもよい。さらに、SiC層2は、Si基板1の上面に（またはバッファ層を挟んで）ヘテロエピタキシャル成長させることによって形成されてもよい。SiC層2は、たとえばN（窒素）などがドーピングされており、n型の導電性を有している。SiC層2はp型の導電性を有していてもよいし、半絶縁性であってもよい。
- [0056] SiC層2は、たとえば0.5 μm 以上2 μm 以下の厚さを有している。SiC層2の厚さを0.5 μm 以上とすることで、Si基板1のSiとSi基板1の上層に含まれるGa（ガリウム）との反応（メルトバックエッチング）を抑止することができる。また、SiC層2の上面の状態を、第1の窒化物半導体層4を構成する材料の成長に適した状態にすることができる。SiC層2の厚さを2 μm 以下とすることで、SiC層2へのクラックの発生を抑止することができ、SiC層2に起因するSi基板1の反りの発生を抑止することができる。SiC層2は、0.7 μm 以上1.5 μm 以下の厚さを有していることが好ましい。SiC層2は、0.9 μm 以上1.2 μm 以下の厚さを有していることがより好ましい。
- [0057] 第1の窒化物半導体層4は、SiC層2と接触しており、SiC層2上に形成されている。第1の窒化物半導体層4は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 1$) よりなっている。第1の窒化物半導体層4は、SiC層2と第2の窒化物半導体層5との格子定数の差を緩和するバッファ層としての機能を果たす。第1の窒化物半導体層4は、たとえば600 nm以上4 μm 以下、好ましくは1 μm 以上3 μm 以下、より好ましくは1.5 μm 以上2.5 μm 以下の厚さを有している。第1の窒化物半導体層4は、MOCVD (Meta

l Organic Chemical Vapor Deposition) 法を用いて形成される。このとき、Al (アルミニウム) 源ガスとしては、たとえばTMA (Tri Methyl Aluminium) や、TEA (Tri Ethyl Aluminium) などが用いられる。Ga 源ガスとしては、たとえば、TMG (Tri Methyl Gallium) や、TEG (Tri Ethyl Gallium) などが用いられる。N源ガスとしては、たとえばNH₃ (アンモニア) が用いられる。第1の窒化物半導体層4は、後述する第2の窒化物半導体層5の厚さ以下の厚さを有することが好ましい。

[0058] 第1の窒化物半導体層4は、絶縁性または半絶縁性を有している。但し、第1の窒化物半導体層4のSiC層2に近い領域(下側の層)は、結晶性が極端に低くなるおそれがある。このため、第1の窒化物半導体層4のSiC層2に近い領域は、局所的に絶縁性または半絶縁性を有していなくてもよい。この場合であっても、第1の窒化物半導体層4の電子走行層6に近い領域(上側の層)は、絶縁性または半絶縁性を有している。第1の窒化物半導体層4は、アンインテンショナルドープ層(u i d層)、C(炭素)がドープされた層、または遷移金属がドープされた層などよりなっている。

[0059] u i d層とは、層の形成時に意図的な不純物の導入が行われていない層を意味している。u i d層は、層の形成時に意図せず導入された不純物(層の形成時の雰囲気中の不純物)をわずかに含んでいる。

[0060] 第1の窒化物半導体層4は、後述するように互いに異なる材料よりなる複数の層によって構成されていてもよい。第1の窒化物半導体層4は、Al_xGa_{1-x}N (0.4 < x ≤ 1) よりなる第1の領域と、0.5 μm以上の厚さを有するAl_xGa_{1-x}N (0.1 ≤ x ≤ 0.4) よりなる第2の領域とのうち少なくともいずれか一方を含んでいる。第1の窒化物半導体層4は、第1の領域と第2の領域との両方を含んでおり、第1の領域とSiC層2との距離は、第2の領域とSiC層2との距離よりも小さいことが好ましい。

[0061] 第1の窒化物半導体層4がu i d層である場合、第1の窒化物半導体層4

の第1の領域は、 $0 \text{ 個} / \text{cm}^3$ 以上 $5 \times 10^{17} \text{ 個} / \text{cm}^3$ 以下のSi濃度、 $0 \text{ 個} / \text{cm}^3$ 以上 $5 \times 10^{17} \text{ 個} / \text{cm}^3$ 以下のO濃度、および $0 \text{ 個} / \text{cm}^3$ 以上 $5 \times 10^{17} \text{ 個} / \text{cm}^3$ 以下のMg濃度を有している。第1の窒化物半導体層4の第2の領域は、 $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のSi濃度、 $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のO濃度、および $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のMg濃度を有している。さらに、第1の窒化物半導体層4の第2の領域におけるC濃度またはFe濃度のうち少なくともいずれか一方は、第1の窒化物半導体層4の第2の領域におけるSi濃度、O濃度、およびMg濃度のいずれよりも高く $5 \times 10^{19} \text{ 個} / \text{cm}^3$ 以下である。これにより、第1の窒化物半導体層の絶縁性を向上することができる。

[0062] 第2の窒化物半導体層5は、第1の窒化物半導体層4に接触しており、第1の窒化物半導体層4上に形成されている。第2の窒化物半導体層5は、第1の窒化物半導体層4と電子走行層6との間に形成されている。第2の窒化物半導体層5には、CまたはFeが意図的に導入されていることが好ましい。この場合、第2の窒化物半導体層5におけるC濃度またはFe濃度のうち少なくともいずれか一方は、第2の窒化物半導体層5におけるSi濃度、O濃度、およびMg濃度のいずれよりも高く $5 \times 10^{19} \text{ 個} / \text{cm}^3$ 以下であることが好ましい。第2の窒化物半導体層5は、C-GaN層51（主層の一例）と、中間層52（中間層の一例）とを含んでいる。

[0063] C-GaN層51とは、Cを含むGaN層（意図的にCが導入されたGaN層）である。CはGaNの絶縁性を高める役割を果たす。C-GaN層51には、層の形成時にC以外の不純物の意図的な導入が行われていない。この場合、C-GaN層51は、 $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のSi濃度、 $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のO濃度、および $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{16} \text{ 個} / \text{cm}^3$ 以下のMg濃度を有している。また、C-GaN層51は、活性化したドナーイオンの濃度が $0 \text{ 個} / \text{cm}^3$ 以上 $2 \times 10^{14} \text{ 個} / \text{cm}^3$ 以下の領域を含んでいる。

[0064] なお、第2の窒化物半導体層5を構成する主層は、C-GaN層51に限

られるものではなく、絶縁性または半絶縁性の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y < 0.1$) よりなっていればよい。第2の窒化物半導体層5を構成する主層は、電子走行層6のC濃度よりも高いC濃度、および電子走行層6のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有することが好ましい。一方、第2の窒化物半導体層5を構成する主層には、層の形成時に上述のCおよびFe以外の不純物の意図的な導入が行われていないことが好ましい。

[0065] 中間層52は、C-GaN層51の内部およびC-GaN層51上のうち少なくともいずれか一方に形成されている。中間層52は、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.5 \leq y \leq 1$) よりなっている。中間層52は、AlNよりなることが好ましい。中間層52は1層以上であればよい。中間層52は2層以下であることが好ましく、1層であることがより好ましい。

[0066] 本実施の形態の第2の窒化物半導体層5は、2層の中間層52aおよび52bを含んでいる。中間層52aおよび52bは、C-GaN層51の内部に形成されている。中間層52aおよび52bによって、C-GaN層51は3層のC-GaN層51a、51b、および51cに分断されている。C-GaN層51aは第2の窒化物半導体層5を構成する層のうち最下層となっており、第1の窒化物半導体層4と接触している。中間層52aはC-GaN層51aと接触しており、C-GaN層51a上に形成されている。C-GaN層51bは中間層52aと接触しており、中間層52a上に形成されている。中間層52bはC-GaN層51bと接触しており、C-GaN層51b上に形成されている。C-GaN層51cは中間層52bと接触しており、中間層52b上に形成されている。C-GaN層51cは第2の窒化物半導体層5を構成する層のうち最上層となっており、電子走行層6と接触している。

[0067] C-GaN層51（本実施の形態ではC-GaN層51a、51b、および51cの各々）において、中心PT1（図4）における深さ方向の平均炭素濃度は、 3×10^{18} 個/ cm^3 以上 5×10^{20} 個/ cm^3 以下であり、好ましくは 3×10^{18} 個/ cm^3 以上 2×10^{19} 個/ cm^3 以下である。C-GaN層51

が複数のC-GaN層に分断されている場合、複数のC-GaN層の各々は、同一の平均炭素濃度を有していてもよいし、互いに異なる平均炭素濃度を有していてもよい。複数のC-GaN層のうち最上部のC-GaN層は、電子走行層6のC濃度よりも高いC濃度を有していることが好ましい。

[0068] また、C-GaN層51が複数のC-GaN層に分断されている場合、複数のC-GaN層の各々は、たとえば550nm以上3000nm以下の厚さを有しており、好ましくは800nm以上2500nm以下の厚さを有している。複数のC-GaN層の各々は、同一の厚さを有していてもよいし、互いに異なる厚さを有していてもよい。

[0069] 第2の窒化物半導体層5を構成する中間層52（本実施の形態では中間層52aおよび52b）が2層以上である場合、2層以上の中間層の各々は、同一の厚さを有していてもよいし、互いに異なる厚さを有していてもよい。2層以上の中間層の各々は10nm以上30nm以下の厚さを有することが好ましい。2層以上の中間層の各々は、0.5μm以上10μm以下の間隔で形成されていることが好ましい。

[0070] 第2の窒化物半導体層5は、MOCVD法を用いて形成される。一般的に、C-GaN層を形成する際には、Cを取り込まない場合のGaN層の成長温度よりも、GaN層の成長温度が低く設定（具体的には、意図的にCをドーピングしないGaN層の成長温度より約300℃低い温度に設定）される。これにより、Ga源ガスに含まれるCがGaN層に取り込まれ、GaN層がC-GaN層となる。一方で、GaN層の成長温度が低くなると、C-GaN層の品質が低下し、C-GaN層のC濃度の面内均一性が低下する。

[0071] そこで本願発明者らは、C-GaN層を形成する際に、反応チャンバー内にGa源ガスおよびN源ガスとともにC源ガス（Cプリカーサ）として炭化水素を導入する方法を見出した。この方法によれば、CのGaN層への取り込みが促進されるため、GaNの成長温度を高温に設定（具体的には、意図的にCをドーピングしないGaN層の成長温度より約200℃低い温度に設定）しつつ、C-GaN層を形成することができる。その結果、C-GaN層の

品質が向上し、C-GaN層のC濃度の面内均一性が向上する。

[0072] 具体的に、C源ガスとしては、メタン、エタン、プロパン、ブタン、ペンタン、ヘキサン、ヘプタン、オクタン、エチレン、プロピレン、ブテン、ペンテン、ヘキセン、ヘプテン、オクテン、アセチレン、プロピン、ブチン、ペンチン、ヘキシン、ヘプチン、またはオクチンなどの炭化水素が用いられる。特に二重結合や三重結合を含む炭化水素は、高い反応性を有するため好ましい。C源ガスとしては、1種類のための炭化水素が用いられてもよいし、2種類以上の炭化水素が用いられてもよい。

[0073] また、第1の窒化物半導体層4は、第2の窒化物半導体層5の厚さ以下の厚さを有することが好ましい。MOCVDを用いてAlを含む窒化物層を形成する場合、Alの有機金属ガスおよびアンモニアを含む原料ガスが基板上に導入される。このとき、原料ガスの流量が多いと、Alの有機金属ガスとアンモニアとが不要に反応して気相中粒子が発生する。このため、原料ガスの流量を増加することはできず、Alを含む窒化物層の形成には長い時間を要する。第1の窒化物半導体層4のAl組成比は第2の窒化物半導体層5の主層のAl組成比よりも高い。このため、第1の窒化物半導体層4が第2の窒化物半導体層5の厚さ以下の厚さを有することで、第1の窒化物半導体層4および第2の窒化物半導体層5の成膜に要する時間を短縮することができる。

[0074] なお、第1の窒化物半導体層4と第2の窒化物半導体層5との間には、uid層であるGaN層(uid-GaN層)などの他の層が介在していてもよい。第2の窒化物半導体層5は中間層以外の層を含んでいてもよいし、中間層は省略されてもよい。

[0075] 電子走行層6は、第2の窒化物半導体層5に接触しており、第2の窒化物半導体層5上に形成されている。電子走行層6は、 $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) よりなっている。電子走行層6は、uid層であることが好ましく、層の形成時にn型化、p型化、または半絶縁化するための不純物の意図的な導入が行われていないことが好ましい。この場合、電子走行層6のSi濃

度、O濃度、Mg濃度、C濃度、およびFe濃度はいずれも、0より大きく 1×10^{17} 個/cm³以下である。電子走行層6は、0個/cm³以上 1×10^{16} 個/cm³以下のSi濃度、0個/cm³以上 1×10^{16} 個/cm³以下のO濃度、0個/cm³以上 1×10^{16} 個/cm³以下のMg濃度、0個/cm³以上 1×10^{17} 個/cm³以下のC濃度、および0個/cm³以上 1×10^{17} 個/cm³以下のFe濃度を有することがより好ましい。電子走行層6は、たとえば0.3 μm以上5 μm以下の厚さを有している。電子走行層6は、MOCVD法を用いて形成される。

[0076] 特に、電子走行層6における障壁層8との境界から0.5 μm以内の領域は、0以上 1×10^{17} 個/cm³以下のC濃度を有することが好ましい。電子走行層6における障壁層8との境界から0.5 μm以内の領域が上記のC濃度を有する場合、電子走行層6における障壁層8との境界から3 μm以内の領域は、0以上 1×10^{18} 個/cm³以下のC濃度を有することが好ましい。2次元電子ガス6aの付近の領域のC濃度を上記の範囲に設定することで、電流コラプスを抑止することができ、HEMTの高周波特性の劣化を抑止することができる。

[0077] 第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWは、6 μm以上10 μm以下である。厚さWは、7.5 μm以上8.5 μm以下であることが好ましい。

[0078] 障壁層8は、電子走行層6に接触しており、電子走行層6上に形成されている。障壁層8は、電子走行層6のバンドギャップよりも広いバンドギャップを有する窒化物半導体よりなっている。障壁層8は、たとえばAlを含む窒化物半導体よりなっており、たとえば $\text{Al}_a\text{Ga}_{1-a}\text{N}$ ($0 < a \leq 1$) で表される材料よりなっている。障壁層8は、 $\text{Al}_a\text{Ga}_{1-a}\text{N}$ ($0.17 \leq a \leq 0.27$) よりなっていることが好ましく、 $\text{Al}_a\text{Ga}_{1-a}\text{N}$ ($0.19 \leq a \leq 0.22$) よりなっていることがより好ましい。障壁層8は、たとえば10 nm以上50 nm以下の厚さを有している。障壁層8は、たとえば25 nm以上34 nm以下の厚さを有していることが好ましい。障壁層8が $\text{Al}_a\text{Ga}_{1-a}\text{N}$

($0 < a \leq 1$) で表される材料よりなる場合、障壁層 8 を形成する際の成長温度は、たとえば 1000°C 以上 1100°C 以下である。障壁層 8 は、MOCVD 法を用いて形成される。

[0079] なお、電子走行層 6 と障壁層 8 との間には、スペーサ層などが介在していてもよい。障壁層 8 上には、キャップ層やパッシベーション層が形成されていてもよい。

[0080] 図 2 は、本発明の第 1 の実施の形態における第 1 の窒化物半導体層 4 内部の Al 組成比の分布を示す図である。

[0081] 図 2 を参照して、第 1 の窒化物半導体層 4 の内部における Al の組成比は、下部から上部に向かうに従って減少している。第 1 の窒化物半導体層 4 は、AlN 層 40 と、AlGa_aN 層 4a とを含んでいる。AlN 層 40 は、SiC 層 2 に接触しており、SiC 層 2 上に形成されている。

[0082] AlGa_aN 層 4a は、AlN 層 40 に接触しており、AlN 層 40 上に形成されている。AlGa_aN 層 4a の内部における Al の組成比は、下部から上部に向かうに従って減少している。AlGa_aN 層 4a は、Al_{0.75}Ga_{0.25}N 層 41 (Al の組成比が 0.75 である AlGa_aN 層) と、Al_{0.5}Ga_{0.5}N 層 42 (Al の組成比が 0.5 である AlGa_aN 層) と、Al_{0.25}Ga_{0.75}N 層 43 (Al の組成比が 0.25 である AlGa_aN 層) とにより構成されている。Al_{0.75}Ga_{0.25}N 層 41 は、AlN 層 40 に接触しており、AlN 層 40 上に形成されている。Al_{0.5}Ga_{0.5}N 層 42 は、Al_{0.75}Ga_{0.25}N 層 41 に接触しており、Al_{0.75}Ga_{0.25}N 層 41 上に形成されている。Al_{0.25}Ga_{0.75}N 層 43 は、Al_{0.5}Ga_{0.5}N 層 42 に接触しており、Al_{0.5}Ga_{0.5}N 層 42 上に形成されている。

[0083] AlN 層 40、Al_{0.75}Ga_{0.25}N 層 41、および Al_{0.5}Ga_{0.5}N 層 42 の各々は、Al_xGa_{1-x}N ($0.4 < x \leq 1$) よりなる第 1 の窒化物半導体層 4 の第 1 の領域に相当する。Al_{0.25}Ga_{0.75}N 層 43 は、Al_xGa_{1-x}N ($0.1 \leq x \leq 0.4$) よりなる第 1 の窒化物半導体層 4 の第 2 の領域に相当する。

[0084] なお、第 1 の窒化物半導体層 4 の内部の Al 組成比は任意である。第 1 の

窒化物半導体層4が複数の層により構成されている場合、最下層はAlN層であることが好ましい。

- [0085] 本実施の形態においては、第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWが $6\mu\text{m}$ 以上 $10\mu\text{m}$ 以下である。厚さWが $6\mu\text{m}$ 以上であるため、2次元電子ガス6aから見て基板側の方向が、絶縁性または半絶縁性の層で厚く覆われる。その結果、基板の寄生容量および寄生抵抗による高周波損失を抑止することができ、HEMTの高周波特性を向上することができる。また、厚さWが $10\mu\text{m}$ 以下であるため、第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さが厚くなることによるクラックの発生や基板の反りの発生を抑止することができる。具体的には、化合物半導体基板CS1の反り量を0より大きく $50\mu\text{m}$ 以下の範囲に抑えることができる。
- [0086] また、Si基板1は、Cz法で作製される。このため、Si基板1は、 $5\times 10^{17}\text{個}/\text{cm}^3$ 以上 $1\times 10^{19}\text{個}/\text{cm}^3$ 以下という高いO濃度を有しており、高い弾性限界を有している。Cz法で作製されたSi基板1を用いることで、 $6\mu\text{m}$ 以上 $10\mu\text{m}$ 以下の合計の厚さWで形成された第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6に起因する基板の反りを抑止することができる。また、Si基板1と第1の窒化物半導体層4との間にSiC層2を形成することにより、Si基板1上に形成される層に含まれるGaとSi基板1のSiとの反応に起因するメルトバックエッチングを抑止することができる。また、Si基板1と第1の窒化物半導体層4との間にSiC層2を形成することにより、SiC層2がSi基板1と第1の窒化物半導体層4との間のバッファ層としての役割を果たし、第1の窒化物半導体層4へのクラックの発生を抑止することができる。その結果、高い品質を有する化合物半導体基板および化合物半導体デバイスを提供することができる。
- [0087] また、本実施の形態によれば、第2の窒化物半導体層5において、C-GaN層51の内部およびC-GaN層51上のうち少なくともいずれか一方

に中間層 5 2 を形成することにより、S i 基板 1 の反りの発生を抑止することができ、中間層 5 2 上の C-G a N 層 5 1 または電子走行層 6 へのクラックの発生を抑止することができる。これについて以下に説明する。

[0088] 中間層 5 2 が C-G a N 層 5 1 の内部に形成される場合、中間層 5 2 の下地は C-G a N 層 5 1 となり、中間層 5 2 上に形成される層も C-G a N 層 5 1 となる。中間層 5 2 が C-G a N 層 5 1 上に形成される場合、中間層 5 2 の下地は C-G a N 層 5 1 となり、中間層 5 2 上に形成される層は電子走行層 6 となる。

[0089] 中間層 5 2 を構成する $Al_yGa_{1-y}N$ ($0.5 \leq y \leq 1$) は、下地である C-G a N 層 5 1 を構成する G a N (一般化すれば、主層を構成する $Al_yGa_{1-y}N$ ($0 \leq y < 0.1$)) の結晶に対して不整合な状態 (滑りが生じた状態) で、C-G a N 層 5 1 上にエピタキシャル成長する。一方、中間層 5 2 上の C-G a N 層 5 1 を構成する G a N または電子走行層 6 を構成する $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) は、下地である中間層 5 2 を構成する $Al_yGa_{1-y}N$ ($0.5 \leq y \leq 1$) の結晶の影響を受ける。すなわち、中間層 5 2 上の C-G a N 層 5 1 を構成する G a N または電子走行層 6 を構成する $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) は、中間層 5 2 を構成する $Al_yGa_{1-y}N$ ($0.5 \leq y \leq 1$) の結晶構造を引き継ぐように、中間層 5 2 上にエピタキシャル成長する。G a N および $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) の格子定数は、 $Al_yGa_{1-y}N$ ($0.5 \leq y \leq 1$) の格子定数よりも大きいため、中間層 5 2 上の G a N および $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) の図 1 中横方向の格子定数は、一般的な (圧縮歪みを含まない) G a N および $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) の格子定数よりも小さくなる。言い換えれば、中間層 5 2 上の C-G a N 層 5 1 または電子走行層 6 は、その内部に圧縮歪みを含んでいる。

[0090] C-G a N 層 5 1 および電子走行層 6 形成後の降温時には、G a N および $Al_zGa_{1-z}N$ ($0 \leq z < 0.1$) と、S i との熱膨張係数の差に起因して、C-G a N 層 5 1 および電子走行層 6 は下地である中間層 5 2 から応力を受ける。この応力が S i 基板 1 の反りの発生の原因となり、C-G a N 層 5 1

および電子走行層 6 へのクラックの発生の原因となり得る。しかしこの応力は、C-GaN 層 5 1 および電子走行層 6 の形成時に、中間層 5 2 上の C-GaN 層 5 1 または電子走行層 6 の内部に導入された圧縮歪みによって緩和される。その結果、Si 基板 1 の反りの発生を抑止することができ、C-GaN 層 5 1 または電子走行層 6 へのクラックの発生を抑止することができる。

[0091] また、化合物半導体基板 CS 1 は、GaN の絶縁破壊電圧よりも高い絶縁破壊電圧を有する C-GaN 層 5 1、中間層 5 2、ならびに第 1 の窒化物半導体層 4 を含んでいる。その結果、化合物半導体基板の縦方向の耐電圧を向上することができる。

[0092] また、本実施の形態によれば、化合物半導体基板 CS 1 が、Si 基板 1 と電子走行層 6 との間に第 1 の窒化物半導体層 4 を含んでいるので、Si の格子定数と電子走行層 6 の $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z < 0.1$) の格子定数との差を緩和することができる。第 1 の窒化物半導体層 4 の $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 1$) の格子定数は、Si の格子定数と $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z < 0.1$) の格子定数との間の値を有しているためである。その結果、電子走行層 6 の結晶品質を向上することができる。また、Si 基板 1 の反りの発生を抑止することができ、C-GaN 層 5 1 および電子走行層 6 へのクラックの発生を抑止することができる。

[0093] また、本実施の形態によれば、上述のように Si 基板 1 の反りの発生、および電子走行層 6 へのクラックの発生が抑止されるので、電子走行層 6 を厚膜化することができる。

[0094] さらに、化合物半導体基板 CS 1 は、電子走行層 6 の下地層として SiC 層 2 を含んでいる。SiC の格子定数は、Si の格子定数と比較して電子走行層 6 の電子走行層 6 の $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z < 0.1$) の格子定数に近い。SiC 層 2 上に C-GaN 層 5 1 および電子走行層 6 が形成されることにより、C-GaN 層 5 1 および電子走行層 6 の結晶品質を向上することができる。

- [0095] 上述のように本実施の形態によれば、第1の窒化物半導体層4、第2の窒化物半導体層5、およびSiC層2の各々の機能を分けることで、Si基板1の反りの発生を抑止する効果、C-GaN層51および電子走行層6へのクラックの発生を抑止する効果、化合物半導体基板CS1の耐電圧を向上する効果、ならびにC-GaN層51および電子走行層6の結晶品質を向上する効果の各々を増大させることができる。特に、本実施の形態では、SiC層2を下地層とすることで、電子走行層6の結晶品質を改善できる点の寄与が大きい。
- [0096] 本実施の形態によれば、SiC層2があり、C-GaN層51および電子走行層6の結晶品質が向上することにより、第2の窒化物半導体層5中の中間層52によって、より効率的に反りの発生およびクラックの発生を抑えることができる。また、SiC層2があり、C-GaN層51の結晶品質が向上することにより、C-GaN層51および電子走行層6を厚くすることができるため、より耐電圧を改善することができる。HEMTの性能も向上することができる。
- [0097] 本実施の形態において、第2の窒化物半導体層5は、C-GaN層51の内部およびC-GaN層51上のうち少なくともいずれか一方に形成された1層以上の中間層52であって、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.5 \leq y \leq 1$) よりなる中間層52を含んでいる。C-GaN層51は、電子走行層6のC濃度よりも高いC濃度、および電子走行層6のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有している。これにより、窒化物半導体層の絶縁性を高めつつ、反りの発生およびクラックの発生を抑えることができる。
- [0098] 本実施の形態によれば、円板形状を有しており、100mm以上200mm以下の直径を有する化合物半導体基板（大口径化した化合物半導体基板）において、後述の記載により定義される反り量を0以上50 μm 以下にすることができる。また、化合物半導体基板の上面における外周端部からの距離が5mm以下となる領域以外の領域が、クラックを含まないようにすることができる。さらに、化合物半導体基板の上面が、メルトバックエッチングの

痕跡を含まないようにすることができる。

[0099] また、C-GaN層51を形成する際に、C源ガスとして炭化水素を導入することにより、GaNの成長温度を高温に設定しつつ、C-GaN層51を形成することができる。GaNの成長温度が高温になるため、C-GaN層51の品質が向上する。

[0100] 図3は、C-GaN層51を構成するGaNの二次元成長を模式的に示す図である。図3(a)はGaNの成長温度が低温である場合の成長を示しており、図3(b)はGaNの成長温度が高温である場合の成長を示している。

[0101] 図3(a)を参照して、GaNの成長温度が低温である場合には、C-GaN層51の二次元成長(図3中横方向)が遅いため、C-GaN層51の下層に存在していたピットなどの欠陥DFがC-GaN層51によって覆われず、欠陥DFがC-GaN層51の内部にも広がりやすい。

[0102] 図3(b)を参照して、本実施の形態ではGaNの成長温度が高温になるため、GaNの二次元成長が促進され、C-GaN層51の下層に存在していたピットなどの欠陥DFがC-GaN層51によって覆われる。その結果、C-GaN層51の欠陥密度を低減することができ、欠陥DFが化合物半導体基板を縦方向に貫通し、化合物半導体基板の耐圧が著しく低下する事態を回避することができる。

[0103] 図4は、本発明の第1の実施の形態における化合物半導体基板CS1の構成を示す平面図である。

[0104] 図4を参照して、化合物半導体基板CS1の平面形状は任意である。化合物半導体基板CS1が円の平面形状を有している場合、化合物半導体基板CS1の直径は6インチ以上である。平面的に見た場合に、化合物半導体基板CS1の中心を中心PT1とし、中心PT1から71.2mm離れた位置(直径6インチの基板における外周端部から5mm離れた位置に相当)をエッジPT2とする。

[0105] C-GaN層51の品質が向上した結果、C-GaN層51の膜厚の面内

均一性が向上し、C-GaN層51のC濃度の面内均一性が向上する。また、化合物半導体基板CS1の縦方向の真性破壊電圧値が向上し、C-GaN層51の欠陥密度が減少する。その結果、縦方向の電流-電圧特性の面内均一性を向上することができる。

[0106] 具体的には、C-GaN層51の中心PT1における深さ方向（図1中縦方向）の中心位置における炭素濃度を濃度C1とし、C-GaN層51のエッジPT2における深さ方向の中心位置における炭素濃度を濃度C2とした場合に、 $\Delta C (\%) = |C1 - C2| \times 100 / C1$ で表される濃度誤差 ΔC は、0以上50%以下であり、好ましくは0以上33%以下である。

[0107] また、C-GaN層51における中心PT1の膜厚を膜厚W1とし、C-GaN層51におけるエッジPT2の膜厚を膜厚W2とした場合に、 $\Delta W (\%) = |W1 - W2| \times 100 / W1$ で表される膜厚誤差 ΔW は、0より大きく8%以下であり、好ましくは0より大きく4%以下である。

[0108] また、化合物半導体基板CS1の縦方向の真性破壊電圧値は1200V以上1600V以下である。また、この真性破壊電圧値の80%以下の電圧値での絶縁破壊を引き起こすC-GaN層51の中心PT1の欠陥密度は、0より大きく100個/cm²以下であり、好ましくは0より大きく2個/cm²以下である。また、この真性破壊電圧値の80%以下の電圧値での絶縁破壊を引き起こすC-GaN層51のエッジPT2の欠陥密度は、0より大きく7個/cm²以下であり、好ましくは0より大きく2個/cm²以下である。

[0109] [第2の実施の形態]

[0110] 図5は、本発明の第2の実施の形態における化合物半導体デバイスDC2および化合物半導体基板CS2の構成を示す断面図である。

[0111] 図5を参照して、本実施の形態における化合物半導体デバイスDC2（化合物半導体デバイスの一例）は、化合物半導体基板CS1の代わりに化合物半導体基板CS2（化合物半導体基板の一例）を備えている。化合物半導体基板CS2は、化合物半導体基板CS1と比較して、第2の窒化物半導体層5の内部の構成が異なっている。具体的には、本実施の形態における第2の

窒化物半導体層 5 は、1 層のみの中間層 5 2 を含んでいる。中間層 5 2 は、C-GaN 層 5 1 上に形成されている。中間層 5 2 は第 2 の窒化物半導体層 5 を構成する層のうち最上層となっており、電子走行層 6 と接触している。第 2 の窒化物半導体層 5 を構成する層の数の減少に伴う厚さ W の減少を補う目的で、電子走行層 6 の厚さは、第 1 の実施の形態における電子走行層の厚さよりも厚くなっている。

[0112] なお、上述以外の化合物半導体デバイス DC 2 および化合物半導体基板 CS 2 の構成は、第 1 の実施の形態における化合物半導体デバイス DC 1 および化合物半導体基板 CS 1 の構成と同様であるため、同一の部材には同一の符号を付し、その説明は繰り返さない。

[0113] 本実施の形態によれば、第 1 の実施の形態と同様の効果を得ることができる。加えて、第 2 の窒化物半導体層 5 を構成する層の数が少なくなるため、化合物半導体基板および化合物半導体デバイスが簡素な構成となる。

[0114] [第 1 および第 2 の実施の形態の変形例]

[0115] 本変形例では、化合物半導体基板 CS 1 および CS 2 の各々の第 1 の窒化物半導体層 4 の変形例の構成について説明する。

[0116] 図 6 は、本発明の第 1 および第 2 の実施の形態の第 1 の変形例における第 1 の窒化物半導体層 4 内部の Al 組成比の分布を示す図である。

[0117] 図 6 を参照して、本変形例における第 1 の窒化物半導体層 4 は、AlN 層 4 0 と、AlGaN 層 4 a と、AlN 層 4 4 と、AlGaN 層 4 b とを含んでいる。AlN 層 4 0 は、SiC 層 2 に接触しており、SiC 層 2 上に形成されている。

[0118] AlGaN 層 4 a は、AlN 層 4 0 に接触しており、AlN 層 4 0 上に形成されている。AlGaN 層 4 a は、 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層 4 1 (Al の組成比が 0.75 である AlGaN 層) よりなっている。AlGaN 層 4 a の内部における Al の組成比は一定である。

[0119] AlN 層 4 4 は、AlGaN 層 4 a に接触しており、AlGaN 層 4 a 上に形成されている。AlGaN 層 4 b は、AlN 層 4 4 に接触しており、A

IN層44上に形成されている。AlGa_{0.5}N層4bの内部におけるAlの組成比は、下部から上部に向かうに従って減少している。AlGa_{0.5}N層4bは、Al_{0.5}Ga_{0.5}N層42（Alの組成比が0.5であるAlGa_{0.5}N層）と、Al_{0.25}Ga_{0.75}N層43（Alの組成比が0.25であるAlGa_{0.25}N層）とにより構成されている。Al_{0.5}Ga_{0.5}N層42は、AlN層44に接触しており、AlN層44上に形成されている。Al_{0.25}Ga_{0.75}N層43は、Al_{0.5}Ga_{0.5}N層42に接触しており、Al_{0.5}Ga_{0.5}N層42上に形成されている。

[0120] AlN層40および44、Al_{0.75}Ga_{0.25}N層41、ならびにAl_{0.5}Ga_{0.5}N層42の各々は、Al_xGa_{1-x}N（0.4 < x ≤ 1）よりなる第1の窒化物半導体層4の第1の領域に相当する。Al_{0.25}Ga_{0.75}N層43は、Al_xGa_{1-x}N（0.1 ≤ x ≤ 0.4）よりなる第1の窒化物半導体層4の第2の領域に相当する。

[0121] 図7は、本発明の第1および第2の実施の形態の第2の変形例における第1の窒化物半導体層4内部のAl組成比の分布を示す図である。

[0122] 図7を参照して、本変形例における第1の窒化物半導体層4は、AlN層40と、AlGa_{0.5}N層4aと、AlN層44と、AlGa_{0.5}N層4bとを含んでいる。AlN層40は、SiC層2に接触しており、SiC層2上に形成されている。

[0123] AlGa_{0.5}N層4aは、AlN層40に接触しており、AlN層40上に形成されている。AlGa_{0.5}N層4aの内部におけるAlの組成比は、下部から上部に向かうに従って減少している。AlGa_{0.5}N層4aは、Al_{0.75}Ga_{0.25}N層41（Alの組成比が0.75であるAlGa_{0.75}N層）と、Al_{0.5}Ga_{0.5}N層42（Alの組成比が0.5であるAlGa_{0.5}N層）とにより構成されている。Al_{0.75}Ga_{0.25}N層41は、AlN層40に接触しており、AlN層40上に形成されている。Al_{0.5}Ga_{0.5}N層42は、Al_{0.75}Ga_{0.25}N層41に接触しており、Al_{0.75}Ga_{0.25}N層41上に形成されている。

[0124] AlN層44は、AlGa_{0.5}N層4aに接触しており、AlGa_{0.5}N層4a上に形成されている。AlGa_{0.5}N層4bは、AlN層44に接触しており、Al

IN層44上に形成されている。AlGa_{0.25}N層4bは、Al_{0.25}Ga_{0.75}N層43（Alの組成比が0.25であるAlGa_{0.25}N層）よりなっている。AlGa_{0.25}N層4bの内部におけるAlの組成比は一定である。

[0125] AlN層40および44、Al_{0.75}Ga_{0.25}N層41、ならびにAl_{0.5}Ga_{0.5}N層42の各々は、Al_xGa_{1-x}N（0.4 < x ≤ 1）よりなる第1の窒化物半導体層4の第1の領域に相当する。Al_{0.25}Ga_{0.75}N層43は、Al_xGa_{1-x}N（0.1 ≤ x ≤ 0.4）よりなる第1の窒化物半導体層4の第2の領域に相当する。

[0126] なお、第1および第2の変形例の化合物半導体基板の各々における上述以外の構成は、上述の実施の形態の場合の構成と同様であるため、同一の部材には同一の符号を付し、その説明は繰り返さない。

[0127] AlN層44は、AlGa_{0.25}N層4bに圧縮歪みを生じさせる機能を果たす。第1および第2の変形例のように、AlN層44を設けることで、反りやクラックをさらに抑制することができる。

[0128] [第3の実施の形態]

[0129] 図8は、本発明の第3の実施の形態における化合物半導体デバイスDC3および化合物半導体基板CS3の構成を示す断面図である。

[0130] 図8を参照して、本実施の形態における化合物半導体デバイスDC3（化合物半導体デバイスの一例）は、化合物半導体基板CS1の代わりに化合物半導体基板CS3（化合物半導体基板の一例）を備えている。化合物半導体基板CS3において、第1の窒化物半導体層4は、AlN層40と、Al_{0.75}Ga_{0.25}N層41と、AlN層44と、Al_{0.5}Ga_{0.5}N層42と、AlN層45と、Al_{0.25}Ga_{0.75}N層43とを含んでいる。AlN層40は、SiC層2と接触しており、SiC層2上に形成されている。Al_{0.75}Ga_{0.25}N層41は、AlN層40に接触しており、AlN層40上に形成されている。AlN層44は、Al_{0.75}Ga_{0.25}N層41に接触しており、Al_{0.75}Ga_{0.25}N層41上に形成されている。Al_{0.5}Ga_{0.5}N層42は、AlN層44に接触しており、AlN層44上に形成されている。AlN層45は、Al_{0.5}Ga_{0.5}N層42に接

触しており、 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 層42上に形成されている。 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層43は、 AlN 層45に接触しており、 AlN 層45上に形成されている。

[0131] AlN 層40、44、および45、 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層41、ならびに $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 層42の各々は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.4 < x \leq 1$) よりなる第1の窒化物半導体層4の第1の領域に相当する。 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層43は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 0.4$) よりなる第1の窒化物半導体層4の第2の領域に相当する。

[0132] なお、上述以外の化合物半導体デバイスDC3および化合物半導体基板CS3の構成は、第1の実施の形態における化合物半導体デバイスDC1および化合物半導体基板CS1の構成と同様であるため、同一の部材には同一の符号を付し、その説明は繰り返さない。

[0133] 本実施の形態によれば、第1の実施の形態と同様の効果を得ることができる。

[0134] [第4の実施の形態]

[0135] 図9は、本発明の第4の実施の形態における化合物半導体デバイスDC4および化合物半導体基板CS4の構成を示す断面図である。

[0136] 図9を参照して、本実施の形態における化合物半導体デバイスDC4（化合物半導体デバイスの一例）は、化合物半導体基板CS1の代わりに化合物半導体基板CS4（化合物半導体基板の一例）を備えている。化合物半導体基板CS4において、第1の窒化物半導体層4は、第3の実施の形態における化合物半導体基板CS3の第1の窒化物半導体層の構成と同様の構成を有している。具体的には、第1の窒化物半導体層4は、 AlN 層40と、 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層41と、 AlN 層44と、 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 層42と、 AlN 層45と、 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層43とを含んでいる。 AlN 層40は、 SiC 層2と接触しており、 SiC 層2上に形成されている。 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層41は、 AlN 層40に接触しており、 AlN 層40上に形成されている。 AlN 層44は、 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層41に接触しており、 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層41上に形成されている。 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 層42は、 AlN 層44に接触しており、

A l N層44上に形成されている。A l N層45は、A l_{0.5}G a_{0.5}N層42に接触しており、A l_{0.5}G a_{0.5}N層42上に形成されている。A l_{0.25}G a_{0.75}N層43は、A l N層45に接触しており、A l N層45上に形成されている。

[0137] A l N層40、44、および45、A l_{0.75}G a_{0.25}N層41、ならびにA l_{0.5}G a_{0.5}N層42の各々は、A l_xG a_{1-x}N (0.4 < x ≤ 1) よりなる第1の窒化物半導体層4の第1の領域に相当する。A l_{0.25}G a_{0.75}N層43は、A l_xG a_{1-x}N (0.1 ≤ x ≤ 0.4) よりなる第1の窒化物半導体層4の第2の領域に相当する。

[0138] また、化合物半導体基板CS4において、第2の窒化物半導体層5は、第2の実施の形態における化合物半導体基板CS2の第2の窒化物半導体層の構成と同様の構成を有している。具体的には、第2の窒化物半導体層5は、1層のみの中間層52を含んでいる。中間層52は、C-GaN層51上に形成されている。中間層52は第2の窒化物半導体層5を構成する層のうち最上層となっており、電子走行層6と接触している。

[0139] なお、上述以外の化合物半導体デバイスDC4および化合物半導体基板CS4の構成は、第1の実施の形態における化合物半導体デバイスDC1および化合物半導体基板CS1の構成と同様であるため、同一の部材には同一の符号を付し、その説明は繰り返さない。

[0140] 本実施の形態によれば、第1の実施の形態と同様の効果を得ることができる。

[0141] [実施例]

[0142] 第1の実施例として、本願発明者らは、試料として以下に説明する構成を有する試料1～3の各々を製造した。

[0143] 試料1（本発明例）：Cz法により作製された6インチのSi基板を用いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを7 μmに設定した。

- [0144] 試料2（本発明例）：Cz法により作製された6インチのSi基板を用いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μ mに設定した。
- [0145] 試料3（本発明例）：Cz法により作製された6インチのSi基板を用いて、図9に示す化合物半導体基板CS4と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μ mに設定した。
- [0146] 試料4（比較例）：Fz法により作製された6インチのSi基板を用いた点を除いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを7 μ mに設定した。
- [0147] 試料5（比較例）：Fz法により作製された6インチのSi基板を用いた点を除いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μ mに設定した。
- [0148] 試料6（比較例）：Fz法により作製された6インチのSi基板を用いた点を除いて、図9に示す化合物半導体基板CS4と同様の構造を製造した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μ mに設定した。
- [0149] 試料7（比較例）：SiC層2を省略した点を除いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。本比較例には、Cz法により作製された6インチのSi基板を用いた。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを7 μ mに設定した。
- [0150] 試料8（比較例）：SiC層2を省略した点を除いて、図8に示す化合物半導体基板CS3と同様の構造を製造した。本比較例には、Cz法により作製された6インチのSi基板を用いた。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μ mに設定した。

- [0151] 試料9（比較例）：SiC層2を省略した点を除いて、図9に示す化合物半導体基板CS4と同様の構造を製造した。本比較例には、Cz法により作製された6インチのSi基板を用いた。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを8 μm に設定した。
- [0152] 本願発明者らは、得られた試料1～3の各々について、表面測定として、表面2探針型の水銀プローブを用いてCV測定を行った。そして、得られたCVデータから、試料1～3の各々におけるドナーイオン濃度の深さ方向分布を取得した。CV測定には、「Four Dimensions（登録商標）」社製の「CV92M マニュアル水銀プローバ（登録商標）」、ならびに「Keysight Technologies（登録商標）」社製の「E4980A LCRメータ（登録商標）」を用いた。この結果、試料1～3のいずれにおいても、 2×10^{14} 個/ cm^3 以下のドナーイオン濃度を有する、十分に高抵抗または半絶縁性の領域が、C-GaN層51（主層）内に確認された。
- [0153] 本願発明者らは、得られた試料1～6の各々について、反り量の測定を行った。反り量の測定には、「Corning Tropel（登録商標）」社製の「Flatmaster」という平面度測定機を用いた。SORIという規格に従い反り量を算出した。具体的には、試料の上面の最小二乗平面を算出（規定）した。そして、算出された最小二乗平面から試料の上面における最高点までの距離の絶対値と、試料の上面における最低点までの距離の絶対値との合計を反り量として算出した。
- [0154] 図10は、本発明の第1の実施例における試料1～3の各々の上面における反り量の分布を示す図である。図10（a）は、試料1の上面における反り量の分布を示す図である。図10（b）は、試料2の上面における反り量の分布を示す図である。図10（c）は、試料3の上面における反り量の分布を示す図である。
- [0155] 図10を参照して、試料1の反り量は34.260 μm であった。試料2の反り量は13.461 μm であった。試料3の反り量は19.526 μm

であった。本願発明者らは試料 1 として複数の試料を製造し、得られた複数の試料 1 の各々の反り量を算出した。本願発明者らは試料 2 として複数の試料を製造し、得られた複数の試料 2 の各々の反り量を算出した。さらに、本願発明者らは試料 3 として複数の試料を製造し、得られた複数の試料 3 の各々の反り量を算出した。その結果、試料 1～3 の反り量はいずれも 0 以上 50 μm 以下であった。これに対して、試料 4～6 の反り量はいずれも 50 μm を超えていた。この結果から、試料 1～3 では、試料 4～6 よりも反り量が抑止されていることが分かる。

[0156] 次に本願発明者らは、得られた試料 1～3 および 7～9 の各々について、クラックの発生の有無およびメルトバックエッチングの発生の有無を確認した。試料の上面にレーザー光を照射し、受信した散乱光に基づいてレーザー散乱画像を作成した。作成したレーザー散乱画像から、クラックの発生の有無およびメルトバックエッチングの発生の有無を確認した。レーザー散乱画像の作成には、「K L A - T E N C O R (登録商標)」社製の「C A N D E L A (登録商標)」を用いた。

[0157] 図 1 1 は、本発明の第 1 の実施例における試料 1 および 7 の各々の上面のレーザー散乱画像である。図 1 0 (a) は、試料 1 の上面のレーザー散乱画像である。図 1 0 (b) は、試料 7 の上面のレーザー散乱画像である。

[0158] 図 1 1 を参照して、試料 1 および 7 の各々の厚さ W は、いずれも 7 μm である。試料 1 の上面の外周端部付近の領域（外周端部からの距離が 5 mm 以下となる領域）には、わずかなクラックの発生が見られた。それ以外の領域にはクラックの発生は見られなかった。試料 1 の上面には、メルトバックエッチングの痕跡は見られなかった。一方、試料 7 の上面の外周端部付近の領域には、10 mm 以上の長さを有する巨大なクラックの発生が見られた。

[0159] 図 1 2 は、本発明の第 1 の実施例における試料 2 および 8 の各々の上面のレーザー散乱画像である。図 1 2 (a) は、試料 2 の上面のレーザー散乱画像である。図 1 2 (b) は、試料 8 の上面のレーザー散乱画像である。

[0160] 図 1 2 を参照して、試料 2 および 8 の各々の厚さ W は、いずれも 8 μm で

ある。試料 2 の上面の外周端部付近の領域（外周端部からの距離が 5 mm 以下となる領域）には、わずかなクラックの発生が見られた。それ以外の領域にはクラックの発生は見られなかった。一方、試料 8 の上面には、全体にわたって巨大なクラックの発生が見られた。

[0161] 図 1 3 は、図 1 2 に示すレーザー散乱画像の部分拡大図である。図 1 3（a）は、図 1 2（a）に示すレーザー散乱画像の部分拡大図である。図 1 3（b）は、図 1 2（b）に示すレーザー散乱画像の部分拡大図である。

[0162] 図 1 3 を参照して、試料 2 の上面には、メルトバックエッチングの痕跡は見られなかった。一方、試料 8 の上面の外周端部付近のクラックの底には金属化した Si が露出した（図 1 3（b）中矢印で示す部分）。金属化した Si は、メルトバックエッチングの発生の痕跡である。

[0163] 図 1 4 は、本発明の第 1 の実施例における試料 3 および 9 の各々の上面のレーザー散乱画像である。図 1 4（a）は、試料 3 の上面のレーザー散乱画像である。図 1 4（b）は、試料 9 の上面のレーザー散乱画像である。

[0164] 図 1 4 を参照して、試料 3 および 9 の各々の厚さ W は、いずれも 8 μ m である。試料 3 の上面の外周端部付近の領域（外周端部からの距離が 5 mm 以下となる領域）には、わずかなクラックの発生が見られた。それ以外の領域にはクラックの発生は見られなかった。試料 3 の上面には、メルトバックエッチングの痕跡は見られなかった。一方、試料 9 の上面には、全体にわたって巨大なクラックの発生が見られた。

[0165] 図 1 1 ～図 1 4 の結果から、試料 1 ～3 では、厚さ W が 6 μ m 以上であっても、化合物半導体基板の上面の外周端部からの距離が 5 mm 以下となる領域以外の領域へのクラックの発生を抑止することができることが分かる。また、試料 1 ～3 では、化合物半導体基板の上面全体にわたってメルトバックエッチングの発生を抑止できることが分かる。

[0166] 次に本願発明者らは、得られた試料 3 を用いて化合物半導体デバイス DC 4 を作製した。そして、作製した化合物半導体デバイス DC 4 の遮断周波数を室温にて測定した。ここでは、障壁層 8 の組成を $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}$ とした。

- [0167] 化合物半導体デバイスDC4は、次の方法で作製された。まず、デバイスの外周領域を素子分離した。素子分離の際には、BCl₃プラズマベースの反応性イオンエッチング(RIE)技術を用いて、試料3の表面から300nmの深さ位置まで試料3をディープメサエッチング加工した。
- [0168] 続いて、紫外線(UV)フォトリソグラフィおよび電子ビーム蒸着法を用いて、Ti/Al/Ni/Au金属スタックを堆積した。これにより、ソース電極11およびドレイン電極12が形成された。ソース電極11およびドレイン電極12の各々と試料3の表面とのオーミックコンタクトは、N₂雰囲気中850℃30秒間のラピッドサーマルアニーリング(RTA)を行うことで作成された。ショットキー電極であるゲート電極13は、電子ビーム蒸着法を用いてNi/Au金属スタックを堆積することで形成された。
- [0169] なお、ゲートパッドは、試料3の表面から300nmの深さ位置までディープメサエッチング加工した領域に形成された。このため、後述のオープンゲートパッドのSパラメーター測定に対応する有効な窒化物層の厚さは、7.7μmとなっている。
- [0170] 遮断周波数の測定の際には、2本のゲート電極13が並列に形成されたデバイスを用いた。ゲート電極13のゲート長は2μmであり、ゲート幅は50μmであった。遮断周波数の測定は、「Keysight Technologies（登録商標）」社製の「P5400A ベクトルネットワークアナライザー（登録商標）」を用いて行われた。この測定システムは、オープンショートロードスルー較正標準により、正確に較正された。
- [0171] 遮断周波数の測定は、10Vのドレイン電圧および0.8Vのゲート電圧を印加することによりデバイスを導通(ON)の状態にして、0.5~20GHzの周波数領域で行われた。これにより、電流ゲイン(|H₂₁|)の周波数依存性曲線が取得された。次に、周波数の対数に対して|H₂₁|²の値をプロットしたデータを直線で外挿し、|H₂₁| = 0dBとなる際の周波数が、遮断周波数として決定された。
- [0172] 図15は、本発明の第1の実施例において、試料3を用いて作製された化

化合物半導体デバイスDC4の遮断周波数とゲート長との関係を示す図である。なお図15では、従来の高周波用途の化合物半導体デバイスの遮断周波数とゲート長との関係も併せて示されている。図15中の円のプロットは、試料3を用いて作製された化合物半導体デバイスDC4の遮断周波数とゲート長との関係を示している。図15中のひし形のプロットは、図22に示すHEMT1010の遮断周波数とゲート長との関係を示している。図15中の三角のプロットは、図23に示すHEMT1020の遮断周波数とゲート長との関係を示している。図15中の正方形のプロットは、図23に示すHEMT1020において、Fz-Si基板1061と窒化物バッファ層1052との間に薄いSiC層を追加した構造の遮断周波数とゲート長との関係を示している。

[0173] 図15を参照して、従来の高周波用途の化合物半導体デバイスの遮断周波数とゲート長との関係を示す複数のプロットを結ぶ直線Lを引いた。試料3を用いて作製された化合物半導体デバイスDC4の遮断周波数とゲート長との関係を示すプロットは、直線L上に存在する。この結果により、化合物半導体デバイスDC4は、従来の高周波用途の化合物半導体デバイスと同程度の高周波特性を有していることが分かる。

[0174] 次に本願発明者らは、遮断周波数の測定の場合（図15の場合）と同様の方法で、試料2および3の各々を用いて化合物半導体デバイスDC3およびDC4の各々を作製した。そして、作製した化合物半導体デバイスDC3およびDC4の各々の小信号特性の温度変化を評価した。具体的には、25℃、50℃、75℃、100℃、および125℃の各々の温度で、ゲートオープンパッド構造に対するSパラメーターS11を測定した。Sパラメーターの測定には、「Keysight Technologies（登録商標）」社製の「P5400A ベクトルネットワークアナライザー（登録商標）」を用いて行われた。この測定システムは、オープン・ショート・ロードスルー較正標準により、正確に較正された。

[0175] SパラメーターS11の測定の際には、電子走行層の上にゲート電極が存

在せず、ゲートパッドのみが形成されているデバイス、即ちゲートオープンパッド構造のデバイスを用いた。ゲートパッド領域の面積は $4.9 \times 10^{-5} \text{ cm}^2$ とした。

[0176] なお、ゲートパッドは、試料3の表面から300nmの深さ位置までディープメサエッチング加工した領域に形成された。このため、オープンゲートパッドのSパラメーター測定に対応する有効な窒化物層の厚さは、 $7.7 \mu\text{m}$ となっている。

[0177] 図16は、本発明の第1の実施例における、試料2のSパラメーターS11の周波数特性を示す図である。図17は、本発明の第1の実施例における、試料3のSパラメーターS11の周波数特性を示す図である。なお図16および図17では、25℃および125℃の各々の温度でのSパラメーターS11のみが示されている。

[0178] 図16および図17を参照して、上述のゲートオープンパッド構造のデバイスを用いて、SパラメーターS11の周波数依存性曲線が、0.5～20GHzの周波数領域で取得され、Smithチャート上にプロットされた。

[0179] 図16および図17から明らかであるように、試料2および3のSパラメーターS11は、温度によらずほぼ一定の挙動を示した。この結果から、化合物半導体デバイスDC3およびDC4は、図23に示す従来のHEMT1020などとは異なり、高温でも室温と同様に高周波信号の減衰が少ないことが分かる。

[0180] さらに、図17のデータを単純なRC直列回路でフィッティングしたところ、パッドの静電容量と抵抗の測定値は、それぞれ0.059pFと9.5Ωであった。パッドの抵抗値である9.5Ωは、ゲートパッド領域の面積である $4.9 \times 10^{-5} \text{ cm}^2$ で規格化すると、単位面積当たりの値として十分に高抵抗である。このことから試料3では、高周波特性の劣化につながる寄生導通要素が、十分に抑制されていることが分かる。

[0181] また、パッドの静電容量をゲートパッド領域の面積で規格化し、規格化した値を用いて、窒化物の絶縁性の高い部分の厚みを、パッドの静電容量の誘

電層の厚みとして見積もった。その結果、見積もられた値は $7.1\ \mu\text{m}$ であった。この値は、ゲートパッドのSパラメーター測定に対応する有効な窒化物層の厚さである、 $7.7\ \mu\text{m}$ に近い値である。このことから、試料3では、窒化物層の大部分が、誘電層としての性質（即ち半絶縁性または十分な高抵抗性）を維持していることが分かる。

[0182] このように、本願の構成で厚いSiC層上に厚い窒化物層を形成すると、窒化物層の大部分が、誘電層としての性質、即ち半絶縁性または十分な高抵抗性を維持することが可能である。さらに、窒化物層の下側にSiC層を設けることで、窒化物層の厚みを、高周波特性の劣化が小さくなるように十分に厚くできる。その結果、デバイスの高周波性能を向上することができる。さらに、高温でも室温と同様に高周波信号の減衰を少なくすることができる。

[0183] 第2の実施例として、本願発明者らは、図8に示す化合物半導体基板CS3と同様の構造を2通りの製造条件で製造し、試料10および11の各々を得た。試料10および11は、Cz法により作製された6インチのSi基板を用いて製造された。

[0184] 試料10：C-GaN層51a、51b、および51cの各々を形成する際に、成膜温度を高温（CをドーピングしないGaN層の成長温度より約 200°C 低い温度）に設定し、C源ガスとして炭化水素を導入した。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを $7\ \mu\text{m}$ に設定した。

[0185] 試料11：C-GaN層51a、51b、および51cの各々を形成する際に、成膜温度を低温（CをドーピングしないGaN層の成長温度より約 300°C 低い温度）に設定し、C源ガスを導入しなかった。第1の窒化物半導体層4、第2の窒化物半導体層5、および電子走行層6の合計の厚さWを $7\ \mu\text{m}$ に設定した。

[0186] 続いて本願発明者らは、化合物半導体基板CS3へのクラックの発生の有無を目視にて確認した。その結果、試料10および11のいずれにおいても

クラックは発生していなかった。

[0187] 続いて本願発明者らは、化合物半導体基板CS3のSi基板1へのメルトバックエッチング（SiとGaとの反応により結晶が変質する現象）の発生の有無を光学顕微鏡による観察にて確認した。その結果、試料10および11のいずれにおいてもメルトバックエッチングは発生していなかった（試料10および11のいずれも基板全面でメルトバックフリーを満たしていた）。

[0188] 次に本願発明者らは、化合物半導体基板CS3のC-GaN層51a、51b、および51cの各々について、中心PT1における深さ方向の炭素濃度分布と、エッジPT2における深さ方向の炭素濃度分布とを計測した。この計測にはSIMS（Secondary Ion Mass Spectrometry）を用いた。次に計測した炭素濃度分布に基づいて、中心PT1における深さ方向の中心位置における炭素濃度である濃度C1と、エッジPT2における深さ方向の中心位置における炭素濃度である濃度C2とを算出した。次に、算出した濃度C1およびC2に基づいて、 $\Delta C (\%) = |C1 - C2| \times 100 / C1$ で表される濃度誤差 ΔC を算出した。

[0189] 図18は、本発明の第2の実施例において算出された濃度誤差 ΔC の値を示す図である。

[0190] 図18を参照して、試料10において、C-GaN層51a、51b、および51cの各々の中心PT1における深さ方向の炭素濃度の範囲は、 4×10^{18} 個/cm²以上 8×10^{18} 個/cm²以下であり、エッジPT2における深さ方向の炭素濃度の範囲は、 4.3×10^{18} 個/cm²以上 7×10^{18} 個/cm²以下であった。試料10では、中心PT1の炭素濃度とエッジPT2の炭素濃度とがほぼ同じ値であり、C-GaN層51a、51b、および51cの各々の濃度誤差 ΔC は、それぞれ33%、21%、および0%であった。本願発明者らは複数の試料10を製造し、得られた複数の試料10の各々の濃度誤差 ΔC を上述の方法で計測した。その結果、いずれの試料10も濃度誤差 ΔC は0以上50%以下の範囲内の値となった。

- [0191] 一方、試料 11 において、C-GaN 層 51a、51b、および 51c の各々の中心 PT1 における深さ方向の炭素濃度の範囲は、 5×10^{18} 個/cm²以上 1. 5×10^{19} 個/cm²以下であり、エッジ PT2 における深さ方向の炭素濃度の範囲は、2. 3×10^{19} 個/cm²以上 4. 2×10^{19} 個/cm²以下であった。試料 11 では、エッジ PT2 の炭素濃度が中心 PT1 の炭素濃度と比較して高く、C-GaN 層 51a、51b、および 51c の各々の濃度誤差 ΔC は、それぞれ 448%、312%、および 258% であった。
- [0192] 以上の結果から、試料 10 では、試料 11 に比べて C-GaN 層の炭素濃度の面内均一性が向上していることが分かる。
- [0193] 次に本願発明者らは、化合物半導体基板 CS3 の C-GaN 層 51a、51b、および 51c の各々について、中心 PT1 の膜厚である膜厚 W1 と、エッジ PT2 の膜厚である膜厚 W2 との各々を計測した。この計測は、TEM (Transmission Electron Microscope) を用いて化合物半導体基板 CS3 の断面を観察することにより行った。次に計測した膜厚 W1 および W2 に基づいて、 $\Delta W (\%) = |W1 - W2| \times 100 / W1$ で表される膜厚誤差 ΔW を算出した。
- [0194] 図 19 は、本発明の第 2 の実施例において算出された膜厚誤差 ΔW の値を示す図である。
- [0195] 図 19 を参照して、試料 10 において、C-GaN 層 51a、51b、および 51c の各々の膜厚誤差 ΔW はそれぞれ 3.9%、1.8%、および 1.2% であり、いずれも小さい値であった。本願発明者らは試料 10 として複数の試料 10 を製造し、得られた複数の試料 10 の各々の膜厚誤差 ΔW を上述の方法で計測した。その結果、いずれの試料 10 も膜厚誤差 ΔW は 0 より大きく 8% 以下の範囲内の値となった。
- [0196] 一方、試料 11 において、C-GaN 層 51a、51b、および 51c の各々の膜厚誤差 ΔW はそれぞれ 9%、11%、および 11% であり、いずれも大きい値であった。
- [0197] 以上の結果から、試料 10 では、試料 11 に比べて C-GaN 層の膜厚の

面内均一性が向上していることが分かる。

[0198] 次に本願発明者らは、試料 10 および 11 の各々の真性破壊電圧を計測した。真性破壊電圧の計測は、次の方法で行われた。

[0199] 図 20 は、本発明の第 2 の実施例における真性破壊電圧の計測方法を示す断面図である。

[0200] 図 20 を参照して、ガラス板 21 上に貼り付けられた銅板 22 上に、計測対象となる試料の化合物半導体基板 CS3 を固定した。固定した化合物半導体基板 CS3 の障壁層 8 上に、障壁層 8 に接触するように A1 よりなる電極 23 を設けた。

[0201] 電極 23 として十分に小さい面積を有する電極（具体的には直径 0.1 cm の電極）を用い、化合物半導体基板 CS3 における障壁層 8 の表面の 4 つの異なる位置に電極 23 を順番に接触させ、それぞれの位置に電極 23 を接触させた場合の銅板 22 と電極 23 との間を流れる電流（試料を縦方向に流れる電流）の密度を計測した。計測された電流の密度が $1 \times 10^{-1} \text{ A} / \text{mm}^2$ に達した時に試料が絶縁破壊したものとみなし、この時の銅板 22 と電極 23 との間の電圧を計測した。得られた 4 つの電圧のうち最も高い値と最も低い値とを除外し、残りの 2 つの値の平均値を真性破壊電圧とした。試料 10 として複数の試料を作製し、それぞれの試料についての真性破壊電圧を計測した。その結果、試料 10 の真性破壊電圧は、いずれも 1200 V 以上 1600 V 以下の値であった。

[0202] さらに本願発明者らは、化合物半導体基板 CS3 の GaN 層（GaN 層 51a、51b、および 51c のうち任意の GaN 層）の欠陥密度を次の方法による計測した。始めに、化合物半導体基板 CS3 における障壁層 8 の表面の中心 PT1 付近の 5 つの異なる位置に電極 23 を順番に接触させ、それぞれの位置に電極 23 を接触させた場合の銅板 22 と電極 23 との間を流れる電流（試料を縦方向に流れる電流）の密度を計測した。計測された電流の密度が $1 \times 10^{-1} \text{ A} / \text{mm}^2$ に達した時に試料が絶縁破壊したものとみなし、この時の銅板 22 と電極 23 との間の電圧を中心 PT1 の絶縁破壊電圧とした。

次に、計測した絶縁破壊電圧が真性絶縁破壊電圧の80%以下である位置を欠陥が存在する位置と判断した。絶縁破壊電圧を計測した5つの位置に対する欠陥が存在する位置の個数の割合を、中心PT1の欠陥密度Dとして算出した。

[0203] 上述の中心PT1の欠陥密度Dの算出を、4種類の異なる面積S（0.283cm²、0.126cm²、0.031cm²、0.002cm²）の電極の各々を用いてそれぞれ行った。その結果、電極の面積Sと中心PT1の欠陥密度Dとの組が4組得られた。

[0204] 次に、歩留りYと、電極の面積Sと、欠陥密度Dとの関係を示す一般的なポアソン式である式（1）を用いて、4種類の異なる面積Sのそれぞれについての歩留りYを算出した。

[0205] $Y = \exp(-S \times D) \cdots (1)$

[0206] 次に、算出した歩留りYが50%に最も近い面積Sの電極を、欠陥密度の算出に最適な電極と判断し、最適な電極の面積Sに対応する欠陥密度Dを、中心PT1の欠陥密度として採用した。

[0207] また、電極23を接触させる位置を障壁層8の表面のエッジPT2付近の5つの異なる位置に変更し、上述と同様の方法でエッジPT2の欠陥密度を計測した。

[0208] 図21は、本発明の第2の実施例において計測された欠陥密度の値を示す図である。

[0209] 図21を参照して、試料10の中心PT1の欠陥密度は1.8個/cm²であり、試料10のエッジPT2の欠陥密度は1.8個/cm²であった。本願発明者らは複数の試料10を製造し、得られた複数の試料10の各々の中心PT1およびエッジPT2の欠陥密度を上述の方法で計測した。その結果、いずれの試料10も欠陥密度は0より大きく7個/cm²以下の範囲内の値となった。一方、試料11の中心PT1の欠陥密度は207個/cm²であり、試料11のエッジPT2の欠陥密度は7.1個/cm²であった。

[0210] 以上の結果から、試料10では、試料11に比べてGaN層の欠陥密度が

低減されていることが分かる。

[0211] [その他]

[0212] 上述の実施の形態の化合物半導体基板は、高周波デバイスの用途に限定されるものではなく、パワーデバイスの用途としても適している。上述の実施の形態の化合物半導体基板をパワーデバイスの用途とした場合には、縦方向のリーク電流を低減することができる。

[0213] 化合物半導体基板CS1、CS2、CS3、およびCS4の各々において、Si基板1およびSiC層2が、 $0.1\Omega\text{cm}$ 以上 $1\times 10^5\Omega\text{cm}$ 未満の抵抗率を有する導電性のSiC基板に置き換えられてもよい。この場合にも、C-GaN層51および中間層52の作用により、窒化物半導体層の絶縁性を高めつつ、反りの発生およびクラックの発生を抑えることができる。その結果、高い品質を有する化合物半導体基板および化合物半導体デバイスを提供することができる。

[0214] 上述の実施の形態、変形例、および実施例の構成および製造方法は、適宜組み合わせることが可能である。たとえば化合物半導体基板CS1、CS2、CS3、およびCS4の各々の第1の窒化物半導体層4として、図2、図6、図7、または図8の構成などが適用されてもよい。化合物半導体基板CS1、CS2、CS3、およびCS4の各々の第2の窒化物半導体層5として、図1の構成または図5の構成などが適用されてもよい。

[0215] 上述の実施の形態、変形例、および実施例は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

- [0216] 1 Si（ケイ素）基板（Si基板の一例）
 2 SiC（炭化ケイ素）層（SiC層の一例）
 4 第1の窒化物半導体層（第1の窒化物半導体層の一例）
 4a, 4b AlGaN（窒化アルミニウムガリウム）層

- 5 第2の窒化物半導体層（第2の窒化物半導体層の一例）
- 6, 1053 電子走行層（電子走行層の一例）
- 6a, 1053a 2次元電子ガス
- 8, 1054 障壁層（障壁層の一例）
- 11, 1055 ソース電極（第1の電極の一例）
- 12, 1056 ドレイン電極（第2の電極の一例）
- 13, 1057 ゲート電極（第3の電極の一例）
- 21 ガラス板
- 22 銅板
- 23 電極
- 40, 44, 45 AlN（窒化アルミニウム）層
- 41 $\text{Al}_{0.75}\text{Ga}_{0.25}\text{N}$ 層
- 42 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 層
- 43 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層
- 51, 51a, 51b, 51c C-GaN（窒化ガリウム）層（主層の一例）
- 52, 52a, 52b 中間層（中間層の一例）
- 1051 SiC基板
- 1052 窒化物バッファ層
- 1061 Fz-Si基板
- 1062 n型SiC基板
- CS1, CS2, CS3, CS4 化合物半導体基板（化合物半導体基板の一例）
- DC1, DC2, DC3, DC4 化合物半導体デバイス（化合物半導体デバイスの一例）
- PT1 中心
- PT2 エッジ

請求の範囲

- [請求項1] 3×10^{17} 個/ cm^3 以上 3×10^{18} 個/ cm^3 以下のO濃度を有するSi基板と、
前記Si基板上に形成されたSiC層と、
前記SiC層上に形成された第1の窒化物半導体層であって、絶縁性または半絶縁性の層を含み、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 1$) よりなる第1の窒化物半導体層と、
前記第1の窒化物半導体層上に形成された第2の窒化物半導体層であって、絶縁性または半絶縁性の $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y < 0.1$) よりなる主層を含む第2の窒化物半導体層と、
前記第2の窒化物半導体層上に形成され、 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z < 0.1$) よりなる電子走行層と、
前記電子走行層上に形成され、前記電子走行層のバンドギャップよりも広いバンドギャップを有する障壁層とを備え、
前記第1および第2の窒化物半導体層、ならびに前記電子走行層の合計の厚さは、 $6 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下である、化合物半導体基板。
- [請求項2] 前記第2の窒化物半導体層は、前記主層の内部および前記主層上のうち少なくともいずれか一方に形成された1層以上の中間層であって、 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.5 \leq y \leq 1$) よりなる中間層をさらに含み、
前記主層は、前記電子走行層のC濃度よりも高いC濃度、および前記電子走行層のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有する、請求項1に記載の化合物半導体基板。
- [請求項3] 前記中間層は2層以上であり、2層以上の前記中間層の各々は 10 nm 以上 30 nm 以下の厚さを有し、 $0.5 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下の間隔で形成されている、請求項2に記載の化合物半導体基板。
- [請求項4] 前記Si基板は、Bを含み、p型の導電性を有し、 $0.1 \text{ m}\Omega\text{cm}$ 以上 $100 \text{ m}\Omega\text{cm}$ 以下の抵抗率を有する、請求項1に記載の化合物半導体基板。

- [請求項5] 前記S i C層は、 $0.5\ \mu\text{m}$ 以上 $2\ \mu\text{m}$ 以下の厚さを有する、請求項1に記載の化合物半導体装置。
- [請求項6] 前記電子走行層のS i濃度、O濃度、M g濃度、C濃度、およびF e濃度はいずれも、 0 より大きく 1×10^{17} 個/ cm^3 以下である、請求項1に記載の化合物半導体装置。
- [請求項7] 前記第1の窒化物半導体層は、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.4 < x \leq 1$) よりなる第1の領域と、 $0.5\ \mu\text{m}$ 以上の厚さを有する $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0.1 \leq x \leq 0.4$) よりなる第2の領域とのうち少なくともいずれか一方を含み、
- 前記第1の領域は、 0 個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のS i濃度、 0 個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のO濃度、および 0 個/ cm^3 以上 5×10^{17} 個/ cm^3 以下のM g濃度を有し、
- 前記第2の領域は、 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のS i濃度、 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のO濃度、および 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のM g濃度を有し、
- 前記第2の領域におけるC濃度またはF e濃度のうち少なくともいずれか一方は、前記第2の領域におけるS i濃度、O濃度、およびM g濃度のいずれよりも高く 5×10^{19} 個/ cm^3 以下であり、
- 前記主層は、 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のS i濃度、 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のO濃度、および 0 個/ cm^3 以上 2×10^{16} 個/ cm^3 以下のM g濃度を有し、
- 前記第2の窒化物半導体層におけるC濃度またはF e濃度のうち少なくともいずれか一方は、前記第2の窒化物半導体層におけるS i濃度、O濃度、およびM g濃度のいずれよりも高く 5×10^{19} 個/ cm^3 以下であり、
- 前記主層は、活性化したドナーイオンの濃度が 0 個/ cm^3 以上 2×10^{14} 個/ cm^3 以下の領域を含み、
- 前記電子走行層は、 0 個/ cm^3 以上 1×10^{16} 個/ cm^3 以下のS

i 濃度、0 個／ cm^3 以上 1×10^{16} 個／ cm^3 以下のO濃度、0 個／ cm^3 以上 1×10^{16} 個／ cm^3 以下のMg濃度、0 個／ cm^3 以上 1×10^{17} 個／ cm^3 以下のC濃度、および0 個／ cm^3 以上 1×10^{17} 個／ cm^3 以下のFe濃度を有する、請求項6に記載の化合物半導体基板。

[請求項8] 前記第1の窒化物半導体層は、前記第1の領域と前記第2の領域との両方を含み、

前記第1の領域と前記SiC層との距離は、前記第2の領域と前記SiC層との距離よりも小さい、請求項7に記載の化合物半導体基板。

[請求項9] 前記第1の窒化物半導体層は、前記第2の窒化物半導体層の厚さ以下の厚さを有する、請求項1に記載の化合物半導体装置。

[請求項10] 前記電子走行層は0.3 μm 以上の厚さを有する、請求項1に記載の化合物半導体基板。

[請求項11] 前記化合物半導体基板の上面の最小二乗平面を規定し、前記最小二乗平面から前記化合物半導体基板の上面の最高点までの距離と、前記最小二乗平面から前記化合物半導体基板の上面の最低点までの距離との合計値を反り量とした場合、前記反り量は0以上50 μm 以下である、請求項1に記載の化合物半導体基板。

[請求項12] 前記化合物半導体基板の上面における外周端部からの距離が5 mm以下となる領域以外の領域は、クラックを含まない、請求項1に記載の化合物半導体基板。

[請求項13] 円板形状を有し、100 mm以上200 mm以下の直径を有する、請求項1に記載の化合物半導体基板。

[請求項14] 前記化合物半導体基板の上面は、メルトバックエッチングの痕跡を含まない、請求項1に記載の化合物半導体基板。

[請求項15] 0.1 Ωcm 以上 $1 \times 10^5 \Omega\text{cm}$ 未満の抵抗率を有する導電性のSiC基板と、

前記SiC基板上に形成された第1の窒化物半導体層であって、絶縁性または半絶縁性の層を含み、 $Al_xGa_{1-x}N$ ($0 < x < 1$) よりなる第1の窒化物半導体層と、

前記第1の窒化物半導体層上に形成された第2の窒化物半導体層であって、絶縁性または半絶縁性の $Al_yGa_{1-y}N$ ($0 < y < 1$) よりなる主層を含む第2の窒化物半導体層と、

前記第2の窒化物半導体層上に形成され、 $Al_zGa_{1-z}N$ ($0 < z < 1$) よりなる電子走行層と、

前記電子走行層上に形成され、前記電子走行層のバンドギャップよりも広いバンドギャップを有する障壁層とを備え、

前記第1および第2の窒化物半導体層、ならびに前記電子走行層の合計の厚さは、 $6\mu m$ 以上 $10\mu m$ 以下であり、

前記第2の窒化物半導体層は、前記主層の内部および前記主層上のうち少なくともいずれか一方に形成された1層以上の中間層であって、 $Al_yGa_{1-y}N$ ($0.5 \leq y \leq 1$) よりなる中間層をさらに含み、

前記主層は、前記電子走行層のC濃度よりも高いC濃度、および前記電子走行層のFe濃度よりも高いFe濃度のうち少なくともいずれか一方を有する、化合物半導体基板。

[請求項16]

請求項1に記載の化合物半導体基板と、

前記障壁層上に形成された第1および第2の電極と、

前記障壁層上に形成され、印加される電圧により前記第1の電極と前記第2の電極との間に流れる電流を制御する第3の電極とを備えた、化合物半導体デバイス。