

测序芯片及其制备方法

优先权信息

无

5

技术领域

本发明涉及生物技术领域，具体地，本发明涉及测序芯片及其制备方法。

背景技术

10 微阵列测序芯片是实现高通量测序的必备条件之一，目前使用的 DNA 纳米球(DNB, DNA Nano Ball) 测序技术需要将 DNB 固定在测序芯片上进行下一步的测序生化反应。以目前使用的测序芯片为例，每张芯片表面带有近 2 亿个 DNB 结合位点。为了将 DNB 稳定地固定在结合位点上，测序芯片表面需进行氨基化处理。除此之外芯片表面非结合位点以外的区域需进行其他处理尽可能减少非特异性吸附，降低背景，提高测序质量。因此高效、低成本地制备带有微阵列的测序芯片是实现高质量测序的基础工作之一。

目前测序芯片的制作步骤主要包括：首先借助半导体工艺在硅晶圆上制备包含纳米阵列的图案化光刻胶层，该图案化层可包含多个相同的单元结构，每个单元可形成一张测序芯片；然后将带有图案化层的晶圆进行化学气相沉积处理，在晶圆功能区域形成氨基化层；然后在经过组装工艺，将晶圆分割成单颗芯片并组装成可进行测试的测序芯片。

20 其中在硅晶圆上形成图案化光刻胶层的工艺包括：首先，提供一张硅晶圆，并在硅晶圆表面形成一层氧化硅层。然后在使用化学气相沉积（CVD）或旋涂方法在氧化硅层上形成一层 HMDS（Hexamethyldisiloxane，六甲基二硅胺）层，并通过标准光刻、显影、氧等离子体刻蚀工艺形成图案化的光刻胶层，其中光刻胶层中被显影掉并经过氧等离子体处理的部分将暴露出底层的氧化硅层。该图案化光刻胶层包括多个含相同纳米阵列结构的单元，每个单元可形成一个测序芯片。

25 其中在功能区形成氨基化层的工艺为：将形成了图案化光刻胶层的硅晶圆通过化学气相沉积的方法进行氨基化处理，在无光刻胶并暴露出氧化硅的区域，氨基化层形成在氧化硅层上，而在其他光刻胶覆盖的区域，氨基化层形成在光刻胶层上。

其中组装工艺包括：将进行过氨基化处理的晶圆涂覆第二层起保护作用的光刻胶，并采用晶圆切割工艺切割晶圆形成多个单颗芯片，这种单颗芯片在经过光刻胶去除工艺后，表面将形成具有氨基化区域和 HMDS 区域交替存在的功能化阵列图案，再通过胶水或其他粘合剂将框架、盖玻片及芯片组装成含流体通道及进出液口的测序芯片，流体通道形成在盖玻片及硅芯片之间并被胶水或粘合剂分隔开，进出液口可在框架或盖玻片上。

30 在形成测序芯片之后，将待测 DNB 样品通过进出液口注入流体通道内，并接触到硅芯片上的氨基化区域和 HMDS 区域交替排布的表面功能化阵列，DNB 将选择性的被氨基化区域吸附，而被 HMDS 区域排斥，因此在表面形成阵列排布的 DNB 阵列。在采用光学方法采集 DNB 阵列发出的信号，则可识别出 DNB 上碱基的排布，从而进行测序应用。

此种方法制备的测序芯片主要通过硅芯片表面的氨基化区域和 HMDS 区域选择性的吸附 DNB 来进行测序，但氨基化区域和 HMDS 区域都为氧化硅表面上的单分子层，在将硅芯片组装成测序芯片的过程中或测序芯片使用过程中，表面单分子层很容易被物理、化学接触损坏（如表面刮擦、高温或与其可与其反应的化学试剂接触），从而影响测序芯片的性能，甚至使芯片无法使用。这不仅影响了使用测序芯片进行测序应用时产出有效数据的效率，还使测序芯片制备的成品率低，降低了测序芯片的产出，间接提高了测序芯片的成本。

因而，开发高效、低成本、环境友好型的测序芯片迫在眉睫。

45 发明内容

基于上述现有测序芯片存在的问题，本发明提出了更稳定可靠、性能更好的新型测序芯片结构及制

备方法。本发明不采用表面的单分子层来形成 DNB 阵列，而是采用在硅晶圆表面宏观存在一种金属氧化物区域和氧化硅区域交替存在图案化阵列（井字形或斑点形）来选择性的吸附 DNB，并形成可用于测序的 DNB 阵列。本发明所述的测序芯片同样用半导体工艺制备，首先在一张晶圆上形成具有过渡金属氧化物区域和氧化硅区域交替存在的图案化阵列，然后利用切片工艺将晶圆切割成多张单颗芯片，并通过组装工艺将单颗芯片组装成一张测序芯片。利用过渡金属氧化物和氧化硅表面性质的不同可实现芯片表面 DNB 结合位点区域（即功能区，过渡金属氧化物区域）与非结合位点区域（即非功能区，氧化硅）的选择性修饰，同时，为了提高芯片表面功能区（即 DNB 的结合位点区域）对 DNB 的特异性结合，发明人还首次提出了在过渡金属氧化物上特异性地引入氨基基团，以进一步提高芯片表面功能区对 DNB 的特异性结合，同时发明人还首次提出了利用具有较好生物兼容性的共聚物（如聚乙二醇类化合物）对芯片表面非功能区（即 DNB 非结合位点区域）进行修饰，来降低芯片表面非功能区对 DNB 的结合，更进一步提高芯片表面功能区对 DNB 的特异性结合，进而提高测序质量。本发明的测序芯片的优点为硅晶圆表面为金属氧化物区域、氧化硅区域交替存在形成的阵列，相比于由单分子层形成的阵列更稳定、可靠，可提高测序芯片数据产出效率，提高测序芯片的产出，从而降低成本。并且本发明还根据光学仿真结果提出了该种测序芯片的较优结构尺寸，该较优的结构尺寸可以使待测样品发出的信号得到增强，从而提升测序芯片的性能。

在本发明的第一方面，本发明提出了一种芯片基质。根据本发明的实施例，所述芯片基质包括：晶圆层，所述晶圆层上具有均匀分布的切割线；第一氧化硅层，所述第一氧化硅层由氧化硅构成，形成在所述晶圆层的上表面；过渡金属氧化物层，所述过渡金属氧化物层由过渡金属氧化物构成，形成在所述第一氧化硅层的上表面。

如无特别说明，本发明所述的“芯片基质”是指可用于分割成芯片颗粒的测序芯片单元，例如，利用根据本发明实施例的芯片基质可分割成芯片颗粒，进而所述芯片颗粒可进一步组合成测序芯片主体，所述测序芯片主体与具有进出液口的支撑框架形成测序芯片。

根据本发明实施例的芯片基质由于具有由过渡金属氧化物构成的过渡金属氧化物层和由氧化硅构成的氧化硅层，而过渡金属氧化物与氧化硅具有不同的性质，因此，可以通过改变含有待测序列，尤其是 DNB 的溶液的 pH 及表面活性剂成分等，实现待测序列选择性的吸附在根据本发明实施例的芯片基质的过渡金属氧化物区域上，此时，根据本发明实施例的芯片基质可划分为包括两个区域，即待测序列结合位点区域（即功能区），和待测序列非结合位点区域（即非功能区），可以理解的是，此时测序基质上的过渡金属氧化物层就构成了特异性结合待测序列的功能区，而不能结合待测序列的氧化硅层就构成了非功能区。此外，还可以对待测序列结合位点区域和非结合位点区域进行选择性的修饰，进一步增强待测序列在过渡金属氧化物区域的选择性吸附能力。根据本发明实施例的芯片基质具有耐高温、耐高湿度等苛刻环境的特点。

在本发明的第二方面，本发明提出了一种测序芯片。根据本发明的实施例，所述测序芯片包括芯片主体，所述芯片主体包括数个芯片颗粒，所述芯片颗粒是将前面所述的芯片基质沿着晶圆层的切割线进行切割后获得的。发明人发现，仅通过改变含有待测序列，尤其是 DNB 的溶液的 pH 及表面活性剂成分等，就可实现待测序列的选择性的吸附在过渡金属氧化物层上。根据本发明实施例的测序芯片更稳定，测序结果更可靠，能显著提高测序芯片数据产出效率，提高测序芯片的产出，显著降低测序成本。

在本发明的第三方面，本发明提出了一种制备前面所述的芯片基质的方法。根据本发明的实施例，所述方法包括：对晶圆层进行表面修饰，所述表面修饰包括利用过渡金属氧化物对所述晶圆层的表面进行处理，以便形成过渡金属氧化物层，所述晶圆层的上表面具有第一氧化硅层，氧化硅层由氧化硅构成，所述过渡金属层形成在所述第一氧化硅层的上表面，所述晶圆层上具有均匀分布的切割线。根据本发明实施例的方法操作简单，环境友好。

在本发明的第四方面，本发明提出了一种制备测序芯片的方法。根据本发明的实施例，所述方法包括：将芯片颗粒进行组装，所述芯片颗粒是将芯片基质沿着晶圆层的切割线进行切割后获得的，所述芯片基质如前面所述限定的或依据前面所述的方法获得。根据本发明实施例的方法操作简单，制备的测序芯片的成品率高。

在本发明的第五方面，本发明提出了一种测序方法。根据本发明的实施例，所述方法包括：利用测

序芯片进行测序，所述测序芯片如前面所限定的或依据前面所述的方法制备的。根据本发明实施例的方法，测序的结果更加准确，成本更加低廉。

附图说明

- 5 图 1-5 为本发明的一方面所述的具有阵列式“斑点”结构的图案化过渡金属氧化物层测序芯片制备过程的各工艺过程截面图，其中，
- 图 1 为根据本发明实施例的在表面具有氧化硅层的晶圆上形成一层具有阵列式“斑点”结构的过渡金属氧化物层薄膜的晶圆结构 1-10 的截面图；
- 图 2 为根据本发明实施例的将图 1 中的晶圆结构 1-10 进行切片工艺之后形成的多个单颗芯片 1-20 10 的截面图；
- 图 3 为根据本发明实施例的将图 2 中的芯片进行组装工艺之后形成的测序芯片 1-30 的截面图；
- 图 4 为根据本发明实施例的将图 3 中的测序芯片 1-30 进行表面功能化修饰之后的测序芯片 1-40；
- 图 5A 为根据本发明实施例的对图 4 中进行过表面修饰的测序芯片 1-40 进行 DNB 装载之后形成的包含 DNB 阵列的测序芯片 1-50A 的截面图；
- 15 图 5B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 1-50B 的截面图；
- 图 5C 为根据本发明实施例的荧光信号强度与氧化硅层厚度的关系；
- 图 5D 为根据本发明实施例的荧光信号强度与过渡金属氧化物厚度的关系（‘斑点’结构）；
- 图 6-11 为本发明的另一方面所述的具有阵列式“井”结构的图案化过渡金属氧化物层测序芯片制备 20 过程的各工艺过程截面图，其中，
- 图 6 为根据本发明实施例的在表面具有氧化硅层的晶圆上形成一层过渡金属氧化物层薄膜的晶圆结构 2-10 的截面图；
- 图 7 为在根据本发明实施例的图 6 所示的具有过渡金属氧化物层薄膜的晶圆结构 2-10 上形成一层具有阵列式“井”结构的氧化硅层之后形成的晶圆 2-20 的截面图；
- 25 图 8 为根据本发明实施例的将图 7 所示的具有阵列式“井”结构的晶圆结构 2-20 进行切片工艺之后形成的多个单颗芯片 2-30 的截面图；
- 图 9 为根据本发明实施例的将图 8 中的单颗芯片进行组装工艺之后形成的测序芯片 2-40 的截面图；
- 图 10 为根据本发明实施例的将图 9 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 2-50 的截面图；
- 30 图 11A 为根据本发明实施例的对图 10 中所示的进行过表面功能化修饰处理的测序芯片 2-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 2-60A 的截面图；
- 图 11B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 2-60B 的截面图；
- 图 11C 为根据本发明实施例的基于硅衬底的不同“井”结构的荧光信号与第二层氧化层的关系；
- 35 图 11D 为根据本发明实施例的荧光信号强度与过渡金属氧化物厚度的关系；
- 图 12-17 为本发明的另一方面所述的具有另一种阵列式“井”结构的图案化过渡金属氧化物层测序芯片制备过程的各工艺过程截面图，其中，
- 图 12 为根据本发明实施例的在表面具有氧化硅层的晶圆上形成一层具有阵列式“斑点”结构的过渡金属氧化物层的晶圆结构 3-10 的截面图；
- 40 图 13 为根据本发明实施例的在图 12 所示的具有过渡金属氧化物层薄膜的晶圆结构 3-10 上形成一层具有阵列式“井”结构的氧化硅层之后形成的晶圆 3-20 的截面图；
- 图 14 为根据本发明实施例的将图 13 所示的具有阵列式“井”结构的晶圆结构 3-20 进行切片工艺之后形成的多个单颗芯片 3-30 的截面图；
- 图 15 为根据本发明实施例的将图 14 中的单颗芯片进行组装工艺之后形成的测序芯片 3-40 的截面图；
- 45 图 16 为根据本发明实施例的将图 15 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 3-50 的截面图；

图 17A 为根据本发明实施例的对图 16 中所示的进行过表面功能化修饰处理的测序芯片 3-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 3-60A 的截面图；

图 17B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 3-60B 的截面图；

5 图 17C 为根据本发明实施例的另一种基于硅衬底的不同“井”结构的荧光信号与第二层氧化层的关系；

图 18-22 为本发明的另一方面所述的背照式、具有阵列式“斑点”结构的图案化过渡金属氧化物层测序芯片制备过程的各工艺过程截面图；

10 图 18 为根据本发明实施例的在表面具有氧化硅层的晶圆上形成一层具有阵列式“斑点”结构的过渡金属氧化物层薄膜的晶圆结构 4-10 的截面图；

图 19 为根据本发明实施例的将图 18 所示的具有阵列式“井”结构的晶圆结构 4-10 进行切片工艺之后形成的多个单颗芯片 4-20 的截面图；

15 图 20 为根据本发明实施例的将图 19 中的单颗芯片 4-20 进行组装工艺之后形成的测序芯片 4-30 的截面图，此组装工艺为将芯片图案化层朝下与框架进行组装，从而激发光源和照相机从芯片背部透过石英或玻璃衬底照射 DNB 并收集信号；

图 21 为根据本发明实施例的将图 20 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 4-40 的截面图；

图 22A 为根据本发明实施例的对图 21 中所示的进行过表面功能化修饰处理的测序芯片 4-40 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 4-50A 的截面图；

20 图 22B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 4-50B 的截面图；

图 22C 为根据本发明实施例的基于石英衬底的荧光信号与第二层氧化层的关系（背照式“斑点”结构）；

25 图 23-28 为本发明的另一方面所述的背照式、具有阵列式“井”结构的图案化过渡金属氧化物层测序芯片制备过程的各工艺过程截面图；

图 23 为根据本发明实施例的在表面具有氧化硅层的晶圆上形成一层过渡金属氧化物层薄膜的晶圆结构 5-10 的截面图；

图 24 为根据本发明实施例的在图 23 所示的具有过渡金属氧化物层薄膜的晶圆结构 5-10 上形成一层具有阵列式“井”结构的氧化硅层之后形成的晶圆 5-20 的截面图；

30 图 25 为根据本发明实施例的将图 24 所示的具有阵列式“井”结构的晶圆结构 5-20 进行切片工艺之后形成的多个单颗芯片 5-30 的截面图；

图 26 为根据本发明实施例的将图 25 中的单颗芯片 5-30 进行组装工艺之后形成的测序芯片 5-40 的截面图，此组装工艺为将芯片图案化层朝下与框架进行组装，从而激发光源和照相机从芯片背部透过石英或玻璃衬底照射 DNB 并收集信号；

35 图 27 为根据本发明实施例的将图 26 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 5-50 的截面图；

图 28A 为根据本发明实施例的对图 27 中所示的进行过表面功能化修饰处理的测序芯片 5-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 5-60A 的截面图；

40 图 28B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 5-60B 的截面图；

图 28C 为根据本发明实施例的基于石英衬底的不同“井”结构的荧光信号与第二层氧化层的关系（背照式“井”结构）；

图 29-34 为本发明的另一方面所述的背照式、具有另一种阵列式“井”结构的图案化过渡金属氧化物层测序芯片制备过程的各工艺过程截面图，其中，

45 图 29 为根据本发明实施例的在表面具有氧化硅层 612 的晶圆 611 上形成一层具有阵列式“斑点”结构的过渡金属氧化物层 613 的晶圆结构 6-10 的截面图；

图 30 为根据本发明实施例的在图 29 所示的具有过渡金属氧化物层薄膜的晶圆结构 6-10 上形成一层具有阵列式“井”结构的氧化硅层之后形成的晶圆 6-20 的截面图；

图 31 为根据本发明实施例的将图 30 所示的具有阵列式“井”结构的晶圆结构 6-20 进行切片工艺之后形成的多个单颗芯片 6-30 的截面图；

5 图 32 为根据本发明实施例的将图 31 中的单颗芯片 6-30 进行组装工艺之后形成的测序芯片 6-40 的截面图，此组装工艺为将芯片图案化层朝下与框架进行组装，从而激发光源和照相机从芯片背部透过石英或玻璃衬底照射 DNB 并收集信号；

图 33 为根据本发明实施例的将图 32 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 6-50 的截面图；

10 图 34A 为根据本发明实施例的对图 33 中所示的进行过表面功能化修饰处理的测序芯片 6-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 6-60A 的截面图；

图 34B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 6-60B 的截面图；

15 图 34C 为根据本发明实施例的另一种基于石英衬底的不同“井”结构的荧光信号与第二层氧化层的关系（另一种背照式“井”结构）；

图 35-41 为本发明的另一方面所述的在 CMOS 图像传感器晶圆上制备具有阵列式“斑点”结构或“井”结构图案化过渡金属氧化物层测序芯片制备过程的各工艺步骤截面图；

图 35 为根据本发明实施例的带有表面氧化层的 CMOS 图像传感器晶圆 7-10 的截面图；

20 图 36A 为根据本发明实施例的在图 35 所示的 CMOS 晶圆 7-10 上形成阵列式“斑点”结构图案化过渡金属氧化物层之后的晶圆结构 7-20A 的截面图；

图 36B 为根据本发明实施例的在图 35 所示的 CMOS 晶圆 7-10 上形成阵列式“井”结构图案化过渡金属氧化物层之后的晶圆结构 7-20B 的截面图；

图 36C 为根据本发明实施例的在图 35 所示的 CMOS 晶圆 7-10 上形成另一种阵列式“井”结构图案化过渡金属氧化物层之后的晶圆结构 7-20C 的截面图；

25 图 37 为根据本发明实施例的对图 36 所示的具有图案化过渡金属氧化物层的 CMOS 晶圆 7-20 进行切片工艺后形成的多个单颗芯片 7-30 的截面图；

图 38 为根据本发明实施例的图 37 所示的单颗芯片进行芯片贴装及引线键合之后形成的芯片结构 7-40 的截面图；

30 图 39 为根据本发明实施例的对图 38 所示的进行过芯片贴装及引线键合工艺之后的芯片 7-50 进行盖子结构贴合而形成的测序芯片 7-50 的截面图；

图 40 为根据本发明实施例的对图 39 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 7-60 的截面图；

图 41A 为根据本发明实施例的对图 40 所示的经过表面功能化修饰处理的芯片 7-60 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 7-70A 的截面图；

35 图 41B 为根据本发明实施例的一种更简洁的、不需要进行表面修饰即可在测序芯片中形成 DNB 阵列的测序芯片 7-70B 的截面图；

图 41C 为根据本发明实施例的基于 CMOS 结构的荧光强度与顶层氧化层厚度关系；

图 41D 为根据本发明实施例的基于 CMOS 结构的荧光强度与“斑点”金属氧化层厚度关系；

图 41E 为根据本发明实施例的基于 CMOS 结构的荧光强度与薄膜金属氧化层厚度关系；

40 图 41F 为根据本发明实施例的基于 CMOS 结构的荧光强度与第二层氧化物厚度的关系（薄膜金属氧化层）；

图 42 为根据本发明实施例的具有阵列式“斑点”结构的过渡金属氧化物层的晶圆结构 8-10 的截面图；

45 图 43 为根据本发明实施例的将图 42 所示的晶圆结构 8-10 进行切片工艺后形成的多个单颗芯片 81 和 82 后的晶圆结构 8-20 的截面图；

图 44 为根据本发明实施例的将图 43 中形成的单颗芯片 81 或 82 与一个把手结构 831 组装后形成的

可重复利用的测序芯片 8-30 的截面图；

图 45 为根据本发明实施例的将图 44 中所示的组装好的测序芯片浸入到一个装了试剂 842 的容器 841 中的示意图；

5 图 46 为根据本发明实施例的对过渡金属氧化物芯片表面未进行修饰，但改变 DNB 装载条件的荧光图像；

图 47 为根据本发明实施例的 Zebra 平台上进行上机测序结果图；

图 48 为根据本发明实施例的对过渡金属氧化物芯片表面进行选择性地氨基化修饰之后进行 DNB 加载后的荧光图像；

10 图 49 为根据本发明实施例的对过渡金属氧化物区域进行氨基化并对二氧化硅非功能区域进行共聚物修饰后进行 DNB 加载后的荧光图像，左：对照组，右：实验组；以及

图 50 为根据本发明实施例的使用含有聚乙二醇的硅烷偶联剂对非功能区域的进一步修饰的效果检测的荧光图像，左：对照组，右：实验组。

附图标记：

- 1-10：晶圆结构，
- 15 11 和 12：晶圆上的单颗芯片，
- 111：晶圆衬底结构，
- 112：氧化硅层，
- 113：图案化过渡金属氧化物层（即过渡金属氧化物“斑点”），
- 1-20：多个单颗晶圆结构，
- 20 121：切割槽，
- 1-30：单颗芯片组装成测序芯片，
- 131：框架结构，
- 132：盖玻片，
- 133：进出液口，
- 25 134：流体通道，
- 1-40：功能化表面修饰后形成的测序芯片，
- 141：氨基基团，
- 142：聚乙二醇分子层，
- 1-50A：DNB 装载后形成的含 DNB 阵列的测序芯片，
- 30 1-50B：在测序芯片中形成 DNB 阵列的测序芯，
- 151：DNB 样品，
- 152：光源和相机，
- 2-10：在裸晶圆上形成一层氧化硅层及过渡金属氧化物层之后的晶圆结构，
- 21 和 22：单颗芯片，
- 35 211：晶圆衬底，
- 212：氧化硅层，
- 213：过渡金属氧化物层，
- 2-20：在含过渡金属氧化物层的晶圆上形成图案化的“井”结构氧化硅层之后的晶圆，
- 221：氧化硅层，
- 40 222：离散排布的阵列式“井”结构，
- 2-30：晶圆结构进行切片工艺后形成的多个单颗芯片，
- 231：切割槽，
- 2-40：将单颗芯片进行组装之后形成的测序芯片，
- 241：框架，
- 45 242：盖玻片，
- 243：进出液口，

- 244: 流体通道,
2-50: 进行表面功能化修饰处理之后形成的测序芯片,
251: 氧化硅层,
252: 过渡金属氧化物层, 2-60A: 测序芯片上进行 DNB 装载之后形成的具有 DNB 阵列的测序
5 芯片,
2-60B: 在测序芯片中形成 DNB 阵列的测序芯片;
261: DNB,
262: 激发光源及照相机结构,
3-10: 含图案化过渡金属氧化物层的晶圆结构,
10 31 和 32: 单颗芯片,
311: 晶圆,
312: 氧化硅层,
313: 过渡金属氧化物层,
3-20: 含图案化过渡金属氧化物层的晶圆上, 再形成具有图案化“井”结构的氧化硅层之后的
15 晶圆结构,
321: 氧化硅层,
322: 氧化硅层上的“井”结构,
3-30: 晶圆结构进行切片工艺之后形成的被切割槽分隔开的多个单颗芯片,
331: 切割槽,
20 3-40: 单颗芯片进行组装工艺之后形成的测序芯片,
341: 框架,
342: 盖玻片,
343: 进出液口,
344: 流体通道,
25 3-50: 测序芯片进行表面功能化修饰处理之后形成的测序芯片,
351: 氧化硅层,
352: 过渡金属氧化物层,
3-60A: 进行过表面功能化处理的测序芯片进行 DNB 装载工艺之后形成的具有 DNB 阵列的测
序芯片,
30 361: DNB,
362: 激发光源及照相机结构,
3-60B: 在测序芯片中形成 DNB 阵列的测序芯片,
4-10: 具有氧化硅层的石英晶圆上形成图案化过渡金属氧化物层的晶圆结构,
41 和 42: 晶圆上的单颗芯片,
35 411: 石英晶圆,
412: 氧化硅层,
413: 图案化过渡金属氧化物层,
4-20: 晶圆上进行切片工艺后, 形成的被切割槽分隔开的多个单颗芯片,
421: 切割槽,
40 4-30: 单颗芯片进行封装工艺之后形成的测序芯片,
431: 框架,
432: 进出液口,
433: 流体通道,
4-40: 测序芯片进行表面功能化修饰处理之后形成的测序芯片,
45 441: 氧化硅层,
442: 过渡金属氧化物层,

- 4-50A: 经过功能化修饰处理的测序芯片进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片,
4-50B: 在测序芯片中形成 DNB 阵列的测序芯片,
451: DNB,
452: 激发光源与照相机,
- 5 5-10: 在裸晶圆上形成一层氧化硅层及过渡金属氧化物层之后的晶圆结构,
51 和 52: 晶圆上的单颗芯片,
511: 晶圆衬底结构,
512: 氧化硅层,
513: 图案化过渡金属氧化物层, 5-20: 含过渡金属氧化物层的晶圆上形成图案化的“井”结构
- 10 氧化硅层之后的晶圆,
521: 氧化硅层,
522: 过渡金属氧化物层,
5-30: 晶圆结构进行切片工艺后形成的多个单颗芯片,
531: 切割槽,
- 15 5-40: 单颗芯片进行组装工艺之后形成的测序芯片,
541: 框架,
542: 进出液口,
5-50: 测序芯片进行表面功能化修饰处理之后形成的测序芯片,
551: 氧化硅层,
- 20 552: 过渡金属氧化物层,
5-60A: 经过功能化修饰处理的测序芯片进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片,
5-60B: 在测序芯片中形成 DNB 阵列的测序芯片,
561: DNB,
562: 激发光源与照相机;
- 25 6-10: 含图案化过渡金属氧化物层的晶圆结构,
61 和 62: 晶圆上的单颗芯片,
611: 晶圆,
612: 氧化硅层,
613: 过渡金属氧化物层,
- 30 6-20: 含图案化过渡金属氧化物层的晶圆上, 再形成具有图案化“井”结构的氧化硅层之后的
晶圆结,
621: 氧化硅层,
622: 氧化硅层上的“井”结构,
6-30: 晶圆结构进行切片工艺之后形成的被切割槽分隔开的多个单颗芯片,
- 35 631: 切割槽,
6-40: 单颗芯片进行封装工艺之后形成的测序芯片,
641: 框架,
642: 进出液口,
6-50: 测序芯片进行表面功能化修饰处理之后形成的测序芯片,
- 40 651: 氧化硅层,
652: 过渡金属氧化物层,
6-60A: 经过功能化修饰处理的测序芯片进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片,
6-60B: 在测序芯片中形成 DNB 阵列的测序芯片, 661: DNB,
662: 激发光源与照相机,
- 45 7-10: CMOS 图像传感器晶圆,
71 和 72: 两个芯片,

- 73: 光敏层,
74: 互联层,
75: 衬底层,
711: 硅衬底,
5 712: CMOS 处理电路层,
713: 介电层,
714: 金属布线,
715: 半导体材料,
716: 光敏部分,
10 717: 介电薄膜层,
718: 氧化硅层,
719: 芯片上的焊盘,
720: 互联硅通孔,
7-20A: CMOS 图像传感器晶圆上形成“斑点”结构的图案化过渡金属氧化物层之后的 CMOS
15 晶圆结构,
721: 过渡金属氧化物区域,
7-20B: CMOS 图像传感器晶圆上形成一种“井”结构的图案化过渡金属氧化物层之后的 CMOS
晶圆结构,
722: 过渡金属氧化物区域,
20 723: 氧化硅区域,
724: “井”结构的过渡金属氧化物区域,
7-20C: CMOS 图像传感器晶圆上形成另一种“井”结构的图案化过渡金属氧化物层之后的 CMOS
晶圆结构,
725: 过渡金属氧化物区域,
25 726: 氧化硅区域,
727: 过渡金属氧化物区域,
7-30: 图案化晶圆结构进行切片工艺之后形成的被切割槽分开的多个单颗芯片,
731: 切割槽,
7-40: 芯片进行芯片贴装及引线键合之后形成的芯片结构,
30 741: 封装衬底,
742: 衬底上的焊盘,
743: 触点,
744: 金属连线,
7-50: 芯片结构进行盖子结构贴合之后形成的测序芯片,
35 751: 支撑结构的盖子结构,
752: 进出液口,
753: 流体通道,
7-60: 测序芯片进行表面功能化修饰处理之后形成的测序芯片,
761: 过渡金属氧化物区域,
40 762: 氧化硅区域,
7-70A: 经过功能化处理的测序芯片进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片,
7-70B: 在测序芯片中形成 DNB 阵列的测序芯片,
771: DNB,
8-10: 具有阵列式“斑点”结构的过渡金属氧化物层的晶圆结构,
45 81 和 82: 晶圆上的单颗芯片,
811: 晶圆衬底,

- 812: 氧化硅层,
813: “斑点”结构的过渡金属氧化物层,
81 和 82: 多个单颗芯片,
8-20: 晶圆结构进行切片工艺后形成的多个单颗芯片后的晶圆结构,
5 821: 切割线,
8-30: 单颗芯片与一个把手结构组装后形成的可重复利用的测序芯片,
831: 把手结构,
8-40: 组装好的测序芯片浸入到一个装了试剂的容器中的测序芯片,
841: 容器,
10 842: 试剂,
843: 激发光源及照相机。

具体实施方式

- 下面详细描述本发明的实施例，所述实施例的示例在附图中示出。下面通过参考附图描述的实施例是示例性的，旨在用于解释本发明，而不能理解为对本发明的限制。

示例中的试剂、检测仪器等，如无特殊说明，可自配或者通过市售途径获取。

需要说明的是，本发明所述的“过渡金属氧化物区域”是指从芯片基质表面看，由过渡金属氧化物构成的区域，本发明所述的“氧化硅区域”是指从芯片基质表面看，由氧化硅构成的区域。

- 术语“图案化层”是指在晶圆表面上的过渡金属氧化物区域和氧化硅区域交替存在的形状，包括“井字形”和“斑点”结构。

术语“斑点”结构是指过渡金属氧化物区域高出氧化硅区域，即过渡金属氧化物在氧化硅上呈离散型的分布形式。

- 术语“所述过渡金属氧化物层为连续层结构，所述第二氧化硅层由氧化硅呈数个相连的井字形形成在所述过渡金属氧化物层上表面”，是指第二氧化硅层为井字格结构覆盖位于所述过渡金属氧化物层上表面，即井字格格体为氧化硅，井字格凹陷处为过渡金属氧化物。也可理解为第二氧化硅层像水井一样凹陷下去，在过渡金属氧化物层上表面形成了井字格形状。术语“芯片基质”可用于分割成单颗芯片并组装成可以进行测试的测序芯片。晶圆结构中包含数十至数千个相同的单颗芯片（由晶圆尺寸及晶片尺寸而定），且在芯片和芯片中间保留了非常窄的无功能间隔，此间隔也称为切割线。

- 本发明的测序芯片的制备不受特别限制，可以根据所采用的晶圆材料的不同适用于现有技术中常规的该晶圆材料制备测序芯片的方法，与现有技术中测序芯片的差别在于，其中所用到的单颗芯片不同。

术语“单颗芯片”是指将本发明中的“芯片基质”沿着切割线切割而获得的，又可称为“芯片颗粒”。

芯片基质

- 在本发明的第一方面，本发明提出了一种芯片基质。根据本发明的实施例，所述芯片基质包括：晶圆层，所述晶圆层上具有均匀分布的切割线；第一氧化硅层，所述第一氧化硅层由氧化硅构成，形成在所述晶圆层的上表面；过渡金属氧化物层，所述过渡金属氧化物层由过渡金属氧化物构成，形成在所述第一氧化硅层的上表面。根据本发明实施例的芯片基质的表面包括两个区域，即待测序序列（尤其是 DNB）结合位点区域（过渡金属氧化物区域，即功能区）和待测序序列非结合位点区域（氧化硅区域，即非功能区）。发明人发现，利用所述芯片基质上过渡金属氧化物区域和氧化硅区域表面性质不同，仅通过改变含有待测序序列溶液的 pH 及表面活性剂成分等，就可实现待测序序列选择性的吸附在过渡金属氧化物区域上。此外，还可以对过渡金属氧化物区域和非功能区进行选择性的修饰，进一步增强 DNB 在过渡金属氧化物区域的选择性吸附能力。

- 根据本发明的实施例，所述过渡金属氧化物层由数个不相连的过渡金属氧化物斑点构成。过渡金属氧化物可以通过溅射、电子束蒸发或热蒸发原子层沉积法等常规的方法将过渡金属氧化物分散分布在氧化硅的表面，形成“斑点”形的图案化过渡金属氧化物层。由此，从表面上看，在芯片基质上形成了特异性结合测序序列的过渡金属氧化物斑点以及位于斑点之间的不能结合测序序列的氧化硅区域。

根据本发明的实施例，所述过渡金属氧化物斑点的厚度为 10-20nm，所述第一氧化硅层的厚度为

80-100nm, 优选为 90nm。发明人通过仿真计算, 发现过渡金属氧化物斑点的厚度为 10-20nm 和氧化硅层, 第一氧化硅层的厚度为 80-100nm, 优选为 90nm 的芯片基质能对待测序列, 尤其是 DNB 发出的光的反射率更高, 使得待测序列, 尤其是 DNB 发出的光信号尽可能多倍信号检测装置捕捉到, 间接增强了待测序列, 尤其是 DNB 的信号强度, 使信噪比更高, 显著提高了最终获得的测序芯片的性能。

5 根据本发明的实施例, 所述过渡金属氧化物斑点进一步连接有氨基。发明人发现, 将过渡金属氧化物分子进行氨基化, 能进一步提高芯片基质表面功能区对 DNB 吸附的特异性。由此, 通过调整 DNB 的 pH 以及表面活性剂成分, 芯片基质表面功能区对 DNB 的特异性吸附功能更强。

根据本发明的实施例, 所述数个不相连的过渡金属氧化物斑点之间的第一氧化硅层上进一步连接有聚乙二醇。由此, 芯片基质表面非功能区对 DNB 的非特异性吸附进一步降低。

10 根据本发明的实施例, 所述芯片基质进一步包括第二氧化硅层。

根据本发明的实施例, 所述过渡金属氧化物层为连续层结构, 所述第二氧化硅层由氧化硅呈数个相连的井字形成在所述过渡金属氧化物层上表面。需要说明的是, 连续层结构是指过渡金属氧化物铺满在第一氧化硅层上面。由此, 在过渡金属氧化物层上面覆盖一个或多个具有井字形的第二氧化硅层, 能得到图案化的过渡金属氧化物与氧化硅交替出现的图案。

15 根据本发明的实施例, 所述过渡金属氧化物层由数个不相连的过渡金属氧化物斑点构成, 所述第二氧化硅层形成在所述数个不相连的过渡金属氧化物斑点之间的第一氧化硅层的上表面。可以理解的是, 这里的第二氧化硅层可以和过渡金属氧化物斑点形成井字形, 其中, 过渡金属氧化物在井字形的凹陷内, 第二氧化硅层构成井字形的格体, 这样的话, 第二氧化硅层可高于过渡金属氧化物层, 也可与过渡金属氧化物层一样高。

20 根据本发明的实施例, 所述晶圆为硅晶圆, 所述第二氧化硅层的厚度为 40-60nm, 优选为 50nm, 所述过渡金属氧化物层的厚度为 5-15nm, 所述第一氧化硅层的厚度为 80-100nm, 优选为 90nm。发明人通过仿真计算, 当晶圆为硅晶圆, 形成井字形结构的芯片基质第二氧化硅层的厚度为 40-60nm, 优选为 50nm, 过渡金属氧化物层的厚度为 5-15nm, 第一氧化硅层的厚度为 80-100nm, 优选为 90nm 时, 其对待测序列, 尤其是 DNB 发出的光的反射率更高, 使得待测序列, 尤其是 DNB 发出的光信号尽可能多倍信号检测装置捕捉到, 间接增强了待测序列, 尤其是 DNB 的信号强度, 使信噪比更高, 显著提高了最终获得的测序芯片的性能。

25 根据本发明的实施例, 所述晶圆为石英晶圆, 所述第二氧化硅层的厚度为 100-200nm, 所述过渡金属氧化物层的厚度为 10-20nm, 所述第一氧化硅层的厚度为 80-100nm, 优选为 90nm。发明人通过仿真计算, 当晶圆为石英晶圆, 形成井字形结构的芯片基质第二氧化硅层的厚度为 100-200nm, 过渡金属氧化物层的厚度为 10-20nm, 第一氧化硅层的厚度为 80-100nm, 优选为 90nm 时, 其对待测序列, 尤其是 DNB 发出的光的反射率更高, 使得待测序列, 尤其是 DNB 发出的光信号尽可能多被信号检测装置捕捉到, 间接增强了待测序列, 尤其是 DNB 的信号强度, 使信噪比更高, 显著提高了最终获得的测序芯片的性能。并且, 当第二氧化硅层厚度为 100-200nm 时, 最终形成的测序芯片中既保证了井字形结构具有合适的深度装载待测序列, 尤其是 DNB, 又能使相机采集到强度比较高的荧光信号。

30 根据本发明的实施例, 所述第二氧化硅层井字格凹陷处的所述过渡金属氧化物层或所述过渡金属氧化物斑点进一步连接有氨基。发明人发现, 将过渡金属氧化物分子进行氨基化, 能进一步提高芯片基质表面功能区对待测序列吸附的特异性。由此, 通过调整待测序列的 pH 以及表面活性剂成分, 能实现芯片基质表面功能区对待测序列的特异性吸附。

35 根据本发明的实施例, 所述第二氧化硅层上进一步连接有聚乙二醇。由此, 芯片表面非功能区对 DNB 的非特异性吸附进一步降低。

40 根据本发明的实施例, 所述氨基与所述过渡金属氧化物层中的过渡金属氧化物分子至少一部分通过化学键相连。其中, “化学键”是指过渡金属-O-P 键(如 Zr-O-P 键、Ti-O-P 键、Ta-O-P 键)。由此, 氨基与过渡金属氧化物能紧密地结合在一起。

45 根据本发明的实施例, 所述化学键是由过渡金属氧化物分子与氨基磷酸类化合物的磷酸基团连接形成的。发明人利用磷酸基团与氧化硅层不反应而与过渡金属氧化物分子的特异性反应, 利用氨基磷酸类化合物可特异性地在过渡金属氧化物分子上引入氨基基团。

根据本发明的实施例，所述聚乙二醇是由包括选自选自聚乙炔亚胺-聚乙二醇和含有聚乙二醇的硅烷偶联剂的至少之一提供的。由此，芯片基质表面非功能区对 DNB 的非特异性吸附进一步降低。

根据本发明的实施例，所述聚乙二醇是由聚乙炔亚胺-聚乙二醇提供的，所述聚乙炔亚胺-聚乙二醇通过静电吸附在所述第一氧化硅层表面或第二氧化硅层表面。

- 5 根据本发明的实施例，所述聚乙二醇是由含有聚乙二醇的硅烷偶联剂提供的，所述含有聚乙二醇的硅烷偶联剂通过-Si-O-Si-链与所述第一氧化硅层或第二氧化硅层相连。

需要说明的是，根据本发明实施例的晶圆的材料不受限制。根据本发明的具体实施例，所述晶圆包括选自硅晶圆、石英晶圆、玻璃晶圆以及 CMOS 晶圆的至少之一。

- 10 根据本发明的实施例，所述过渡金属氧化物包括选自二氧化钛、二氧化锆、五氧化二钽、六氧化二铌以及二氧化铪的至少之一。

根据本发明的实施例，所述过渡金属氧化物包括选自二氧化钛、二氧化锆、五氧化二钽的至少之一。

测序芯片

- 在本发明的第二方面，本发明提出了一种测序芯片。根据本发明的实施例，所述测序芯片包括芯片主体，所述芯片主体包括数个芯片颗粒，所述芯片颗粒是将前面所述的芯片基质沿着晶圆层的切割线进行切割后获得的。发明人发现，仅通过改变含有待测序序列的溶液的 pH 及表面活性剂成分等，就可实现待测序序列的选择性的吸附在过渡金属氧化物层上。根据本发明实施例的测序芯片更稳定，测序结果更可靠，能显著提高测序芯片数据产出效率，提高测序芯片的产出，显著降低测序成本。

- 20 根据本发明的实施例的测序芯片结构可不需要表面单分子层，或可在进行完芯片制备工艺后再进行表面修饰，因此本发明所述的测序芯片具有性质稳定的特点，其可承受如刮擦这类的物理接触而不影响测序芯片性能，且能耐高温、耐化学试剂腐蚀。因此该芯片可承受条件更严苛、但效率更高的加工、组装工艺，在包装运输及使用前的准备工作时也更不易损坏。因此提高测序芯片的成品率，增加了使用测序芯片产出数据的效率，从而降低成本。

制备前面所述的芯片基质的方法

- 25 在本发明的第三方面，本发明提出了一种制备前面所述的芯片基质的方法。根据本发明的实施例，所述方法包括：对晶圆层进行表面修饰，所述表面修饰包括利用过渡金属氧化物对所述晶圆层的表面进行处理，以便形成过渡金属氧化物层，所述晶圆层的上表面具有第一氧化硅层，氧化硅层由氧化硅构成，所述过渡金属层形成在所述第一氧化硅层的上表面，所述晶圆层上具有均匀分布的切割线。根据本发明实施例的方法操作简单，环境友好。

- 30 根据本发明的实施例，第一氧化硅层是通过低温等离子体化学气相沉积、等离子体增强化学气相沉积、溅射或原子层沉积法的方法预先在所述晶圆层的上表面形成的。需要说明的是，在晶圆表面形成第一氧化硅层的方法不受限制，可以通过常规的半导体工艺技术进行，如低温等离子体化学气相沉积、等离子体增强化学气相沉积、溅射、原子层沉积等。

- 35 根据本发明的实施例，对晶圆层进行表面修饰是通过薄膜沉积、光刻或刻蚀的方法实现的，以便形成连续过渡金属氧化物层或呈斑点排列的过渡金属氧化物层。根据本发明的一个具体实施例，在氧化硅层上面形成一层图案化的过渡金属氧化物层，过渡金属氧化物可为二氧化钛、二氧化锆、五氧化二钽、六氧化二铌、二氧化铪或其任意组合，该过渡金属氧化物层离散式的分布在氧化硅层之上，并形成特定的阵列式图案（即过渡金属氧化物点阵和特殊设计的图形或线条，以便在后期测序光学进行校准），且在每张单颗芯片上具有相同的图案排布。此图案化层可利用常规的半导体工艺技术，如薄膜沉积、光刻、刻蚀工艺实现，即首先在氧化硅层之上通过溅射、电子束蒸发、热蒸发原子层沉积等薄膜沉积技术形成
- 40 一层覆盖整个晶圆过渡金属氧化物层，再在金属氧化物层上通过薄膜沉积、光刻、刻蚀工艺形成一层与所需图案化层对应的硬掩膜材料层，最后通过刻蚀工艺将硬掩膜层的图案复刻到过渡金属氧化物层上，形成图案化过渡金属氧化物层，即离散排布的过渡金属氧化物以“斑点”状有序的排布在氧化硅层之上，且无过渡金属氧化物“斑点”的区域，氧化硅层将暴露出来，其中“斑点”状过渡金属氧化物区域尺寸为与 DNB 尺寸相同或略小，从而使一个“斑点”仅吸附一个 DNB。

- 45 根据本发明的实施例，所述过渡金属氧化物层为连续层结构，进一步包括在所述过渡金属氧化物层的上表面由氧化硅形成呈连续井字形排列的第二氧化硅层。其中，这里的形成主要是通过原子层沉积法

实现的。根据本发明的一个具体实施例，首先在晶圆上形成第一氧化硅层，之后再第一氧化硅层上再形成一层过渡金属氧化物层，之后再通过常规半导体工艺中的光刻、刻蚀技术在过渡金属氧化物层上形成离散排布的阵列式“井”结构。“井”结构底部为暴露出来的过渡金属氧化物层，“井”结构四周为高出过渡金属氧化物层的氧化硅层，“井”的尺寸为与 DNB 尺寸一致或略小，使每个“井”结构仅结合一个 DNB。

根据本发明的实施例，所述过渡金属氧化物层呈斑点排列，进一步包括在所述过渡金属氧化物层斑点之间沉积氧化硅形成第二氧化硅层。其中，这里的沉积主要是通过原子层沉积法实现的。根据本发明的一个具体实施例，首先在晶圆上形成第一氧化硅层，再通过常规半导体工艺中的光刻、刻蚀技术在氧化硅层上形成离散排布的阵列式“井”结构。“井”结构底部为暴露出来的过渡金属氧化物层，“井”结构四周为高出或者与过渡金属氧化物层的氧化硅层一样高，“井”的尺寸为与 DNB 尺寸一致或略小，使每个“井”结构仅结合一个 DNB。

根据本发明的实施例，进一步包括对所述过渡金属氧化物进行氨基化处理。由此，能在芯片基质的功能区引入氨基，进一步提高功能区对待测序序列，尤其是 DNB 的特异性吸附能力。

根据本发明的实施例，所述氨基化处理是通过将过渡金属氧化物与氨基磷酸类化合物进行反应获得的。由此，能使得氨基磷酸类化合物与过渡金属氧化物形成过渡金属-O-P 键（如 Zr-O-P 键、Ti-O-P 键、Ta-O-P 键）。进而，能在芯片基质的功能区引入氨基，进一步提高功能区对待测序序列，尤其是 DNB 的特异性吸附能力。

根据本发明的实施例，进一步包括对所述第一氧化硅层或第二氧化硅层进行表面修饰，以便在所述第一氧化硅层或第二氧化硅层引入聚乙二醇。由此，能进一步降低芯片基质非功能区对待测序序列，尤其是 DNB 的吸附能力。

根据本发明的实施例，所述聚乙二醇是由包括选自自聚乙烯亚胺-聚乙二醇和含有聚乙二醇的硅烷偶联剂的至少之一提供的。

根据本发明的实施例，所述聚乙二醇是由聚乙烯亚胺-聚乙二醇提供的，所述表面修饰是通过将聚乙烯亚胺-聚乙二醇与所述第一氧化硅层表面或第二氧化硅层表面进行静电吸附进行的。由此，能在芯片基质的非功能区引入聚乙二醇。

根据本发明的实施例，所述聚乙二醇是由含有聚乙二醇的硅烷偶联剂提供的，所述表面修饰是通过将含有聚乙二醇的硅烷偶联剂与所述第一氧化硅层或第二氧化硅层的羟基进行缩合反应进行的，所述羟基是由第一或第二氧化硅层电离后吸附水中的氢氧根离子后形成的 Si-OH 提供的。由此，能在芯片基质的非功能区引入聚乙二醇。

制备测序芯片的方法

在本发明的第四方面，本发明提出了一种制备测序芯片的方法。根据本发明的实施例，所述方法包括：将芯片颗粒进行组装，所述芯片颗粒是将芯片基质沿着晶圆层的切割线进行切割后获得的，所述芯片基质如前面所述限定的或依据前面所述的方法获得。根据本发明实施例的方法操作简单，制备的测序芯片的成品率高。

根据本发明的实施例，所述切割是通过半导体晶圆切割方法实现的。

根据本发明的实施例，所述组装包括将所述芯片颗粒放置于一个含进出液口的支撑框架中，并用胶水或粘合剂将芯片颗粒与支撑框架贴合形成的，所述框架与所述芯片颗粒之间形成流体通道。

根据本发明的实施例，所述晶圆为硅晶圆，所述组装包括：所述芯片颗粒的上表面朝上与所述支撑框架贴合，将一个盖玻片设置在芯片颗粒的上表面，以便获得所述测序芯片。

根据本发明的实施例，所述晶圆为石英晶圆或玻璃晶圆，所述组装包括：所述芯片颗粒的下表面朝上与所述支撑框架贴合，以便获得所述测序芯片。

根据本发明的实施例，所述晶圆为 CMOS 晶圆，所述组装包括：将所述芯片颗粒的下表面与衬底（即感光元件）贴合，所述芯片颗粒与所述衬底通过引线连接，所述引线用于将芯片颗粒上的电信号传输到衬底上。

根据本发明的实施例，所述衬底形式包括但不限于 LGA，CLCC，PLCC 等形式。

根据本发明的实施例，所述引线键合所用的金属线包括但不限于金线和铝线等。

测序方法

在本发明的第五方面，本发明提出了一种测序方法。根据本发明的实施例，所述方法包括：利用测序芯片进行测序，所述测序芯片如前面所限定的或依据前面所述的方法制备的。根据本发明实施例的方法，测序的结果更加准确，成本更加低廉。

- 5 根据本发明的实施例，所述测序芯片的过渡金属氧化物层预先固定有 DNB。DNB 样品可认为是一个点光源，其发出的光能被相机或 CMOS 图像传感器收集采集到，之后进行测序。

以下详细介绍本发明的实施例。

实施例 1 在硅或石英晶圆上制备“斑点”结构的过渡金属氧化物测序芯片的方法

- 参见附图 1-5，本实施例提出了一种在硅或石英晶圆上制备“斑点”结构的过渡金属氧化物测序芯片的方法，并示出了该方法的各步骤工艺过程的截面图。该方法可在不含任何内在电路或结构的裸晶圆上完成。本发明的图示中仅示意性的示出了晶圆上的两个区域 11 和 12，本领域的专业技术人员应认识到，在晶圆上可形成多个（根据晶圆尺寸及芯片大小，芯片数量可为几十至数千不等）具有相同结构的单颗芯片，每张单颗芯片可形成一张测序芯片。

- 图 1 示出了在裸晶圆上形成含 DNB 结合位点区域（过渡金属氧化物层，即功能区）和 DNB 非结合位点区域（氧化硅层，即非功能区）交替存在的图案化层的晶圆 1-10 的截面图。首先提供图 1 中的晶圆衬底结构 111，材料可为硅或石英，但本领域技术人员应认识到的是，本发明并不将衬底材料局限于硅或石英材料，其他任何合适的半导体晶圆材料也可用于本发明中。然后在晶圆 111 上形成一层氧化硅层 112，可通过常规的半导体工艺技术形成该层氧化硅，如低温等离子体化学气相沉积、等离子体增强化学气相沉积、溅射、原子层沉积等。然后在氧化硅层上面形成一层图案化的过渡金属氧化物层，过渡金属氧化物可为二氧化钛、二氧化锆、五氧化二钽、六氧化二锑、二氧化钨或其任意组合，该过渡金属氧化物层离散式的分布在氧化硅层之上，并形成特定的阵列式图案，且在每张单颗芯片（如图 1 中的单颗芯片 11 和 12）上具有相同的图案排布。此图案化层可利用常规的半导体工艺技术，如薄膜沉积、光刻、刻蚀工艺实现，即首先在氧化硅层之上通过溅射、电子束蒸发、热蒸发原子层沉积等薄膜沉积技术形成一层覆盖整个晶圆过渡金属氧化物层（未示出），再在金属氧化物层上通过薄膜沉积、光刻、刻蚀工艺形成一层与所需图案化层对应的硬掩膜材料层（未示出），最后通过刻蚀工艺将硬掩膜层的图案复制到过渡金属氧化物层上，形成图 1 中结构 113 所示的图案化过渡金属氧化物层。结构 113 所示的图案化层中，离散排布的过渡金属氧化物以“斑点”状有序的排布在氧化硅层之上，且无过渡金属氧化物“斑点”的区域，氧化硅层将暴露出来，其中“斑点”状过渡金属氧化物区域尺寸为与 DNB 尺寸相同或略小，从而使一个“斑点”仅吸附一个 DNB。应认识到，此处描述了形成此图案化层所需的工艺步骤，但任何可实现此图案化层的工艺方法应包含在此发明之内。图 1 中的晶圆结构 1-10 可包含数十至数千个相同的芯片（由晶圆尺寸及芯片尺寸而定），且在芯片与芯片中间保留了非常窄的无功能间隔，此间隔也称为切割线，切割刀可在不损伤芯片有效结构区域的情况下将晶圆切割成多个单颗芯片。

- 图 2 示出了将具有图案化过渡金属氧化物层的晶圆 1-10 进行切片工艺后形成的多个单颗晶圆结构 1-20 的截面图。图 2 中晶圆已被切割成由切割槽 121 分割开的单颗芯片，此图 2 中示意性的描述了切片工艺之后的形成的单颗芯片 11 和 12。

- 图 3 示出了将单颗芯片组装成测序芯片 1-30 之后的截面图。其中具有图案化表面层 131 的单颗芯片首先被装进含有进出液口 133 的框架结构 131 中，然后将进行过疏水处理的盖玻片 132 贴合到框架结构 131 之上，并在盖玻片 132 和含图案化表面 113 的芯片的之间形成流体通道 134，液体可从进出液口 133 通入或排出流体通道 134。本图中将芯片组装进框架 131，及将盖玻片 132 贴合到框架 131 都采用粘合剂的方法将各个部件固定，任何合适的粘合剂都可使用在本发明中。此图为示意性的描述了被组装好的测序芯片的结构，即包括提供进出液口的框架、及与框架形成流体通道的盖玻片，但本领域技术人员应认识到，任何合适材料的框架及盖玻片，和任何可实现提供进出液口及流体通道的框架及盖玻片结构，都应包含在本发明内。

- 图 4 为将测序芯片 1-30 进行功能化表面修饰后形成的测序芯片 1-40。其中用于表面修饰的液体可通过进出液口进入流体通道内，并与过渡金属氧化物区域和氧化硅区域接触，对其表面进行功能化修饰，使其分别具有吸附 DNB（即 DNB 结合位点，过渡金属氧化物区域，功能区）和排斥 DNB（即 DNB 非

结合位点, 氧化硅区域, 非功能区) 的功能。其中表面修饰的过程包括: 1) 在氧化硅层表面形成聚乙二醇分子层 142。所述聚乙二醇分子包括选自聚乙烯亚胺-聚乙二醇和含有聚乙二醇的硅烷偶联剂的至少之一, 由此, 芯片表面非功能区对 DNB 的非特异性吸附进一步降低; 或所述聚乙二醇分子为聚乙烯亚胺-聚乙二醇所述多个聚乙二醇分子的一端与氧化硅层 112 是通过静电吸附相连。聚乙烯亚胺-聚乙二醇能在氧化硅层 112 上进行自组装, 之后通过静电作用吸附在氧化硅层 112 上; 或所述聚乙二醇分子为含有聚乙二醇的硅烷偶联剂, 所述多个聚乙二醇分子的一端与氧化硅层 112 是通过-Si-O-Si-链相连, 含有聚乙二醇的硅烷偶联剂能与氧化硅层 112 表面的羟基发生缩合反应, 形成-Si-O-Si-链。2) 在过渡金属氧化物层上形成多个氨基基团 141。所述多个氨基基团与所述多个过渡金属氧化物分子的至少一部分相连, 所述多个氨基基团与氧化硅层不相连。发明人发现, 将过渡金属氧化物分子进行氨基化, 能进一步提高芯片表面功能区对 DNB 吸附的特异性。由此, 通过调整 DNB 的 pH 以及表面活性剂成分, 能实现芯片表面功能区对 DNB 的特异性吸附。所述多个氨基基团是由氨基磷酸类化合物提供氨基基团的。发明人发现, 磷酸基团与氧化硅层不反应而与过渡金属氧化物分子的特异性反应, 利用氨基磷酸类化合物可特异性地在过渡金属氧化物分子上引入氨基基团; 或所述多个氨基基团与所述多个过渡金属氧化物分子的至少一部分相连是通过化学键相连。如前所述, 发明人利用磷酸基团与氧化硅层不反应而与过渡金属氧化物分子的特异性反应, 利用氨基磷酸类化合物可特异性地在过渡金属氧化物分子上引入氨基基团, 其中, 磷酸基团与过渡金属氧化物分子能形成相应的化学键, 所述多个氨基基团通过磷酸基团与过渡金属氧化物分子形成化学键与过渡金属氧化物分子连接; 所述化学键由过渡金属与氨基磷酸类化合物的磷酸基团连接形成的。氨基磷酸类化合物中的磷酸基团可与过渡金属氧化物分子能形成相应的过渡金属-O-P 键(如 Zr-O-P 键、Ti-O-P 键、Ta-O-P 键), 因此所述多个氨基基团通过磷酸基团与过渡金属氧化物分子形成的过渡金属-O-P 键与过渡金属氧化物分子连接。

图 5A 为将图 4 中进行了功能化处理形成的测序芯片 1-40 进行 DNB 装载后形成的含 DNB 阵列的测序芯片 1-50A 的截面图。通过测序芯片上的进出液口 133 将 DNB 试剂通入流体通道中, DNB 将选择性的与 DNB 结合位点(氨基基团修饰后的过渡金属氧化物区域, 即功能区)进行结合, 而不与 DNB 非结合位点结合(聚乙二醇修饰后的氧化硅层), 从而形成 DNB 纳米阵列。图 5A 中还示出光源和相机 152, 结合了荧光标记物的 DNB 可在特定波长或能量的光源的激发下发射出特定波长或能量的光, 并被相机采集, 通过分析相机采集到的光信号可识别出 DNB 上碱基排布。

图 5B 示出了另一种更简洁的 DNB 装载方法, 图 5B 中图 3 的测序芯片 1-30 未经过任何表面修饰处理, 即可进行 DNB 装载, 此步骤需使 DNB 试剂的 pH 及表面活性剂成分达到最优, 从而使不进行表面功能化修饰的情况下, DNB 可只选择性的吸附在 DNB 结合位点(过渡金属氧化物层, 即功能区)上, 而被 DNB 非结合位点(氧化硅层, 即非功能区)排斥。应认识到图 4 及图 5A 所示的先进行表面功能化修饰再进行 DNB 装载的方法将使 DNB 对图案化表面的选择性吸附效果更好。

结果如图 5A 和 5B 所示, DNB 样品 151 装载在过渡金属氧化物“斑点”113 上, 相机 152 放置于 DNB 样品上方, 并用来采集 DNB 样品发出的光信号。DNB 样品可认为是一个点光源, 其向上方向发出的光直接被相机收集到, 向下发出的光一部分可被过渡金属氧化物层和氧化硅层反射并被相机收集到, 另一部分向下发出的光则会穿过过渡金属氧化物层和氧化硅层进入硅衬底。发明人通过光学仿真计算得到了一个最优化的过渡金属氧化物层和氧化硅层厚度, 在此厚度时过渡金属氧化物层和氧化硅层对 DNB 发出的光信号的反射最大、透射最小, 使 DNB 发出的光信号尽可能多的向上传输并被相机收集到, 即被相机捕捉到的荧光信号强度最大。在进行仿真计算时, 首先为了先确定一个最优的氧化硅层厚度, 计算了在没有过渡金属氧化物层的情况下, 不同氧化硅层厚度对应的荧光信号强度, 仿真计算结果如图 5C 所示。在氧化硅层厚度为 90 纳米左右时, 4 种波长的光的反射率都相对较高。

当氧化硅层厚度为 90 纳米左右时, 氧化硅层对 DNB 样品发出的光信号的反射效果最好, 即相机捕捉到的荧光信号强度最强。然后又计算仿真了当氧化硅层厚度为 90 纳米时, 过渡金属氧化物层厚度的变化与荧光信号强度的关系, 结果如图 5D 所示, 当过渡金属氧化物层厚度小于 40 纳米时, 当过渡金属氧化物层的厚度升高, 相机可以捕捉到的荧光信号强度逐渐降低, 因此当过渡金属氧化物层的厚度为 10 至 20 纳米左右时, 过渡金属氧化物层具有较好的机械可靠性, 并且反射率最大, 相机捕捉到的荧光信号强度最高, 如图 5D 所示。

实施例 2 在硅或石英晶圆上制备“井”结构的过渡金属氧化物测序芯片的方法

见附图 6-11, 本实施例提供了一种在硅或石英晶圆上制备“井”结构的过渡金属氧化物测序芯片的方法。并示出了该方法的各步骤工艺过程的截面图。该方法可在不含任何内在电路或结构的裸晶圆上完成。本发明的图示中仅示意性的示出了晶圆上的两个区域 21 和 22, 本领域的专业技术人员应认识到, 在晶

5 晶圆上可形成多个(根据晶圆尺寸及芯片大小, 芯片数量可为几十至数千不等)具有相同结构的单颗芯片, 每张单颗芯片可形成一张测序芯片。

图 6 示出了在裸晶圆上形成一层氧化硅层及过渡金属氧化物层之后的晶圆结构 2-10 的截面图。首先提供一张晶圆衬底 211, 此晶圆衬底可为硅或石英材料, 但不局限于此, 任何合适的半导体晶圆都可应用于本发明。然后在晶圆 211 上形成一层氧化硅层 212, 形成氧化硅层的工艺与实施例 1 中图 1 所述相似。再在氧化硅层上形成一层过渡金属氧化物层 213, 过渡金属氧化物可为二氧化钛、二氧化锆、五氧化二钽、六氧化二锑、二氧化铪或其任意组合, 且形成方法与实施例 1 中图 1 中类似。

10 图 7 示出了在图 6 中含过渡金属氧化物层的晶圆 2-10 上形成图案化的“井”结构氧化硅层之后的晶圆 2-20 的截面图。在图 7 中, 首先在图 6 的晶圆 2-10 上形成一层氧化硅层 221, 再通过常规半导体工艺中的光刻、刻蚀技术在氧化硅层 221 上形成离散排布的阵列式“井”结构 222。“井”结构底部为暴露出来的过渡金属氧化物层, “井”结构四周为高出过渡金属氧化物层的氧化硅层 221, “井”的尺寸为与 DNB 尺寸一致或略小, 使每个“井”结构仅结合一个 DNB。

图 8 示出了将图 7 的晶圆结构 2-20 进行切片工艺后形成的多个单颗芯片 2-30 的截面图。本图中采用与实施例 1 中图 2 中的相似的切片工艺。图 7 的 2-20 晶圆被切割为由切割槽 231 分隔开的单颗芯片 21 及 22。

15 图 9 示出了将单颗芯片进行组装之后形成的测序芯片 2-40 的截面图。所述组装工艺与实施例 1 中图 3 的工艺类似。包括具有进出液口 243 的框架 241, 及贴合在框架上的盖玻片 242。在盖玻片与含阵列式“井”结构的单颗芯片中间形成流体通道。

图 10 为将图 9 的测序芯片 2-40 进行表面功能化修饰处理后形成的测序芯片 2-50 的截面图。图中的表面功能化处理步骤与实施例 1 中图 4 中类似, 最终在过渡金属氧化物层 213 上暴露出的“井”结构底部形成氨基基团修饰的 DNB 结合位点区域(即功能区), 而在高出过渡金属氧化物层之上的氧化硅层表面形成聚乙二醇分子层。

图 11A 为在图 10 所示的测序芯片 2-50 上进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 2-60A 的截面图。如本图所示 DNB 被装载在经过表面功能化修饰处理的测序芯片 2-60A 的阵列式“井”结构内, 这将使 DNB 能承受更高流速的液体的冲刷, 提高测序芯片进行测序时的速度。本图中同样示出了激发光源及照相机结构 262, 其能提供特定波长和能力的激发光并收集被荧光标记物标记了的 DNB 发射出的特定波长及能力的光信号, 应用于识别 DNB 上碱基的排布。

20 图 11B 示出了另一种更简洁的 DNB 装载方法, 图 9 的测序芯片 2-40 未经过任何表面修饰处理, 即可进行 DNB 装载形成测序芯片 2-60B, 此步骤需使 DNB 试剂的 pH 及表面活性剂成分达到最优, 从而使不进行表面功能化修饰的情况下, DNB 可只选择性的吸附在 DNB 结合位点(过渡金属氧化物层, 即功能区)上, 而被 DNB 非结合位点(氧化硅层, 即非功能区)排斥。发明人发现, 图 10 及图 11A 所示的先进进行表面功能化修饰再进行 DNB 装载的方法将使 DNB 对图案化表面的选择性吸附效果更好。

发明人同样通过光学仿真计算, 对氧化硅层和过渡金属氧化物层的厚度进行了优化, 本实施例中的过渡金属氧化物层为一层薄膜结构, 过渡金属氧化物层下方为第一层氧化硅层, 过渡金属氧化物层上方为具有阵列式“井”结构的第二层氧化硅层。根据上述实施例 1 中的仿真结果, 发明人了解到当过渡金属氧化物层厚度在 0 到 40 纳米内变化时, 随着过渡金属氧化物层厚度的增加, 薄膜的反射率逐渐降低, 相机能收集到的荧光信号强度逐渐减小。因此, 首先仿真了当第一层氧化硅层厚度为 90 纳米, 过渡金属氧化物层厚度分别为 0 纳米、10 纳米、20 纳米时, 荧光信号强度与具有阵列式“井”结构的第二层氧化硅层厚度的关系。仿真结果如图 11C 所示, 随着第二层氧化硅层厚度的增加, 荧光信号强度逐渐减弱, 薄膜对光信号的反射率降低。因此为了使“井”结构具有一定的深度用来装载 DNB, 发明人选择第二层氧化硅层厚度为 50 纳米左右。

30 40 45

当第一层氧化硅层厚度为 90 纳米时, 第二层氧化硅层厚度为 50 纳米时, 又仿真计算了不同过渡金

属氧化物层厚度与荧光信号强度的对应关系。仿真结果如图 11D 所示, 弃变化趋势与上述实施例 1 类似, 即当过渡金属氧化物层的厚度小于 40 纳米时, 随着过渡金属氧化物层厚度的增加, 反射率减小, 荧光信号强度逐渐减弱。因此发明人认为过渡金属氧化物层厚度为 5~15 纳米左右时最优, 此时四种碱基发出的不同波长的荧光信号强度都相对较高。所示, 发明人认为在本实施例中, 当第一层氧化硅层厚度为 90 纳米, 过渡金属氧化物层厚度为 5~15 纳米, 第二层氧化硅厚度为 50 纳米时, 测序芯片上的薄膜的反射率较大, 相机可以捕捉到的荧光信号强度相对较高。

实施例 3 另一种在硅或石英晶圆上制备“井”结构的过渡金属氧化物测序芯片的方法

如附图 12-17 所示, 本实施例提供了另一种在硅或石英晶圆上制备“井”结构的过渡金属氧化物测序芯片的方法的各步骤工艺截面图。此方法与实施例 2 方法的不同之处在于, 本方法首先在含氧化硅层 312 的晶圆 311 上形成图案化的过渡金属氧化物层 313, 而实施 2 方法的则为整张晶圆上形成过渡金属氧化物层, 如图 12 及图 6 对比所示。

图 12 为含图案化过渡金属氧化物层 313 的晶圆结构 3-10 的截面图, 其形成工艺与实施例 1 中图 1 类似。

图 13 为在图 12 所示的含图案化过渡金属氧化物层的晶圆 3-10 上, 再形成具有图案化“井”结构 322 的氧化硅层 321 之后的晶圆结构 3-20 的截面图。其形成工艺与实施 2 中的图 7 种类似, 其中氧化硅层上的“井”结构 322 与图案化的“斑点”状过渡金属氧化物层 313 一一对应, 最终氧化硅层将高于过渡金属氧化物层, 并在晶圆表面形成阵列式的图案化“井”结构, “井”结构底部为暴露出的过渡金属氧化物层 313。

图 14 为将图 13 的晶圆结构 3-20 进行切片工艺之后形成的被切割槽 331 分隔开的多个单颗芯片 3-30 的截面图。切片工艺与实施例 2 中图 8 类似。

图 15 为将图 14 所示的单颗芯片 3-30 进行组装工艺之后形成的测序芯片 3-40 的截面图。组装工艺与实施例 2 中图 9 类似。

图 16 为将图 15 所示的测序芯片 3-40 进行表面功能化修饰处理之后形成的测序芯片 3-50。其表面功能化处理工艺与实施例 2 中图 10 类似。

图 17 A 为将图 16 所示的进行过表面功能化处理的测序芯片 3-50 进行 DNB 装载工艺之后形成的具有 DNB 阵列的测序芯片 3-60A 的截面图。其 DNB 装载步骤与实施例 2 中图 11A 所述类似。

图 17 B 为另一种更简洁、不需进行表面功能化修饰处理的 DNB 装载方法, 其与上述实施例 2 中图 11B 类似。

在本实施例中, 过渡金属氧化物层为形成在第一层氧化硅层之上的阵列式的“斑点”结构, 同时在其上方又形成了第二层具有阵列式“井”结构的氧化硅层, 氧化硅层的“井”结构和过渡金属氧化物层的“斑点”对应。在上述实施例 1 中, 通过仿真计算得到, 当第一层氧化硅层厚度为 90 纳米, 过渡金属氧化物层厚度为 10 到 20 纳米左右时, 具有最优化的反射率, 荧光信号强度做大。在此基础上, 继续仿真了当具有第二层阵列式“井”结构的氧化硅层时, 荧光信号强度随着第二层氧化硅层厚度的变化, 仿真计算结果如图 17C 所示, 在第二层氧化硅层厚度为 0 时, 即没有第二层氧化硅层时, 荧光信号强度最大, 而随着第二层氧化硅层厚度的增加, 反射率降低, 荧光信号强度逐渐减弱。因此为了保证具有“井”结构装载 DNB 样品, 第二层氧化硅层厚度为 50 纳米左右时为最优, 此时第一次氧化硅层厚度为 90 纳米, 过渡金属氧化物层厚度为 10 至 20 纳米左右。

实施例 4 在石英晶圆上制备“斑点”结构、背照式的过渡金属氧化物测序芯片的方法

如附图 18-22 所示, 本实施例提供了一种在石英晶圆上制备背照式“斑点”结构过渡金属氧化物测序芯片的方法的各步工艺的截面图。本实施例与实施例 1-3 的不用在于, 本实施例的方法采用石英晶圆或其他任何合适的透光玻璃晶圆作为衬底, 并在衬底晶圆上制备图案化的“斑点”结构过渡金属氧化物图案化层, 且在进行组装工艺时将芯片图案化层朝下进行组装, 并用激发光源及照相机从芯片背面(即透过石英晶圆衬底)对 DNB 进行激发并采集荧光信号。

图 18 为在具有氧化硅层 412 的石英晶圆 411 上形成图案化过渡金属氧化物层的晶圆结构 4-10 的截面图, 其中晶圆为石英晶圆, 但其他任何合适的透光玻璃晶圆可在本发明中使用。氧化层 412 及图案化过渡金属氧化物层 413 形成的工艺与实施例 1 中图 1 类似。

图 19 为在图 18 的晶圆 4-10 上进行切片工艺后,形成的被切割槽分隔开的多个单颗芯片 4-20 的截面图。切片工艺与实施例 1 中图 2 类似。

图 20 示出了将图 19 中的单颗芯片进行封装工艺之后形成的测序芯片 4-30 的截面图。本工艺步骤中,测序芯片的图案化层朝下与一个含进出液口 432 的框架 431 组装并贴合在一起,在框架与芯片上的图案化层之间形成流体通道 433。其中框架 431 可由任何合适的材料以任何合适的加工方法加工而成,且可通过任何合适的粘合剂将芯片与框架贴合起来。应认识到,本图示意性的描述了框架应具有的结构,但本图并非限制性的,任何能提供支撑芯片的作用、具备进出液口、可与芯片图案化层形成流体通道的框架结构都应视为本发明的权利范围内。

图 21 为对图 20 所示的测序芯片 4-30 进行表面功能化修饰处理之后形成的测序芯片 4-40 的截面图。其中功能化修饰的步骤与实施例 1 中图 4 所示的类似。

图 22A 为对图 21 所示的经过功能化修饰处理的测序芯片 4-40 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 4-50A 的截面图。其中 DNB 装载步骤与实施例 1 中图 5A 中类似。本图 22A 中同样示出了激发光源与照相机 452,其从测序芯片的石英或玻璃衬底背面照射 DNB,并收集被荧光标记物标记的 DNB 发出的荧光芯片,从而对 DNB 上的碱基进行测序。

图 22B 为另一种更简洁、不需进行表面功能化修饰处理的 DNB 装载方法,其与实施例 1 中图 5B 类似。且激发光源与照相机 452 从测序芯片的石英或玻璃衬底背面照射 DNB,并收集被荧光标记物标记的 DNB 发出的荧光芯片,从而对 DNB 上的碱基进行测序。

在本实施例 4 中,氧化硅层首先形成在透明石英晶圆上,然后阵列式的过渡金属氧化物“斑点”结构形成在氧化硅层上, DNB 样品装载在过渡金属氧化物“斑点”结构上。但在此实施例中,照相机放置在石英衬底背面, DNB 发出的光信号需要透过渡金属氧化物层、氧化硅层和石英衬底,然后被照相机捕捉到。因此,本实施例 4 中计算了 DNB 发出的荧光信号在透过不同厚度的过渡金属氧化物层、氧化硅层及石英衬底后,能被相机捕捉到的信号强度对比。仿真结果如图 22C 所示,当氧化硅层厚度为 90 纳米,过渡金属氧化物层厚度为 10~20 纳米(第二层氧化硅层厚度为 0)时, DNB 样品发出的荧光的透射率最大,此时透过渡金属氧化物层,氧化硅层及石英衬底的荧光信号强度最大,接近 100%。

25 实施例 5 在石英晶圆上制备“井”结构、背照式的过渡金属氧化物测序芯片的方法

如附图 23-28 所示,本实施例提出了一种石英晶圆上制备背照式“井”结构过渡金属氧化物测序芯片的方法的步各工艺的截面图。本实施例的方法采用石英晶圆或其他任何合适的透光玻璃晶圆作为衬底,并在衬底晶圆上制备图案化的“井”结构过渡金属氧化物图案化层,且在进行组装工艺时将芯片图案化层朝下进行组装,并用激发光源及照相机从芯片背面(即透过石英晶圆衬底)对 DNB 进行激发并采集荧光信号。

图 23 示出了在裸晶圆上形成一层氧化硅层及过渡金属氧化物层之后的晶圆结构 5-10 的截面图。其形成方法与实施例 2 中图 6 中类似。

图 24 示出了在图 23 中含过渡金属氧化物层的晶圆 5-10 上形成图案化的“井”结构氧化硅层之后的晶圆 5-20 的截面图。其形成方法与实施例 2 中图 7 中类似。

图 25 示出了将图 24 的晶圆结构 5-20 进行切片工艺后形成的多个单颗芯片 5-30 的截面图。本图中采用与实施例 1 中图 2 中的相似的切片工艺。

图 26 示出了将图 25 中的单颗芯片进行封装工艺之后形成的测序芯片 5-30 的截面图。本工艺步骤中,测序芯片的图案化层朝下与一个含进出液口 432 的框架 431 组装并贴合在一起,在框架与芯片上的图案化层之间形成流体通道 433。本图中采用与实施例 3 中图 20 的工艺。

图 27 为对图 26 所示的测序芯片 5-40 进行表面功能化修饰处理之后形成的测序芯片 5-50 的截面图。其中功能化修饰的步骤与实施例 1 中图 4 所示的类似。

图 28A 为对图 27 所示的经过功能化修饰处理的测序芯片 5-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 5-60A 的截面图。其中 DNB 装载步骤与实施例 1 中图 5A 中类似。本图中同样示出了激发光源与照相机 562,其从测序芯片的石英或玻璃衬底背面照射 DNB,并收集被荧光标记物标记的 DNB 发出的荧光芯片,从而对 DNB 上的碱基进行测序。

图 28B 为另一种更简洁、不需进行表面功能化修饰处理的 DNB 装载方法,其与实施例 1 中图 5B

类似。且激发光源与照相机 562 从测序芯片的石英或玻璃衬底背面照射 DNB，并收集被荧光标记物标记的 DNB 发出的荧光信号，从而对 DNB 上的碱基进行测序。

在本实施例 5 中，首先在石英晶圆上形成第一层氧化硅层，然后在第一层氧化硅层上方形成一层过渡金属氧化物层，然后在过渡金属氧化物层上方形成具有阵列式“井”结构的第二层氧化硅层。在这种情况下，5 样品同样装载在“井”结构中的过渡金属氧化物层上，其发出的光信号透过过渡金属氧化物层、第一层氧化硅层及石英衬底，并被放置在石英衬底背面的照相机捕捉到。在这种情况下，仿真了当第一层氧化硅层厚度为 90 纳米，过渡金属氧化物层厚度为 10 纳米或 20 纳米时，不同的第二层氧化硅层厚度对透过薄膜层的荧光信号强度的影响。仿真结果如图 28C 所示，在第一层氧化硅层和第二层氧化硅层厚度相同的情况下，具有 10 纳米厚过渡金属氧化物层的结构的荧光信号强度要高于 20 纳米厚的结构。而在当第一层氧化硅层厚度和过渡金属氧化物层厚度确定时，当第二层氧化硅层厚度增加时，透过薄膜层的荧光信号强度并不随着第二层氧化硅层厚度的增加而单调增加或单调减小，而是在不同的波长情况下表现出不同的荧光信号强度变化趋势。在这种情况下，当第二层氧化硅层厚度为 100 至 200 纳米时，即保证了“井”结构具有合适的深度装载 DNB，又使相机能采集到强度比较高的荧光信号。

实施例 6 另一种在石英晶圆上制备“井”结构、背照式的过渡金属氧化物测序芯片的方法

如附图 29-34 所示，本实施例提出了一种石英晶圆上制备背照式“井”结构过渡金属氧化物测序芯片的方法的各步工艺的截面图。此方法与上述 5 方法的不同之处在于，本方法首先在含氧化硅层 612 的晶圆 611 上形成图案化的过渡金属氧化物层 613，而实施例 5 的方法的则为整张晶圆上形成过渡金属氧化物层，如图 29 及图 23 对比所示。

图 29 为含图案化过渡金属氧化物层 613 的晶圆结构 6-10 的截面图，其形成工艺与上述图 1 类似。

图 30 为在图 29 所示的含图案化过渡金属氧化物层的晶圆 6-10 上，再形成具有图案化“井”结构 622 的氧化硅层 621 之后的晶圆结构 6-20 的截面图。其形成工艺与实施例 2 中图 7 种类似，其中氧化硅层上的“井”结构 622 与图案化的“斑点”状过渡金属氧化物层 613 一一对应，最终氧化硅层将高于过渡金属氧化物层，并在晶圆表面形成阵列式的图案化“井”结构，“井”结构底部为暴露出的过渡金属氧化物层 613。

图 31 为将图 30 的晶圆结构 6-20 进行切片工艺之后形成的被切割槽 631 分隔开的多个单颗芯片 6-30 的截面图。切片工艺与实施例 2 中图 8 类似。

图 32 示出了将图 31 中的单颗芯片进行封装工艺之后形成的测序芯片 6-40 的截面图。本图工艺与实施例 5 中图 26 类似。

图 33 为对图 32 所示的测序芯片 6-40 进行表面功能化修饰处理之后形成的测序芯片 6-50 的截面图。其中功能化修饰的步骤与实施例 1 中图 4 所示的类似。

图 34A 为对图 33 所示的经过功能化修饰处理的测序芯片 6-50 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 6-60A 的截面图。其中 DNB 装载步骤与实施例 1 中图 5A 中类似。本图中同样示出了激发光源与照相机 662，其从测序芯片的石英或玻璃衬底背面照射 DNB，并收集被荧光标记物标记的 DNB 发出的荧光芯片，从而对 DNB 上的碱基进行测序。

图 34B 为另一种更简洁、不需进行表面功能化修饰处理的 DNB 装载方法，其与实施例 1 中图 5B 类似。且激发光源与照相机 662 从测序芯片的石英或玻璃衬底背面照射 DNB，并收集被荧光标记物标记的 DNB 发出的荧光芯片，从而对 DNB 上的碱基进行测序。

在本实施例 6 中，首先在石英晶圆上形成第一层氧化硅层，然后在第一层氧化硅层上方形成一层具有阵列式“斑点”结构的过渡金属氧化物层，然后在过渡金属氧化物层上方形成具有阵列式“井”结构的第二层氧化硅层，其中第二层氧化硅层的“井”结构和过渡金属氧化物层的“斑点”结构对应，过渡金属氧化物“斑点”结构在第二层氧化硅层“井”结构的底部。在这种情况下 DNB 样品同样装载在“井”结构中的过渡金属氧化物层上，其发出的光信号透过过渡金属氧化物层、第一层氧化硅层及石英衬底，并被放置在石英衬底背面的照相机捕捉到。

在这种情况下，首先仿真了当第一层氧化硅层厚度为 90 纳米，过渡金属氧化物层厚度为 10 纳米或 20 纳米时，不同的第二层氧化硅层厚度对荧光信号强度的影响。仿真结果如图 34C 所示，在第一层氧化硅层和第二层氧化硅层厚度相同的情况下，具有 10 纳米厚过渡金属氧化物层的结构的荧光信号强度同样

要高于 20 纳米厚的结构。而在当第一层氧化硅层厚度和过渡金属氧化层厚度确定时，当第二层氧化硅层厚度增加时，透过薄膜层的荧光信号强度同样也并不随着第二层氧化硅层厚度的增加而单调增加或单调减小，而是在不同的波长情况下表现出不同的荧光信号强度变化趋势。在这种情况下，当第二层氧化硅层厚度为 100 至 200 纳米时，即保证了“井”结构具有合适的深度装载 DNB，又使相机可以采集到强度比较高的荧光信号。

实施例 7 在 CMOS 晶圆上制备“斑点”结构或“井”结构过渡金属氧化物测序芯片的方法

如附图 35-41 所示，本实施例提出了一种在 CMOS 晶圆上制备具有阵列式“斑点”结构或“井”结构的过渡金属氧化物测序芯片的方法。此方法与上述方法的不同之处在于，上述方法都采用外部的激发光源及照相机设备，通过外部激发光源发出的特定波长和能量激发光照射被荧光标记物标记了的 DNB，使 DNB 发射出特定波长和能量的光，通过照相机采集 DNB 发出的光信号可进行测序，而本方法则不需要外部的激发光源及照相机设备。本方法所采用的 CMOS 晶圆为具有图像传感器功能的 CMOS 晶圆，每块晶圆上可具有数百至数千颗图像传感器芯片，每颗图像传感器芯片可具有数百万至数千万个像素点（及光电二极管阵列），图像传感器芯片可感知外部的不同强度的光信号并转换为相应的电信号。将标记了荧光标记物的 DNB 选择性的装载到图像传感器芯片上的光电二极管阵列上，形成与光电二极管阵列一一对应的 DNB 阵列，并使用生物或化学方法使 DNB 发光（不加外部激发光源），通过识别图像传感器芯片在不同时间、不同像素点上的光信号值，可对装载到图像传感器芯片上的 DNB 阵列进行测序。

图 35 为一张 CMOS 图像传感器晶圆 7-10 截面的示意图，本领域技术人员应认识到一张 CMOS 晶圆上可具有多个芯片，本图中只示意性的画出其中两个芯片 71 和 72。如图 35 所示该 CMOS 图像传感器晶圆具有光敏层 73、互联层 74、衬底层 75、光敏层 73 上的介电薄膜层 717，该层材料通常为二氧化铪和五氧化二钽薄膜堆叠而成，在介电薄膜层 717 之上为一层氧化硅层 718。其中光敏层 73 包括形成在半导体材料 715 中的光敏部分 716，此光敏部分 716 可以为一种光电二极管。半导体材料层 715 可以由任何合适的材料制成，例如硅、硅上的 III-V 族材料、硅上的石墨烯、绝缘体上的硅及它们的组合等。尽管本发明在此对光电二极管 716 进行了描述，但是值得注意的是任何合适的光敏结构都可以应用在本发明中。光敏二极管 716 可将测量到的光信号转变为电流信号。光敏二极管 716 可以包含一个 MOS（Metal Oxide Semiconductor, 金属氧化物半导体）晶体管的源极和漏极，其可将电流传输到其他部件上，如传输到另一个 MOS 晶体管上。其他组件可包括复位晶体管、电流源跟随器或用于将电流值转换为数字信号的行选择器等。CMOS 图像传感器 10 中也可以包含电介质层，值得注意的是此电介质层可以包含任何合适的电绝缘材料。互联层 74 包含了形成与介电层 713 中的金属布线 714，金属布线 714 可以被用于集成电路材料内部互联，也可用于对外部的电连接。衬底层 75 包括硅衬底 711 和 CMOS 处理电路层 712，CMOS 处理电路层可包含用于测序操作需要的 CMOS 电路。例如，CMOS 处理电路层 712 可包含用于图像处理、信号处理、用于实现测序操作的控制功能和外部通讯的电路。CMOS 处理电路 712 将光敏层 73 传感到的光敏信号处理成电信号，并通过互联硅通孔 720 及焊盘 719 将电信号传输到外部设备。

本领域技术人员应认识到的是，在本发明中只示意性的描述的 CMOS 图像传感器芯片的结构，但此描述并非限制性的，任何结构的图像传感器芯片都可用于本发明中。

然后在图 35 所示的 CMOS 图像传感器晶圆 7-10 上形成阵列式的具有“斑点”结构或“井”结构的过渡金属氧化物层，即如下所述的图 36A，图 36B 和图 36C。

其中图 36A 为在图 35 所示的 CMOS 图像传感器晶圆 7-10 上形成“斑点”结构的图案化过渡金属氧化物层之后的 CMOS 晶圆结构 7-20A 的截面图。本图中的工艺步骤与实施例 1 中图 1 中类似，不同之处只在于本图中晶圆为 CMOS 晶圆，且“斑点”结构的过渡金属氧化物区域 721 分布在光电二极管阵列 716 上方。

其中图 36B 为在图 35 所示的 CMOS 图像传感器晶圆 7-10 上形成一种“井”结构的图案化过渡金属氧化物层之后的 CMOS 晶圆结构 7-20B 的截面图。本图中的工艺步骤与实施例 2 中图 6 及图 7 中类似，不同之处只在于本图中晶圆为 CMOS 晶圆，且“井”结构的过渡金属氧化物区域 724 分布在光电二极管阵列 716 上方。

其中图 36C 为在图 35 所示的 CMOS 图像传感器晶圆 7-10 上形成另一种“井”结构的图案化过渡金属氧化物层之后的 CMOS 晶圆结构 7-20C 的截面图。图 36C 中的工艺步骤与实施例 3 中图 12 及图 13

中类似，不同之处只在于本图中晶圆为 CMOS 晶圆，且“井”结构的过渡金属氧化物区域 727 分布在光电二极管阵列 716 上方。

图 37 为将图 36A 中形成了图案化过渡金属氧化物层的 CMOS 晶圆 7-20A（因上述图 36A，图 36B，图 36C 后续工艺一致，因此后续发明内容只采用图 36A 所示的图案化晶圆结构进行描述）进行切片工艺之后形成的被切割槽 731 分开的多个单颗芯片 7-30 的截面图。切片工艺与实施例 1 中图 2 中类似。

图 38 为将图 37 中所示的芯片进行芯片贴装及引线键合之后形成的芯片结构 7-40 的截面图。图 38 为测序芯片组装机工艺中的前 2 步，首先将单颗芯片通过胶水或粘合剂贴合到封装衬底 741 上。封装衬底 741 可为一种 LGA 封装形式的衬底，衬底正面具有与芯片进行电连接的焊盘 742，衬底背面具有与外部设备进行电连接的触点 743，焊盘 742 与触点 743 通过衬底内部的布线一一对应。然后通过引线键合的方法将芯片上的焊盘 719 与衬底上的焊盘 742 进行电连接，从而将芯片上传出的电信号通过引线传出但衬底上，再通过衬底与外部设备的接口传出到外部设备上。应认识到本说明中的衬底包括但不限于与 LGA 形式，任何合适封装衬底形式都可应用于本发明中，且芯片贴片工艺中用到的胶水或粘合剂也应包含但不限于任何封装工艺中使用的胶水或粘合剂，引线键合工艺中的金属连线也包括但不限于金线、铝线等。

图 39 为将图 38 所示的芯片结构 7-40 进行盖子结构贴合之后形成的测序芯片 7-50 的截面图。本图中，一个包含流体通道 753、进出口 752 及支撑结构的盖子结构 751 通过胶水或粘合剂被贴合在 CMOS 图像传感器芯片及衬底上，形成一个测序芯片。其中流体通道 753 形成在图案化过渡金属氧化物层之上，且将液体限制在一定空间范围内，而不会使液体接触到流体通道之外的焊盘、引线等其他通电区域。应认识到盖子 751 可为任何合适材质（如包括但不限于任何颜色的 PC，PEI，PEEK，PMMA 等）经由任何合适的加工方法（包括但不限于 CNC，开模注塑，3D 打印等）加工而成。且本领域技术人员还应认识到衬底 741 及盖子 751 的物理结构应包括但不限于本图所示，任何可实现本图示功能的物理结构都应包含在本发明内。

图 40 为将图 39 所示的测序芯片进行表面功能化修饰处理之后形成的测序芯片 7-60 的截面图。此图中的功能化处理工艺与实施例 1 中图 4 类似。

图 41A 为将图 40 所述的经过功能化处理的测序芯片 7-60 进行 DNB 装载之后形成的具有 DNB 阵列的测序芯片 7-70A 的截面图。此图中示出的 DNB 装载工艺与实施例 1 中图 5 中类似，不同之处在于，此方法中被荧光标记物标记了的 DNB 通过生物或化学方法发光，而不需要借助外部的激发光源，因此 DNB 阵列通过生物或化学方法发出的光被图像传感器上的光电二极管阵列捕捉，并被处理电路输出为电信号。根据 DNB 阵列在不同时间、不同像素点（光电二极管）发光的情况，可识别出 DNB 的碱基排布。

图 41B 为另一种更简洁、不需要表面功能化处理的 DNB 装载方法。此装载方法如上述图 5B 所示，并通过上述图 41A 中所述的方式将 DNB 发光信号转变为 DNB 上碱基排布信息。

在本实施例 7 中，过渡金属氧化物层和第二层氧化硅层在具有第一层氧化硅层的含有光敏结构的 CMOS 晶圆上形成与上述实施例类似的三种“斑点”或者“井”结构，即包括：1. 在第一层氧化硅层上形成阵列式“斑点”结构的过渡金属氧化物层，DNB 装载在过渡金属氧化物层“斑点”结构上；2. 在第一层氧化硅层上形成一层过渡金属氧化物薄膜，并在过渡金属氧化物薄膜上形成具有阵列式“井”结构的第二层氧化硅层，DNB 装载在第二层氧化硅层“井”结构底部的过渡金属氧化物层上；3. 在第一层氧化硅层上形成具有阵列式“斑点”结构的过渡金属氧化物层，然后在过渡金属氧化物层之上形成具有阵列式“井”结构的第二层氧化硅层，DNB 装载在“井”结构氧化硅层底部的过渡金属氧化物“斑点”结构上。在这三种“斑点”或者“井”结构中，DNB 发出的光信号需穿过过渡金属氧化物、第一层氧化硅层及 CMOS 晶圆上的 ARC 层（抗反射层，通常为五氧化二钽）、PIN 层（通常为二氧化硅），最终被 CMOS 晶圆上的光敏结构采集到，因此仿真了 DNB 发出的光在透过这几层薄膜后能被光敏结构采集到的信号强度。而 PIN 层和 ARC 层的厚度是由 CMOS 晶圆的工艺决定的，通常为确定值，其中 PIN 层厚度为 6 纳米，ARC 层厚度为 50 纳米。因此仿真了上述三种“斑点”或者“井”结构中，第一层氧化硅层、过渡金属氧化物层及第二层氧化硅层厚度的变化对荧光信号强度的影响。

首先仿真了本实施例所述的第一种情况，当只具有第一层氧化硅层时，荧光信号强度与第一层氧化硅层厚度的关系。仿真结果如图 41C 所示，CMOS 晶圆中的光敏结构收集到的光信号强度随第一层氧化硅

厚度的增加单调减小。为了与现有标准 CMOS 工艺兼容以及相应的产品的可靠性考虑，氧化层的厚度可选为 150nm。

然后又仿真了当第一层氧化硅层厚度为 150 纳米时，第一层氧化硅层上的阵列式“斑点”结构过渡金属氧化物层的厚度与荧光信号强度的关系。仿真结果如图 41D 所示，CMOS 晶圆中的光敏结构收集到的光信号强度随过渡金属氧化物层的厚度呈现波动变化。从工艺角度，优化的厚度可选为 40-50nm。

然后仿真了本实施例 7 中的第二种情况，当第一层氧化硅层厚度为 150 纳米时，在第一层氧化硅层上再形成一层过渡金属氧化物层薄膜，首先为了确定该层过渡金属氧化物层薄膜的厚度，仿真了该厚度与荧光信号强度的关系。仿真结果如图 41E 所示，荧光信号强度随着过渡金属氧化物层薄膜厚度增加而波动变化，当厚度为 10~20 纳米时，荧光信号强度最大。

然后又仿真了在此基础上再形成“井”结构的第二层氧化硅层时，第二层氧化硅厚度与荧光信号强度的关系。仿真结果如图 41F 所示，当过渡金属氧化物层的厚度确定后，此结构收集到的光信号强度与第二层氧化层厚度相关性可忽略不计。考虑到做 DNA 测序的流体需求，第二层氧化层厚度太大，使得表面的结构太深容易导致流体死区，影响测序质量。第二层氧化层厚度适中可以更加有效使得待测 DNA 基团落在有效区域，第二层氧化层厚度可以选为 50-100nm。

15 实施例 8 另一种可重复利用的测序芯片封装方式

在本实施例中，提出了一种新的测序芯片封装方式，该种封装方式的测序芯片可在经过特殊的处理工艺后再重复利用，使测序芯片的成本大幅降低。

首先需在一张半导体晶圆上形成具有过渡金属氧化物“斑点”或“井”结构的图案化阵列，这个阵列式图案化结构可为上述实施例 1~3 中图 1、图 7 和图 13 中的晶圆上的结构的其中之一，在本实施例中以实施例 1 中图 1 中的结构为示例来描述这种可重复利用的测序芯片的制造工艺过程，本发明中所包括的其他测序芯片结构也可用相同的封装工艺来制备成可重复利用的测序芯片。

如图 42 所示为与实施例 1 中图 1 一样的具有阵列式“斑点”结构的过渡金属氧化物层的晶圆结构 8-10 的截面图，其中氧化硅层 812 形成在半导体晶圆衬底 811 上，“斑点”结构的过渡金属氧化物层 813 形成在氧化硅层 812 之上，各步工艺过程及材料要求与实施例 1 中图 1 中的描述一致。

如图 43 为将图 42 所示的晶圆结构 8-10 进行切片工艺后形成的多个单颗芯片 81 和 82 后的晶圆结构 8-20 的截面图，其中切片工艺与实施例 1 中图 2 中类似。

如图 44 为将图 43 中形成的单颗芯片 81 或 82 与一个把手结构 831 组装后形成的可重复利用的测序芯片 8-30 的截面图。其中把手结构 831 的作用为，通过将把手结构与单颗芯片进行固定形成测序芯片，可以利用把手结构对测序芯片进行抓取、转移等操作，从而进行 DNB 的装载及测序。图 44 中只示意性的画出了一个“L”型的扶手结构，本领域技术人员应认识到任何能实现上述功能的扶手结构都包含在本发明中，本发明中也不限制扶手结构的数量，可用多个扶手结构与单颗芯片进行封装。扶手结构的材料可选用与 DNB 装载及测序试剂兼容的、成本低、易加工且不易老化磨损的塑料或金属，如包括但不限于聚醚醚酮，聚碳酸酯，聚甲基丙烯酸甲酯等高分子塑料类，或铝合金、不锈钢等金属类。可选用固体或液体类的粘合剂来将单颗芯片和扶手结构粘合在一起，任何与 DNB 装载及测序试剂兼容的粘合剂都可用于本专利中。

如图 45 所示为将图 44 中所示的组装好的测序芯片浸入到一个装了试剂 842 的容器 841 中，其中试剂 842 可为芯片表面修饰、DNB 装载及测序过程中任何试剂，在一次表面修饰、DNB 装载及测序过程中，可具有多个容器 841，并分别装着不同的试剂 842，可通过抓取测序芯片的把手结构来使测序芯片在不同的容器及试剂中切换，从而进行不同的反应。在本图 45 示中，测序芯片上的 DNB 结合位点区域（“斑点”结构过渡金属氧化物层）上进行完装载着 DNB，可通过一个激发光源及照相机 843 来采集 DNB 发出的不同波长及能量的光信号，从而进行测序操作。

在进行完一次完整的测序操作后，可对该种封装结构的测序芯片进行处理并重复利用。具体处理方法如下：

将测序结束的测序芯片进行预处理，拆除把手结构，使得整张芯片完全裸露在外。随后将芯片浸入 SC1 洗液（Slide Clean 1，含有 Triton 的 50mM 氢氧化钾溶液）中 10 分钟，随后取出，使用去离子水反复清洗芯片表面 3 次以上，并将芯片置于氮气气流中完全干燥。

以上所述的 SC1 洗液也可以使用 SC2 洗液进行替代，具体操作步骤为：将测序结束的测序芯片拆除把手结构，置于 SC2 洗液中（Slide Clean 2，使用氨水与过氧化氢以一定比例混合）。将洗液加温至 80 度放置 5 分钟，随后将芯片取出，使用去离子水反复清洗芯片 3 此以上，并将芯片置于氮气气流中完全干燥。

- 5 以上所述的洗液清洗法也可以使用等离子干燥处理法代替，将测序结束的测序芯片置于氩气等离子气氛中 30 分钟，取出后使用去离子水清洗除去灰尘，并将芯片置于氮气气流中完全干燥。

实施例9 芯片表面不进行修饰，通过改变装载条件来形成微阵列

- 采用二氧化硅表面模拟非结合位点区域，二氧化钛、五氧化二钽表面过渡金属氧化物模拟结合位点区域。使用等离子体清洗机对三种表面进行清洗，随后使用乙醇进行进一步清洗。使用条件优化过的 DNB 溶液（改变溶液 pH 及表面活性剂含量）（160BP, 10ng/uL）在芯片表面进行 DNB 加载，DNB 加载完成后使用 cy3 染料对 DNB 进行荧光标记，随后使用荧光显微镜对芯片表面进行分析，结果如图 46 所示，其中亮点是加载后的 DNB，黑色线条为非功能区较为集中的区域，功能区密度较低（不吸附 DNB）。将这种芯片按照前述组装方法制成测序芯片，在 Zebra 平台上进行上机测序结果如图 47 所示，使用新型过渡金属氧化物阵列芯片进行 DNB 加载的加载成功率(GRR值)高于目前使用现有工艺制造的芯片。

- 15 结论：由于金属氧化物和二氧化硅表面性质不同，通过改变 DNB 溶液的 pH 及表面活性剂等成分，芯片表面功能区可以选择性吸附 DNB。

实施例10 带有过渡金属氧化物点阵的硅晶体进行选择性功能化后吸附 DNB 的效果检测

- 带有过渡金属氧化物点阵的硅晶体芯片在使用等离子体清洗机、乙醇清洗之后被置于 10mM 氨基乙基磷酸溶液中，浸泡 24 小时后取出，使用乙醇、水对表面进行清洗。使用 X-射线光电子能谱仪对三种表面进行元素分析，结果显示，氨基化前后二氧化硅表面均不含有磷元素的组分，而二氧化钛、五氧化二钽表面的磷元素原子浓度从氨基化之前的 0 上升到 2%。使用与测序一致的 DNB 溶液（160BP, 10ng/uL）在芯片表面进行 DNB 加载，DNB 加载完成后使用 cy3 染料对 DNB 进行荧光标记，随后使用荧光显微镜对芯片表面进行分析，结果如图 48 所示。图 48 中可见过渡金属氧化物经氨基磷酸修饰后对 DNB 有良好的吸附效果，同时二氧化硅非结合区域（图中黑色线条）对 DNB 的吸附相当有限。

- 25 其中，带有过渡金属氧化物点阵的硅晶体芯片是将工厂使用的二氧化硅元晶的表面氧化之后，使用 ALD 镀过渡金属氧化物点阵的方式制备的。

结论：二氧化硅表面无任何氨基磷酸成分，二氧化钛、五氧化二钽表面均可检测到氨基磷酸成分，可以证明磷酸反应的选择性。修饰后的表面可以选择性的对过渡金属氧化物区域进行选择性的氨基化并实现芯片表面功能区特异性吸附 DNB 的效果。

- 30 实施例11 使用含有聚乙二醇的共聚物对非功能区域的进一步修饰的效果检测

- 本实施例采用特殊订制的芯片进行，芯片上过渡金属氧化物区域尺寸为 200 微米，间隔为 500 微米。芯片使用与实施例 9 中相同的清洗、氨基磷酸修饰处理后，在 10mg/mL 聚乙烯亚胺-聚乙二醇（PEI-PEG）共聚物水溶液中浸泡 10 分钟，随后使用纯水清洗。随后使用与测序一致的 DNB 溶液（160BP, 10ng/uL）在芯片表面进行 DNB 加载，DNB 加载完成后使用 cy3 染料对 DNB 进行荧光标记，随后使用荧光显微镜对芯片表面进行分析，结果如图 49 所示。图 49 中可见使用共聚物对二氧化硅非结合区域进行处理后，表面的非特异性吸附得到进一步的降低。

结论：使用含有聚乙二醇的共聚物可以进一步降低芯片表面非功能区对 DNB 及杂质的吸附。

实施例12 使用含有聚乙二醇的硅烷偶联剂对非功能区域的进一步修饰的效果检测

- 带有过渡金属氧化物点阵的硅晶体芯片在使用等离子体清洗机、乙醇清洗之后被置于阿仑膦酸和聚乙二醇改性的硅烷偶联剂溶液中，反应一段时间后取出，用乙醇和水清洗。随后使用与测序一致的 DNB 溶液（160 BP, 10ng/uL）在芯片表面进行 DNB 加载，DNB 加载完成后使用 cy3 染料对 DNB 进行荧光标记，随后使用荧光显微镜对芯片表面进行分析，如图 50 所示。

结论：使用含有聚乙二醇的硅烷偶联剂可以进一步降低二氧化硅表面非功能区对 DNB 及杂质的吸附。

- 45 在本说明书的描述中，参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”、或“一些

- 示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中，对上述术语的示意性表述不必须针对的是相同的实施例或示例。而且，描述的具体特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外，在不相互矛盾的情况下，本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。
- 5

尽管上面已经示出和描述了本发明的实施例，可以理解的是，上述实施例是示例性的，不能理解为本发明的限制，本领域的普通技术人员在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。

权利要求书

1、一种芯片基质，其特征在于，包括：

晶圆层，所述晶圆层上具有均匀分布的切割线；

第一氧化硅层，所述第一氧化硅层由氧化硅构成，形成在所述晶圆层的上表面；

5 过渡金属氧化物层，所述过渡金属氧化物层由过渡金属氧化物构成，形成在所述第一氧化硅层的上表面。

2、根据权利要求1所述的芯片基质，其特征在于，所述过渡金属氧化物层由数个不相连的过渡金属氧化物斑点构成。

3、根据权利要求2所述的芯片基质，其特征在于，所述过渡金属氧化物斑点的厚度为10-20nm，所述
10 第一氧化硅层的厚度为80-100nm，优选为90nm。

4、根据权利要求2所述的芯片基质，其特征在于，所述过渡金属氧化物斑点进一步连接有氨基；
任选地，所述数个不相连的过渡金属氧化物斑点之间的第一氧化硅层上进一步连接有聚乙二醇。

5、根据权利要求1或2所述的芯片基质，其特征在于，进一步包括第二氧化硅层；

15 任选地，所述过渡金属氧化物层为连续层结构，所述第二氧化硅层由氧化硅呈数个相连的井字形成在所述过渡金属氧化物层上表面；

任选地，所述过渡金属氧化物层由数个不相连的过渡金属氧化物斑点构成，所述第二氧化硅层形成在所述数个不相连的过渡金属氧化物斑点之间的第一氧化硅层的上表面。

6、根据权利要求5所述的芯片基质，其特征在于，所述晶圆为硅晶圆，所述第二氧化硅层的厚度为40-60nm，优选为50nm，所述过渡金属氧化物层的厚度为5-15nm，所述第一氧化硅层的厚度为80-100nm，
20 优选为90nm；

任选地，所述晶圆为石英晶圆，所述第二氧化硅层的厚度为100-200nm，所述过渡金属氧化物层的厚度为10-20nm，所述第一氧化硅层的厚度为80-100nm，优选为90nm。

7、根据权利要求5所述芯片基质，其特征在于，所述第二氧化硅层井字格凹陷处的所述过渡金属氧化物层或所述过渡金属氧化物斑点进一步连接有氨基；

25 任选地，所述第二氧化硅层上进一步连接有聚乙二醇。

8、根据权利要求4或7所述的芯片基质，其特征在于，所述氨基与所述过渡金属氧化物层中的过渡金属氧化物分子至少一部分通过化学键相连；

任选地，所述化学键是由过渡金属氧化物分子与氨基磷酸类化合物的磷酸基团连接形成的。

9、根据权利要求4或7所述的芯片基质，其特征在于，所述聚乙二醇是由包括选自自聚乙炔亚胺-聚乙二醇和含有聚乙二醇的硅烷偶联剂的至少之一提供的。
30

10、根据权利要求9所述的芯片基质，其特征在于，所述聚乙二醇是由聚乙炔亚胺-聚乙二醇提供的，所述聚乙炔亚胺-聚乙二醇通过静电吸附在所述第一氧化硅层表面或第二氧化硅层表面。

11、根据权利要求9所述的芯片基质，其特征在于，所述聚乙二醇是由含有聚乙二醇的硅烷偶联剂提供的，所述含有聚乙二醇的硅烷偶联剂通过-Si-O-Si-链与所述第一氧化硅层或第二氧化硅层相连。

35 12、根据权利要求1-11任一项所述的芯片基质，其特征在于，所述晶圆包括选自硅晶圆、石英晶圆、玻璃晶圆以及CMOS晶圆的至少之一。

13、根据权利要求1-11任一项所述的芯片基质，其特征在于，所述过渡金属氧化物包括选自二氧化钛、二氧化锆、五氧化二钽、六氧化二铌以及二氧化铪的至少之一。

40 14、根据权利要求13所述的芯片基质，其特征在于，所述过渡金属氧化物包括选自二氧化钛、二氧化锆、五氧化二钽的至少之一。

15、一种测序芯片，包括芯片主体，其特征在于，所述芯片主体包括数个芯片颗粒，所述芯片颗粒是将权利要求1-14任一项所述的芯片基质沿着晶圆层的切割线进行切割后获得的。

16、一种制备权利要求1-14任一项所述的芯片基质的方法，其特征在于，对晶圆层进行表面修饰，所述表面修饰包括利用过渡金属氧化物对所述晶圆层的表面进行处理，以便形成过渡金属氧化物层，所述晶圆层的上表面具有第一氧化硅层，氧化硅层由氧化硅构成，所述过渡金属层形成在所述第一氧化硅层的上表面，所述晶圆层上具有均匀分布的切割线。
45

17、根据权利要求 16 所述的方法，其特征在于，第一氧化硅层是通过低温等离子体化学气相沉积、等离子体增强化学气相沉积、溅射或原子层沉积法的方法预先在所述晶圆层的上表面形成的。

18、根据权利要求 16 所述的方法，其特征在于，对晶圆层进行表面修饰是通过薄膜沉积、光刻或蚀蚀的方法实现的，以便形成连续过渡金属氧化物层或呈斑点排列的过渡金属氧化物层。

5 19、根据权利要求 18 所述的方法，其特征在于，所述过渡金属氧化物层为连续层结构，进一步包括在所述过渡金属氧化物层的上表面由氧化硅形成呈连续井字形排列的第二氧化硅层；

任选地，所述过渡金属氧化物层呈斑点排列，进一步包括在所述过渡金属氧化物层斑点之间沉积氧化硅形成第二氧化硅层。

20、根据权利要求 16-19 任一项所述的方法，其特征在于，进一步包括对所述过渡金属氧化物进行
10 氨基化处理。

21、根据权利要求 20 所述的方法，其特征在于，所述氨基化处理是通过将过渡金属氧化物与氨基膦酸类化合物进行反应获得的。

22、根据权利要求 16-21 任一项所述的方法，其特征在于，进一步包括对所述第一氧化硅层或第二氧化硅层进行表面修饰，以便在所述第一氧化硅层或第二氧化硅层引入聚乙二醇。

15 23、根据权利要求 22 所述的方法，其特征在于，所述聚乙二醇是由包括选自选自聚乙炔亚胺-聚乙二醇和含有聚乙二醇的硅烷偶联剂的至少之一提供的；

任选地，所述聚乙二醇是由聚乙炔亚胺-聚乙二醇提供的，所述表面修饰是通过将聚乙炔亚胺-聚乙二醇与所述第一氧化硅层表面或第二氧化硅层表面进行静电吸附进行的；

20 任选地，所述聚乙二醇是由含有聚乙二醇的硅烷偶联剂提供的，所述表面修饰是通过将含有聚乙二醇的硅烷偶联剂与所述第一氧化硅层或第二氧化硅层的羟基进行缩合反应进行的，所述羟基是由第一或第二氧化硅层电离后吸附水中的氢氧根离子后形成的 Si-OH 提供的。

24、一种制备测序芯片的方法，其特征在于，将芯片颗粒进行组装，所述芯片颗粒是将芯片基质沿着晶圆层的切割线进行切割后获得的，所述芯片基质如权利要求 1~14 任一项所述限定的或依据权利要求 16~23 任一项所述的方法获得。

25 25、根据权利要求 24 所述的方法，其特征在于，所述切割是通过半导体晶圆切割方法实现的。

26、根据权利要求 24 所述的方法，其特征在于，所述组装包括将所述芯片颗粒放置于一个含进出液口的支撑框架中，并用胶水或粘合剂将芯片颗粒与支撑框架贴合形成的，所述框架与所述芯片颗粒之间形成流体通道。

27、根据权利要求 26 所述的方法，其特征在于，所述晶圆为硅晶圆，所述组装包括：所述芯片颗粒
30 的上表面朝上与所述支撑框架贴合，将一个盖玻片设置在芯片颗粒的上表面，以便获得所述测序芯片。

28、根据权利要求 26 所述的方法，其特征在于，所述晶圆为石英晶圆或玻璃晶圆，所述组装包括：所述芯片颗粒的下表面朝上与所述支撑框架贴合，以便获得所述测序芯片。

29、根据权利要求 24 所述的方法，其特征在于，所述晶圆为 CMOS 晶圆，所述组装包括：将所述芯片颗粒的下表面与衬底贴合，所述芯片颗粒与所述衬底通过引线连接，所述引线用于将芯片颗粒上的
35 电信号传输到衬底上。

30、一种测序方法，其特征在于，利用测序芯片进行测序，所述测序芯片如权利要求 15 所限定的或依据权利要求 24-29 任一项所述的方法制备的。

31、根据权利要求 30 所述的方法，其特征在于，所述测序芯片的过渡金属氧化物层预先固定有 DNB。

40

45