

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月1日(01.02.2024)



(10) 国際公開番号

WO 2024/024166 A1

(51) 国際特許分類:
C23C 16/455 (2006.01) C23C 16/52 (2006.01)
C23C 16/24 (2006.01) H01L 21/205 (2006.01)

(21) 国際出願番号: PCT/JP2023/012014

(22) 国際出願日: 2023年3月24日(24.03.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-118692 2022年7月26日(26.07.2022) JP

(71) 出願人: 株式会社 KOKUSAI ELECTRIC (KOKUSAI ELECTRIC CORPORATION)
[JP/JP]; 〒1010045 東京都千代田区神田鍛冶町3丁目4番地 Tokyo (JP).

(72) 発明者: 鋪田 嚴(SHIKIDA, Gen); 〒9392393 富山県富山市八尾町保内二丁目1番地 株式会社 KOKUSAI ELECTRIC 内 Toyama (JP).

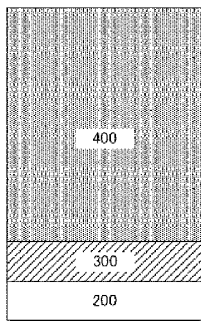
工藤 敏生(KUDO, Toshio); 〒9392393 富山県富山市八尾町保内二丁目1番地 株式会社 KOKUSAI ELECTRIC 内 Toyama (JP). 板谷 秀治(ITATANI, Hideharu); 〒9392393 富山県富山市八尾町保内二丁目1番地 株式会社 KOKUSAI ELECTRIC 内 Toyama (JP).

(74) 代理人: 弁理士法人太陽国際特許事務所(TAIYO, NAKAJIMA & KATO); 〒1600022 東京都新宿区新宿4丁目3番17号 Tokyo (JP).

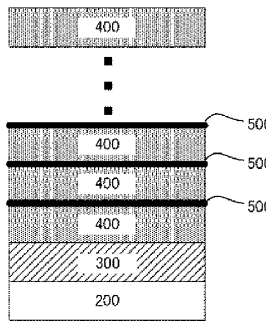
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: SUBSTRATE PROCESSING METHOD, METHOD FOR PRODUCING SEMICONDUCTOR DEVICE, SUBSTRATE PROCESSING APPARATUS, AND PROGRAM

(54) 発明の名称: 基板処理方法、半導体装置の製造方法、基板処理装置、およびプログラム



(A)



(B)

(57) Abstract: The present invention provides a technology which enables the improvement of the film quality of a film that is formed on a substrate. A substrate processing method according to the present invention comprises a step in which a multilayer film that has a predetermined thickness is formed on a substrate by performing a cycle a predetermined number of times, the cycle comprising (a) a step in which a first film is deposited by exposing the substrate to a starting material gas, and (b) a step in which the substrate is exposed to a crystal growth inhibitor gas or a specific gas that forms a film having a film quality which is different from the film quality of the first film. With respect to this substrate processing method, the predetermined number of times is set so that the absolute value or gradient of the residual stress of the multilayer film after annealing of the multilayer film is lower than an acceptable value.

[続葉有]

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: 基板上に形成する膜の膜質を改善させることが可能な技術を提供する。(a) 基板を原料ガスに暴露することにより初期の膜を堆積させる工程と、(b) 前記基板を結晶成長阻害ガス又は前記初期の膜とは膜質の異なる膜を形成する所定のガスに暴露する工程と、を含むサイクルを所定回数行うことにより、前記基板上に所定厚さの多層膜を形成する工程と、を備え、前記所定回数は、前記多層膜をアニールした後前記多層膜の残留応力の絶対値又は勾配が許容可能な値よりも小さくなるように設定される。