(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 3 月 6 日(06.03.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/034019 A1

(51) 国際特許分類:
H01L 21/02 (2006.01) *H01L 27/12* (2006.01)
H01L 21/265 (2006.01)

(21) 国際出願番号: PCT/JP2013/004600

(22) 国際出願日: 2013 年 7 月 30 日(30.07.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-193578 2012 年 9 月 3 日(03.09.2012) JP

(71) 出願人: 信越半導体株式会社(SHIN-ETSU HANDOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目６番２号 Tokyo (JP).

(72) 発明者: 阿賀　浩司(AGA, Hiroji); 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社　磯部工場内 Gunma (JP). 石塚　徹(ISHIZUKA, Toru); 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社　磯部工場内 Gunma (JP).

(74) 代理人: 好宮　幹夫(YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野７丁目６番１１号第一下谷ビル８Ｆ Tokyo (JP).

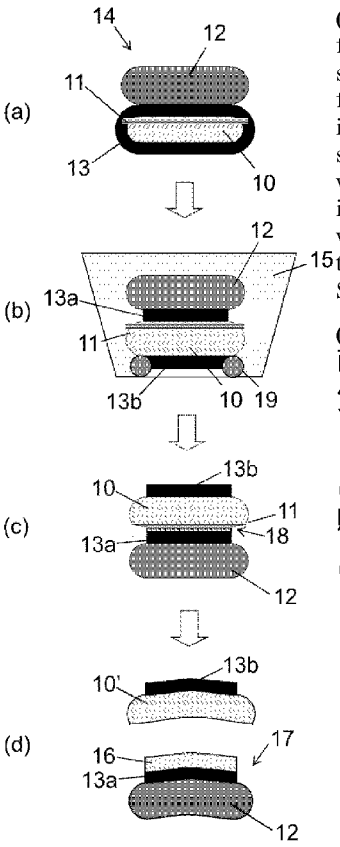
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

(54) **Title**: SOI WAFER MANUFACTURING METHOD

(54) 発明の名称 : ＳＯＩウェーハの製造方法



(57) **Abstract**: This SOI wafer manufacturing method has a step wherein an insulating film is formed at least on the whole surface of a bond wafer prior to bonding, and the insulating film positioned between the bond wafer and a base wafer is etched in the direction from the outer circumferential edge of bonded wafers to the center thereof by, prior to peeling the bond wafer from an ion-implanted layer, bringing the bonded wafers into contact with a liquid that can dissolve the insulating film, or by exposing the bonded wafers to a gas that can dissolve the insulating film, while protecting the insulating film on the bond wafer rear surface on the reverse side of the bonding surface of the bond wafer. Consequently, provided is the SOI wafer manufacturing method wherein, at the time of performing the bonding by forming the insulating film on the bond wafer, the width of a terrace is controlled, generation of an SOI island is eliminated, and a scratch and SOI film thickness distribution abnormality can be suppressed.

(57) 要約:　本発明は、貼り合わせ前に絶縁膜を少なくともボンドウェーハの全面に形成し、イオン注入層でボンドウェーハを剥離する前の貼り合わせウェーハを、ボンドウェーハの貼り合わせ面とは反対側の背面の絶縁膜を保護しつつ、絶縁膜を溶解可能な液体に接触させるか、絶縁膜を溶解可能な気体に曝すことによって、ボンドウェーハとベースウェーハの間に位置する絶縁膜を、貼り合わせウェーハの外周端から中心方向へエッチングする工程を有するＳＯＩウェーハの製造方法である。これにより、ボンドウェーハに絶縁膜を形成して貼り合わせを行う際に、テラスの幅を制御し、ＳＯＩ島の発生を防止するとともに、スクラッチ及びＳＯＩ膜厚分布異常を抑制することのできるＳＯＩウェーハの製造方法が提供される。

WO 2014/034019 A1

NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）