

明 細 書

発明の名称： 直接形交流電力変換装置

技術分野

[0001] この発明は直接形交流電力変換装置に関し、特に整流回路、インバータ及び昇圧チョッパを備える構成に関する。

背景技術

[0002] 特許文献1、2、非特許文献1には、直接形交流電力変換装置が紹介されている。これらの直接形交流電力変換装置においては、昇圧チョッパが用いられ、これが整流回路から電力を受け、電力をインバータに供給することにより、瞬時電力の脈動が低減される。

先行技術文献

特許文献

[0003] 特許文献1：特開2011-193678号公報

特許文献2：特開2012-135184号公報

非特許文献

[0004] 非特許文献1：大沼、伊東、「充電回路を付加したアクティブバッファ付き単相三相電力変換器の実機検証」平成22年電気学会産業応用部門大会1-124、I-587～590頁

発明の概要

発明が解決しようとする課題

[0005] しかしこれらの文献で紹介された技術では、整流回路からコンデンサへと充電する期間と、コンデンサからインバータへと放電する期間とが、それぞれ入力交流電圧の周期の $1/4$ 毎に交互に設定されていた。このため出力電圧の大きさは、入力交流電圧の波高値の $1/\sqrt{2}$ 倍に留まっていた。

[0006] また、昇圧チョッパの動作がいわゆる不連続モードで行われており、昇圧チョッパが有するインダクタに流れるピーク電流が大きくなる傾向があった。

[0007] そこでこの発明は、昇圧チョッパが有するインダクタに流れるピーク電流を低減することを目的とする。また直接形交流電力変換装置からの出力電圧を従来よりも高め得る技術を提供することを他の目的とする。

課題を解決するための手段

[0008] この発明にかかる直接形交流電力変換装置は、直流リンク（７）と、第１整流回路（５，５１）と、昇圧チョッパ（３）と、スイッチ（４１）とを備える。

[0009] 前記直流リンクは、第１電源線（Ｌ１）と、前記第１電源線の電位よりも低い電位が印加される第２電源線（Ｌ２）とを有する。

[0010] 前記第１整流回路は、交流電圧を入力する複数の入力端と、それぞれ前記直流リンクに接続される一対の出力端（５１ｃ，５１ｄ）とを有する。

[0011] 前記インバータは、前記直流リンクに印加された電圧を他の交流電圧に変換する。

[0012] 前記昇圧チョッパは、出力段にコンデンサ（３４）を有する。

[0013] 前記スイッチは、前記コンデンサから前記直流リンクへの放電／非放電を行う。

[0014] そしてこの発明にかかる直接形交流電力変換装置の第１の態様では、前記昇圧チョッパにおいて前記コンデンサへの充電は少なくとも、放電デューティ（ d_c ）が０よりも大きい期間の一部たる第１期間において行われる。

[0015] 前記放電デューティは、前記スイッチが導通する時比率である。

[0016] この発明にかかる直接形交流電力変換装置の第２の態様は、その第１の態様であって、前記第１期間と、前記放電デューティが０となる期間の一部または全部において、前記昇圧チョッパにおける前記コンデンサへの充電が行われる。

[0017] この発明にかかる直接形交流電力変換装置の第３の態様は、その第１の態様および第２の態様のいずれかであって、前記第１期間においては、充電電力（ P_{ci} ）及び放電電力（ P_{co} ）によって前記コンデンサ（３４）への充放電が行われ、前記第１期間は、前記充電電力が前記放電電力よりも大き

い期間と、前記放電電力が前記充電電力よりも大きい期間とを有する。

[0018] この発明にかかる直接形交流電力変換装置の第4の態様は、その第1の態様乃至第3の態様のいずれかであって、仮想直流リンク電圧 (V_{dc}) は、前記整流電圧の $1/\sqrt{2}$ 倍よりも大きい。

[0019] 前記仮想直流リンク電圧は前記放電デューティ (d_c) と前記コンデンサ (34) の両端電圧 (V_c) との積 ($d_c \cdot V_c$) と、整流デューティ (d_r) と前記交流電圧の整流電圧 (V_{rec}) との積 ($d_r \cdot V_{rec}$) との和で表される。

[0020] 前記整流デューティは前記放電デューティと零電圧デューティ (d_z) との和を1から差し引いて得られる値を採る。

[0021] 前記零電圧デューティは、前記インバータ (6) が出力する電圧の大きさに拘わらず前記インバータ (6) が零電圧ベクトルを採用する時比率である。

[0022] この発明にかかる直接形交流電力変換装置の第5の態様は、その第1の態様乃至第4の態様のいずれかであって、前記昇圧チョッパ (3) に流れる電流 (i_b) と前記第1整流回路から前記インバータ (6) に流れる電流 (i_{direct}) との和である整流電流 (i_{rec}) の指令値 (i_{rec}^*) と、前記仮想直流リンク電圧 (V_{dc}) の指令値 (V_{dc}^*) と、前記コンデンサの両端電圧 (V_c) と、前記整流電圧 (V_{rec}) と、前記インバータ (6) に入力する電流 (i_{dc}) とに基づいて、前記零電圧デューティ (d_z) を最小とする前記放電デューティが設定される。

[0023] 望ましくは、前記仮想直流リンク電圧 (V_{dc}) が前記整流電圧 (V_{rec}) よりも大きく、前記整流電流 (i_{rec}) の前記指令値 (i_{rec}^*) が所定値 (d_{r_max}) 以上であれば、前記整流デューティ (d_r) は前記所定値を採り、前記放電デューティ (d_c) は前記所定値を1から引いた値を採る。

[0024] 前記所定値は、仮想直流リンク電圧 (V_{dc}) の前記指令値 (V_{dc}^*) から前記コンデンサの前記両端電圧 (V_c) を引いた値を、前記整流電圧 (

V_{rec}) から前記両端電圧 (V_c) を引いた値で除した値 ($(V_{dc} * -V_c) / (V_{rec} - V_c)$) である。

[0025] この発明にかかる直接形交流電力変換装置の第7の態様は、その第1の態様乃至第6の態様のいずれかであって、前記昇圧チョッパ(3)へ前記整流電圧 (V_{rec}) を入力する第2整流回路(52)を更に備える。

[0026] この発明にかかる直接形交流電力変換装置の第8の態様は、その第1の態様乃至第6の態様のいずれかであって、前記第1整流回路の前記一对の出力端が前記昇圧チョッパの入力側に接続される。

[0027] この発明にかかる直接形交流電力変換装置の第9の態様は、その第1の態様乃至第8の態様のいずれかであって、前記放電デューティ (d_c) は常に正である。

[0028] この発明にかかる直接形交流電力変換装置の第10の態様は、その第1の態様乃至第9の態様のいずれかであって、前記スイッチ(41)と並列に、前記直流リンク(7)から前記コンデンサ(34)を充電する方向を順方向とするダイオードを更に備える。

発明の効果

[0029] 少なくとも、放電デューティが0よりも大きい期間の一部において、昇圧チョッパにおいてコンデンサへの充電が行われることにより、インバータが出力できる電圧の最大値の、インバータのスイッチングを制御する周期の平均値は交流電圧の波高値の $1/\sqrt{2}$ 倍を超えることができる。

[0030] あるいは当該平均値が交流電圧の波高値の $1/\sqrt{2}$ 倍を越えない場合であっても、コンデンサを充電する期間を従来の技術よりも長く選定できるので、昇圧チョッパが有するインダクタに流れる電流のピーク値を、従来の技術よりも低減することができる。

[0031] この発明の目的、特徴、局面、および利点は、以下の詳細な説明と添付図面とによって、より明白となる。

図面の簡単な説明

[0032] [図1]この実施の形態にかかる直接形交流電力変換装置の構成を例示する回路

図。

[図2]この実施の形態にかかる直接形交流電力変換装置の他の構成を例示する回路図。

[図3]この実施の形態にかかる直接形交流電力変換装置の等価回路。

[図4]この実施の形態にかかる直接形交流電力変換装置における制御部の構成を例示するブロック図。

[図5]整流デューティ、零電圧デューティ、放電デューティ及び電流指令値を求める工程を纏めたフローチャート。

[図6]比較例1の諸元の波形を示すグラフ。

[図7]比較例1の諸元の波形を示すグラフ。

[図8]実施例1の諸元の波形を示すグラフ。

[図9]実施例1の諸元の波形を示すグラフ。

[図10]実施例2の諸元の波形を示すグラフ。

[図11]実施例2の諸元の波形を示すグラフ。

[図12]比較例2の諸元の波形を示すグラフ。

[図13]比較例2の諸元の波形を示すグラフ。

[図14]実施例3の諸元の波形を示すグラフ。

[図15]実施例3の諸元の波形を示すグラフ。

[図16]実施例4の諸元の波形を示すグラフ。

[図17]実施例4の諸元の波形を示すグラフ。

発明を実施するための形態

[0033] 図1はこの実施の形態にかかる直接形交流電力変換装置の構成を例示する回路図である。

[0034] 当該直接形交流電力変換装置は、直流リンク7と、整流回路51、52と、昇圧チョッパ3と、スイッチ41と、インバータ6を備える。

[0035] 直流リンク7は電源線L1、L2を有している。電源線L1の電位よりも低い電位が、電源線L2に印加される。

[0036] 整流回路51は交流電圧 V_{in} を入力する入力端51a、51bと、それ

ぞれ電源線 L_1 、 L_2 に接続される一対の出力端 $51c$ 、 $51d$ とを有する。整流回路 51 は全波整流形であり、ここではダイオードブリッジで形成される場合が例示されている。

[0037] なお、図 1 では、整流回路 51 には単相交流電源からフィルタ回路 2 を介して交流電圧 V_{in} が供給される状況が例示されている。但し、フィルタ回路 2 は高調波ノイズをカットする目的で設けられているので、そのカットオフ周波数は交流電圧 V_{in} の周波数よりも高い。以降で説明する各部の動作にはフィルタ回路 2 の機能はほとんど影響しないので、以降ではフィルタ回路 2 の動作について無視して説明する。

[0038] スイッチ 41 の動作や、昇圧チョッパ 3 及びインバータ 6 のスイッチング動作は制御部 9 によって制御される。制御部 9 も当該直接形交流電力変換装置に備えられると把握することもできる。

[0039] インバータ 6 は、直流リンク 7 に印加された電圧を他の交流電圧に変換する。ここではインバータ 6 は、誘導性負荷としての永久磁石型同期電動機 $PMSM$ に対して三相交流電圧を出力する構成が示されている。インバータ 6 は瞬時空間ベクトル制御の下で動作する電圧形インバータであり、公知の構造を採用できる。インバータ 6 は三相の電流 I_{inv} を永久磁石型同期電動機 $PMSM$ に出力する。

[0040] 昇圧チョッパ 3 はその出力段にコンデンサ 34 を有する。より具体的には、昇圧チョッパ 3 には、交流電圧 V_{in} の整流電圧 V_{rec} が印加される。当該整流電圧は全波整流形の整流回路 52 によって生成される。ここでは、整流回路 52 がダイオードブリッジで形成される場合が例示されている。

[0041] 昇圧チョッパ 3 は、コンデンサ 34 の他、インダクタ 32 と、スイッチ 31 と、ダイオード 33 とを有している。整流電圧 V_{rec} はインダクタ 32 の一端と、スイッチ 31 の一端との間に印加される。インダクタ 32 の他端と、スイッチ 31 の他端とダイオード 33 のアノードとは相互に接続されている。ダイオード 33 のカソードと、スイッチ 31 の一端との間にコンデンサ 34 が接続される。スイッチ 31 には、例えば絶縁ゲート型バイポーラト

ランジスタが採用される。

[0042] このような構成は昇圧チョッパとして周知であり、その詳細な動作説明は省略する。

[0043] 但しここでは、スイッチ31は制御信号 S_b の活性／非活性に応じてそれぞれ導通／非導通することと、インダクタ32に流れる電流 i_b の指令値 i_b^* （後に詳述）とコンデンサ34に印加されるコンデンサ電圧 V_c と整流電圧 V_{rec} とによって、スイッチ31が導通する時比率であるブーストデューティ d_b が決定されることを記しておく。

[0044] スイッチ41は、制御信号 S_c の活性／非活性に応じて、それぞれコンデンサ34から直流リンク7への放電／非放電を行う。より具体的には、スイッチ41は電源線 L_1 、 L_2 の間でコンデンサ34に対して直列に接続される。

[0045] 通常、昇圧チョッパ3の動作によって、コンデンサ電圧 V_c は整流電圧 V_{rec} よりも高い。よってスイッチ41は、昇圧チョッパ3から（より具体的にはコンデンサ34から）電源線 L_1 へと向かって電流を流すか否かを制御するスイッチ素子を有する。当該スイッチ素子には、例えば絶縁ゲート型バイポーラトランジスタが採用される。

[0046] また、望ましくは、インバータ6からの回生電流でコンデンサ34を充電すべく、直流リンク7から昇圧チョッパ3へ（より具体的には電源線 L_1 からコンデンサ34へ）と向かう方向を順方向とするダイオードも有する。

[0047] 制御部9は交流電圧 V_{in} （より正確にはその波形を示す信号：以下同様）、インバータ6が出力する電流 I_{inv} 、コンデンサ電圧 V_c を入力し、制御信号 S_b 、 S_c 、 S_g を出力する。制御信号 S_g はインバータ6のスイッチングを制御する信号であり、ここではインバータ6が三相電圧を出力する場合が例示されていることから、6（ $= 3 \times 2$ ）個の信号群から構成される。

[0048] 図2はこの実施の形態にかかる直接形交流電力変換装置の他の構成を例示する回路図である。図1に示された構成と比較すると、整流回路51は整流

回路 5 2 を兼務している。つまり整流回路 5 は、その一対の出力端 5 1 c, 5 1 d が昇圧チョッパ 3 の入力側に接続されている。この場合、図 1 に示された構成とは異なり、必ずしも、昇圧チョッパ 3 に整流電圧 V_{rec} が印加されるとは言えない。インダクタ 3 2 の他端が、電源線 L 1 を介してスイッチ 4 1 に接続され、スイッチ 4 1 の動作状況によってはコンデンサ電圧 V_c が昇圧チョッパ 3 に印加されるからである。

[0049] しかし、図 1 及び図 2 も次に示す等価回路では同等に扱えるため、以下に説明する制御方法は共通する。まず、等価回路について説明する。

[0050] 図 3 は図 1 及び図 2 に示される直接形交流電力変換装置の等価回路である。整流電圧 V_{rec} を電圧源として表現することにより、整流回路 5 1 が導通するか否かをスイッチ G_{rec} で示している。また、スイッチ 3 1, 4 1 はそれぞれスイッチ G_b , G_c で示されている。但しここではインバータ 6 からの回生電流を考慮せず、スイッチ 4 1 が有するダイオードは考慮されていない。

[0051] インバータ 6 及びその負荷は、インバータ 6 に流入する直流電流 i_{dc} を流す電流源として表現されている。ここでスイッチ G_z が導通する状態ではインバータ 6 がいわゆる零電圧ベクトルで動作する。インバータ 6 が零電圧ベクトルで動作する場合は、インバータ 6 は誘導性負荷を電源線 L 1, L 2 のいずれか一方へ短絡させるので、直流リンク 7 からの電流を受けない。

[0052] 他方、インバータ 6 が零電圧ベクトル以外で動作するのは、インバータ 6 が直流リンク 7 から電流を受けるときに許される。よって零電圧ベクトル以外でのインバータ 6 の動作はスイッチ G_z が非導通のときに行われる。

[0053] 整流電圧 V_{rec} よりも高いコンデンサ電圧 V_c が直流リンク 7 に印加されるときには、整流回路 5 1 からは直流リンク 7 には電流が流れない。即ちスイッチ G_c が導通するときには、スイッチ G_{rec} は導通しない。

[0054] 上記特許文献 1, 2 で示されるように、スイッチ G_{rec} , G_c , G_z が導通する時比率をそれぞれ整流デューティ d_r 、放電デューティ d_c 、零電圧デューティ d_z とすると、それら三者の和は 1 となる。即ち下式 (1) が

成立する。但し、これらの時比率は交流電圧 V_{in} の周期と比較して短い周期における時比率であり、交流電圧 V_{in} が一定であると近似して制御されるキャリア周期についての時比率である。

[0055] $d_r + d_c + d_z = 1 \cdots (1)$ 。

[0056] 零電圧デューティ d_z は、インバータ 6 がその出力する電圧の大きさに拘わらず零電圧ベクトルを採用する期間に対応する時比率である。また放電デューティ d_c は、スイッチ 41 が導通する時比率である。

[0057] 整流デューティ d_r は整流回路 51 が導通する時比率であり、式 (1) から、放電デューティ d_c と零電圧デューティ d_z との和を 1 から差し引いた値を採ることが判る。

[0058] 直流リンク 7 に印加される直流電圧は、スイッチ 41 が導通するときにコンデンサ電圧 V_c を採り、スイッチ 41 が導通しないときに整流電圧 V_{rec} を採る。そこで仮想的な電圧（本願で「仮想直流リンク電圧」と称す） V_{dc} を下式 (2) で定める。

[0059] $V_{dc} = d_r \cdot V_{rec} + d_c \cdot V_c \cdots (2)$ 。

[0060] つまり、仮想直流リンク電圧 V_{dc} は、放電デューティ d_c とコンデンサ電圧 V_c との積 ($d_c \cdot V_c$) と、整流デューティ d_r と整流電圧 V_{rec} との積 ($d_r \cdot V_{rec}$) との和で表される。これはインバータ 6 が出力できる電圧の最大値の、スイッチ 41 やインバータ 6 のスイッチングを制御する周期についての平均として、把握することもできる。図 3 では仮想直流リンク電圧 V_{dc} は、インバータ 6 及びその負荷を表す電流源 i_{dc} （これは直流電流 i_{dc} を流す）の両端に生じる電圧として示している。

[0061] このような等価回路において、整流電圧 V_{rec} を示す電圧源から流れる電流（本願では「整流電流」と称す） i_{rec} は、実際の構成においては（昇圧チョッパ 3 が有する）インダクタ 32 に流れる電流 i_b と、整流回路 51 からインバータ 6 に流れる電流 i_{direct} との和として把握される。

[0062] 但し、図 1 に示された構成においては、整流電流 i_{rec} は直接には示されない。図 1 において電流 i_{direct} は整流回路 51 から直流リンク 7

に流れる電流であり、電流 i_b は整流回路 52 から昇圧チョッパ 3 に流れる電流である。

[0063] 他方、図 2 に示された構成においては、出力端 51c から整流電流 i_{rec} が出力され、その中からインダクタ 32 に流れる部分が電流 i_b となる。

[0064] スイッチ G_{rec} は整流回路 51 の導通／非導通を示すのであるから、その導通する時比率たる整流デューティ d_r は、電流 i_{direct} を直流電流 i_{dc} で除した値として表される。よって下式 (3) が成立する。

[0065] $i_{rec} = d_r \cdot i_{dc} + i_b \cdots (3)$ 。

[0066] さて、上記特許文献 1, 2 及び非特許文献 1 では、電流 i_b を流す期間が、コンデンサ 34 から直流リンク 7 へと電力を授与する期間（授与期間）から排除されていた。しかも当該授与期間と、直流リンク 7 からコンデンサ 34 が電力を受納する期間（受納期間）とが、交流電圧 V_{in} の周期の $1/4$ 毎に交互に設定されていた。このため、仮想直流リンク電圧 V_{dc} は当該交流電圧の波高値の $1/\sqrt{2}$ 倍を越えることがなかった。

[0067] しかし、授与期間であっても、コンデンサ 34 は常時放電するわけではなく、放電デューティ d_c で導通する。よって授与期間であっても、コンデンサ 34 を充電可能な期間が存在する。他方、授与期間が必要となるのは、仮想直流リンク電圧 V_{dc} が、整流電圧 V_{rec} よりも大きい期間である。仮想直流リンク電圧 V_{dc} が、整流電圧 V_{rec} よりも小さければ式 (2) から明白なように $d_c = 0$ としても、 $d_z > 0$ として仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} 並びに整流デューティ d_r 及び零電圧デューティ d_z のみで決定できるからである。

[0068] 換言すれば少なくとも、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きい期間（当該期間では $d_c > 0$ となる：理由は後述する）の一部において、昇圧チョッパ 3 においてコンデンサ 34 への充電が行われることにより、コンデンサ 34 の電力が補充される。これにより、仮想直流リンク電圧 V_{dc} は交流電圧 V_{in} の波高値の $1/\sqrt{2}$ 倍を越えることができる。もちろん、 $d_c = 0$ となる期間の一部または全部においてコンデンサ 34 の充

電を行うこともできる。

[0069] あるいは仮想直流リンク電圧 V_{dc} は交流電圧 V_{in} の波高値の $1/\sqrt{2}$ 倍を越えない場合であっても、コンデンサ 34 を充電する期間を従来の技術よりも長く選定できるので、インダクタ 32 に流れる電流 i_b のピーク値を、従来の技術よりも低減することができる。

[0070] 以下、更に詳細に説明する。なお、昇圧チョッパ 3 における損失や、インダクタ 32 に要求される定格電流を低減するためには、放電デューティ d_c を小さくすることが望ましい。

[0071] まず、整流電流 i_{rec} が電流 i_{direct} よりも大きい場合を考察する。これは式 (3) に鑑みれば、昇圧チョッパ 3 に電流 i_b を流す余裕がある場合であり、整流デューティ d_r の大きさは整流電流 i_{rec} からの制限を受けない。この場合において、更に、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} 以下にする場合を第 1 の場合として考察する。第 1 の場合では、上述のように、 $d_c = 0$ とし、 $d_z > 0$ として実現される。具体的には、式 (1)、(2) において $d_c = 0$ とすることで、第 1 の場合における整流デューティ d_r 、零電圧デューティ d_z が下式 (4) で決定される。このとき、コンデンサ 34 がスイッチ 41 を介して放電することはない。

[0072] $d_r = V_{dc} / V_{rec}$ 、 $d_z = 1 - V_{dc} / V_{rec} \cdots (4)$ 。

[0073] 換言すれば、仮想直流リンク電圧 V_{dc} の指令値 V_{dc}^* を設定したとき、第 1 の場合において放電デューティ d_c を零として、仮想直流リンク電圧 V_{dc} を指令値 V_{dc}^* に従わせるためには、整流デューティ d_r を整流電圧 V_{rec} に対する指令値 V_{dc}^* の比 (V_{dc}^* / V_{rec}) に設定し、零電圧デューティ d_z として当該比を 1 から差し引いた値に設定すればよいことがわかる。

[0074] また、このとき、零電圧デューティ d_z も最小となることが判る。放電デューティ d_c が増大しても仮想直流リンク電圧 V_{dc} を指令値 V_{dc}^* に一致させるためには、式 (2) から、零電圧デューティ d_z を増大させなければならないからである。

[0075] 換言すれば、第1の場合において、整流デューティ d_r を比 (V_{dc}^* / V_{rec}) に設定することは、零電圧デューティ d_z を最小とするための放電デューティ d_c を設定し、その値を0にすることと把握することもできる。

[0076] そして第1の場合において上記制御を行うとき、コンデンサ34は放電しない。

[0077] 次に、整流電流 i_{rec} が電流 i_{direct} よりも大きく、かつ仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} よりも大きくする場合を第2の場合として考察する。この場合、コンデンサ34から直流リンク7へと放電させなければならないことは式(2)から自明である。つまり放電デューティ d_c は正となる。もちろん、式(2)からは、仮想直流リンク電圧 V_{dc} がコンデンサ電圧 V_c 以下でなければならないこともまた自明である。

[0078] ここで、損失や定格電流を低減すべく放電デューティ d_c を小さくするためには、仮想直流リンク電圧 V_{dc} の上昇に寄与しない零電圧デューティ d_z を小さくする必要がある。第2の場合では、第1の場合と同様に、整流デューティ d_r の大きさは整流電流 i_{rec} からの制限を受けないので、直流電流 i_{dc} は整流電流 i_{rec} で賄うことができる。よって零電圧デューティ d_z は零まで小さくすることができる。

[0079] このことと、式(1)とから、式(2)は下式(5)に変形できる。

$$\begin{aligned} [0080] \quad V_{dc} &= d_r \cdot V_{rec} + (1 - d_r) \cdot V_c \\ \therefore d_r &= (V_{dc} - V_c) / (V_{rec} - V_c) \cdots (5) \end{aligned}$$

[0081] 換言すれば、第2の場合において仮想直流リンク電圧 V_{dc} を指令値 V_{dc}^* に従わせるためには、整流デューティ d_r を比 $(V_{dc}^* - V_c) / (V_{rec} - V_c)$ に設定し、放電デューティ d_c として当該比を1から差し引いた値に設定すればよいことがわかる。

[0082] そして第2の場合において、整流デューティ d_r を上記のように設定することは、零電圧デューティ d_z を最小とするための放電デューティ d_c を設定し、その値を $(1 - d_r)$ に設定することと把握することもできる。この

場合も、零電圧デューティ d_z は零まで小さくなるからである。

[0083] このように、上記の各デューティの制御は、二つの観点に基づいて、零電圧デューティ d_z を最小とするための放電デューティ d_c を設定することである、と把握することができる。第1の観点は、整流電流 i_{rec} が電流 i_{direct} よりも大きいか否か、換言すれば、整流電流 i_{rec} の指令値 i_{rec}^* が電流 i_{rect} よりも大きく設定するか否かという観点である。第2の観点は、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きいか否か、換言すれば、指令値 V_{dc}^* が整流電圧 V_{rec} よりも大きいか否かという観点である。

[0084] 図1に示された回路では整流回路52から、図2に示された回路では整流回路51から、それぞれ電流 i_b を流す余裕がある。よって直流電流 i_{dc} が推定されれば、その推定値 $i_{dc}^{\wedge}$ を用いることにより、電流 i_b の指令値 i_b^* は式(3)を考慮して、下式(6)で設定されることになる。

[0085] $i_b^* = i_{rec}^* - d_{r_max} \cdot i_{dc}^{\wedge} \cdots (6)$ 。

[0086] ここで d_{r_max} は第1の場合において式(4)で、第2の場合において式(5)で、それぞれ表される整流デューティ d_r である。

[0087] 特に第2の場合のように、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きいとき、コンデンサ34から直流リンク7へと放電デューティ d_c で放電する授与期間となる。そしてこの授与期間においては放電のみならず、式(6)で示される指令値 i_b^* に従って電流 i_b が流れ、コンデンサ34の充電も行われる。

[0088] 従って本願では、第2の場合に相当する期間を「充放電区間」と称する。これに対して第1の場合に相当する期間は、コンデンサ34の放電を行わず、充電のみが行われるので、本願において「充電区間」と称する。

[0089] なお、昇圧チョッパ3に流れる電流 i_b を用いて、スイッチ G_b (スイッチ31) がどのようなスイッチング動作を行ってコンデンサ34をコンデンサ電圧 V_c まで充電するかについては、周知の手法を採用することができる。当該手法はいわゆる電流不連続モードであってもよいし、臨界モードであ

ってもよいし、電流連続モードであってもよい。

[0090] 次に、第3の場合として、整流電流 i_{rec} が電流 i_{direct} 以下の場合を考察する。これは式(3)に鑑みれば、電流 i_b を流す余裕がない可能性がある場合である。あるいは式(6)に鑑みれば $i_b^* < 0$ の場合であり、即ち下式(7)が成立する場合である。

[0091] $i_{rec}^* < d_{r_max} \cdot i_{dc}^{\wedge} \cdots (7)$ 。

[0092] しかし実際には電流 i_b が負の値を採ることはないので、式(7)の条件のもと、 d_{r_max} よりも小さな値を採る整流デューティ d_r を採用することにより、 $i_{rec} \geq 0$ 、 $d_r \geq 0$ 、 $i_{dc} > 0$ 、 $i_b \geq 0$ の条件下で式(3)を成立させることになる。

[0093] 常に $i_b \geq 0$ を満足させるため、電流 i_b の指令値 i_b^* は0に設定される。つまり式(7)が成立する期間ではコンデンサ34は充電されず、下記で定められる放電デューティ d_c でコンデンサ34が放電される。よって本願では、式(7)が成立する期間を「放電区間」と称する。

[0094] 式(7)を考慮して、指令値 i_{rec}^* と推定値 $i_{dc}^{\wedge}$ とを用いて整流デューティ d_r は下式(8)で定められる。

[0095] $d_r = i_{rec}^* / i_{dc}^{\wedge} \cdots (8)$ 。

[0096] 即ち、仮想直流リンク電圧 V_{dc} を指令値 V_{dc}^* に従わせるためには、整流デューティ d_r を推定値 $i_{dc}^{\wedge}$ に対する指令値 i_{rec}^* の比 ($i_{rec}^* / i_{dc}^{\wedge}$) に設定することになる。

[0097] さて、仮想直流リンク電圧 V_{dc} を指令値 V_{dc}^* に従わせるためには、式(2)を考慮して、下式(9)が成立しなければならない。

[0098] $V_{dc}^* = d_r \cdot V_{rec} + d_c \cdot V_c \cdots (9)$ 。

[0099] 但し整流デューティ d_r は式(8)で設定された値に設定され、コンデンサ電圧 V_c は実質的には固定される。よって、与えられた指令値 V_{dc}^* に式(9)の右辺を等しくするために選定可能なパラメータは零電圧デューティ d_z と放電デューティ d_c である。

[0100] 式(9)から直ちに下式(10)によって放電デューティ d_c が定まる。

[0101] $d_c = (V_{dc} * -d_r \cdot V_{rec}) / V_c \cdots (10)$ 。

[0102] なお、式(7)が成立する期間(「放電期間」)では、コンデンサ電圧 V_c は厳密には低減することになる。上述のように指令値 i_{b*} は0に設定されるからである。しかし指令値 i_{rec*} を適宜に設定することにより、コンデンサ電圧 V_c の低減が無視できる程度にまで放電期間を短くすることができる。

[0103] 上述の特許文献1、2及び非特許文献1では、整流電流 i_{rec} を全波整流の波形としていたため、このような指令値 i_{rec*} の選定には想到していなかった。しかしながらこの実施の形態では、整流電流 i_{rec} を全波整流の波形に限定しないので、放電期間を短くし、式(10)でコンデンサ電圧 V_c を一定として放電デューティ d_c を設定することができる。

[0104] さて、式(1)の束縛条件があるため、零電圧デューティ d_z は下式(11)で求められることになる。

[0105] $d_z = 1 - d_r - d_c \cdots (11)$ 。

[0106] このように放電期間では指令値 i_{rec*} と推定値 $i_{dc}^{\wedge}$ が得られれば式(8)によって整流デューティ d_r が決定され、更に式(10)、(11)でそれぞれ放電デューティ d_c 、零電圧デューティ d_z が一意に決定される。

[0107] つまり零電圧デューティ d_z は式(11)で決定される値以上を取り得ないため、その最小値に設定されていると把握することができる。即ち、放電区間においても、充電区間、充放電区間と同様に、零電圧デューティ d_z を最小とするための放電デューティ d_c を設定する、と把握することができる。

[0108] 以上のようにして決定される整流デューティ d_r 、零電圧デューティ d_z 、放電デューティ d_c 及び指令値 i_{b*} が定まれば、周知の技術を用いて制御信号 S_b 、 S_c 、 S_g を生成することができる。

[0109] 図4は、制御部9の構成を例示するブロック図である。制御部9は大別して、電流指令生成部91、直流電流推定器92、デューティ分配器93、パ

ルス幅変調信号生成器 94、チョッパ信号生成器 95 に区分される。

[0110] 電流指令生成部 91 は、整流電流 i_{rec} の指令値 i_{rec}^* を生成する。図 4 では後述するように、指令値 i_{rec}^* が正弦波形の絶対値をとる構成を例示しているが、指令値 i_{rec}^* は必ずしもそのような波形を呈しなければならないという制限はない。

[0111] 直流電流推定器 92 は、直流電流 i_{dc} の推定値 $i_{dc}^{\wedge}$ を求める。図 3 の等価回路から理解されるように、実際の回路では直流電流 i_{dc} を実測できる箇所がない。よって式 (6) (8) で示される演算では推定値 $i_{dc}^{\wedge}$ が採用される。

[0112] 直流電流 i_{dc} と仮想直流リンク電圧 V_{dc} とで、インバータ 6 が出力する電力を等価回路において求めることができる。他方、実際の回路においてインバータ 6 が出力する電力は、インバータ 6 が出力する三相の電流 I_{inv} と、三相の電圧 V_{inv} とから求められる。よって理論的には推定値 $i_{dc}^{\wedge}$ は、仮想直流リンク電圧 V_{dc} 、電流 I_{inv} 、電圧 V_{inv} から求めることができる。

[0113] 但し、インバータ 6 が出力する電圧 V_{inv} は、パルス幅変調信号生成器 94 によって、その指令値 V_{inv}^* に追従して制御される。また仮想直流リンク電圧 V_{dc} 自体は測定できないが、デューティ分配器 93 によって、その指令値 V_{dc}^* に追従して制御される。他方、電流 I_{inv} はインバータ 6 と永久磁石型同期電動機 PMSM との間の結線から測定することができる。よって本実施の形態では、推定値 $i_{dc}^{\wedge}$ を、指令値 V_{dc}^* 、 V_{inv}^* 及び電流 I_{inv} から求める。もちろん、他の手法によって推定値 $i_{dc}^{\wedge}$ を求めてもよい。

[0114] デューティ分配器 93 は、指令値 V_{dc}^* 、 i_{rec}^* 、コンデンサ電圧 V_c 、整流電圧 V_{rec} 、推定値 $i_{dc}^{\wedge}$ に基づいて、上記第 1 乃至第 3 の場合について説明した手法により、整流デューティ d_r 、零電圧デューティ d_z 、放電デューティ d_c 及び指令値 i_b^* を決定する。ここで『デューティ「分配」器』と表現するのは、式 (2) に示されたように、値 1 を整流デ

ューティ d_r 、零電圧デューティ d_z 、放電デューティ d_c で分配するからである。

[0115] パルス幅変調信号生成器 94 は、整流デューティ d_r 、零電圧デューティ d_z 、放電デューティ d_c と、指令値 V_{inv}^* 、 V_{dc}^* とに基づいて、制御信号 S_c 、 S_g を生成する。例えばこれらのデューティと指令値 V_{inv}^* の各相分とを演算して信号波を生成し、信号波と三角波キャリアとの比較によって制御信号 S_c 、 S_g を生成することができる。かかる手法は公知であり、例えば特許文献 1、2 で説明されているので、ここでは詳細な説明を省略する。

[0116] チョップパ信号生成器 95 は、昇圧チョップパデューティ演算器 951 と、パルス幅変調信号生成器 952 とを有している。昇圧チョップパデューティ演算器 951 は指令値 i_b^* 、コンデンサ電圧 V_c 、整流電圧 V_{rec} に基づいてブーストデューティ d_b が決定される。

[0117] ブーストデューティ d_b は、昇圧チョップパ 3 をどのようなモードで動作させるかに依存して決定方法が異なる。但し、その手法は通常の昇圧チョップパの放電デューティの決定方法を採用できるので、ここでは詳細な説明は省略する。

[0118] パルス幅変調信号生成器 952 もまた、公知の変調方法により、ブーストデューティ d_b から制御信号 S_b を生成することができる。

[0119] 次に、電流指令生成部 91 の構成を説明する。電流指令生成部 91 は、出力電力推定器 911、三角関数値生成器 912、コンデンサ電圧制御器 913、加算器 914、乗算器 915、除算器 916 を有している。

[0120] 出力電力推定器 911 は、出力電力 P_{out} の推定値 $P_{out}^{\wedge}$ を指令値 V_{inv}^* 及び電流 I_{inv} から求める。直流電流推定器 92 は、上述のようにして推定値 $i_{dc}^{\wedge}$ を求めるので、出力電力推定器 911 から得た推定値 $P_{out}^{\wedge}$ と指令値 V_{dc}^* を入力して推定値 $i_{dc}^{\wedge}$ を得ても良い。

[0121] コンデンサ電圧制御器 913 は、コンデンサ電圧 V_c とその指令値 V_c^* との偏差 $V_c^* - V_c$ を求め、これに対して少なくとも比例制御を施して加

算器 914 に出力する。

- [0122] 加算器 914 は推定値 $P_{out}^{\wedge}$ に対し、コンデンサ電圧制御器 913 からの出力を加算する。これはコンデンサ電圧 V_c がその指令値 V_c^* よりも減少／増大したときには推定値 $P_{out}^{\wedge}$ をそれぞれ大きく／小さく補正することにより、入力電力の指令値 P_{in}^* を適切に設定し、以て上記の偏差を小さくするための処理である。かかる偏差の安定性のため、コンデンサ電圧制御器 913 としては単なる比例制御そのものではなく、比例積分制御、あるいは比例積分微分制御が採用されることが望ましい。
- [0123] ここでは整流電流 i_{rec} の指令値 i_{rec}^* が正弦波形の絶対値をとる場合を想定しており、整流電圧 V_{rec} が正弦波形の絶対値を採ることから、加算器 914 の出力に三角関数値 $2 \cdot \sin^2 \theta$ を乗算して、指令値 P_{in}^* が求められる。
- [0124] 三角関数値生成器 912 は電源電圧の位相角 θ に基づいて、三角関数値 $2 \cdot \sin^2 \theta$ を生成する。そして加算器 914 の加算結果と、三角関数値 $2 \cdot \sin^2 \theta$ とが、乗算器 915 において乗算され、指令値 P_{in}^* が求められる。
- [0125] 入力電力 P_{in} は整流電圧 V_{rec} と整流電流 i_{rec} の積であるので、整流電流 i_{rec} の指令値 i_{rec}^* は指令値 P_{in}^* を整流電圧 V_{rec} で除して求められる。
- [0126] 位相角 θ は例えば、測定された電圧 V_{in} から、電源位相推定器 96 によって推定される。電源位相推定器 96 は例えば位相同期回路で構成することができる。整流電圧 V_{rec} は例えば、測定された電圧 V_{in} の絶対値を絶対値回路 97 で求めることで得られる。電源位相推定器 96、絶対値回路 97 の具体的な構成は周知技術であるので、ここでは詳細は述べない。
- [0127] 図 5 は整流デューティ d_r 、零電圧デューティ d_z 、放電デューティ d_c 及び指令値 i_b^* を求める工程を纏めたフローチャートである。かかるフローチャートはデューティ分配器 93 の動作を示していると把握できる。
- [0128] ステップ S101 は、直接形交流電力変換装置の動作が、第 3 の場合に相当しないと仮定すれば、第 1 の場合に相当するか、第 2 の場合に相当するか

の判断に相当する。ステップS101では仮想直流リンク電圧 V_{dc} の指令値 V_{dc}^* が整流電圧 V_{rec} 以下であるか否かを判断する。当該判断が肯定的であればステップS102, S104へ、否定的であればステップS103, S105へ、それぞれ処理が進む。

[0129] ステップS102, S104は直接形交流電力変換装置の動作が第1の場合、第3の場合のいずれに相当するかを判断する処理である。ステップS102では式(4)を考慮して、 $d_{r_max} = V_{dc}^* / V_{rec}$ が求められる。ステップS104では式(7)を考慮して、指令値 i_{rec}^* が値 $d_{r_max} \cdot i_{dc}^{\wedge}$ 以上であるか否かが判断される。ステップS104の判断が肯定的であれば直接形交流電力変換装置の動作は第1の場合に相当し、処理はステップS106, S109へ進む。ステップS104の判断が否定的であれば直接形交流電力変換装置の動作は第3の場合に相当し、処理はステップS108, S110へ進む。

[0130] ステップS103, S105は直接形交流電力変換装置の動作が第2の場合、第3の場合のいずれに相当するかを判断する処理である。ステップS103では式(5)を考慮して、 $d_{r_max} = (V_{dc}^* - V_c) / (V_{rec} - V_c)$ が求められる。ステップS105ではステップS104と同様に式(7)を考慮して、指令値 i_{rec}^* が値 $d_{r_max} \cdot i_{dc}^{\wedge}$ 以上であるか否かが判断される。ステップS105の判断が肯定的であれば直接形交流電力変換装置の動作は第2の場合に相当し、処理はステップS107, S109へ進む。ステップS105の判断が否定的であれば直接形交流電力変換装置の動作は第3の場合に相当し、処理はステップS108, S110へ進む。

[0131] ステップS106, S107, S108は、それぞれ第1の場合、第2の場合、第3の場合に応じた各デューティの設定である。ステップS109は第1の場合、第2の場合に応じた指令値 i_b^* の設定であり、ステップS110は第3の場合に応じた指令値 i_b^* の設定である。これらの設定内容は既に述べたとおりである。

[0132] なお、 $V_{dc} > V_{rec}$ であれば、ステップS101の判断結果から、ステップS107、S108のいずれかが実行される。ステップS107が実行される場合、放電デューティ d_c は値 $(1 - d_r)$ を採る。この場合、整流デューティ d_r は式(5)で示され、1よりも小さい。よってこの場合には放電デューティ d_c は0よりも大きい。

[0133] またステップS108が実行される場合、放電デューティ d_c は式(10)で示される値を採る。 $V_{dc} > V_{rec}$ であれば整流デューティ d_r の値によらずに式(10)の右辺の分子は0より大きい。よってこの場合にも放電デューティ d_c は0よりも大きい。

[0134] つまり、 $V_{dc} > V_{rec}$ であれば、必ず $d_c > 0$ に設定されていることになる。

[0135] なお、制御部9は、例えばマイクロコンピュータと記憶装置を含んで構成して実現できる。マイクロコンピュータは、プログラムに記述された各処理ステップ（換言すれば手順）を実行する。上記記憶装置は、例えばROM(Read Only Memory)、RAM(Random Access Memory)、書き換え可能な不揮発性メモリ（EPROM(Erasable Programmable ROM)等）、ハードディスク装置などの各種記憶装置の1つ又は複数で構成可能である。当該記憶装置は、各種の情報やデータ等を格納し、またマイクロコンピュータが実行するプログラムを格納し、また、プログラムを実行するための作業領域を提供する。なお、マイクロコンピュータは、プログラムに記述された各処理ステップに対応する各種手段として機能するとともに把握でき、あるいは、各処理ステップに対応する各種機能を実現するとともに把握できる。また、制御部9はこれに限らず、制御部9によって実行される各種手順（各測定値の取得、ステップS101～S110の実行等）、あるいはこれを構成する各要素、又は各種機能の一部又は全部をハードウェアで実現しても構わない。

[0136] 《実施例》

以下、上記手法を用いたことの効果を現す実施例を示す。

[0137] 上記特許文献1、2及び非特許文献1では、

(i)電流 i_b を流す期間が、コンデンサ 34 から直流リンク 7 へと電力を授与する授与期間から排除されており、
(ii)直流リンク 7 からコンデンサ 34 が電力を受納する受納期間が、授与期間と交互に、かつ交流電圧 V_{in} の周期の $1/4$ 毎に設定される、
という条件が満足されていた。

[0138] 上記条件(i)(ii)を満足しつつも、整流電流 i_{rec} が正弦波形から歪むことを許せば、これを許さない場合と比較して、電流 i_b のピーク電流を低減することができる。受納期間における電流 i_b の変化を小さくすればよいからである。

[0139] 図 6 及び図 7 はシミュレーションによって、上記条件(i)(ii)を維持しつつ電流 i_b のピーク電流を低減した場合（「比較例 1」とする）の、諸元の波形を示すグラフである。但し、仮想直流リンク電圧 V_{dc} は整流電圧 V_{rec} の波高値（300V）の $1/\sqrt{2}$ （212V）に設定した。またコンデンサ電圧 V_c は整流電圧 V_{rec} よりも高くかつ一定（400V）としている（以下同様）。

[0140] また、本実施の形態との整合性を採るため、横軸では授与期間、受納期間という表現を採用せず、「充電」「放電」と記載した。ここで「充電」とはコンデンサ 34 の充電が可能な期間であり、「放電」とはコンデンサ 34 の放電が可能な期間である。また上記(i)の条件から「放電」期間において電流 i_b は流れない。また上記(ii)の条件から「放電」「充電」はいずれも交流電圧 V_{in} の周期の $1/4$ （90度）である。

[0141] 図 6 の第 1 段目は、コンデンサ電圧 V_c 、整流電圧 V_{rec} 、仮想直流リンク電圧 V_{dc} （これはその指令値 V_{dc}^* へ正確に追従していることと仮定している。以下同様）の波形を示す。

[0142] 図 6 の第 2 段目は整流電流 i_{rec} （これはその指令値 i_{rec}^* へ正確に追従していることと仮定している。以下同様）、直流電流 i_{dc} （これは、その推定値 $i_{dc}^{\wedge}$ によって正確に推定されていると仮定している。以下同様）の波形を示す。直流電流 i_{dc} を一定値とすることにより、一定値を

採る仮想直流リンク電圧 V_{dc} と相まって、出力電力 P_{out} を一定にしている。

[0143] 図6の第3段目は整流電流 i_{rec} 、電流 i_{direct} （これは整流デューティ d_r と推定値 $i_{dc}^{\wedge}$ との積で求められる。以下同様）と、電流 i_b （これはその指令値 i_b^* へ正確に追従していることと仮定している。以下同様）の波形を示す。

[0144] 図6の第4段目は整流デューティ d_r 、放電デューティ d_c 、零電圧デューティ d_z の波形を示す。

[0145] 図6の第5段目は直流電流 i_{dc} 、電流 i_{direct} 、コンデンサ34から直流リンク7へと流れる電流 i_c （これは放電デューティ d_c と推定値 $i_{dc}^{\wedge}$ との積で求められる。以下同様）、零相電流 i_z （これは零電圧デューティ d_z と推定値 $i_{dc}^{\wedge}$ との積で求められる。以下同様）の波形を示す。

[0146] 図7の第1段目は、インバータ6が出力する電力 P_{out} （これは、その推定値 $P_{out}^{\wedge}$ によって正確に推定されていると仮定している。以下同様）、整流電圧 V_{rec} と電流 i_{direct} とで決定する電力 P_{direct} 、コンデンサ34が放電する電力 P_{co} 、コンデンサ34に入出力する電力 P_c の波形を示す。電力 P_c は充電時には電力 P_{out} を減少させるので負値となり、放電時には電力 P_{co} と一致する。

[0147] 図7の第2段目は、入力電力 P_{in} （これはその指令値 P_{in}^* へ正確に追従していることと仮定している。以下同様）、電力 P_{direct} 、コンデンサ34に充電される電力 P_{ci} 、電力 P_c の波形を示す。電力 P_c は充電時には電力 P_{ci} と絶対値が同じとなる。

[0148] 図7の第3段目は、図7の第1段目と第2段目から、コンデンサ34に関連する電力 P_c 、 P_{ci} 、 P_{co} を抜き出して纏めたグラフである。

[0149] このようにして電流 i_b のピークを下げた場合、そのピーク値は単相交流電源から流れ出す電流（入力電流）の波高値の44%（11.6A）であった。電流 i_b の変化を小さくするため、整流電流 i_{rec} は「充電」期間に

において平坦化しており、正弦波形から相当に歪んでいる。

[0150] また、電源電流は急峻な変化を伴うものとなり、電源ノイズやフィルタ回路共振の面で実用上好ましくない波形といえる。電源電流の急峻な変化を抑える場合、すなわち変化が連続的で、電源電圧がゼロクロスとなるときに値が0となるような整流電流 i_{rec} を流す場合は、電流 i_b のピーク値はより大きくなる。

[0151] これに対し、本実施の形態の手法を用いて、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きい場合に、コンデンサ34の放電のみならず充電をも行うことで、電流 i_b のピーク電流をより抑制することができる。

[0152] 図8及び図9は、シミュレーションによって、本実施の形態の手法に従って制御した場合（「実施例1」とする）の、諸元の波形を示すグラフである。図8及び図9はそれぞれ図6及び図7に対応した諸元の波形を示す。但し、仮想直流リンク電圧 V_{dc} 及び電流 i_{dc} は、図6及び図7で説明した場合と等しく、それぞれ212V、21.2Aに設定した。また整流電圧 V_{rec} の波高値も300Vに設定した。

[0153] 図8及び図9のグラフにおいて「充電」期間は、コンデンサ34の充電を行うが、放電は行わない（ $P_{ci} > 0$ 、 $P_{co} = 0$ ）。具体的には「充電」期間は、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} 以下であり、かつ、 $i_c = 0$ （即ち $d_c = 0$ ）の場合であり、図5のステップS106、S109が実行されている期間である。また、「放電」期間はコンデンサ34の放電を行うが、充電は行わない（ $P_{co} > 0$ 、 $P_{ci} = 0$ ）。具体的には「放電」期間は、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きく、かつ、 $i_z > 0$ （即ち $d_z > 0$ ）の場合であり、図5のステップS108、S110が実行されている期間である。そして「充放電」期間は、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも大きく、かつ、 $i_z = 0$ （即ち $d_z = 0$ ）の場合であり、図5のステップS107、S109が実行されている期間である。「充放電」期間は、コンデンサ34を充電する電力 P_{ci} がコンデンサ34が放電する電力 P_{co} よりも大きい期間（即ち $P_c < 0$ と

なる期間：これは「充電」期間と隣接し、「放電」期間と離隔する）とコンデンサ34が放電する電力 P_{co} がコンデンサ34を充電する電力 P_{ci} よりも大きい期間（即ち $P_c > 0$ となる期間：これは「放電」期間と隣接し、「充電」期間と離隔する）とを有する。

[0154] このようにして電流 i_b のピークを下げた場合、そのピーク値は単相交流電源から流れ出す電流の波高値の40%（10.0A）であった。

[0155] このように、「充放電」期間を設けることにより、実施例1では比較例1よりも電流 i_b のピークを低減することができる。

[0156] 但し、図8及び図9で示された場合でも、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の $1/\sqrt{2}$ であったため、その「充電」期間は図6及び図7で示された場合と一致した。そこで、次に、条件(i)の限定を外すことにより、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の $1/\sqrt{2}$ よりも高く設定できることを示す。

[0157] 図10及び図11は、シミュレーションによって、本実施の形態の手法に従って制御した場合（「実施例2」とする）の、諸元の波形を示すグラフである。それぞれ図8及び図9に対応した諸元の波形を示す。但し、整流電圧 V_{rec} の波高値を図6～図9と同様に300Vとしたものの、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の0.8倍（240V）に設定した場合を示す。

[0158] 「充電」期間を短く、「充放電」期間を長く採ることにより、仮想直流リンク電圧 V_{dc} の整流電圧 V_{rec} の波高値に対する比を高めることができる。ここでも、「充電」期間は図5のステップS106, S109に対応し、「放電」期間は図5のステップS108, S110に対応し、「充放電」期間は図5のステップS107, S109に対応する。この場合の入力電流の波高値は27.0Aであり、電流 i_b は12.0Aであった。

[0159] 条件(i)の限定を外さず、条件(ii)の限定を外すだけでも、仮想直流リンク電圧 V_{dc} の整流電圧 V_{rec} の波高値に対する比を高めることができる。図12及び図13は、シミュレーションによって、「充放電」期間を設ける

ことなく電流 i_b のピーク電流を低減した場合（「比較例 2」とする）の、諸元の波形を示すグラフである。それぞれ図 6 及び図 7 に対応した諸元の波形を示す。但し、整流電圧 V_{rec} の波高値を図 10 及び図 11 と同様に 300 V、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の 0.8 倍（240 V）に設定した。

[0160] このように「充電」期間を短く、「放電」期間を長く採ることにより、仮想直流リンク電圧 V_{dc} の整流電圧 V_{rec} の波高値に対する比を高めることができる。しかしこのように電流 i_b が流れる期間を「充電」期間に限定することにより、当然ながら電流 i_b のピーク値は上昇する。ここでは電流 i_b のピーク値は 15.3 A となり、入力電流の波高値は 30.3 A となった。これらは実施例 2 で示された場合と比較していずれも大きい。もちろん比較例 2 では、整流電流 i_{rec} は正弦波の絶対値からかなり歪むことにもなってしまう。

[0161] これに対して本実施の形態の手法を用いた場合、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の $1/\sqrt{2}$ 倍よりも大きくしてさえ、整流電流 i_{rec} を正弦波形にすることができる。

[0162] 図 14 及び図 15 は、シミュレーションによって、本実施の形態の手法に従って制御した場合（「実施例 3」とする）の、諸元の波形を示すグラフである。それぞれ図 10 及び図 11 に対応した諸元の波形を示す。但し、整流電圧 V_{rec} の波高値を図 10～図 11 と同様に 300 V とし、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の 0.8 倍（240 V）に設定した上で、整流電流 i_{rec} の波形を正弦波の絶対値とした場合を示す。

[0163] ここでは電流 i_b のピーク値は 15.0 A となり、比較例 2 よりもまだピーク電流は小さい。しかも上述のように整流電流 i_{rec} の波形が正弦波の絶対値となるので、いわゆる電源高調波の発生を抑制することができる。このような実施例 3 の効果は、条件(i)を維持する限り、条件(ii)を外しても実現することはできない。

[0164] 図 16 及び図 17 は、シミュレーションによって、本実施の形態の手法に

従って制御した場合（「実施例4」とする）の、諸元の波形を示すグラフである。それぞれ図10及び図11に対応した諸元の波形を示す。但し、整流電圧 V_{rec} の波高値を図10～図11と同様に300Vとし、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値と等しくし、かつ整流電流 i_{rec} の波形を正弦波の絶対値とした場合を示す。

[0165] このように仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値と等しくなると、 $d_c = 0$ となるのは90度もしくは270度の時点のみである。よって図16及び図17では「充電」期間は図示されていない。

[0166] 更に、仮想直流リンク電圧 V_{dc} がコンデンサ電圧 V_c よりも小さければ、常に整流電圧 V_{rec} よりも大きくする制御も可能である。この場合、常に $d_c > 0$ であり、図5のフローチャートに即して言えば、ステップS106が実行される場合はない。もちろん、式(1)が成立するので、 $d_r < 1$ となる。

[0167] このように実施例1, 2と比較例1, 2との比較から判るように、本実施の形態にかかる手法で制御することにより、直接形交流電力変換装置に流れる電流 i_b のピーク値を低減することができる。これは昇圧チョッパ3における損失や、インダクタ32に要求される定格電流を低減することに資する。

[0168] また実施例2, 3, 4から、仮想直流リンク電圧 V_{dc} を整流電圧 V_{rec} の波高値の $1/\sqrt{2}$ 倍以上に設定できることが判る。

[0169] 特に実施例2, 3と比較例2, 3との比較から判るように、整流電流 i_{rec} の波形を正弦波の絶対値とすることができる。これは電源高調波の抑制に資する。

[0170] なお、「充放電」区間におけるコンデンサの充電で、「放電」区間においてコンデンサ34から放電される電力を賄うことができる場合には、仮想直流リンク電圧 V_{dc} が整流電圧 V_{rec} よりも小さいときにおいて、コンデンサ34の充電を不要としても良い。

[0171] この発明は詳細に説明されたが、上記した説明は、すべての局面において

、例示であって、この発明がそれに限定されるものではない。例示されていない無数の変形例が、この発明の範囲から外れることなく想定され得るものと解される。

請求の範囲

- [請求項1] 第1電源線(L1)と、前記第1電源線の電位よりも低い電位が印加される第2電源線(L2)とを有する直流リンク(7)と、
交流電圧を入力する複数の入力端と、それぞれ前記直流リンクに接続される一対の出力端(51c, 51d)とを有する第1整流回路(5, 51)と、
前記直流リンクに印加された電圧を他の交流電圧に変換するインバータ(6)と、
出力段にコンデンサ(34)を有する昇圧チョッパ(3)と、
前記コンデンサから前記直流リンクへの放電／非放電を行うスイッチ(41)と
を備え、
前記昇圧チョッパにおいて前記コンデンサへの充電は少なくとも、前記スイッチが導通する時比率である放電デューティ(dc)が0よりも大きい期間の一部たる第1期間において行われる、直接形交流電力変換装置。
- [請求項2] 前記第1期間と、前記放電デューティ(dc)が0となる期間の一部または全部において、前記昇圧チョッパにおける前記コンデンサ(34)への充電が行われる、請求項1記載の直接形交流電力変換装置。
- [請求項3] 前記第1期間においては、充電電力(Pci)及び放電電力(Pco)によって前記コンデンサ(34)への充放電が行われ、
前記第1期間は、前記充電電力が前記放電電力よりも大きい期間と、前記放電電力が前記充電電力よりも大きい期間とを有する、請求項2記載の直接形交流電力変換装置。
- [請求項4] 前記放電デューティ(dc)と前記コンデンサ(34)の両端電圧(Vc)との積(dc・Vc)と、整流デューティ(dr)と前記交流電圧の整流電圧(Vrec)との積(dr・Vrec)との和で表

される仮想直流リンク電圧 (V_{dc}) は、前記整流電圧の $1/\sqrt{2}$ 倍よりも大きく、

前記整流デューティは前記放電デューティと零電圧デューティ (d_z) との和を 1 から差し引いて得られる値を採り、

前記零電圧デューティは、前記インバータ (6) が出力する電圧の大きさに拘わらず前記インバータ (6) が零電圧ベクトルを採用する時比率である、請求項 2 記載の直接形交流電力変換装置。

[請求項 5]

前記放電デューティ (d_c) と前記コンデンサ (34) の両端電圧 (V_c) との積 ($d_c \cdot V_c$) と、整流デューティ (d_r) と前記交流電圧の整流電圧 (V_{rec}) との積 ($d_r \cdot V_{rec}$) との和で表される仮想直流リンク電圧 (V_{dc}) は、前記整流電圧の $1/\sqrt{2}$ 倍よりも大きく、

前記整流デューティは前記放電デューティと零電圧デューティ (d_z) との和を 1 から差し引いて得られる値を採り、

前記零電圧デューティは、前記インバータ (6) が出力する電圧の大きさに拘わらず前記インバータ (6) が零電圧ベクトルを採用する時比率である、請求項 3 に記載の直接形交流電力変換装置。

[請求項 6]

前記昇圧チョッパ (3) に流れる電流 (i_b) と前記第 1 整流回路から前記インバータ (6) に流れる電流 (i_{direct}) との和である整流電流 (i_{rec}) の指令値 (i_{rec}^*) と、前記仮想直流リンク電圧 (V_{dc}) の指令値 (V_{dc}^*) と、前記コンデンサの両端電圧 (V_c) と、前記整流電圧 (V_{rec}) と、前記インバータ (6) に入力する電流 (i_{dc}) とに基づいて、前記零電圧デューティ (d_z) を最小とする前記放電デューティが設定される、請求項 2 記載の直接形交流電力変換装置。

[請求項 7]

前記昇圧チョッパ (3) に流れる電流 (i_b) と前記第 1 整流回路から前記インバータ (6) に流れる電流 (i_{direct}) との和である整流電流 (i_{rec}) の指令値 (i_{rec}^*) と、前記仮想直流

リンク電圧 (V_{dc}) の指令値 (V_{dc}^*) と、前記コンデンサの両端電圧 (V_c) と、前記整流電圧 (V_{rec}) と、前記インバータ (6) に入力する電流 (i_{dc}) とに基づいて、前記零電圧デューティ (d_z) を最小とする前記放電デューティが設定される、請求項3記載の直接形交流電力変換装置。

[請求項8] 前記昇圧チョッパ (3) に流れる電流 (i_b) と前記第1整流回路から前記インバータ (6) に流れる電流 (i_{direct}) との和である整流電流 (i_{rec}) の指令値 (i_{rec}^*) と、前記仮想直流リンク電圧 (V_{dc}) の指令値 (V_{dc}^*) と、前記コンデンサの両端電圧 (V_c) と、前記整流電圧 (V_{rec}) と、前記インバータ (6) に入力する電流 (i_{dc}) とに基づいて、前記零電圧デューティ (d_z) を最小とする前記放電デューティが設定される、請求項4記載の直接形交流電力変換装置。

[請求項9] 前記仮想直流リンク電圧 (V_{dc}) が前記整流電圧 (V_{rec}) よりも大きく、前記整流電流 (i_{rec}) の前記指令値 (i_{rec}^*) が所定値 (d_{r_max}) 以上であれば、前記整流デューティ (d_r) は前記所定値を採り、前記放電デューティ (d_c) は前記所定値を1から引いた値を採り、

前記所定値は、仮想直流リンク電圧 (V_{dc}) の前記指令値 (V_{dc}^*) から前記コンデンサの前記両端電圧 (V_c) を引いた値を、前記整流電圧 (V_{rec}) から前記両端電圧 (V_c) を引いた値で除した値 ($(V_{dc}^* - V_c) / (V_{rec} - V_c)$) である、請求項6記載の直接形交流電力変換装置。

[請求項10] 前記仮想直流リンク電圧 (V_{dc}) が前記整流電圧 (V_{rec}) よりも大きく、前記整流電流 (i_{rec}) の前記指令値 (i_{rec}^*) が所定値 (d_{r_max}) 以上であれば、前記整流デューティ (d_r) は前記所定値を採り、前記放電デューティ (d_c) は前記所定値を1から引いた値を採り、

前記所定値は、仮想直流リンク電圧 (V_{dc}) の前記指令値 (V_{dc}^*) から前記コンデンサの前記両端電圧 (V_c) を引いた値を、前記整流電圧 (V_{rec}) から前記両端電圧 (V_c) を引いた値で除した値 ($(V_{dc}^* - V_c) / (V_{rec} - V_c)$) である、請求項 7 記載の直接形交流電力変換装置。

[請求項11] 前記仮想直流リンク電圧 (V_{dc}) が前記整流電圧 (V_{rec}) よりも大きく、前記整流電流 (i_{rec}) の前記指令値 (i_{rec}^*) が所定値 (d_{r_max}) 以上であれば、前記整流デューティ (d_r) は前記所定値を採り、前記放電デューティ (d_c) は前記所定値を 1 から引いた値を採り、

前記所定値は、仮想直流リンク電圧 (V_{dc}) の前記指令値 (V_{dc}^*) から前記コンデンサの前記両端電圧 (V_c) を引いた値を、前記整流電圧 (V_{rec}) から前記両端電圧 (V_c) を引いた値で除した値 ($(V_{dc}^* - V_c) / (V_{rec} - V_c)$) である、請求項 8 記載の直接形交流電力変換装置。

[請求項12] 前記昇圧チョッパ (3) へ前記整流電圧 (V_{rec}) を入力する第 2 整流回路 (52) を更に備える、請求項 1 記載の直接形交流電力変換装置。

[請求項13] 前記昇圧チョッパ (3) へ前記整流電圧 (V_{rec}) を入力する第 2 整流回路 (52) を更に備える、請求項 2 記載の直接形交流電力変換装置。

[請求項14] 前記第 1 整流回路の前記一对の出力端が前記昇圧チョッパの入力側に接続される、請求項 1 記載の直接形交流電力変換装置。

[請求項15] 前記第 1 整流回路の前記一对の出力端が前記昇圧チョッパの入力側に接続される、請求項 2 記載の直接形交流電力変換装置。

[請求項16] 前記放電デューティ (d_c) は常に正である、請求項 1 記載の直接形交流電力変換装置。

[請求項17] 前記放電デューティ (d_c) は常に正である、請求項 2 記載の直接

形交流電力変換装置。

- [請求項18] 前記スイッチ（４１）と並列に、前記直流リンク（７）から前記コンデンサ（３４）を充電する方向を順方向とするダイオードを更に備える、請求項１記載の直接形交流電力変換装置。
- [請求項19] 前記スイッチ（４１）と並列に、前記直流リンク（７）から前記コンデンサ（３４）を充電する方向を順方向とするダイオードを更に備える、請求項２記載の直接形交流電力変換装置。