

静电卡盘及其凸点制造方法

技术领域

本发明涉及半导体工艺设备领域，特别地涉及一种静电卡盘及其凸点制造方法。

背景技术

在半导体制造工艺过程中，需要使用静电卡盘(Electrostatic Chuck，简称ESC)采用静电吸附的方式固定被加工工件，例如晶圆，以避免晶圆在加工过程中出现移动。

一般来说，静电卡盘通常包括用于承载晶圆的介质层，且在该介质层中内嵌一个或多个电极。以双极型静电卡盘为例，其可以包括两个电极，二者分别与直流电源的正负两极电连接，以提供直流电压，从而利用静电引力将晶圆牢牢吸附在卡盘表面。

但是，晶圆与静电卡盘之间的这种紧密接触可能会导致晶圆及卡盘之间的磨损，从而引发微小颗粒的产生。随着加工时间的增加，颗粒的数量会逐渐增加，并且大量颗粒可能附着在晶圆的背面，然后随着工艺步骤的推进被传递到不同的腔室，从而给半导体工艺带来不良影响。

为了避免上述情况的发生，一种做法是在静电卡盘的表面制作数个彼此间隔的凸点，这样可以使晶圆背面除了与凸点接触之外的区域不与静电卡盘接触，从而可以减小附着在晶片背面的颗粒数量。但是，现有的凸点的耐高温性能较差，很容易发生脱落，从而无法应用在高温环境中。

发明内容

针对现有技术中存在的技术问题，本发明提出了一种静电卡盘，包括用于承载被加工工件的承载面及间隔分布在所述承载面上的多个凸点，所述凸点由电阻率的取值范围在 $10^{-4}\Omega\cdot\text{cm}\sim 10^9\Omega\cdot\text{cm}$ 的无氢非晶碳构成。

特别的，所述凸点的高度的取值范围在 $1\mu\text{m}\sim 3\mu\text{m}$ 。

特别的，还包括至少一层粘附层，所述粘附层包括数量与所述凸点的数量相同的多个粘附部，且各个所述粘附部一一对应地设置在所述承载面与各个所述凸点之间。

特别的，所述粘附层的材料包括具有粘附性能的金属。

特别的，所述金属包括钛或铬。

特别的，还包括介质层，及设置在所述介质层中的电极，其中，所述介质层的上表面用作所述承载面。

本申请还提供了一种静电卡盘的凸点制造方法，包括：

S1，在所述静电卡盘的用于承载被加工工件的承载面上形成图形化的掩膜；

S2，利用石墨靶材产生碳等离子体并在所述掩膜和未被所述掩膜覆盖的承载面上沉积无氢非晶碳层；以及

S3，移除所述掩膜，以在所述承载面上形成间隔分布的多个由电阻率的取值范围在 $10^{-4}\Omega\cdot\text{cm}\sim 10^9\Omega\cdot\text{cm}$ 的无氢非晶碳构成的凸点。

特别的，在所述步骤 S1 之后，且在所述步骤 S2 之前，还包括以下步骤：

S12，在所述掩膜和未被所述掩膜覆盖的承载面上沉积至少一层粘附层；

在所述步骤 S2 中，利用石墨靶材产生碳等离子体并在整个所述粘附层上沉积无氢非晶碳层；

在所述步骤 S3 中，移除所述掩膜，以在所述承载面上形成间隔分布的构成所述粘附层的多个粘附部，以及一一对应地设置在多个所述粘附部上的多个凸点。

特别的，所述粘附层包括金属钛或铬。

特别的，在所述步骤 S2 中，工艺温度不高于 80 摄氏度。

特别的，所述步骤 S2，进一步包括以下步骤：

S21，利用石墨靶材产生碳等离子体；

S22，在所述碳等离子体朝向所述承载面移动，并在所述掩膜和未被所述掩膜覆盖的承载面上沉积无氢非晶碳层的过程中，利用磁场对所述碳等离子体进行过滤和/或聚焦。

特别的，所述凸点的高度的取值范围在 $1\mu\text{m}\sim 3\mu\text{m}$ 。。

附图说明

图 1 为本发明第一实施例提供的静电卡盘的剖视图；

图 2 为本发明第二实施例提供的静电卡盘的剖视图；

图 3 为本发明第三实施例提供的静电卡盘的凸点制造方法的流程框图；

图 4a-图 4f 为本发明第三实施例提供的静电卡盘的凸点制造方法的各个步骤状态图；以及

图 5 为本发明第三实施例采用的制备静电卡盘的凸点的设备示意图。

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

在以下的详细描述中，可以参看作为本申请一部分用来说明本申请的特定实施例的各个说明书附图。在附图中，相似的附图标记在不同图式中描述大体上类似的组件。本申请的各个特定实施例在以下进行了足够详细的描述，使得具备本领域相关知识和技术的普通技术人员能够实施本申请的技术方案。应当理解，还可以利用其它实施例或者对本申请的实施例进行结构、逻辑或者电性的改变。

图 1 为本发明第一实施例提供的静电卡盘的剖视图。如图 1 所示，静电卡盘 100 可以包括介质层 102 及设置在该介质层 102 中的电极 101，其中，介质层 102 的上表面用作承载面 105 承载诸如晶圆等的被加工工件 S。可选的，介质层 102 采用陶瓷材料制作，例如 Al_2O_3 、 AlN 和 SiC 等等。或者，介质层 102 也可以采用半导体材料制作，例如在陶瓷材料中掺杂金属氧化物等。

在本实施例中，电极 101 为两个，且内嵌在介质层 102 中，即，介质层 102 将电极 101 完全包覆。并且，两个电极 101 可以分别耦合到直流电源的正负两极。当然，本申请方案同样适用于包括不同数量电极的静电卡盘，例如一个电极或者三个以上的电极。

如图 1 所示，在承载面 105（即，介质层 102 的上表面）上间隔分布有多个凸点 103，用于在被加工工件 S 置于介质层 102 上时，能够使被加工工件 S 的背面与各个凸点 103 点接触，而不与承载面 105 接触，从而可以减少因被加工工件 S 与介质层 102 之间的磨损而产生的颗粒数量，同时由于产生的颗粒 K 位于各个凸

点 103 之间的间隙中，只要凸点 103 的高度 H 大于颗粒 K 的尺寸，就可以保证颗粒 K 无法接触并附着到被加工工件 S 的背面。

而且，凸点 103 由电阻率的取值范围在 $10^{-4}\Omega\cdot\text{cm}\sim 10^9\Omega\cdot\text{cm}$ 的无氢非晶碳构成。无氢非晶碳是一种类金刚石（Diamond-like-carbon，以下简称 DLC），DLC 由碳元素构成，在结构和性质上与金刚石相似。DLC 之所以被称为类金刚石，是因为其同时含有组成金刚石的 SP^3 键，和组成石墨的 SP^2 键，其中， SP^3 键含量高达 85% 左右，因此 DLC 拥有较其他材料更高的硬度。DLC 是一种非晶物质，由于其具有高硬度、高弹性模量和低摩擦系数，因此，DLC 具有良好的耐磨性能和真空摩擦学特性，很适合作为耐磨涂层。对于静电卡盘来说，由于 DLC 材料具有较高的硬度和良好的耐磨性能，能够很好的抑制颗粒的产生。

此外，DLC 分为含氢和不含氢两种，前者被称为含氢非晶碳（ a-C:H ）或含氢类金刚石碳（DLHC），后者被称为无氢非晶碳（ a-C ）。另外， SP^3 键杂化碳含量较高的无氢非晶碳又被称为四面体非晶碳（ ta-C ）。其中，含氢的 DLC 的耐高温性能较差，在高温环境中 DLC 中的氢会发生解离，很容易发生脱落，从而无法应用在高温环境（ 250°C 以上）中。

为了解决上述问题，本实施例提供的静电卡盘，其采用由电阻率的取值范围在 $10^{-4}\Omega\cdot\text{cm}\sim 10^9\Omega\cdot\text{cm}$ 的无氢非晶碳构成的凸点 103，既具有较高的硬度和良好的耐磨性能，能够很好的抑制颗粒的产生，从而避免颗粒对半导体工艺带来不良影响，又不会在高温条件下发生氢解离，从而可以解决凸点容易发生脱落，从而无法应用在高温环境（ 250°C 以上）中的问题。

由无氢非晶碳构成的凸点 103 在 800°C 下的真空环境中不会发生任何性质变化，即使是在大气环境中，由无氢非晶碳构成的凸点的最高耐温值也能达到 500°C 。所以，包含无氢非晶碳凸点的静电卡盘能够满足对于高温稳定性的需求。

优选的，上述凸点 103 采用四面体非晶碳（ ta-C ）构成，由于其具有较高的硬度，是作为静电卡盘的凸点的最佳选择。

在实际应用中，为了将被加工工件 S 上的电压引出作为参考，故希望凸点是能够导电的，这样，如图 1 所示，被加工工件 S 上的电位能够通过导电的凸点 103 并通过导线 104 最终引出至 DC 电源的中性点上，以能够据此平衡电源与被加工工件 S 之间的电压差。但是，现有技术中的凸点普遍存在电阻率偏高的问题（通常在 $10^8\Omega\cdot\text{cm}\sim 10^{13}\Omega\cdot\text{cm}$ ），其导电性能无法满足上述要求。

由于凸点 103 的电阻率在 $10^{-4}\Omega\cdot\text{cm}$ ~ $10^9\Omega\cdot\text{cm}$ 的范围内，这可以使凸点 103 的导电性能满足要求，从而可以解决上述问题。

优选的，凸点 103 的高度 H 为 $1\mu\text{m}$ ~ $3\mu\text{m}$ 。这样，可以保证凸点 103 的高度大于颗粒的尺寸，从而可以保证颗粒无法接触并附着到被加工工件 S 的背面。

需要说明的是，在实际应用中，凸点 103 在承载面 105 上的正投影形状及其尺寸等参数可以根据需要自由设定。另外，多个凸点 103 在承载面 105 上的分布方式、分布密度也可以根据具体需要自由设定。

图 2 为本发明第二实施例提供的静电卡盘的剖视图。请参阅图 2，本实施例提供的静电卡盘，其是在上述第一实施例的基础上作了改进。具体地，静电卡盘 100 还包括至少一层粘附层，该粘附层包括数量与凸点 103 的数量相同的多个粘附部 106，且各个粘附部 106 一一对应地设置在承载面 105 与各个凸点 103 之间。

借助上述粘附层，可以提高凸点 103 与介质层 102 之间的粘附性，从而可以进一步降低凸点 103 脱落的风险。在实际应用中，可以根据实际需要设定粘附层的层数，以使粘附力满足要求。

该粘附层的材料包括具有粘附性能的金属，优选的，该金属包括诸如钛或铬等的粘附性能较好的材料。

作为另一个技术方案，图 3 为本发明第三实施例提供的静电卡盘的凸点制造方法的流程框图。图 4a-图 4f 为本发明第三实施例提供的静电卡盘的凸点制造方法的各个步骤状态图。请一并参阅图 3 及图 4a-图 4f，本实施例还提供一种静电卡盘的凸点制造方法，其包括：

步骤 S1，在静电卡盘（即，介质层 201）的承载面 202 上形成图形化的掩膜。

具体地，在本实施例中，如图 4b 所示，首先在承载面 202 上形成一层掩膜层 203，该掩膜层 203 完全覆盖承载面 202。掩膜层 203 的材料例如为光刻胶等。掩膜层 203 的厚度可以大于或等于需要形成的凸点的高度。然后，如图 4c 所示，可以根据所需要实现的凸点的形状和间距来对掩膜层 203 进行图形化，从而形成图形化的掩膜 203a。

需要说明的是，在实际应用中，还可以采用其他方式制作图形化的掩膜。例如，图形化的掩膜可以是在制备静电卡盘之前预先制备的掩模板。该掩模板可以采用粘结或机械等的方式固定在承载面 202 上。另外，掩模板包括多个镂空部分，每个镂空部分对应一个凸点，可以根据凸点的实际参数要求设计该镂空部分的形

状、相邻两个镂空部分的间距以及掩模板的厚度等等。当然凸点的高度也与进行沉积操作的时间相关。

可选的，掩模板可以采用热膨胀系数较低的陶瓷材料来制作。如果采用沉积温度比较低的技术来形成无氢非晶碳的话，掩模板的材料既可以选择陶瓷，也可以选择热膨胀系数较低的金属材料，如 KOVAR 等。

当然，无论采用何种方式获得图形化的掩膜，都不会影响以下描述的凸点形成的过程。

可选的，如图 4d 所示，在上述步骤 S1 之后，且在制作凸点的步骤之前，还包括：

步骤 S12，在图形化的掩膜 203a 和未被该掩膜 203a 覆盖的承载面 202 上沉积至少一层粘附层 204。

具体地，该粘附层 204 包括覆盖掩膜 203a 的第一部分 204a 和覆盖承载面 202 的第二部分 204b。

借助上述粘附层 204，可以提高后续制作的凸点与介质层 201 之间的粘附性，从而可以进一步降低凸点脱落的风险。在实际应用中，可以根据实际需要设定粘附层的层数，以使粘附力满足要求。

该粘附层 204 的材料包括具有粘附性能的金属，优选的，该金属包括诸如钛或铬等的粘附性能较好的材料。

当然，在实际应用中，即便没有粘附层 204 的存在，直接在图形化的掩膜 203a 上制作凸点也是可以的。

下面对凸点的制作过程进行详细描述。

步骤 S2，利用石墨靶材产生碳等离子体并在粘附层 204 上沉积无氢非晶碳层 205。

具体地，如图 4e 所示，无氢非晶碳层 205 包括覆盖粘附层 204 的第一部分 204a 的第三部分 205a 和覆盖粘附层 204 的第二部分 204b 的第四部分 205b。当然，在实际应用中，若没有粘附层 204 的存在，则无氢非晶碳层 205 直接覆盖在掩膜 203a 和未被该掩膜 203a 覆盖的承载面 202 上。

本实施例提供的凸点制造方法，其通过采用石墨靶材产生碳等离子体的沉积方式，可以获得不含氢的 DLC，从而可以解决凸点因氢解离而容易发生脱落，从而无法应用在高温环境（250℃以上）中的问题。

可选的，在上述步骤 S2 中，沉积无氢非晶碳层 205 的工艺温度低于 80 摄氏度或者更低。

步骤 S3，移除掩膜 203a，以在承载面 202 上形成间隔分布的多个粘附部（即，粘附层 204 的第二部分 204b），以及一一对应地设置在多个粘附部上的多个凸点（即，无氢非晶碳层 205 的第四部分 205b），如图 4f 所示。容易理解，掩膜 203a 上的无氢非晶碳层 205 的第三部分 205a 和粘附层 204 的第一部分 204a 随掩膜 203a 一起移除。

当然，在实际应用中，若没有粘附层 204 的存在，则在移除掩膜 203a 之后，直接在承载面 202 上形成间隔分布的多个凸点（即，无氢非晶碳层 205 的第四部分 205b）。

需要说明的是，若图形化的掩膜 203a 是如前文所述的掩模板，那么直接通过机械方式移除即可。若图形化的掩膜 203a 是生长在介质层 201 上的光刻胶层，可以利用显影操作去除光刻胶并剥离其上的无氢非晶碳层 205 的第三部分 205a 和粘附层 204 的第一部分 204a。由于显影剂通常是有机溶剂，对于粘附层 204 和无氢非晶碳层 205 均不会产生任何影响。

优选的，凸点的高度的取值范围在 $1\mu\text{m} \sim 3\mu\text{m}$ 。这样，可以保证凸点 103 的高度大于颗粒的尺寸，从而可以保证颗粒无法接触并附着到被加工工件 S 的背面。在实际应用中，可以通过控制沉积时间来调节凸点的高度。

图 5 为本发明第三实施例采用的制备静电卡盘的凸点的设备示意图。请参阅图 5，该设备利用过滤阴极真空电弧技术（FCVA）来制备凸点。具体地，该设备可以包括电源 401、腔室 402 以及置于该腔室 402 中的石墨靶 403。可选的，电源 401 例如为 arc 电源。

借助该设备，上述步骤 S2 进一步包括：

步骤 S21，利用 arc 电源 401 通过电弧的作用使位于腔室 402 的第一部分中的石墨靶材 403 产生碳等离子体。

上述设备可以根据不同的工艺要求对碳等离子体的能量进行精确控制。同时，采用上述 FCVA 工艺能够很好的控制凸点的电阻率，以能够将凸点的电阻率控制在 $10^{-4}\Omega\cdot\text{cm} \sim 10^9\Omega\cdot\text{cm}$ 的范围内，从而可以使凸点 103 的导电性能满足要求。

步骤 S22，在碳等离子体朝向承载面移动，并在沉积无氢非晶碳层的过程中，利用磁场对碳等离子体进行过滤和/或聚焦。

具体地，在腔室 402 的第二部分中可以设置有过滤磁场，用于将碳等离子体中的宏观粒子、原子团过滤干净。经过这样的磁过滤处理之后，用于沉积的离子的离化率可高达 100%，并且可以过滤掉大的颗粒。这样，在无需加热静电卡盘的情况下，经过磁场交互作用后，FCVA 镀膜离子具有更高、更均匀的能量，从而在低温条件下可以形成致密、高硬度、低电阻率、具有超强附着力的膜层。

此外，在腔室 402 的第三部分中可以设置有聚焦磁场，用于将经过滤后的离子可以聚集至静电卡盘，从而在粘附层 204 或者承载面 202 上沉积无氢非晶碳层 205，最终形成凸点。

可选的，同样采用 FCVA 技术和设备来制备上述粘附层 204。具体地，制备粘附层 204 的方法包括：

步骤 S121，在腔室 402 的第一部分中设置对应粘附层 204 材料的靶材，如铬靶。在形成无氢非晶碳层 205 之前，可以先将粘附层靶材旋转 to 对应腔室 402 的位置，然后采用与上述制备无氢非晶碳层 205 相类似的 FCVA 方式，先在承载面 201 上沉积一层经图形化的粘附层。然后再更换靶材，继续进行步骤 S21 和步骤 S22 的操作。

可选的，经图形化的粘附层的厚度的取值范围在 100nm~3 μ m，在该范围内，粘附层和凸点的总高度的取值范围在 2 μ m~6 μ m。

可选的，沉积无氢非晶碳层 205 和粘附层 204 的工艺温度低于 80 摄氏度或者更低。这样，可以采用金属材质的掩模板来制备凸点和粘附层。金属材料的价格通常低于陶瓷材料，所以采用 FCVA 方式能够大幅降低凸点的制备成本。

需要说明的是，本发明并不局限于采用 FCVA 方式来制备无氢非晶碳层 205，在实际应用中，也可以采用 PVD 方式来制备无氢非晶碳层 205，例如离子束沉积法、射频溅射法和真空阴极电弧沉积法等。

利用 PVD 方式制备凸点的过程仅仅需要高纯度碳靶而不需要任何含有 H 元素的素材，所以也能获得不含氢且具有良好的导电性能的由无氢非晶碳构成的凸点。

上述实施例仅供说明本发明之用，而并非是对本发明的限制，有关技术领域的普通技术人员，在不脱离本发明范围的情况下，还可以做出各种变化和变型，因此，所有等同的技术方案也应属于本发明公开的范畴。