

一种硅光转接板及三维架构以及表面电极离子阱与硅光器件以及三维架构的集成方法、集成结构、三维架构

技术领域

本发明涉及硅基光电技术领域,特别是涉及一种硅光转接板及三维架构以及表面电极离子阱与硅光器件以及三维架构的集成方法、集成结构、三维架构。

背景技术

硅基光电技术是实现“超越摩尔”的有效手段之一,硅光转接板是将硅光器件和硅通孔(Through Silicon Via, TSV)单片集成在一起,并通过硅通孔实现上下层芯片间的电信号的互连互通。基于硅光转接板技术的光电三维架构的集成方法能够使芯片封装面积更小、集成度更高,而且形成的三维架构,对比传统的平面架构,或引线键合方式集成的三维架构,电信号延迟更小、带宽和速率更高。

量子比特是量子计算机的基本操作单元,离子阱因为具有相干时间长、逻辑门保真度高等优势,是研究量子比特的载体之一。在衬底表面通过光刻技术形成金属电极(射频电极和直流电极)的表面电极离子阱,得益于成熟的半导体光刻技术,能够在衬底的表面形成各种形状的金属电极,同时也很方便制备很多个相同的金属电极和多个硅光器件,即能够很容易地实现离子囚禁区域数量的扩展和寻址与探测的扩展。

目前,对于表面电极离子阱量子比特的寻址/探测多采用自由空间多束激光光源和光电倍增管,存在寻址/探测用光路调试系统复杂、昂贵、庞大、误差大及可扩展性低等问题,一直制约着量子计算科学的研究和发展。

发明内容

针对上述问题,本发明的目的是提供一种能够芯片封装面积更小、集成度更高、电信号延迟更小、带宽和速率更高的硅光转接板及三维架构的集成方

法，以及一种稳定性强、小型化、通用性且可扩展性强的表面电极离子阱与硅光器件以及三维架构的集成方法、集成结构、三维架构。

为了实现上述目的，本发明采用以下技术方案，一种硅光转接板的集成方法，包括以下步骤：

提供晶圆，在晶圆上完成硅光器件的波导刻蚀、外延、离子注入和热电极的制备，硅光器件包括硅光无源器件和硅光有源器件；

在硅光器件的顶层沉积第一介质层并化学机械抛光，自第一介质层的顶层向下形成硅光无源器件中的热光器件和/或硅光有源器件的第一接触孔；

沉积第二介质层，自第二介质层的顶层向下形成若干硅通孔；

沉积第三介质层，在第三介质层的顶层形成与热光器件和/或硅光有源器件对应的电极；每一个电极均对应第一接触孔和硅通孔，且自每一个电极的底部分别向下形成与第一接触孔和硅通孔连接的第二接触孔和第三接触孔；

化学机械抛光上述已形成的结构的顶层并沉积第四介质层，贯穿第四介质层开设键合焊盘窗口并形成第一微凸块下金属或第一微凸块，键合焊盘窗口位于电极的上方；

研磨晶圆的背面，使硅通孔露出；

在晶圆的背面沉积钝化层；

刻蚀钝化层，形成硅通孔的钝化层窗口，并在钝化层窗口处形成重布线层和第二微凸块下金属或第二微凸块；或在钝化层窗口处形成第二微凸块下金属或第二微凸块。

优选地，自第一介质层的顶层向下形成第一接触孔的步骤包括：

自第一介质层的顶层向下刻蚀以形成第一孔；

在第一孔的侧壁和底部沉积第一隔离层；

在第一孔内电化学镀膜或沉积第一金属；

化学机械抛光或刻蚀，以去除第一介质层表面的第一金属和第一隔离层。

优选地，第一金属为铜，在第一孔内采用电化学镀膜工艺填充铜且进行退火及化学机械抛光处理；

形成第一接触孔后且沉积第二介质层前，沉积第一停止层。

优选地，自第二介质层的顶层向下形成硅通孔的步骤包括：

自第二介质层的顶层向下刻蚀以形成第二孔；

在第二孔的侧壁和底部沉积第二隔离层；

在第二孔内电化学镀膜第二金属；

化学机械抛光，以去除第二介质层表面的第二金属和第二隔离层。

优选地，第二金属为铜，在第二孔内采用电化学镀膜工艺填充铜且进行退火及化学机械抛光处理；

形成硅通孔后且沉积第三介质层前，沉积第二停止层。

优选地，形成电极、第二接触孔和第三接触孔的步骤包括：

在第三介质层的顶层分别刻蚀形成若干电极槽，并自电极槽的槽底分别向下刻蚀以形成第三孔和第四孔；

在电极槽、第三孔和第四孔的侧壁和底部均沉积第三隔离层；

在电极槽、第三孔和第四孔内电化学镀膜或沉积第三金属；

化学机械抛光或刻蚀，以去除第三介质层表面的第三金属和第三隔离层。

优选地，第三金属为铜，在电极槽、第三孔和第四孔内采用电化学镀膜工艺填充铜且进行退火及化学机械抛光处理；

形成电极、第二接触孔和第三接触孔后且沉积第四介质层前，沉积第三停止层。

优选地，第一隔离层、第二隔离层、第三隔离层均为 Ta、Ta₂N₅ 或 Ta+Ta₂N₅ 中的任意一种。

优选地，第一介质层、第二介质层、第三介质层和第四介质层均为二氧化硅介质层。

优选地，第一停止层、第二停止层和第三停止层均为氮化硅。

优选地，采用等离子增强化学的气相沉积法形成第一介质层、第二介质层、第三介质层和第四介质层。

优选地，采用干法刻蚀形成第一孔、第三孔、第四孔和电极槽。

优选地，采用 DRIE 刻蚀形成第二孔。

优选地，硅通孔与热光器件和/或硅光有源器件的相邻面的垂直距离不小于硅通孔直径的 1.5 倍；

且相邻两硅通孔的中心轴线之间的垂直距离不小于硅通孔直径的 3 倍。

优选地，第一微凸块下金属 Cu/Ni/Au，第一微凸块为 Cu/Ni/SnAg；第二微凸块下金属 Cu/Ni/Au，第二微凸块为 Cu/Ni/SnAg。

本发明还提供一种三维架构的集成方法，包括以下步骤：

提供利用本发明涉及的集成方法制备的硅光转接板；

利用硅光转接板的第一微凸块下金属或第一微凸块键合电子芯片或光电子芯片；

利用硅光转接板的重布线层和第二微凸块下金属或第二微凸块，或硅光转接板的第二微凸块下金属或第二微凸块键合硅转接板；

硅转接板通过设置在其背面的第三微凸块下金属或第三微凸块与封装基板连通；

或，利用硅光转接板的重布线层和第二微凸块下金属或第二微凸块，或硅光转接板的第二微凸块下金属或第二微凸块直接与封装基板连通。

优选地，第三微凸块下金属为 Cu/Ni/Au，第三微凸块或为 Cu/Ni/SnAg。

本发明将硅光器件和硅通孔单片集成形成硅光转接板，硅光转接板的正面可以通过电化学镀膜工艺在键合焊盘窗口形成能够与电子芯片或光电子芯片集成的第一微凸块或第一微凸块下金属（UBM），硅光转接板的背面则可以采用电化学镀膜工艺在钝化层窗口形成第二微凸块或第二微凸块下金属，以与硅转接板连通，进一步地，硅转接板可以通过位于其背面的第三微凸块或第三微凸块下金属与封装基板集成，或者，硅转接板可以通过引线 with 封装基板集成，亦或是，硅光转接板可以直接与封装基板连接。通过硅光转接板集成电子芯片或光电子芯片，以及封装基板后，通过硅光转接板中的硅通孔实现上下电信号的互连互通，基于硅通孔与硅光器件的集成实现三维架构的集成，能够使集成的芯片面积更小、集成化程度更高，而且形成的三维架构，

对比传统的平面架构，或引线键合方式集成的三维架构，的电信号延迟更小、带宽和速率更高。

本发明提供一种表面电极离子阱与硅光器件的集成方法，包括以下步骤：

提供晶圆，在晶圆的顶层光刻、刻蚀形成硅光栅和硅结构，对硅结构进行离子注入及退火；

沉积第一介质层，刻蚀硅结构上方的第一介质层以形成外延窗口，并通过外延窗口自硅结构的顶层外延硅或锗，离子注入及退火后形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器；

沉积第二介质层并刻蚀、化学机械抛光，自第二介质层的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔；

沉积第三介质层，自第三介质层的顶层向下形成若干硅通孔；

沉积第四介质层，在第四介质层的顶层形成电极，电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器对应的第一电极，以及表面电极离子阱的第二电极；每一个第一电极均对应第一接触孔和硅通孔，且自每一个第一电极的底部分别向下形成与第一接触孔和硅通孔连接的第二接触孔和第三接触孔；每一个第二电极均对应硅通孔，且自每一个第二电极的底部向下形成与硅通孔连接的第三接触孔；

研磨晶圆的背面，使硅通孔露出；

在晶圆的背面沉积钝化层；

刻蚀钝化层，形成硅通孔的钝化层窗口，并在钝化层窗口处形成重布线层和第一微凸块下金属或第一微凸块；或在钝化层窗口处形成第一微凸块下金属或第一微凸块。

优选地，自第二介质层的顶层向下形成第一接触孔的步骤包括：

自第二介质层的顶层向下刻蚀以形成第一孔；

在第一孔的侧壁和底部沉积第一隔离层；

在第一孔内电化学镀膜或沉积第一金属；

化学机械抛光或刻蚀，以去除第二介质层表面的第一金属和第一隔离层。

优选地，第一金属为铜，在第一孔内采用电化学镀膜工艺填充铜且退火及化学机械抛光；

形成第一接触孔后且沉积第三介质层前，沉积第一停止层。

优选地，自第三介质层的顶层向下形成硅通孔的步骤包括：

自第三介质层的顶层向下刻蚀以形成第二孔；

在第二孔的侧壁和底部沉积第二隔离层；

在第二孔内电化学镀膜第二金属；

化学机械抛光，以去除第三介质层表面的第二金属和第二隔离层。

优选地，第二金属为铜，在第二孔内采用电化学镀膜工艺填充铜且退火及化学机械抛光；

形成硅通孔后且沉积第四介质层前，沉积第二停止层。

优选地，形成电极、第二接触孔和第三接触孔的步骤包括：

在第四介质层的顶层分别刻蚀形成若干电极槽，并自电极槽的槽底分别向下刻蚀以形成第三孔和第四孔；

在电极槽、第三孔和第四孔的侧壁和底部均沉积第三隔离层；

在电极槽、第三孔和第四孔内电化学镀膜或沉积第三金属；

化学机械抛光或刻蚀，以去除第四介质层表面的第三金属和第三隔离层。

优选地，第一隔离层、第二隔离层、第三隔离层均为 Ta、TaN 或 Ta+TaN 中的任意一种。

优选地，第一介质层、第二介质层、第三介质层和第四介质层均为二氧化硅介质层。

优选地，第一停止层和第二停止层均为氮化硅。

优选地，采用等离子增强化学的气相沉积法形成第一介质层、第二介质层、第三介质层和第四介质层。

优选地，采用干法刻蚀形成第一孔、第三孔、第四孔和电极槽。

优选地，采用 DRIE 刻蚀形成第二孔。

优选地,硅通孔与硅单光子雪崩探测器或硅基锗单光子雪崩探测器的相邻面的垂直距离不小于硅通孔直径的 1.5 倍;

且相邻两硅通孔的中心轴线之间的垂直距离不小于硅通孔直径的 3 倍。

本发明还提供另外一种表面电极离子阱与硅光器件的集成方法,包括以下步骤:

提供晶圆,在晶圆的顶层光刻、刻蚀形成硅结构,或,硅结构和硅光栅;对硅结构进行离子注入及退火;

依次沉积第一介质层和氮化硅层,并在氮化硅层的顶层光刻、刻蚀形成氮化硅光栅;

沉积第二介质层,刻蚀硅结构上方的第一介质层和第二介质层以形成外延窗口,并通过外延窗口自硅结构的顶层外延硅或锗,离子注入及退火后形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器;

沉积第三介质层并刻蚀、化学机械抛光,自第三介质层的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔;

沉积第四介质层;自第四介质层的顶层向下形成若干硅通孔;

沉积第五介质层;在第五介质层的顶层形成电极,电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器对应的第一电极,以及表面电极离子阱的第二电极;每一个第一电极均对应第一接触孔和硅通孔,且自每一个第一电极的底部分别向下形成与第一接触孔和硅通孔连接的第二接触孔和第三接触孔;每一个第二电极均对应硅通孔,且自每一个第二电极的底部分别向下形成与硅通孔相对的第三接触孔;

研磨晶圆的背面,使硅通孔露出;

在晶圆的背面沉积钝化层;

刻蚀钝化层,形成硅通孔的钝化层窗口,并在钝化层窗口处形成重布线层和第一微凸块下金属或第一微凸块;或在钝化层窗口处形成第一微凸块下金属或第一微凸块。

本发明还提供一种三维架构的集成方法,包括以下步骤:

将利用本发明涉及的集成方法制备的集成结构的重布线层和第一微凸块或第一微凸块下金属键合硅转接板，或者利用集成结构的第一微凸块或第一微凸块下金属键合硅转接板；

硅转接板通过设置在其背面的第二微凸块或第二微凸块下金属与封装基板连通，或通过引线与封装基板连通；

或，利用集成结构的重布线层和第一微凸块或第一微凸块下金属直接与封装基板连通。

优选地，第二微凸块下金属为 Cu/Ni/Au 第二微凸块为 Cu/Ni/SnAg。

本发明提供一种表面电极离子阱与硅光器件的集成结构，包括晶圆，光刻、刻蚀晶圆的顶层以形成若干硅光栅，光刻、刻蚀晶圆的顶层以形成若干硅结构并离子注入及退火；

第一介质层，第一介质层形成在上述已形成的结构上，刻蚀硅结构上方的第一介质层以形成若干外延窗口，通过外延窗口自硅结构的顶层外延硅或锗，离子注入及退火后形成若干硅单光子雪崩探测器或硅基锗单光子雪崩探测器；

第二介质层，第二介质层形成在上述已形成的结构上，且自第二介质层的顶层向下形成若干面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔；

第三介质层，第三介质层形成在上述已形成的结构上，且自第三介质层的顶层向下形成若干硅通孔；

第四介质层，第四介质层形成在上述已形成的结构上，且于第四介质层的顶层形成若干电极，电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器连通的第一电极，以及表面电极离子阱的第二电极；每一个第一电极均对应第一接触孔和硅通孔，且自每一个第一电极的底部分别向下形成与第一接触孔和硅通孔连通的第二接触孔和第三接触孔；每一个第二电极均对应硅通孔，且自每一个第二电极的底部分别向下形成与硅通孔连通的第三接触孔；

第一钝化层，研磨晶圆的背面使硅通孔露出后沉积第一钝化层，刻蚀第一钝化层形成硅通孔的钝化层窗口，并在钝化层窗口处形成第一微凸块下金属或第一微凸块；或在钝化层窗口处形成重布线层后再形成第一微凸块下金属或第一微凸块。

优选地，每一个第一接触孔均包括：

第一孔，第一孔开设于第二介质层；

第一隔离层，第一隔离层沉积在第一孔的孔底和孔壁；

第一金属结构，第一金属结构电化学镀膜或沉积在具有第一隔离层的第一孔内。

优选地，第一金属结构为铜结构，在第一孔内采用电化学镀膜工艺填充铜且退火及化学机械抛光，以形成铜结构；

形成第一接触孔后且沉积第三介质层前，沉积第一停止层。

优选地，硅通孔包括：

第二孔，第二孔开设于第三介质层；

第二隔离层，第二隔离层沉积在第二孔的孔底和孔壁；

第二金属结构，第二金属结构电化学镀膜在具有第二隔离层的第二孔内。

优选地，第二金属结构为铜结构，在第二孔内采用电化学镀膜工艺填充铜且退火及化学机械抛光，以形成铜结构；

形成硅通孔后且沉积第四介质层前，沉积第二停止层。

优选地，在第四介质层的顶层分别刻蚀形成电极槽，并自电极槽的槽底分别向下刻蚀以形成第三孔和第四孔；

在电极槽、第三孔、第四孔的侧壁和底部均沉积第三隔离层；

在具有第三隔离层的电极槽、第三孔和第四孔内电化学镀膜或沉积形成第三金属结构。

优选地，第三金属结构为铜结构，在电极槽、第三孔和第四孔内采用电化学镀膜工艺填充铜且退火及化学机械抛光，以形成铜结构。

优选地，在电极槽、第三孔和第四孔内依次形成第三隔离层和第三金属结构后，淀积形成第二钝化层。

优选地，第一隔离层、第二隔离层和第三隔离层均为 Ta、TaN 或 Ta+TaN 中的任意一种。

优选地，第一介质层、第二介质层、第三介质层和第四介质层均为二氧化硅介质层。

优选地，第一停止层和第二停止层均为氮化硅。

优选地，硅通孔与硅单光子雪崩探测器或硅基锗单光子雪崩探测器的相邻面的垂直距离不小于硅通孔直径的 1.5 倍；

且相邻两硅通孔的中心轴线之间的垂直距离不小于硅通孔直径的 3 倍。

本发明还提供另外一种表面电极离子阱与硅光器件的集成结构，包括：

晶圆，光刻、刻蚀晶圆的顶层形成若干硅结构且离子注入及退火，或者，光刻、刻蚀晶圆的顶层形成若干硅光栅，及光刻、刻蚀晶圆的顶层形成若干硅结构且离子注入及退火；

第一介质层和氮化硅层，第一介质层和氮化硅层依次形成在上述已形成的结构上；光刻、刻蚀氮化硅层的顶层以形成若干氮化硅光栅；

第二介质层，第二介质层形成在上述已形成的结构上，刻蚀硅结构上方的第一介质层和第二介质层以形成若干外延窗口，通过外延窗口自硅结构的顶层外延硅或锗，离子注入及退火后形成若干硅单光子雪崩探测器或硅基锗单光子雪崩探测器；

第三介质层，第三介质层形成在上述已形成的结构上，且自第三介质层的顶层向下形成若干面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔；

第四介质层，第四介质层形成在上述已形成的结构上，且自第四介质层的顶层向下形成若干硅通孔；

第五介质层，第五介质层形成在上述已形成的结构上，且于第五介质层的顶层形成若干电极，电极包括能够与硅单光子雪崩探测器或硅基锗单光子雪

崩探测器连通的第一电极，以及表面电极离子阱的第二电极；每一个第一电极均对应第一接触孔和硅通孔，且自每一个第一电极的底部分别向下形成与第一接触孔和硅通孔连通的第二接触孔和第三接触孔；每一个第二电极均对应硅通孔，且自每一个第二电极的底部分别向下形成与硅通孔连通的第三接触孔；

第一钝化层，研磨晶圆的背面使硅通孔露出后沉积第一钝化层，刻蚀第一钝化层形成硅通孔的钝化层窗口，并在钝化层窗口处形成第一微凸块下金属或第一微凸块；或在钝化层窗口处形成重布线层后再形成第一微凸块下金属或第一微凸块。

本发明还提供一种三维架构，包括：集成结构，

硅转接板，硅转接板键合在集成结构的第一微凸块下金属或第一微凸块上；

封装基板，封装基板通过设置在硅转接板背面的第二微凸块下金属或第二微凸块与硅转接板键合，或通过引线 with 硅转接板键合；

或者封装基板直接键合在集成结构的第一微凸块下金属或第一微凸块上。

优选地，第二微凸块下金属为 Cu/Ni/Au；第二微凸块为 Cu/Ni/SnAg。

根据本发明示例性实施例，表面电极离子阱与硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅光栅和/或氮化硅光栅和硅通孔集成，通电后，利用表面电极离子阱俘获离子并将其囚禁在一定的范围内。利用端面耦合等任意一种耦合方式将激光源耦合至硅光栅和/或氮化硅光栅上，激光经三个方位的硅光栅和/或氮化硅光栅出射至离子上，以完成寻址。离子受光激发后能够发生能级跃迁，能级跃迁后，离子会辐射出荧光，荧光被硅单光子雪崩探测器或硅基锗单光子雪崩探测器探测到，最终完成量子比特信息的探测。相对于传统的自由空间域的寻址和探测，简化了光路调试系统，而且降低了规划、调试光路对空间的要求，降低了集成芯片的尺寸，提高了集成化程度。再者，采用自由空间的寻址和探测方式时，其光路容易因震动等外界因素的干扰而产生不稳定的现象，本发明能够避免上述不稳定现象的发生。除此，本发明

可以根据需要俘获的离子数量，采用相同的集成方法，集成能够满足对应数量离子寻址和探测的硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅通孔和硅光栅和/或氮化硅光栅数量，具有较好的通用性和可扩展性。

附图说明

图 1 是本发明提供的一个实施例的硅光转接板的集成方法的流程图；

图 2 是本发明提供的一个实施例的三维架构的集成方法的流程图；

图 3 是本发明提供的一个实施例的表面电极离子阱与硅光器件的集成方法的流程图；

图 4 是本发明提供的另一个实施例的表面电极离子阱与硅光器件的集成方法的流程图；

图 5 是本发明提供的一个实施例的架构的集成方法流程图；

图 6 是本发明提供的第一个实施例的表面电极离子阱与硅光器件的集成结构的整体结构示意图；

图 7-图 13 是本发明提供的第一个实施例的表面电极离子阱与硅光器件的集成结构的形成过程图；

图 14-图 15 是本发明提供的第二个实施例的表面电极离子阱与硅光器件的集成结构的整体结构示意图；

图 16-图 18 是本发明提供的第一个/第二个/第三个实施例的三维架构的整体结构示意图；

图 19-图 21 是本发明提供的第四个/第五个/第六个实施例的三维架构的整体结构示意图。

其中，100. 晶圆，1001. 背衬底，1002. 埋氧化层，101. 硅光栅，102. 硅结构，103. 第一介质层，104. 窗口，105. 硅或锗，106. 硅单光子雪崩探测器或硅基锗单光子雪崩探测器，107. 第二介质层，108. 第一接触孔，1080. 第一孔，109. 第三介质层，110. 硅通孔，1100. 第二孔，111. 第四介质层，112-1. 第一电极，112-2. 第二电极，1120. 电极槽，113. 第二接触孔，1130. 第三孔，

114. 第三接触孔, 1140. 第四孔, 115. 第一钝化层, 116. 第一微凸块下金属或第一微凸块;

200. 晶圆, 201. 硅光栅, 202. 硅结构, 203. 第一介质层, 204. 氮化硅光栅, 205. 第二介质层, 206. 硅或锗, 207. 硅单光子雪崩探测器或硅基锗单光子雪崩探测器, 208. 第三介质层, 209. 第一接触孔, 210. 第四介质层, 211. 硅通孔, 212. 第五介质层, 213-1. 第一电极, 213-2. 第二电极, 214. 第二接触孔, 215. 第三接触孔, 216. 第一钝化层, 217. 第一微凸块下金属或第一微凸块;

10/20. 集成结构, 30. 硅转接板, 40. 封装基板, 50. 第二微凸块下金属或第二微凸块, 60. 引线。

具体实施方式

下面结合附图说明根据本发明的具体实施方式。

在下面的描述中阐述了很多具体细节以便于充分理解本发明, 但是, 本发明还可以采用其他不同于在此描述的方式来实施, 因此, 本发明并不限于下面公开的具体实施例的限制。

为了提高芯片的集成化程度以及减小电信号延迟, 本发明提供一种硅光转接板及三维架构的集成方法。

图 1 示出了本发明提供的一种硅光转接板的集成方法的一个实施例, 包括以下步骤:

S10、提供晶圆, 在晶圆上完成硅光器件的波导刻蚀、外延、离子注入和热电极的制备, 硅光器件包括硅光无源器件和硅光有源器件;

在本步骤中, 晶圆优选为具有高阻抗衬底的 SOI (Silicon-On-Insulator, 绝缘衬底上的硅) 晶圆, 其具有顶层硅、背衬底和介于两者之间的埋氧化层。

硅光器件的波导刻蚀、外延、离子注入和热电极制备中涉及其他辅助工艺, 均为现有成熟的工艺, 而且不是本发明的核心改进点, 因此不再赘述。

硅光器件包括硅光无源器件和硅光有源器件，其中，硅光无源器件包括但不限于硅或氮化硅波导、光栅、阵列波导光栅、微环谐振器、多模干涉器、热光器件等，硅光有源器件包括但不限于调制器和探测器。

需要说明的是，硅光无源器件中的热光器件以及硅光有源器件均需要通电。

S11、在硅光器件的顶层沉积第一介质层并化学机械抛光，自第一介质层的顶层向下形成硅光无源器件中的热光器件和硅光有源器件的第一接触孔；

本步骤中，可以采用如等离子增强化学的气相沉积法在硅光器件的顶层沉积第一介质层，第一介质层可以是二氧化硅介质层。

沉积形成第一介质层后，在第一介质层的顶层向下形成热光器件和/或硅光有源器件的第一接触孔。

示例地，可以采用铜工艺、钨工艺、金工艺、铝工艺或铝铜工艺中的任意一种形成第一接触孔。

下面将以单大马士革铜工艺为例，详细说明形成第一接触孔的方法，具体如下：

采用干法刻蚀自第一介质层的顶部向下刻蚀形成若干第一孔，第一孔的孔径在此不做具体限定，可以根据实际工艺条件选取合适值。

在第一孔的侧壁和底部沉积第一隔离层，第一隔离层可以是 Ta、Ta₂N₅ 或 Ta+Ta₂N₅，需要说明的是，第一隔离层是在具有第一孔的整个结构上沉积，也即在第一孔的侧壁和底部形成第一隔离层的同时，在第一介质层上也会沉积有第一隔离层。

继续在具有第一隔离层的第一孔内沉积第一铜种子层，同样地，第一铜种子层也会沉积在第一介质层上，具体是沉积在第一隔离层上。

继续在具有第一隔离层和第一铜种子层的第一孔内采用电化学镀膜工艺（ECP）填充铜，同样地，铜也会被镀在第一介质层上，具体是被镀在第一铜种子层上；

之后，采用退火及化学机械抛光的方式去除第一介质层表面上的铜、第一铜种子层和第一隔离层，最终由第一孔、以及形成在第一孔内的第一隔离层、第一铜种子层和铜形成与第一介质层的顶层面齐平的第一接触孔。

第一接触孔与热光器件和/或硅光有源器件接触，能够将热光器件和/或硅光有源器件与电极连通，以使热光器件和/或硅光有源器件通电。

采用单大马士革铜工艺形成第一接触孔后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第一停止层，第一停止层可以是氮化硅。

需要进一步说明的是，如果采用铜工艺或金工艺形成第一接触孔，则需要采用电化学镀膜的方式将铜和金形成在第一孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺形成第一接触孔，则需要采用沉积的方式将铝或铝铜形成在第一孔内，而后再进行刻蚀。如果采用钨工艺，则需要采用沉积的方式将钨形成在第一孔内，而后再进行化学机械抛光。

S12、沉积第二介质层，自第二介质层的顶层向下形成若干硅通孔；

在本步骤中，在具有第一接触孔的硅光器件的顶层，可以采用如等离子增强化学的气相沉积法沉积第二介质层，即第二介质层将第一接触孔和第一介质层，或，第一通孔和第一停止层完全覆盖，第二介质层可以是二氧化硅介质层。

沉积形成第二介质层后，在第二介质层的顶层向下形成若干硅通孔。

可以采用铜工艺、钨工艺或金工艺中的任意一种形成硅通孔，但通常使用铜工艺。

下面将以单大马士革铜工艺为例，详细说明形成硅通孔的方法，具体如下：

可以采用 DRIE 刻蚀形成第二孔，第二孔的孔径在此不做具体限定，可以根据实际应用需求和 DRIE 工艺条件选取合适值。

在第二孔的侧壁和底部沉积第二隔离层，第二隔离层可以是 Ta、Ta₂N₅ 或 Ta+Ta₂N₅。需要说明的是，第二隔离层是在具有第二孔的整个结构上沉积，也即在第二孔的侧壁和底部形成第二隔离层的同时，在第二介质层上也会沉积有第二隔离层；

继续在具有第二隔离层的第二孔内沉积第二铜种子层，第二铜种子层也会沉积在第二介质层上，具体是沉积在第二隔离层上；

继续在具有第二隔离层、第二铜种子层的第二孔内采用电化学镀膜工艺填充铜，铜也会被镀在第二介质层上，具体是被镀在第二铜种子层上；

之后，采用退火及化学机械抛光的方式去除第二介质层表面上的铜、第二铜种子层和第二隔离层，最终由第二孔、以及形成在第二孔内的第二隔离层、第二铜种子层和铜形成与第二介质层的顶层面齐平的硅通孔。

采用单大马士革铜工艺形成硅通孔后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第二停止层，第二停止层可以是氮化硅。

硅通孔的数量为若干个，硅通孔分布在热光器件和/或硅光有源器件的侧面，且距离热光器件和/或硅光有源器件具有一定的距离。

示例地：硅通孔和热光器件和/或硅光有源器件相邻面之间的垂直距离不小于硅通孔直径的 1.5 倍。两个相邻硅通孔的中心轴线间的垂直距离不小于硅通孔直径的 3 倍。

硅通孔与热光器件和/或硅光有源器件具有优选的距离，以及相邻硅通孔之间具有优选的距离，能够避免硅通孔处的应力对热光器件和/或硅光有源器件的不利影响，或者是硅通孔之间的相互不利影响。

需要进一步说明的是：如果采用铜工艺或金工艺形成硅通孔，则需要采用电化学镀膜的方式将铜和金形成在第二孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺进行化学机械抛光。如果采用钨工艺，则需要采用沉积的方式将钨形成在第二孔内，而后再进行化学机械抛光。

S13、沉积第三介质层，在第三介质层的顶层形成与热光器件和/或硅光有源器件对应的电极；每一个电极均对应第一接触孔和硅通孔，且自每一个电极的底部分别向下形成与第一接触孔、硅通孔连接的第二接触孔和第三接触孔；

在本步骤中，在具有第一接触孔和硅通孔的硅光器件的顶层，可以采用如等离子增强化学的气相沉积法沉积第三介质层，即第三介质层将、硅通孔和第二介质层，或，硅通孔和第二停止层完全覆盖，第三介质层可以是二氧化硅介质层。

沉积形成第三介质层且后，在第三介质层的顶层向下形成电极、第二接触孔和第三接触孔。

可以采用铜工艺、钨工艺、金工艺、铝工艺、铝铜工艺中的任意一种形成电极、第二接触孔和第三接触孔。

下面将以双大马士革铜工艺为例，详细说明形成电极、第二接触孔和第三接触孔的方法，具体如下：

在第三介质层均采用如干法刻蚀等现有任意一种刻蚀方法，形成与热光器件和/或硅光有源器件对应的电极槽，且自电极槽的槽底继续向下刻蚀，形成与第一接触孔对应的第三孔和与硅通孔对应的第四孔。

在电极槽、第三孔和第四孔的内侧和底部一次沉积第三隔离层，第三隔离层可以是 Ta、TaN 或 Ta+Ta₂N₅ 中的任意一种，需要说明的是，第三隔离层是在具有电极槽、第三孔和第四孔的整个结构上沉积，也即在电极槽、第三孔和第四孔的侧壁和底部形成第三隔离层的同时，在第三介质层上也会沉积有第三隔离层；

继续在具有第三隔离层的电极槽、第三孔和第四孔内沉积第三铜种子层，第三铜种子层也会沉积在第三介质层上，具体是沉积在第三隔离层上；

在具有第三隔离层和第三铜种子层的第三铜种子层的电极槽、第三孔和第四孔内采用电化学镀膜工艺填充铜，铜也会被镀在第三介质层上，具体是被镀在第二铜种子层上；

之后，采用退火及化学机械抛光的方式去除过程中在第三介质层表面形成的铜、第三铜种子层和第三隔离层。

由电极槽、第三隔离层、第三铜种子层和铜构成能够与热光器件和/或硅光有源器件相对的电极；由第三孔、第三隔离层、第三铜种子层和铜构成第二接触孔，第二接触孔能够将电极与第一接触孔连通，进而将电极与热光器件和/或硅光有源器件连通；由第四孔、第三隔离层、第三铜种子层和铜构成第三接触孔，第三接触孔能够将电极与硅通孔连通，进而将电极与热光器件和/或硅光有源器件连通。

采用双大马士革铜工艺形成电极时，当电极的特征尺寸大于 20 微米时，需要设置栅格型介质隔离结构以防止后续化学机械抛光时，造成铜表面的凹陷。

需要进一步说明的是：如果采用铜工艺或金工艺形成电极、第二接触孔和第三接触孔，则需要采用电化学镀膜的方式将铜和金形成在电极槽、第三孔和第四孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺形成电极、第二接触孔和第三接触孔，则需要采用沉积的方式将铝或铝铜形成在电极槽、第三孔和第四孔内，而后再进行刻蚀。如果采用钨工艺，则需要采用沉积的方式将钨形成在电极槽、第三孔和第四孔内，而后再进行化学机械抛光。

需要进一步说明的是，如果采用铜工艺形成电极，则在化学机械抛光上述已形成的结构的顶层之后且沉积第四介质层之前，沉积一层第三停止层，第三停止层可以是氮化硅。

S14、化学机械抛光上述已形成的结构的顶层并沉积第四介质层，贯穿第四介质层开设键合焊盘窗口（Bond Pad Opening, BPO）并形成第一微凸块下金属或第一微凸块；

在本步骤中，即形成电极、第二接触孔和第三接触后对已形成的结构的顶层实施化学机械抛光，并继续沉积一层第四介质层，第四介质层可以是二氧化硅介质层。

沉积形成第四介质层后，刻蚀形成键合焊盘窗口，并优选用电化学镀膜工艺在键合焊盘窗口形成第一微凸块下金属，当然也可以在键合焊盘窗口用电化学镀膜工艺形成第一微凸块。

S15、研磨晶圆的背面，使硅通孔露出；

在本步骤中，可以采用热塑料材料将上述已形成的结构的正面临时键合在载片晶圆上，载片晶圆可以是体硅晶圆。

采用现有任意一种研磨工艺对晶圆的背面进行研磨，以使晶圆的厚度减薄至露出硅通孔。

S16、在晶圆的背面沉积钝化层；

S17、刻蚀钝化层，形成硅通孔的钝化层窗口，并在钝化层窗口处形成重布线层和第二微凸块下金属或第二微凸块，或在钝化层窗口处仅形成第二微凸块下金属或第二微凸块。

在本步骤中，优选采用电化学镀膜工艺在钝化层窗口处形成第二微凸块；

可选地，采用电化学镀膜工艺在钝化层窗口处形成第二微凸块下金属。

在上述实施例的基础上，进一步地，第一微凸块下金属为 Cu/Ni/Au，第一微凸块为 Cu/Ni/SnAg。

本发明还提供一种三维架构的集成方法，包括以下步骤（具体参见图2）：

S20、提供利用本发明涉及的硅光转接板的集成方法制备的硅光转接板；

S21、利用硅光转接板的第一微凸块下金属或第一微凸块键合电子芯片或光电子芯片；

S22、利用硅光转接板的重布线层和第二微凸块下金属或第二微凸块，或所述硅光转接板的所述第二微凸块下金属或第二微凸块键合硅转接板；

S23、硅转接板通过设置在其背面的第三微凸块下金属或第三微凸块与封装基板连通，或，所述硅转接板通过引线与所述封装基板连通。

作为另外一种可选的实施例，利用硅光转接板的重布线层和第二微凸块下金属或第二微凸块，或硅光转接板的第二微凸块下金属或第二微凸块直接与封装基板连通。

在上述实施例的基础上，进一步地，第三微凸块下金属为 Cu/Ni/Au，第三微凸块为 Cu/Ni/SnAg。

综上所述，本发明将硅光器件和硅通孔单片集成形成硅光转接板，硅光转接板的正面可以通过电化学镀膜工艺在键合焊盘窗口形成能够与电子芯片或光电子芯片集成的第一微凸块或第一微凸块下金属（UBM），硅光转接板的背面则可以通过电化学镀膜在钝化层窗口形成第二微凸块或第二微凸块下金属，以与硅转接板连通，进一步地，硅转接板可以通过位于其背面的第三微凸块或第三微凸块下金属与封装基板集成，或者，硅转接板可以通过引线与封装基板集成，亦或是，硅光转接板可以直接与封装基板连接，通过硅光转接板集成电子芯片或光电子芯片，以及封装基板后，通过硅光转接板中的硅通孔实现上下电信号的互连互通，基于硅通孔与硅光器件的集成实现三维架构的集成，能够使集成的芯片面积更小、集成化程度更高，而且形成的三维架构，对比传统的平面架构，或引线键合方式集成的三维架构，的电信号延迟更小、带宽和速率更高。

为了解决现有量子比特的寻址/探测存在的光路调试复杂、稳定性弱和可扩展性低等技术问题，本发明还提供一种表面电极离子阱与硅光器件的集成方法。

图 3 示出了本发明提供的一种表面电极离子阱与硅光器件的集成方法的一个实施例，包括以下步骤：

S10、提供晶圆，在晶圆的顶层光刻、刻蚀形成硅光栅和硅结构，对硅光栅进行离子注入及退火；

需要进一步说明的是：晶圆优选为具有高阻抗衬底的 SOI（Silicon-On-Insulator，绝缘衬底上的硅）晶圆，其具有顶层硅、背衬底和介于两者之间的埋氧化层。

在顶层硅上利用现有任意一种光刻和刻蚀方法依次实施光刻和刻蚀，以形成硅光栅，硅光栅具有根据微纳结构的设计来决定的出射角度出射一定波长的激光的作用。

在形成硅光栅的过程中，在硅光栅一侧的顶层硅上一并形成硅结构，即形成硅结构的工艺以及工艺参数等与形成硅光栅的相同。

硅结构形成之后采用现有任意一种方法进行离子注入及退火，注入的离子为硼和磷，以形成 P 型掺杂和 N 型掺杂。

S11、沉积形成第一介质层，刻蚀硅结构上方的第一介质层以形成外延窗口，并通过外延窗口自硅结构的顶层外延硅或锗，离子注入及退火后形成硅单光子雪崩光电探测器或硅基锗单光子雪崩光电探测器；

在本步骤中，在具有硅光栅和硅结构的晶圆的顶层优选等离子体增强化学的气相沉积法（PECVD）沉积形成第一介质层，第一介质层优选为二氧化硅介质层，当然，也可以是其他同样能够起到隔离作用的第一介质层。

优选地，沉积形成第一介质层后可以进行低温退火处理及化学机械抛光（CMP）处理。

可选地，沉积形成第一介质层后也可以不进行低温退火处理及化学机械抛光处理。

在对应硅结构的第一介质层上通过刻蚀的方法形成外延窗口，通过外延窗口在硅结构的顶层外延硅或外延锗，即硅或锗形成在由硅结构的顶层和窗口构成的空间内，进一步地进行离子注入及退火，最终形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器。注入的离子为硼和磷，以形成 P 型掺杂和 N 型掺杂。硅单光子雪崩探测器或硅基锗单光子雪崩探测器从物理层面上包括吸收层、电荷层和倍增层，作用是实现离子能级跃迁发出的荧光的探测。

优选地，硅或锗对应的结构的截面面积较硅结构的截面面积小，且分布在硅结构的中心位置。

采用刻蚀晶圆的顶层硅形成硅结构、外延硅或锗并进行离子注入及退火的方式将硅单光子雪崩探测器或硅基锗单光子雪崩探测器集成在晶圆上，具有集成度高，以及尺寸小等优点。

S12、沉积第二介质层并刻蚀、化学机械抛光，自第二介质层的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔；

本步骤中，在具有硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅光栅和第一介质层的结构的顶层，可以采用如等离子增强化学的气相沉积法沉积第二介质层，第二介质层可以是二氧化硅介质层。

沉积形成第二介质层后，在第二介质层的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔。

示例地，可以采用铜工艺、钨工艺、金工艺、铝工艺或铝铜工艺中的任意一种形成第一接触孔。

下面将以单大马士革铜工艺为例，详细说明形成第一接触孔的方法，具体如下：

可以采用现有任意一种刻蚀方法，如干法刻蚀自第二介质层的顶部向下刻蚀形成若干第一孔，第一孔的孔径在此不做具体限定，可以根据实际工艺条件选取合适值。

在第一孔的侧壁和底部沉积第一隔离层，第一隔离层可以是 Ta、TaN 或 Ta+TaN，需要说明的是，第一隔离层是在具有第一孔的整个结构上沉积，也即在第一孔的侧壁和底部形成第一隔离层的同时，在第二介质层上也会沉积有第一隔离层。

继续在具有第一隔离层的第一孔内沉积第一铜种子层，同样地，第一铜种子层也会沉积在第二介质层上，具体是沉积在第一隔离层上。

继续在具有第一隔离层和第一铜种子层的第一孔内采用电化学镀膜工艺（ECP）填充铜，同样地，铜也会被镀在第二介质层上，具体是被镀在第一铜种子层上；

之后，采用退火及化学机械抛光的方式去除第二介质层表面上的铜、第一铜种子层和第一隔离层，最终由第一孔、以及形成在第一孔内的第一隔离层、第一铜种子层和铜形成与第二介质层的顶层面齐平的第一接触孔。

第一接触孔与硅单光子雪崩探测器或硅基锗单光子雪崩探测器接触，能够将硅单光子雪崩探测器或硅基锗单光子雪崩探测器与电极连通，以使硅单光子雪崩探测器或硅基锗单光子雪崩探测器通电。

采用单大马士革铜工艺形成第一接触孔后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第一停止层，第一停止层可以是氮化硅。

需要进一步说明的是，如果采用铜工艺或金工艺形成第一接触孔，则需要采用电化学镀膜的方式将铜和金形成在第一孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺形成第一接触孔，则需要采用沉积的方式将铝或铝铜形成在第一孔内，而后再进行刻蚀。如果采用钨工艺，则需要采用沉积的方式将钨形成在第一孔内，而后再进行化学机械抛光。

S13、沉积第三介质层，自第三介质层的顶层向下形成若干硅通孔；

在本步骤中，在具有第一接触孔的第二介质层或第一停止层的顶层，可以采用如等离子增强化学的气相沉积法沉积第三介质层，即第三介质层将第一接触孔或第一停止层完全覆盖，第三介质层可以是二氧化硅介质层。

沉积形成第三介质层后，在第三介质层的顶层向下形成若干硅通孔。

可以采用铜工艺、钨工艺或金工艺中的任意一种形成硅通孔，但通常使用铜。

下面将以单大马士革铜工艺为例，详细说明形成硅通孔的方法，具体如下：

可以采用 DRIE 刻蚀形成第二孔，第二孔的孔径在此不做具体限定，可以根据实际应用需求和 DRIE 工艺条件选取合适值。

在第二孔的侧壁和底部沉积第二隔离层，第二隔离层可以是 Ta、Ta₂N₅ 或 Ta+Ta₂N₅，需要说明的是，第二隔离层是在具有第二孔的整个结构上沉积，也即在第二孔的侧壁和底部形成第二隔离层的同时，在第三介质层上也会沉积有第二隔离层；

继续在具有第二隔离层的第二孔内沉积第二铜种子层，第二铜种子层也会沉积在第三介质层上，具体是沉积在第二隔离层上；

继续在具有第二隔离层、第二铜种子层的第二孔内采用电化学镀膜的方式填充铜，铜也会被镀在第三介质层上，具体是被镀在第二铜种子层上；

之后，采用退火及化学机械抛光的方式去除第三介质层表面上的铜、第二铜种子层和第二隔离层，最终由第二孔、以及形成在第二孔内的第二隔离层、第二铜种子层和铜形成与第三介质层的顶层面齐平的硅通孔。

采用单大马士革铜工艺形成硅通孔后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第二停止层，第二停止层可以是氮化硅。

硅通孔能够实现离子阱芯片中电极与下层转接板的垂直互连。

硅通孔的数量为若干个，硅通孔分布在硅单光子雪崩探测器或硅基锗单光子雪崩探测器的侧面，且距离硅单光子雪崩探测器或硅基锗单光子雪崩探测器具有一定的距离。

示例地：硅通孔和硅单光子雪崩探测器或硅基锗单光子雪崩探测器相邻面之间的垂直距离不小于硅通孔直径的 1.5 倍。两个相邻硅通孔的中心轴线间的垂直距离不小于硅通孔直径的 3 倍。

硅通孔与硅单光子雪崩探测器或硅基锗单光子雪崩探测器具有优选的距离，以及相邻硅通孔之间具有优选的距离，能够避免硅通孔处的应力集中对硅单光子雪崩探测器或硅基锗单光子雪崩探测器的不利影响，或者是硅通孔之间的相互不利影响。

需要进一步说明的是：如果采用铜工艺或金工艺形成硅通孔，则需要采用电化学镀膜的方式将铜和金形成在第二孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺进行化学机械抛光。如果采用钨工艺，则需要采用沉积的方式将钨形成在第二孔内，而后再进行化学机械抛光。

S14、沉积第四介质层，在第四介质层的顶层形成电极，电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器对应的第一电极，以及表面电极

离子阱的第二电极；每一个第一电极均对应第一接触孔和硅通孔，且自每一个第一电极的底部分别向下形成与第一接触孔、硅通孔连接的第二接触孔和第三接触孔；每一个第二电极均对应硅通孔，且自每一个第二电极的底部分别向下形成与硅通孔相对的第三接触孔。

在本步骤中，在具有硅通孔的第三介质层或第二停止层的顶层，可以采用如等离子增强化学的气相沉积法沉积第四介质层，即第四介质层将硅通孔或第二停止层完全覆盖，第四介质层可以是二氧化硅介质层。

沉积形成第四介质层后，在第四介质层的顶层向下形成电极、第二接触孔和第三接触孔。

可以采用铜工艺、钨工艺、金工艺、铝工艺、铝铜工艺中的任意一种形成电极、第二接触孔和第三接触孔。

下面将以双大马士革铜工艺为例，详细说明形成电极、第二接触孔和第三接触孔的方法，具体如下：

在第四介质层均采用如干法刻蚀等现有任意一种刻蚀方法，形成电极槽，自电极槽的槽底继续向下刻蚀，形成与第一接触孔对应的第三孔和与硅通孔对应的第四孔。

在电极槽、第三孔和第四孔的内侧和底部一次沉积第三隔离层，第三隔离层可以是 Ta、TaN 或 Ta+TaN 中的任意一种，需要说明的是，第三隔离层是在具有电极槽、第三孔和第四孔的整个结构上沉积，也即在电极槽、第三孔和第四孔的侧壁和底部形成第三隔离层的同时，在第四介质层上也会沉积有第三隔离层；

继续在具有第三隔离层的电极槽、第三孔和第四孔内沉积第三铜种子层，第三铜种子层也会沉积在第四介质层上，具体是沉积在第三隔离层上；

在具有第三隔离层和第三铜种子层的第三铜种子层的电极槽、第三孔和第四孔内采用电化学镀膜的方式填充铜，铜也会被镀在第三介质层上，具体是被镀在第二铜种子层上；

之后，采用退火及化学机械抛光的方式去除第四介质层上的铜、第三铜种子层和第三隔离层。

由电极槽、第三隔离层、第三铜种子层和铜构成能够与硅单光子雪崩探测器或硅基锗单光子雪崩探测器相对的第一电极和电极离子阱的第二电极；由第三孔、第三隔离层、第三铜种子层和铜构成第二接触孔，第二接触孔能够将第一电极与第一接触孔连通，进而将第一电极与硅单光子雪崩探测器或硅基锗单光子雪崩探测器连通；由第四孔、第三隔离层、第三铜种子层和铜构成第三接触孔，第三接触孔能够将第一电极和第二电极与硅通孔连通，进而将第一电极与硅单光子雪崩探测器或硅基锗单光子雪崩探测器连通。

在形成第一电极、第二电极、第二接触孔和第三接触孔之后实施退火和机械抛光。进一步地，采用现有任意一种钝化方法对形成的第一电极和第二电极做钝化处理。

而且，采用双大马士革铜工艺形成第一电极和第二电极时，当第一电极和第二电极的特征尺寸大于 20 微米时，需要设置栅格型介质隔离结构以防止后续化学机械抛光时，造成铜表面的凹陷。

需要进一步说明的是：如果采用铜工艺或金工艺形成电极、第二接触孔和第三接触孔，则需要采用电化学镀膜的方式将铜和金形成在电极槽、第三孔和第四孔内，针对铜工艺进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺形成电极、第二接触孔和第三接触孔，则需要采用沉积的方式将铝或铝铜形成在电极槽、第三孔和第四孔内，而后再进行刻蚀。如果采用钨工艺，则需要采用沉积的方式将钨形成在电极槽、第三孔和第四孔内，而后再进行化学机械抛光。

S15、研磨晶圆的背面，使硅通孔露出；

在本步骤中，可以采用热塑料材料将上述已形成的结构的正面临时键合在载片晶圆上，载片晶圆可以是体硅晶圆。

采用现有任意一种研磨工艺对晶圆的背面进行研磨，以使晶圆的厚度减薄至露出硅通孔。

S16、在晶圆的背面沉积钝化层；

S17、刻蚀钝化层，形成硅通孔的钝化层窗口，并在钝化层窗口处形成重布线层和第一微凸块下金属或第一微凸块，或在钝化层窗口处形成第一微凸块下金属或第一微凸块。

在本步骤中，优选采用电化学镀膜的方式在钝化层窗口处形成第一微凸块；

可选地，采用电化学镀膜的方式在钝化层窗口处形成第一微凸块下金属中的任意一种。

在上述实施例的基础上，进一步地，第一微凸块下金属为 Cu/Ni/Au，第一微凸块为 Cu/Ni/SnAg。

本发明还提供一种表面电极离子阱与硅光器件的集成方法的第二个实施例，具体参见图 4：

S20、提供晶圆，在晶圆的顶层光刻、刻蚀形成硅结构，或，硅结构和硅光栅；对硅结构进行离子注入及退火；

本步骤提供的晶圆的结构可以与表面电极离子阱与硅光器件的集成方法的第一实施例步骤 S10 中提供的晶圆的结构相同，与步骤 S10 不同的是，可以在晶圆的顶层采用现有任意一种光刻和刻蚀方法仅形成硅结构，而不形成硅光栅，或者，与步骤 S10 相同，既形成硅结构又形成硅光栅。

S21、依次沉积第一介质层和氮化硅层，并在氮化硅层的顶层光刻、刻蚀形成氮化硅光栅；

在本步骤中，可以采用表面电极离子阱与硅光器件的集成方法第一个实施例的步骤 S11 中提供的方法沉积形成第一介质层，在此不再赘述。

优选采用等离子体增强化学的气相沉积法（PECVD）沉积以形成氮化硅层。

在氮化硅层的顶层利用现有任意一种光刻和刻蚀方法依次实施光刻和刻蚀，以形成氮化硅光栅，氮化硅光栅同样具有根据微纳结构的设计来决定的出射角度出射一定波长的激光的作用。

S22、沉积第二介质层，刻蚀硅结构的上方的第一介质层和第二介质层以形成外延窗口，并通过外延窗口自硅结构的顶层外延硅或锗，离子注入及退火后形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器；

可以采用表面电极离子阱与硅光器件的集成方法的第一实施例的步骤 S11 中提供的方法沉积以形成第二介质层，而且同样采用步骤 S11 中提供的方法形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器。区别在于步骤 S11 中的外延窗口贯穿第一介质层，而本步骤中的窗口则需要贯穿本实施例中的第一介质层和第二介质层。

S23、沉积第三介质层并刻蚀、化学机械抛光；自第三介质层的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器的第一接触孔；

本步骤中形成第一接触孔的方法与表面电极离子阱与硅光器件的集成方法的第一实施例的步骤 S12 中形成第一接触孔的方法基本相同，在此不再赘述。

S24、沉积第四介质层；自第四介质层的顶层向下形成若干硅通孔；

本步骤中形成硅通孔的方法与表面电极离子阱与硅光器件的集成方法的第一实施例的步骤 S13 中形成硅通孔的方法基本相同，在此不再赘述。

S25、沉积第五介质层，在第五介质层的顶层形成电极，电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器对应的第一电极，以及表面电极离子阱的第二电极；每一个第一电极均对应第一接触孔和硅通孔，且自每一个第一电极的底部分别向下形成与第一接触孔、硅通孔连通的第二接触孔和第三接触孔；每一个第二电极均对应硅通孔，且自每一个述第二电极的底部向下形成与硅通孔相对的第三接触孔。

本步骤中形成第一电极、第二电极、第二接触孔和第三接触孔的方法与表面电极离子阱与硅光器件的集成方法的第一个实施例的步骤 S14 中形成第一电极、第二电极、第二接触孔和第三接触孔的方法基本相同，在此不再赘述。

S26、研磨晶圆的背面，使硅通孔露出；

在本步骤与表面电极离子阱与硅光器件的集成方法的第一个实施例中的步骤 S15 相同，在此不再赘述。

S27、在晶圆的背面沉积钝化层；

S28、刻蚀钝化层，形成硅通孔的钝化层窗口，并在钝化层窗口处形成重布线层和第一微凸块下金属或第一微凸块，或在钝化层窗口处形成第一微凸块下金属或第一微凸块。

在本步骤与表面电极离子阱与硅光器件的集成方法的第一个实施例中的步骤 S17 相同，在此不再赘述。

在上述实施例的基础上，进一步地，第一微凸块下金属为 Cu/Ni/Au，第一微凸块为 Cu/Ni/SnAg。

综上所述，本发明将表面电极离子阱与硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅光栅和/或氮化硅光栅和硅通孔集成，通电后，利用表面电极离子阱俘获离子并将其囚禁在一定的范围内。利用端面耦合等任意一种耦合方式，或片上集成激光源的方式将激光源耦合至硅光栅和/或氮化硅光栅的波导上，激光经三个方位的硅光栅和/或氮化硅光栅出射至离子上，以完成寻址。离子受光激发后能够发生能级跃迁，能级跃迁后，离子会辐射出荧光，荧光被硅单光子雪崩探测器或硅基锗单光子雪崩探测器检测到，最终完成量子比特信息的探测。相对于传统的自由空间域的寻址和探测，简化了光路调试系统，而且降低了规划、调试光路对空间的要求，降低了集成芯片的尺寸，提高了集成化程度。再者，采用自由空间的寻址和探测方式时，其光路容易因震动等外界因素的干扰而产生不稳定的现象，本发明能够避免上述不稳定现象的发生。除此，本发明可以根据需要俘获的离子数量，采用相同的集成方法，集成能够满足对应数量离子寻址和探测的硅单光子雪崩探测器、硅通孔和光栅数量，具有较好的通用性和可扩展性。

本发明还提供一种三维架构的集成方法，包括以下步骤，具体参见图 5：

S30、将利用表面电极离子阱与硅光寻址及探测器的集成方法制备的集成结构的重布线层和微凸块或微凸块下金属键合硅转接板，或者利用集成结构的第一微凸块或第一微凸块下金属键合硅转接板；

S31、硅转接板通过设置在其背面的第二微凸块或第二微凸块下金属与封装基板连通，或通过引线与封装基板连通；

或，利用集成结构的重布线层和第一微凸块或第一微凸块下金属直接与封装基板连通。

在上述实施例的基础上，进一步地，第二微凸块下金属为 Cu/Ni/Au，第二微凸块为 Cu/Ni/SnAg。

为了解决现有量子比特的寻址/探测存在的光路调试复杂、稳定性弱和可扩展性低等技术问题，本发明还提供一种表面电极离子阱与硅光器件的集成结构及三维架构。

图 6 示出了本发明提供的一种表面电极离子阱与硅光器件的集成结构的第一个实施例，包括晶圆 100、硅光栅 101、硅结构 102、第一介质层 103、窗口 104、硅或锗 105、硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106、第二介质层 107、第一接触孔 108、第三介质层 109、硅通孔 110、第四介质层 111、第一电极 112-1、第二电极 112-2、第二接触孔 113、第三接触孔 114、钝化层 115、钝化层窗口（图中未示出）、第一微凸块下金属或第一微凸块 116。

具体可参见图 7 和图 8，可以采用现有任意一种光刻、刻蚀方法在晶圆 100 的顶层一并形成若干硅光栅 101 和硅结构 102，形成硅结构 102 后进行离子注入和退火。

第一介质层 103 形成在上述已形成的结构上，刻蚀外延硅结构 102 上方的第一介质层 103 以形成若干窗口 104，通过窗口 104 自硅结构 102 的顶层外延硅或锗 105，离子注入及退火后形成若干硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106；

第二介质层 107 形成在上述已形成的结构上，且自第二介质层 107 的顶层向下形成若干面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 的第一接触孔 108；

第三介质层 109 形成在上述已形成的结构上，且自第三介质层 109 的顶层向下形成若干硅通孔 110；

第四介质层 111 形成在上述已形成的结构上，且于第四介质层 111 的顶层形成若干电极，电极包括能够与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 连通的第一电极 112-1，以及表面电极离子阱的第二电极 112-2；每一个第一电极 112-1 均对应第一接触孔 108 和硅通孔 109，且自每一个第一电极 112-1 的底部分别向下形成与第一接触孔 108 和硅通孔 109 连通的第二接触孔 113 和第三接触孔 114；每一个第二电极 112-2 均对应硅通孔，且自每一个第二电极 112-2 的底部分别向下形成与硅通孔连通的第三接触孔 114。

在本实施例中，晶圆 100 优选为具有高阻抗衬底的 SOI（Silicon-On-Insulator，绝缘衬底上的硅）晶圆，其具有顶层硅、背衬底 1001 和介于两者之间的埋氧化层 1002。在顶层硅上利用现有任意一种光刻和刻蚀方法依次实施光刻和刻蚀，以形成硅光栅 101，硅光栅 101 具有根据微纳结构的设计来决定的出射角度出射一定波长的激光的作用。

在形成硅光栅 101 的过程中，在硅光栅 101 一侧的顶层硅上一并形成硅结构 102，即形成硅结构 102 的工艺以及工艺参数等与形成硅光栅 101 的相同。

硅结构 102 形成之后采用现有任意一种方法进行离子注入及退火，注入的离子为硼和磷，以形成 P 型掺杂和 N 型掺杂。

在具有硅光栅 101 和硅结构 102 的晶圆 100 的顶层优选等离子体增强化学的气相沉积法（PECVD）沉积形成第一介质层 103，第一介质层 103 优选为二氧化硅介质层，当然，也可以是其他同样能够起到隔离作用的第一介质层。

在对应硅结构 102 的第一介质层 103 上通过刻蚀的方法形成外延窗口 104，通过外延窗口 104 在硅结构 102 的顶层外延形成硅或锗 105，即硅或锗

105 形成在由硅结构 102 的顶层和窗口构成的空间内,进一步地,进行离子注入及退火,最终形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106,注入的离子为硼和磷,以形成 P 型掺杂和 N 型掺杂。

硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 从物理层面上包括吸收层、电荷层和倍增层,作用是实现离子能级跃迁发出的荧光的探测。

优选地,硅或锗 105 对应的结构的截面面积较硅结构 102 的截面面积小,且分布在硅结构 102 的中心位置。

采用刻蚀晶圆 100 的顶层硅形成硅结构 102、外延硅或锗 105 并进行离子注入及退火的方式将硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 集成在晶圆 100 上,具有集成度高,以及尺寸小等优点。

在具有硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106、硅光栅 102 和第一介质层 103 的结构的顶层,可以采用如等离子增强化学的气相沉积法沉积第二介质层 107,第二介质层 107 可以是二氧化硅介质层。

形成第二介质层 107 后,在第二介质层 107 的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 的第一接触孔 108。

示例地,可以采用铜工艺、钨工艺、金工艺、铝工艺或铝铜工艺中的任意一种形成第一接触孔 108。

下面将以单大马士革铜工艺为例,详细说明形成第一接触孔 108 的方法,具体如下(参见图 9 和图 10):

可以采用现有任意一种刻蚀方法,如干法刻蚀自第二介质层 107 的顶部向下刻蚀形成若干第一孔 1080,第一孔 1080 的孔径在此不做具体限定,可以根据实际应用需求选取任意值。

在第一孔 1080 的侧壁和底部沉积第一隔离层,第一隔离层可以是 Ta、TaN 或 Ta+TaN 中的任意一种,需要说明的是,第一隔离层是在具有第一孔 1080 的整个结构上沉积,也即在第一孔 1080 的侧壁和底部形成第一隔离层的同时,在第二介质层 107 上也会沉积有第一隔离层。

继续在具有第一隔离层的第一孔内沉积第一铜种子层，同样地，第一铜种子层也会沉积在第二介质层 107 上，具体是沉积在第一隔离层上。

继续在具有第一隔离层和第一铜种子层的第一孔 1080 内采用电化学镀膜工艺（ECP）填充铜，同样地，铜也会被镀在第二介质 107 上，具体是被镀在第一铜种子层上；

之后，采用退火、化学机械抛光的方式去除第二介质层表面上的铜、第一铜种子层和第一隔离层，最终由第一孔 1080、以及形成在第一孔 1080 内的第一隔离层、第一铜种子层和铜形成与第二介质层 107 的顶层面齐平的第一接触孔 108。

第一接触孔 108 与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 接触，能够将硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 与电极连通，以使硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 通电。

采用单大马士革铜工艺形成第一接触孔 108 后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第一停止层（图中未示出），第一停止层可以是氮化硅。

需要进一步说明的是，如果采用铜工艺或金工艺形成第一接触孔 108，则需要采用电化学镀膜的方式将铜和金形成在第一孔 1080 内，针对铜工艺再进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺形成第一接触孔 108，则需要采用沉积的方式将铝或铝铜形成在第一孔 1080 内，而后再进行刻蚀，如果采用钨工艺，则需要采用沉积的方式将钨形成在第一孔 1080 内，而后再进行化学机械抛光。

具体参见图 11 和图 12，在具有第一接触孔 108 的第二介质层 107 或第一停止层的顶层，可以采用如等离子增强化学的气相沉积法沉积第三介质层 109，即第三介质层 109 将第一接触孔 108 或第一停止层完全覆盖，第三介质层 109 可以是二氧化硅介质层。

形成第三介质层 109 后，在第三介质层 109 的顶层向下形成若干硅通孔 110。

可以采用铜工艺、钨工艺或金工艺中的任意一种形成硅通孔 110。

下面将以单大马士革铜工艺为例，详细说明形成硅通孔 110 的方法，具体如下：

可以采用 DRIE 刻蚀形成第二孔 1100，第二孔 1100 的孔径在此不做具体限定，可以根据实际应用需求和 DRIE 工艺条件选取合适值。

在第二孔 1100 的侧壁和底部沉积第二隔离层，第二隔离层可以是 Ta、TaN 或 Ta+Ta₂N₃ 中的任意一种，需要说明的是，第二隔离层是在具有第二孔 1100 的整个结构上沉积，也即在第二孔 1100 的侧壁和底部形成第二隔离层的同时，在第三介质层 109 上也会沉积有第二隔离层；

继续在具有第二隔离层的第二孔 1100 内沉积第二铜种子层，第二铜种子层也会沉积在第三介质层 109 上，具体是沉积在第二隔离层上；

继续在具有第二隔离层、第二铜种子层的第二孔 1100 内采用电化学镀膜工艺（ECP）填充铜，铜也会被镀在第三介质层 109 上，具体是被镀在第二铜种子层上；

之后，采用退火、化学机械抛光的方式去除第三介质层 109 表面上的铜 1103、第二铜种子层和第二隔离层，最终由第二孔 1100、以及形成在第二孔 1100 内的第二隔离层、第二铜种子层和铜形成与第三介质层 109 的顶层面齐平的硅通孔 110。

采用单大马士革铜工艺形成硅通孔 110 后，为了避免在后续工艺中铜被氧化，因此，需要在已形成的结构的顶层沉积第二停止层（图中未示出），第二停止层可以是氮化硅。

硅通孔 110 能够实现离子阱芯片中电极与下层转接板的垂直互连。

硅通孔 110 的数量为若干个，硅通孔 110 分布在硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 的侧面，且距离硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 具有一定的距离。

示例地：硅通孔 110 和硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 相邻面之间的垂直距离不小于硅通孔 110 直径的 1.5 倍。两个相邻硅通孔 110 的中心轴线间的垂直距离不小于硅通孔 110 直径的 3 倍。

硅通孔 110 与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 具有优选的距离，以及相邻硅通孔 110 之间具有优选的距离，能够避免硅通孔 110 处的应力集中对硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 的不利影响，或者是硅通孔 110 之间的相互不利影响。

需要进一步说明的是：如果采用铜工艺或金工艺形成硅通孔 110，则需要采用电化学镀膜的方式将铜和金形成在第二孔 1100 内，针对铜工艺进行退火、化学机械抛光，而针对金工艺进行化学机械抛光。如果采用钨工艺，则需要采用沉积的方式将钨形成在第二孔 1100 内，而后再进行化学机械抛光。

具体参见图 7 和图 13，在具有硅通孔 110 的第三介质层 109 或第二停止层的顶层，可以采用如等离子增强化学的气相沉积法沉积第四介质层 111，即第四介质层 111 将硅通孔 110 或第二停止层完全覆盖，第四介质层 111 可以是二氧化硅介质层。

形成第四介质层 111 后，在第四介质层 111 的顶层向下形成电极、第二接触孔 113 和第三接触孔 114。

可以采用铜工艺、钨工艺、金工艺、铝工艺或铝铜中的任意一种形成电极、第二接触孔 113 和第三接触孔 114。

下面将以双大马士革铜工艺为例，详细说明形成电极、第二接触孔 113 和第三接触孔 114 的方法，具体如下：

在第四介质层 111 均采用如干法刻蚀等现有任意一种刻蚀方法，形成电极槽，电极槽包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器对应的电极槽 1120，且自电极槽 1120 的槽底继续向下刻蚀，形成与第一接触孔 108 对应的第三孔 1130 和与硅通孔 110 对应的第四孔 1140。电极槽还包括用于形成第二电极 112-2 的电极槽 1120，且自第二电极 112-2 槽的槽底继续向下刻蚀，形成与第二电极 112-2 相对的硅通孔 110 对应的第四孔 1140；

在电极槽 1120、第三孔 1130 和第四孔 1140 的内侧和底部一次沉积第三隔离层，第三隔离层可以是 Ta、Ta₂N 或 Ta+Ta₂N 中的任意一种，需要说明的是，第三隔离层是在具有电极槽 1120、第三孔 1130 和第四孔 1140 的整个结构上沉积，也即在电极槽 1120、第三孔 1130 和第四孔 1140 的侧壁和底部形成第三隔离层的同时，在第四介质层 111 上也会沉积有第三隔离层；

继续在具有第三隔离层的电极槽 1120、第三孔 1130 和第四孔 1140 内沉积第三铜种子层，第三铜种子层也会沉积在第四介质层 111 上，具体是沉积在第三隔离层上；

在具有第三隔离层和第三铜种子层的电极槽 1120、第三孔 1130 和第四孔 1140 内采用电化学镀膜工艺（ECP）填充铜，铜也会被镀在第三介质层 111 上，具体是被镀在第三铜种子层上；

之后，采用退火、化学机械抛光的方式去除电化学镀膜过程中残留在第四介质层 111 上的铜、第三铜种子层和第三隔离层。

由电极槽 1120、第三隔离层、第三铜种子层和铜构成能够与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 相对的第一电极 112-1；由第三孔 1130、第三隔离层、第三铜种子层和电化学镀膜铜构成第二接触孔 113，第二接触孔 113 能够将第一电极 112-1 与第一接触孔 108 连通，进而将第一电极 112-1 与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 连通；由第四孔 1140、第三隔离层、第三铜种子层和铜构成第三接触孔 114，第三接触孔 114 能够将第一电极 112-1 与硅通孔 110 连通，进而将第一电极 112-1 与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 106 连通。由电极槽 1120、第三隔离层、第三铜种子层和铜构成表面电极离子阱的表面电极，即第二电极 112-2，第二电极 112-2 对应硅通孔 110，且通过第三接触孔 114 与硅通孔 110 连通，第二电极 112-2 能够俘获并囚禁离子在一定的范围内。

在形成第一电极 112-1、第二电极 112-2、第二接触孔 113 和第三接触孔 114 之后实施退火和机械抛光。进一步地，采用现有任意一种钝化方法对形成的第一电极 112-1 和第二电极 112-2 做钝化处理。

而且，采用双大马士革铜工艺形成第一电极 112-1 和第二电极 112-2 时，当第一电极 112-1 和第二电极 112-2 的特征尺寸大于 20 微米时，需要设置栅格型介质隔离结构（图中未示出）以防止后续化学机械抛光时，造成铜表面的凹陷。

需要进一步说明的是：如果采用铜工艺或金工艺形成第一电极 112-1、第二电极 112-2、第二接触孔 113 和第三接触孔 114，则需要采用电化学镀膜的方式将铜和金形成在电极槽 1120、第三孔 1130 和第四孔 1140 内，针对铜工艺进行退火、化学机械抛光，而针对金工艺则进行化学机械抛光。如果采用铝工艺或铝铜工艺，则需要采用沉积的方式将铝或铝铜形成在电极槽 1120、第三孔 1130 和第四孔 1140 内，而后再进行刻蚀。如果采用钨工艺，则需要采用沉积的方式将钨形成在电极槽 1120、第三孔 1130 和第四孔 1140 内，而后再进行化学机械抛光。

第一钝化层 115，研磨晶圆 100 的背面使硅通孔 110 露出后沉积第一钝化层 115，刻蚀第一钝化层 115 形成硅通孔 110 的钝化层窗口（图中未示出），并在钝化层窗口处形成第一微凸块下金属或第一微凸块 116；或在钝化层窗口处形成重布线层（图中未示出）后再形成第一微凸块下金属或第一微凸块 16。

在本实施例中，可以采用热塑料材料将上述已形成的结构的正面临时键合在载片晶圆上，载片晶圆可以是体硅晶圆。

采用现有任意一种研磨工艺对晶圆 100 的背面进行研磨，以使晶圆 100 的厚度减薄至露出硅通孔 110。

在上述实施例的基础上，进一步地，第一微凸块下金属为 Cu/Ni/Au；第一微凸块为 Cu/Ni/SnAg。

图 14 和图 15 示出了本发明提供的一种表面电极离子阱与硅光器件集成结构的第二个实施例，包括晶圆 200、硅光栅 201、硅结构 202、第一介质层 203、氮化硅光栅 204、第二介质层 205、窗口（图中未示出）、硅或锗 206、硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207、第三介质层 208、第一接触孔 209、第四介质层 210、硅通孔 211、第五介质层 212、第一电极 213-1、

第二电极 213-2、第二接触孔 214、第三接触孔 215、钝化层 216、钝化层窗口（图中未示出）、第一微凸块下金属或第一微凸块 217。

其中，本实施例提供的晶圆 200 的结构可以与表面电极离子阱与硅光器件的集成结构的第一个实施例中提供的晶圆 100 的结构相同，与第一个实施例不同的是，可以在本实施例提供的晶圆 200 的顶层采用现有任意一种光刻和刻蚀方法仅形成硅结构 202，而不形成硅光栅 201，或者，与第一个实施例相同，既形成硅结构 202 又形成硅光栅 201。

可以采用表面电极离子阱与硅光器件的集成结构的第一个实施例中提供的方法沉积形成本实施例中的第一介质 203 层，在此不再赘述。

优选采用等离子体增强化学的气相沉积法（PECVD）沉积以形成氮化硅层。

在氮化硅层的顶层利用现有任意一种光刻和刻蚀方法依次实施光刻和刻蚀，以形成氮化硅光栅 204，氮化硅光栅 204 同样具有根据微纳结构的设计来决定的出射角度出射一定波长的激光的作用。

在形成氮化硅光栅 204 后，可以采用表面电极离子阱与硅光器件的集成结构的第一个实施例中提供的方法在具有晶圆 200、硅结构 202、第一介质层 203、氮化硅光栅 204，或晶圆 200、硅光栅 201、硅结构 202、第一介质层 203 和氮化硅光栅 204 的结构上沉积形成第二介质层 205。

采用表面电极离子阱与硅光器件的集成结构的第一个实施例提供的方法在本实施例中的硅结构 202 上方的第一介质层 203 和第二介质层 205 形成本实施例中的窗口（图中未示出）。

本实施中的窗口与表面电极离子阱与硅光器件的集成结构的第一个实施中的窗口 104 的形状结构以及形成方法相同，在此不再赘述。

采用表面电极离子阱与硅光器件的集成结构的第一个实施例提供的方法通过窗口在硅结构 202 的顶层外延硅或锗 206，并进行离子注入及退火，最终形成本实施例中的硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207。

本实施例中形成的硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 的结构与表面电极离子阱与硅光器件的集成结构的第一个实施例中的相同，在此不再赘述。

采用表面电极离子阱与硅光器件的集成结构的第一个实施例提供的方法在上述已形成的结构上继续沉积第三介质层 208 并刻蚀、化学机械抛光；自第三介质层 208 的顶层向下形成面入射型硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 的第一接触孔 209。

本实施例中第一接触孔 209 的结构和形成方法与表面电极离子阱与硅光器件的集成结构的第一个实施中相同，在此不再赘述。

采用表面电极离子阱与硅光器件的集成结构的第一个实施例提供的方法在上述已形成的结构上继续形成第四介质层 210，自第四介质层 210 的顶层向下形成若干硅通孔 211。

本实施例中硅通孔 211 的结构和形成方法与表面电极离子阱与硅光器件的集成结构的第一实施例中的相同，在此不再赘述。

采用表面电极离子阱与硅光器件的集成结构的第一个实施例提供的方法在上述已形成的结构上继续形成第五介质层 212，在第五介质层 212 的顶层形成电极，电极包括与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 对应的第一电极 213-1，以及表面电极离子阱的第二电极 213-2；每一个第一电极 213-1 均对应第一接触孔 209 和硅通孔 211，且自每一个第一电极 213-1 的底部分别向下形成与第一接触孔 209、硅通孔 211 连通的第二接触孔 214 和第三接触孔 215；每一个第二电极 213-2 均对应硅通孔 211，且自每一个第二电极 213-2 的底部向下形成与硅通孔 211 相对的第三接触孔 215。

本实施例中形成的电极、第二接触孔 214 和第三接触孔 215 的结构以及形成方法与表面电极离子阱与硅光器件的集成结构的第一个实施中的相同，在此不再赘述。

本实施例中的第一介质层 203、第二介质层 205、第三介质层 208、第四介质层 210 以及第五介质层 212 的材料以及形成方法与表面电极离子阱与硅

光器件的集成结构的第一个实施例中涉及的任意一种介质层的材料和形成方法相同，在此不再赘述。

本实施例中的第一钝化层 216、钝化层窗口以及第一微凸块下金属或第一微凸块 217 的结构和形成方法与表面电极离子阱与硅光器件的集成结构的第一个实施例中的相同，在此不再赘述。

在上述实施例的基础上，进一步地，硅通孔 211 和硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 相邻面之间的垂直距离不小于硅通孔 211 直径的 1.5 倍。两个相邻硅通孔 211 的中心轴线间的垂直距离不小于硅通孔 211 直径的 3 倍。

硅通孔 211 与硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 具有优选的距离，以及相邻硅通孔 211 之间具有优选的距离，能够避免硅通孔 211 处的应力集中对硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207 的不利影响，或者是硅通孔 211 之间的相互不利影响。

本实施例与表面电极离子阱与硅光器件的集成结构的第一个实施例的本质区别是：在本实施例的晶圆 200 上可以仅具有硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207，而在氮化硅层形成氮化硅光栅 204；或者在本实施例的晶圆 200 上既形成硅单光子雪崩探测器或硅基锗单光子雪崩探测器 207，又在本实施例的晶圆 200 上形成硅光栅 201，同时在氮化硅层上形成氮化硅光栅 204。

本发明还提供一种三维架构，具体可参见图 16-21，包括本发明提供的集成结构 10/20，

硅转接板 30，硅转接板 30 键合在集成结构 10/20 的第一微凸块下金属或第一微凸块上；

封装基板 40，封装基板 40 通过设置在硅转接板 30 背面的第二微凸块下金属或第二微凸块 50 与硅转接板 30 键合，或通过引线 60 与硅转接板 30 键合；

或者封装基板 40 直接键合在集成结构 10/20 的第一微凸块下金属或第一微凸块上。

在上述实施例的基础上，进一步地，第二微凸块下金属为 Cu/Ni/Au；第二微凸块为 Cu/Ni/SnAg。

需要进一步说明的是：硅转接板 30 内设置电路。

根据本发明示例性实施例，表面电极离子阱与硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅光栅和/或氮化硅和硅通孔集成，通电后，利用表面电极离子阱俘获离子并将其囚禁在一定的范围内。利用端面耦合等任意一种耦合方式将激光源耦合至硅光栅和/或氮化硅光栅上，或利用片上集成光源的方式将激光源集成至硅光栅和/或氮化硅光栅上，激光经三个方位的硅光栅和/或氮化硅光栅出射至离子上，以完成寻址。离子受光激发后能够发生能级跃迁，能级跃迁后，离子会辐射出荧光，荧光被硅单光子雪崩探测器或硅基锗单光子雪崩探测器检测到，最终完成量子比特信息的探测。相对于传统的自由空间域的寻址和探测，简化了光路调试系统，而且降低了规划、调试光路对空间的要求，降低了集成芯片的尺寸，提高了集成化程度。再者，采用自由空间的寻址和探测方式时，其光路容易因震动等外界因素的干扰而产生不稳定的现象，本发明能够避免上述不稳定现象的发生。除此，本发明可以根据需要俘获的离子数量，采用相同的集成方法，集成能够满足对应数量离子寻址和探测的硅单光子雪崩探测器或硅基锗单光子雪崩探测器、硅通孔和硅光栅和/或氮化硅光栅数量，具有较好的通用性和可扩展性。

以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。