

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年1月26日(26.01.2023)



(10) 国際公開番号

WO 2023/002688 A1

(51) 国際特許分類:
H01L 21/66 (2006.01) G01R 31/303 (2006.01)
G01R 31/28 (2006.01) G01R 31/311 (2006.01)

(21) 国際出願番号: PCT/JP2022/011686

(22) 国際出願日: 2022年3月15日(15.03.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-118430 2021年7月19日(19.07.2021) JP

(71) 出願人: 浜松 ホトニクス 株式 会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP];
〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 Shizuoka (JP).

(72) 発明者: 活洲 政敬(IKESU Masataka); 〒4358558
静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松
ホトニクス株式会社内 Shizuoka (JP). 中村
共則(NAKAMURA Tomonori); 〒4358558 静岡

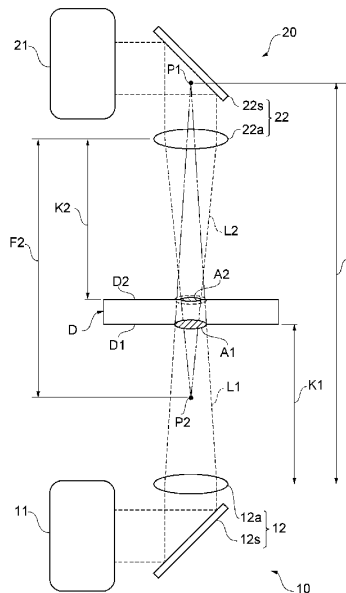
県浜松市東区市野町 1 1 2 6 番地の 1 浜松
ホトニクス株式会社内 Shizuoka (JP).

(74) 代理人: 長谷川 芳樹, 外(HASEGAWA Yoshiki
et al.); 〒1000005 東京都千代田区丸の内二
丁目 1 番 1 号丸の内 M Y P L A Z A
(明治安田生命ビル) 9 階 創英国際特
許法律事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL,
CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SEMICONDUCTOR ERROR ANALYSIS DEVICE AND SEMICONDUCTOR ERROR ANALYSIS METHOD

(54) 発明の名称: 半導体故障解析装置及び半導体故障解析方法



(57) Abstract: The semiconductor error analysis device 1 comprises: a first analysis unit 10 for irradiating a first irradiation light L1 along a first route R1 which is set on a first main surface D1 of a semiconductor device D; a second analysis unit 20 for irradiating a second irradiation light L2 along a second route R2 which is set on a second main surface D2 on the reverse side of the first main surface D1; an electrical signal acquisition unit 61 for receiving electrical signals output by the semiconductor device D which is being irradiated by the first irradiation light L1 and the second irradiation light L2; and a calculator 40 for controlling the second analysis unit 20. The size of a first irradiation region A1 formed on the first main surface D1 by the first irradiation light L1 is different from the size of a second irradiation region A2 formed on the second main surface D2 by the second irradiation light L2. The calculator 40 irradiates the first irradiation light L1 and the second irradiation light L2 while the entire second irradiation region A2 is maintained in a state overlapping the first irradiation region A1.

WO 2023/002688 A1

[続葉有]

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 半導体故障解析装置 1 は、半導体デバイス D の第 1 主面 D 1 に設定された第 1 経路 R 1 に沿って第 1 照射光 L 1 を照射する第 1 解析部 1 0 と、第 1 主面 D 1 の裏側である第 2 主面 D 2 に設定された第 2 経路 R 2 に沿って第 2 照射光 L 2 を照射する第 2 解析部 2 0 と、第 1 照射光 L 1 及び第 2 照射光 L 2 が照射されている半導体デバイス D が出力する電気信号を受ける電気信号取得部 6 1 と、第 2 解析部 2 0 を制御する計算機 4 0 と、を備える。第 1 照射光 L 1 によって第 1 主面 D 1 に形成される第 1 照射領域 A 1 の大きさは、第 2 照射光 L 2 によって第 2 主面 D 2 に形成される第 2 照射領域 A 2 の大きさと異なる。計算機 4 0 は、第 2 照射領域 A 2 の全体が、第 1 照射領域 A 1 に重複した状態を維持しながら、第 1 照射光 L 1 及び第 2 照射光 L 2 を照射させる。