

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 10 月 9 日(09.10.2014)



(10) 国際公開番号

WO 2014/162951 A1

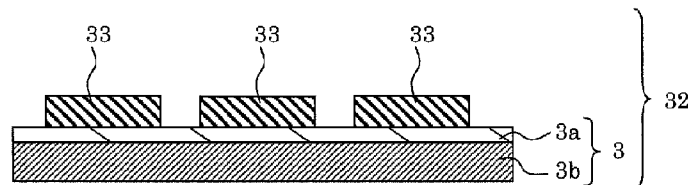
- (51) 国際特許分類:
H01L 21/56 (2006.01) H01L 23/31 (2006.01)
H01L 23/29 (2006.01)
- (21) 国際出願番号: PCT/JP2014/058545
- (22) 国際出願日: 2014 年 3 月 26 日(26.03.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-077167 2013 年 4 月 2 日(02.04.2013) JP
特願 2014-028129 2014 年 2 月 18 日(18.02.2014) JP
- (71) 出願人: 日東電工株式会社(NITTO DENKO CORPORATION) [JP/JP]; 〒5678680 大阪府茨木市下穂積 1 丁目 1 番 2 号 Osaka (JP).
- (72) 発明者: 豊田 英志(TOYODA, Eiji); 〒5678680 大阪府茨木市下穂積 1 丁目 1 番 2 号 日東電工株式会社内 Osaka (JP). 亀山 工次郎(KAMEYAMA, Kojiro); 〒5678680 大阪府茨木市下穂積 1 丁目 1 番 2 号 日東電工株式会社内 Osaka (JP). 石坂剛(ISHIZAKA, Tsuyoshi); 〒5678680 大阪府茨木市下穂積 1 丁目 1 番 2 号 日東電工株式会社内 Osaka (JP). 千歳 裕之(SENZAI, Hiroyuki); 〒5678680 大阪府茨木市下穂積 1 丁目 1 番 2 号 日東電工株式会社内 Osaka (JP).
- (74) 代理人: 特許業務法人 ユニウス国際特許事務所 (UNIUS PATENT ATTORNEYS OFFICE); 〒5320011 大阪府大阪市淀川区西中島 5 丁目 1 3-9 新大阪MTビル 1 号館 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54) 発明の名称: 半導体装置の製造方法



(57) Abstract: Provided is a semiconductor device manufacturing method capable of reducing the misalignment of electronic components and reducing the sinking of the electronic components into an adhesive sheet. The invention relates to a semiconductor device manufacturing method comprising: a stacking step of placing a resin sheet on an electronic component temporary fixing body including an adhesive sheet and a plurality of electronic components arranged on the adhesive sheet; and a sealing step of pressing a stacked body obtained in the stacking step at 0.03 to 3 MPa to form a sealed body including the electronic components and the resin sheet covering the electronic components.

(57) 要約: 電子部品の位置ずれを低減できるとともに、電子部品の粘着シートへのめり込みを低減できる半導体装置の製造方法を提供する。粘着シート及び粘着シート上に配置された複数の電子部品を備える電子部品仮固定体上に、樹脂シートを配置する積層工程と、積層工程により得られた積層体を 0.03 ~ 3 MPa でプレスして、複数の電子部品及び複数の電子部品を覆う樹脂シートを備える封止体を形成する封止工程とを含む半導体装置の製造方法に関する。

WO 2014/162951 A1