

半导体封装方法及半导体封装结构

技术领域

[01]本公开的实施例涉及一种半导体封装方法及半导体封装结构。

背景技术

[02]相关技术中，在封装过程中，将封装组件中的电感和裸片并列排布在载板上形成并列排列结构的封装体。这类结构的封装体的体积较大，结构不紧凑。

[03]随着电子设备小型轻量化，具有紧凑结构、小体积的芯片封装体受到越来越多的市场青睐。

发明内容

[04]本公开的至少一个实施例提供了一种半导体封装方法，包括：

[05]将第一裸片、第二裸片和导电柱固定于载板上，所述第一裸片的正面与所述第二裸片的正面面向所述载板，所述第一裸片的正面设置有第一焊垫，所述第二裸片的正面设置有第二焊垫，所述第一裸片的背面设置有电感元件，所述电感元件包括第一电连接点，所述第一电连接点位于所述电感元件远离所述第一裸片的一侧，所述导电柱设置在所述第一裸片与所述第二裸片之间并垂直于所述第一裸片；

[06]在所述载板上形成塑封层，所述塑封层包裹所述第一裸片、所述第二裸片、所述电感元件和所述导电柱，所述电感元件的第一电连接点以及所述导电柱的第一端分别从所述塑封层的第一表面暴露出，所述塑封层的所述第一表面表示所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面；

[07]在所述塑封层的第一表面上形成第一导电迹线，所述第一导电迹线连接所述电感元件的第一电连接点与所述导电柱的从所述塑封层的第一表面暴露的第一端；

[08]去除所述载板；以及

[09]在所述塑封层的第二表面上形成第二导电迹线，所述第二导电迹线连接所述第二裸片的第二焊垫与所述导电柱的从所述塑封层的第二表面暴露的第二端，所述塑封层的所述第二表面设置得与所述塑封层的第一表面相对。

[10]本公开的至少一些实施例还提供了一种半导体封装结构，包括：

[11]塑封层；

[12]第一裸片，所述第一裸片的正面设置有第一焊垫，所述第一裸片设置在所述塑封层中；

[13]第二裸片，所述第二裸片的正面设置有第二焊垫，所述第二裸片与所述第一裸片并列放置在塑封层中，所述第一焊垫的正面和所述第二焊垫的正面的朝向相同；

[14]电感元件，设置在第一裸片的背面并位于所述第一裸片和所述塑封层之间，所述电感元件包括第一电连接点，所述第一电连接点位于所述电感元件远离所述第一裸片的一侧；

[15]导电柱，设置在所述第一裸片与所述第二裸片之间，并贯穿所述塑封层；

[16]第一导电迹线，位于所述塑封层的第一表面上，并连接所述电感元件的第一电连接点与所述导电柱从所述塑封层的第一表面暴露的第一端，所述塑封层的第一表面表示所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面；以及

[17]第二导电迹线，位于所述塑封层的第二表面上，并连接所述第二裸片的第二焊垫与所述导电柱从所述塑封层的第二表面暴露的第二端，所述塑封层的所述第二表面设置得与所述塑封层的所述第一表面相对。

[18]在本公开实施例中，通过将电感元件设置在第一裸片的背面，使得第一裸片和电感元件在第一裸片的厚度方向上层叠设置，合理利用了第一裸片厚度方向上的空间，可以使半导体封装结构的结构紧凑，进而减小半导体封装结构的体积。因此，根据本公开实施例的半导体封装结构由于体积小、结构紧凑而适合小型轻量电子设备。

[19]本公开的一个或多个实施例的细节在下面的附图和描述中提出。本公开的其他特征、目的和优点将从说明书、附图以及权利要求书变得明显。

附图说明

[20]为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

[21]图1示出了根据本公开一实施例的半导体封装结构的结构示意图。

[22]图2示出了根据本公开一实施例的半导体封装方法的流程示意图。

[23]图 3 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的一种中间结构的结构示意图。

[24]图 4 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[25]图 5 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[26]图 6 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[27]图 7 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[28]图 8 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[29]图 9 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[30]图 10 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[31]图 11 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[32]图 12A 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[33]图 12B 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[34]图 13 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[35]图 14 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[36]图 15 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[37]图 16 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[38]图 17 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[39]图 18 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[40]图 19 示出了根据本公开一实施例的在制备半导体封装结构的过程中产生的另一种中间结构的结构示意图。

[41]图 20 示出了根据本公开一实施例的对塑封体进行切割的示意图。

具体实施方式

[42]这里将详细地对示例性实施例进行说明，其示例表示在附图中。下面的描述涉及附图时，除非另有表示，不同附图中的相同数字表示相同或相似的要素。以下示例性实施例中所描述的实施方式并不代表与本公开相一致的所有实施方式。相反，它们仅是与如所附权利要求书中所详述的、本公开的一些方面相一致的装置和方法的例子。

[43]在本公开使用的术语是仅仅出于描述特定实施例的目的，而非旨在限制本公开。在本公开和所附权利要求书中所使用的单数形式的“一种”、“所述”和“该”也旨在包括多数形式，除非上下文清楚地表示其他含义。还应当理解，本文中使用的术语“和/或”是指并包含一个或多个相关联的列出项目的任何或所有可能组合。

[44]应当理解，尽管在本公开可能采用术语第一、第二、第三等来描述各种信息，但这些信息不应限于这些术语。这些术语仅用来将同一类型的信息彼此区分开。例如，在不脱离本公开范围的情况下，第一信息也可以被称为第二信息，类似地，第二信息也可以被称为第一信息。取决于语境，如在此所使用的词语“如果”可以被解释成为“在……时”或“当……时”或“响应于确定”。

[45]下面结合附图，对本公开的一些实施例作详细说明。在不冲突的情况下，下述的实施例及实施例中的特征可以相互组合。

[46]本公开的至少一个实施例提供一种半导体封装结构，包括：塑封层；第一裸片，所述第一裸片的正面设置有第一焊垫，所述第一裸片设置在所述塑封层中；第二裸片，所述第二裸片的正面设置有第二焊垫，所述第二裸片与所述第一裸片并列放置在塑封层中，

所述第一焊垫的正面和所述第二焊垫的正面的朝向相同；电感元件，设置在第一裸片的背面并位于所述第一裸片和所述塑封层之间，所述电感元件包括第一电连接点，所述第一电连接点位于所述电感元件远离所述第一裸片的一侧；导电柱，设置在所述第一裸片与所述第二裸片之间，所述导电柱在垂直于所述第一裸片的正面的方向上贯穿所述塑封层；第一导电迹线，位于所述塑封层的第一表面上，并连接所述电感元件的第一电连接点与所述导电柱从所述塑封层的第一表面暴露的第一端，所述塑封层的第一表面表示所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面；以及第二导电迹线，位于所述塑封层的第二表面上，并连接所述第二裸片的第二焊垫与所述导电柱从所述塑封层的第二表面暴露的第二端，所述塑封层的所述第二表面设置得与所述塑封层的所述第一表面相对。

[47] 半导体封装结构即为芯片封装体。该半导体封装结构适用于天线芯片封装。该导体封装结构可应用于电子设备，例如手机、电脑等等。

[48] 如图 1 所示，根据本公开至少一个实施例的半导体封装结构包括第一裸片 10、第二裸片 11、电感元件 12、导电柱 13、塑封层 14、第一导电迹线 15、第二导电迹线 16、第一保护层 17、第二保护层 18、第一导电填充接口 19、第二导电填充接口 110、第一介电层 111、导电凸柱 112、第二介电层 113 与表面处理层 1121。

[49] 在本公开的一个实施例中，第一裸片 10 包括正面和背面，正面和背面相对设置。第一裸片 10 的正面设置有第一焊垫 1001，第一焊垫 1001 构造为和外界进行电连接。

[50] 在本公开的一个实施例中，如图 1 所示，电感元件 12 位于第一裸片 10 的背面。电感元件 12 为一种电磁转化的器件。在本公开的一个实施例中，电感元件 12 可以是线圈。在本公开的一个实施例中，电感元件 12 的材料为铜，但不限于此。

[51] 在本公开的一个实施例中，第二裸片 11 包括正面和背面，正面和背面相对设置。第二裸片 11 的正面设置有第二焊垫 1101，第二焊垫 1101 构造为和外界进行电连接。

[52] 在本公开的一个实施例中，如图 1 所示，第二裸片 11 的数目为两个，但不限于此。该两个第二裸片 11 的功能可相同，也可不相同。

[53] 在本公开的一个实施例中，如图 1 所示，第一裸片 10 位于上述两个第二裸片 11 之间，但不限于此。

[54] 在公开的一个本实施例中，电感元件 12 的第一连接点 121 从塑封层 14 的第一表面暴露出，所述第一连接点 121 配置为和外界进行电连接，所述塑封层 14 的第一表面指

的是所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面。

[55]在本公开的一个实施例中，如图 1 所示，导电柱 13 位于第一裸片 10 与第二裸片 11 之间。所述导电柱 13 在垂直于所述第一裸片 10 的正面的方向上贯穿所述塑封层 14，所述导电柱 13 的第一端 1301 从所述塑封层 14 的第一表面露出，所述导电柱 13 的第二端 1302 从所述塑封层 14 的第二表面露出。导电柱 13 的材料可以是铜，但不限于此。导电柱 13 的第一端 1301 的表面以及导电柱 13 的第二端 1302 的表面分别从塑封层 14 的第一表面和第二表面露出。如上所述，所述塑封层 14 的第一表面指的是所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面，而所述塑封层 14 的第二表面指的是所述塑封层 14 的设置得与所述第一表面相对的表面。

[56]在本公开的一个实施例中，如图 1 所示，塑封层 14 包裹第一裸片 10、第二裸片 11、电感元件 12 和导电柱 13。塑封层 14 可以由聚合物、树脂、树脂复合材料、聚合物复合材料中的一种制成。所述树脂复合材料可以为具有填充物的树脂，其中，填充物为无机颗粒。

[57]在本公开的一个实施例中，如图 1 所示，塑封层 14 包括第一开口 131，以暴露电感元件 12 的第一电连接点 121。例如，第一开口 131 位于塑封层 14 的第一表面上，第一开口 131 在所述第一裸片 10 上的正交投影与电感元件 12 的第一电连接点 121 在所述第一裸片 10 上的正交投影至少部分重合，以使第一电连接点 121 从塑封层 14 的第一表面露出。例如，第一开口 131 在第一裸片 10 上的投影与第一电连接点 121 在第一裸片 10 上投影可完全重合，以使第一电连接点 121 从塑封层 14 的第一表面露出。再如，第一开口 131 在所述裸片上的正交投影与第一电连接点 121 在所述裸片上的正交投影可部分重合，以使部分第一电连接点 121 从塑封层 14 的第一表面露出。所述塑封层 14 的第一表面指的是所述塑封层 14 的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面。

[58]在本公开的一个实施例中，如图 1 所示，第一导电填充接口 19 位于第一开口 131 中，第一导电填充接口 19 与电感元件 12 的第一电连接点 121 电连接，第一导电迹线 15 与第一导电填充接口 19 电连接。第一导电填充接口 19 的材料可为铜，但不限于此。

[59]在本公开的一个实施例中，如图 1 所示，第一导电迹线 15 位于塑封层 14 的第一表面上，并连接第一电连接点 121 与导电柱 13 的从所述塑封层 14 的第一表面暴露的第一端 1301。第一导电迹线 15 的材料为铜，但不限于此。

[60]在本公开的一个实施例中，如图 1 所示，第一介电层 111 位于塑封层 14 的第一表面上，且至少包覆第一导电迹线 15。第一介电层 111 为一层或多层绝缘材料，所述绝缘材料可以为聚酰亚胺（PI）、聚苯并恶唑（PBO）、有机聚合物、有机聚合物复合材料或者其它具有类似特性的材料。

[61]在本公开的一个实施例中，如图 1 所示，第一保护层 17 覆盖第一裸片 10 的正面，第二保护层 18 覆盖第二裸片 11 的正面。第一裸片 10 与第二裸片 11 的厚度可相同，第一保护层 17 与第二保护层 18 的厚度可相同，或者，第一裸片 10 与第二裸片 11 的厚度可不相同，第一保护层 17 与第二保护层 18 的厚度可不相同，但本公开的实施例不限于此。第一保护层 17 远离电感元件 12 的表面与电感元件 12 远离第一保护层 17 的表面之间的距离小于导电柱 13 的高度。第二保护层 18 远离第二裸片 11 的背面的表面与第二裸片 11 的背面之间的距离小于导电柱 13 的高度。

[62]在本公开的一个实施例中，如图 1 所示，第一保护层 17 包括第二开口 171，以暴露第一裸片 10 的第一焊垫 1001。第二开口 171 在第一裸片 10 上的正交投影与第一焊垫在第一裸片 10 上的正交投影至少部分重合，以使至少部分第一焊垫从第一保护层 17 中露出。例如，第二开口 171 在第一裸片 10 上的正交投影与第一焊垫 1001 在第一裸片 10 上的正交投影可完全重合，以使第一焊垫 1001 从第一保护层 17 中露出。再如，第二开口 171 在第一裸片 10 上的正交投影与第一焊垫 1001 在第一裸片 10 上的正交投影可部分重合，以使至少部分第一焊垫 1001 从第一保护层 17 中露出。

[63]在本公开的一个实施例中，如图 1 所示，第二保护层 18 包括第三开口 181，以暴露第二裸片 11 的第二焊垫 1101。第三开口 181 在第二裸片 11 上的正交投影与第二焊垫 1101 在第二裸片 11 上的正交投影至少部分重合，以使至少部分第二焊垫 1101 从第二保护层 18 中露出。例如，第三开口 181 在第二裸片 11 上的正交投影与第二焊垫 1101 在第二裸片 11 上的正交投影完全重合，以使第二焊垫 1101 从第二保护层 18 中露出。再如，第三开口 181 在第二裸片 11 上的正交投影与第二焊垫 1101 在第二裸片 11 上的正交投影部分重合，以使至少部分第二焊垫 1101 从第二保护层 18 中露出。

[64]在本公开的一个实施例中，如图 1 所示，第二导电填充接口 110 位于第二开口 171 中，第三导电填充接口 120 位于第三开口 181 中，第二导电填充接口 110 与第一裸片 10 的第一焊垫 1001 电连接、第三导电填充接口 120 与第二裸片 11 的第二焊垫 1101 电连接，第二导电迹线 16 分别与第二导电填充接口 110 和第三导电填充接口 120 电连接。第二导电填充接口 110、第三导电填充接口 120 以及第二导电迹线 16 的材料为铜，但不

限于此。

[65]在本公开的一个实施例中，如图 1 所示，第二导电迹线 16 设置在塑封层 14 的第二表面上，并连接第二裸片 11 的第二焊垫 1101 与导电柱 13 从所述第二表面暴露的第二端，所述塑封层 14 的第二表面设置得与所述塑封层 14 的第一表面相对。第二导电迹线 16 还与第一裸片 10 的第一焊垫电连接。

[66]在本公开的一个实施例中，如图 1 所示，导电凸柱 112 与第二导电迹线 16 接触并位于第二电连接点 161 上。导电凸柱 112 的材料为铜，但不限于此。

[67]在本公开的一个实施例中，如图 1 所示，第二介电层 113 设置在所述塑封层 14 的第二表面上，所述第二介电层 113 至少覆盖所述第二导电迹线 16 且包裹所述导电凸柱 112，导电凸柱 112 远离第一裸片 10 的表面从第二介电层 113 中露出。第二介电层 113 为一层或多层绝缘材料，所述绝缘材料可以为聚酰亚胺（PI）、聚苯并恶唑（PBO）、有机聚合物、有机聚合物复合材料或者其它具有类似特性的材料。

[68]在本公开的一个实施例中，导电凸柱 112 的表面上设置有表面处理层 1121。表面处理层 1121 配置为延缓导电凸柱 112 被氧化的速率。表面处理层的材料可以是 matte tin（雾锡）或复合电镀层。例如，复合电镀层可以包括层叠在导电凸柱 112 的表面的两个金属层，靠近导电凸柱 112 的表面的金属层的材料为镍（Ni），远离导电凸柱 112 的表面的金属层的材料为金（Au）。再如，复合电镀层可以包括层叠的三个金属层，靠近导电凸柱 112 的表面的金属层的材料为镍（Ni），最外层的金属层的材料为金（Au），夹在二者之间的金属层的材料为钯（Pd）。

[69]在本公开的一个实施例中，如图 1 所示，位于第一裸片 10 背面的电感元件 12 通过第一导电填充接口 19、第一导电迹线 15、导电柱 13、第二导电迹线 16 以及第三导电填充接口 120 电连接至第二裸片 11。

[70]在本公开的实施例中，通过将电感元件设置在第一裸片的背面，使得第一裸片和电感元件在第一裸片的厚度方向上层叠设置，合理利用了第一裸片厚度方向上的空间，可以使半导体封装结构的结构紧凑，进而减小半导体封装结构的体积。因此，在本公开实施例中，半导体封装结构的体积小、结构紧凑，适合小型轻量电子设备。

[71]本公开的至少一个实施例还提供一种半导体封装方法。如图 2 所示，该半导体封装方法包括以下步骤 S201~S211：

[72]在步骤 S201 中，将第一裸片、第二裸片和导电柱固定于载板上。其中，第一裸片

10的正面与第二裸片11的正面面向载板31,第一裸片10的正面设置有第一焊垫1001,第二裸片11的正面设置有第二焊垫1101,第一裸片10的背面设置有电感元件12,电感元件12包括第一电连接点121,第一电连接点121位于电感元件12远离第一裸片10的一侧,导电柱13位于第一裸片10与第二裸片11之间,导电柱13包括第一端1301与第二端1302,第一端1301设置得靠近电感元件12的一端,第二端1302设置得远离电感元件12的一端。

[73]在本公开的一个实施例中,将第一裸片10、第二裸片11和导电柱13固定于载板31上,得到如图3所示的中间结构。在图3中仅示出了一个封装单元,封装单元是指在封装结束后形成一个半导体封装结构(芯片)的单元,实际上载板31上的封装单元可以是一个或多个,本公开不对封装单元个数进行限定。

[74]在本公开的一个实施例中,载板31上设置有粘结层,配置为将第一裸片10、第二裸片11和导电柱13固定在载板31上。在本公开的一个实施例中,粘结层可以是热分离粘结层。

[75]在公开的一个实施例中,步骤S201可包括:首先,如图4所示,在载板31上形成第二金属层41;然后,如图5所示,通过刻蚀工艺对第二金属层41进行刻蚀,得到导电柱13;然后,将第一裸片10和第二裸片11贴装在载板31上。

[76]在本公开的一个实施例中,导电柱为预成型的。步骤S201可包括:首先,提供第一裸片10、第二裸片11和预成型的导电柱13;然后,将第一裸片10、第二裸片11和导电柱13贴装在载板31上。

[77]在本公开的一个实施例中,在步骤S201之前,还包括:

[78]首先,通过溅射工艺在硅晶片62的背面形成种子层60。在本公开的一个实施例中,种子层60包括第一种子层601,第一种子层的材料为铜,在这种情况下,通过溅射铜在硅晶片62的背面形成第一种子层601(即,种子层60)。在本公开的一个实施例中,所述种子层60还包括第二种子层602,形成所述种子层60包括:先通过溅射钛在硅晶片62的背面形成第二种子层602,然后在第二种子层602上溅射铜形成第一种子层601。由钛制成的第二种子层可以提高层间粘合力,由铜制成的第一种子层的力学性能和导电性能好。

[79]接着,通过电镀工艺在种子层上形成第一金属层61。在本公开的一个实施例中,第一金属层的材料可以是铜。在种子层上形成第一金属层61后,得到如图6所示的中间

结构，其中第一金属层 61 与硅晶片 62 之间包括种子层 60。

[80]需要说明的是，第一金属层与硅晶片的背面之间也可以不设种子层。在下文所引用的附图中，为了清楚起见，均未示出种子层。

[81]接着，通过刻蚀工艺对第一金属层 61 与种子层进行刻蚀，得到电感元件 12。在本公开的一个实施例中，如图 7 所示，对第一金属层 61 进行刻蚀，得到电感元件 12。例如，可采用旋涂光刻胶（spinning photo material）、曝光（exposing）、显影（developing）、剥膜（striping）、蚀刻（etching）的方法，在硅晶片背面形成电感（inductor/coil）。在本公开的一个实施例中，所述电感可以为线圈。

[82]接着，在硅晶片的正面形成第一保护层 17。在本公开的一个实施例中，如图 8 所示，在硅晶片 62 的正面形成第一保护层 17。第一保护层 17 可以采用层压、旋涂、印刷、模塑或者其它适合的方式形成。第一保护层 17 可以由激光反应型材料或感光材料制成。

[83]接着，分割硅晶片 62，得到第一裸片 10。在本公开的一个实施例中，如图 9 所示，分割硅晶片 62，得到第一裸片 10。

[84]在本公开的一个实施例中，如图 10 所示，可以在硅晶片 11a 的正面形成第二保护层 18，然后，如图 11 所示，分割硅晶片 11a，得到第二裸片 11。第二保护层 18 可以由激光反应型材料或感光材料制成。

[85]在步骤 S202 中，在载板上形成塑封层。塑封层 14 包裹第一裸片 10、第二裸片 11、电感元件 12 和导电柱 13，电感元件 12 的第一电连接点以及导电柱 13 的第一端的表面分别从塑封层 14 的第一表面中露出。所述塑封层 14 的所述第一表面指的是所述塑封层的相对于所述第一裸片的正面设置得靠近所述第一裸片的背面的表面。

[86]在本公开的一个实施例中，如图 12A 所示，塑封层 14 包裹第一裸片 10、第二裸片 11、电感元件 12 和导电柱 13，导电柱 13 的第一端的表面从塑封层 14 的第一表面露出，塑封层 14 的厚度与导电柱 13 的高度相同。

[87]在本公开的一个实施例中，步骤 S202 可包括以下步骤：首先，如图 12B 所示，在载板 31 上形成包封层 141，该包封层 141 包裹第一裸片 10、第二裸片 11、电感元件 12 和导电柱 13，包封层 141 的厚度大于导电柱 13 的高度；然后，对包封层 141 进行减薄，得到塑封层 14，使得导电柱 13 的第一端从塑封层 14 的第一表面暴露。塑封层 14 的厚度与导电柱 13 的高度相同。可以采用机械研磨的方式对包封层 141 进行减薄。

[88]在步骤 S203 中，在塑封层的第一表面上形成第一导电迹线，第一导电迹线连接电

感元件的第一电连接点与导电柱的第一端。

[89]在本公开的一个实施例中，在步骤 S203 之前，如图 13 所示，可以通过激光开孔工艺在塑封层 14 的第一表面上进行开口，得到第一开口 131，例如，可以利用激光镭射在塑封层 14 形成第一开口 131 以露出电感元件 12 的第一电连接点 121。

[90]在本公开的一个实施例中，如图 14 所示，可以先在第一开口 131 中填充第一导电介质形成第一导电填充接口 19，并在塑封层 14 上形成第一导电层。第一导电填充接口 19 与电感元件 12 的第一电连接点 121 电连接，第一导电层与第一导电填充接口 19 电连接。另外，可以采用金属溅射、电解电镀、无电极电镀等方式形成第一导电层。第一导电填充接口 19 与第一导电层可通过同一工艺步骤形成。然后，对第一导电层进行图案化，得到第一导电迹线 15。这样，电感元件 12 可以通过第一导电填充接口 19、第一导电迹线 15 与导电柱 13 电连接。

[91]在步骤 S204 中，在所述塑封层的第一表面上形成第一介电层，第一介电层至少覆盖第一导电迹线。

[92]在本公开的一个实施例中，如图 15 所示，在所述塑封层的第一表面上形成第一介电层 111，第一介电层 111 至少覆盖第一导电迹线 15。可以采用层压、旋涂、印刷、模塑或者其它适合的方式形成第一介电层 111。第一介电层 111 为一层或多层绝缘材料，所述绝缘材料可以为聚酰亚胺（PI）、聚苯并恶唑（PBO）、有机聚合物、有机聚合物复合材料或者其它具有类似特性的材料。

[93]在步骤 S205 中，去除载板。

[94]在步骤 S206 中，在第一保护层上形成第二开口，以暴露第一裸片的第一焊垫，在第二保护层上形成第三开口，以暴露第二裸片的第二焊垫。第二开口在第一裸片上的投影与第一焊垫在第一裸片上的投影至少部分重合，以暴露至少部分第一焊垫；第三开口在第二裸片上的投影与第二焊垫在第二裸片上的投影至少部分重合，以暴露至少部分第二焊垫。

[95]在本公开的一个实施例中，如图 16 所示，在第一保护层 17 上形成第二开口 171，以暴露至少部分第一焊垫 1001。在第一保护层 17 由激光反应型材料制成的情况下，可采用激光开孔工艺形成第二开口 171，在第一保护层 17 由感光材料制成的情况下，可采用光刻工艺形成第二开口 171。

[96]需要说明的是，在第一保护层 17 上形成第二开口 171 的步骤可位于步骤 205 之后，

也可位于在第一裸片 10 的正面形成第一保护层 17 的步骤之后，且位于将所述第一裸片 10、所述第二裸片 11 和所述导电柱 13 固定于所述载板 31 上的步骤之前。

[97]在本公开的一个实施例中，如图 16 所示，在第二保护层 18 上形成第三开口 181，以暴露至少部分第二焊垫 1101。在第二保护层 18 由激光反应型材料制成时，可采用激光开孔工艺形成第三开口 181，在第二保护层 18 由感光材料制成时，可采用光刻工艺形成第三开口 181。

[98]需要说明的是，在第二保护层 18 上形成第三开口 181 可位于步骤 205 之后，也可位于在第二裸片 11 的正面形成第二保护层 18 的步骤之后，且位于将第一裸片 10、第二裸片 11 和导电柱固定于载板上的步骤之前。

[99]在步骤 S207 中，在塑封层的第二表面上形成第二导电迹线，第二导电迹线连接第二裸片的第二焊垫与导电柱的第二端，所述塑封层的第二表面设置得与所述塑封层的第一表面相对。

[100] 在本公开的一个实施例中，如图 17 所示，可以先在第二开口 171 填充第二导电介质形成第二导电填充接口 110，在第三开口 181 中填充第三导电介质形成第三导电填充接口 120，并在塑封层 14 的第二表面、第一保护层 17 与第二保护层 18 上形成第二导电层（未示出），所述塑封层 14 的第二表面设置得与所述塑封层 14 的第一表面相对；第二导电填充接口 110 与第一裸片 10 的第一焊垫 1001 电连接、第三导电填充接口 120 与第二裸片 11 的第二焊垫 1101 电连接，第二导电层分别与第二导电填充接口 110 以及第三导电填充接口 120 电连接。其中，可以采用金属溅射、电解电镀、无电极电镀等方式形成第二导电层。第二导电填充接口 110 与第二导电层可通过同一工艺步骤形成。然后，对第二导电层进行图案化，得到第二导电迹线 16。

[101] 在步骤 S208 中，在第二导电迹线的第二电连接点上形成导电凸柱。

[102] 在本公开的一个实施例中，如图 18 所示，在第二导电迹线 16 的第二电连接点 161 上形成导电凸柱 112。

[103] 在步骤 S209 中，在所述塑封层 14 的第二表面上形成第二介电层，得到塑封体。第二介电层至少包裹第二导电迹线与导电凸柱，导电凸柱远离第一裸片的表面从第二介电层中露出。

[104] 在本公开的一个实施例中，如图 19 所示，可以在所述塑封层 14 的第二表面上形成第二介电层 113，得到塑封体 20。第二介电层 113 至少包裹第二导电迹线 16 与导

电凸柱 112, 导电凸柱 112 远离第一裸片 10 的表面从第二介电层 113 中露出。第二介电层 113 远离第一裸片 10 的表面与导电凸柱 112 远离第一裸片 10 的表面齐平。

[105] 在实际实施时, 第二介电层 113 在垂直于第一裸片 10 的正面的方向上的厚度可以大于导电凸柱 112 在垂直于第一裸片 10 的正面的方向上的高度。在形成第二介电层 113 后, 可以对第二介电层 113 进行减薄, 直至第二介电层 113 远离第一裸片 10 的表面与导电凸柱 112 远离第一裸片 10 的表面齐平。

[106] 在步骤 210 中, 在露出的导电凸柱的表面上形成表面处理层。

[107] 在本公开的一个实施例中, 如图 19 所示, 可以在露出的导电凸柱 112 的表面上形成表面处理层 1121。当然, 在另一个实施例中, 也可以不在导电凸柱 112 的表面上形成表面处理层。

[108] 在步骤 211 中, 对塑封体进行切割, 得到半导体封装结构。

[109] 在本公开的一个实施例中, 如图 20 所示, 对塑封体 20 在切割线 L 处进行切割, 可得到如图 1 所示的半导体封装结构。该半导体封装结构包括第一裸片 10、第二裸片 11、电感元件 12、导电柱 13、塑封层 14、第一导电迹线 15 与第二导电迹线 16。

[110] 在本公开的实施例中, 通过将电感元件设置在第一裸片的背面, 使得第一裸片和电感元件在第一裸片的厚度方向上层叠设置, 合理利用了第一裸片厚度方向上的空间, 可以使半导体封装结构的结构紧凑, 进而减小半导体封装结构的体积。因此, 本公开实施例中, 半导体封装结构的体积小、结构紧凑, 适合小型轻量电子设备。

[111] 在本公开中, 装置实施例与方法实施例在不冲突的情况下, 可以互为补充。以上所描述的装置实施例仅仅是示意性的, 其中作为分离部件说明的单元可以是或者也可以不是物理上分开的, 作为单元显示的部件可以是或者也可以不是物理单元, 即可以位于一个地方, 或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部模块来实现本公开方案的目的。本领域普通技术人员在不付出创造性劳动的情况下, 即可以理解并实施。

[112] 以上仅为本公开的示例实施例, 并不用以限制本公开, 凡在本公开的精神和原则之内, 所做的任何修改、等同替换、改进等, 均应包含在本公开保护的范围之内。