(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2025 년 8 월 7 일 (07.08.2025)

WIPO | PCT

(10) 국제공개번호
WO 2025/165211 A1

(51) 국제특허분류:
C09K 13/06 (2006.01) *H10B 43/27* (2023.01)
H01L 21/311 (2006.01)

(21) 국제출원번호: PCT/KR2025/099220

(22) 국제출원일: 2025 년 2 월 3 일 (03.02.2025)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2024-0016410 2024 년 2 월 2 일 (02.02.2024) KR
10-2025-0013384 2025 년 2 월 3 일 (03.02.2025) KR

(71) 출원인: 솔브레인 주식회사 (**SOULBRAIN CO., LTD.**) [KR/KR]; 13486 경기도 성남시 분당구 판교로255번길 34 (KR).

(72) 발명자: 이진욱 (**LEE, Jin Uk**); 13486 경기도 성남시 분당구 판교로 255번길 34 (KR).

(74) 대리인: 특허법인 지담 (**JIDAM IP LAW FIRM**); 13494 경기도 성남시 분당구 대왕판교로 670, 유스페이스2 A-201 (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UY, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

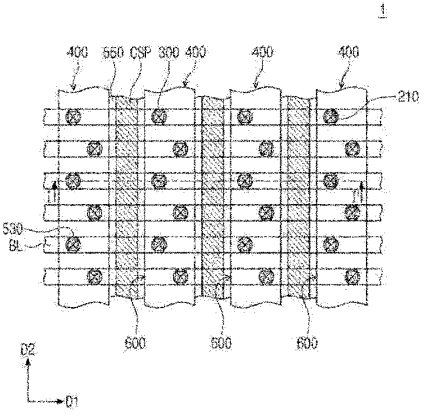
공개:
— 국제조사보고서와 함께 (조약 제21조(3))

(54) **Title:** ETCHING COMPOSITION AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE BY USING SAME

(54) **발명의 명칭:** 식각 조성물 및 이를 이용한 반도체 소자의 제조방법

(57) **Abstract:** The present invention relates to an etching composition and a method for manufacturing a semiconductor device by using same, the etching composition comprises: an inorganic acid; a first etching inhibitor; and a remainder of solvent, wherein the first etching inhibitor includes at least two nitrogen atoms while including a heterocyclic structure containing at least one nitrogen atom.

(57) **요약서:** 본 발명은 식각 조성물 및 이를 이용한 반도체 소자의 제조방법에 관한 것으로, 상기 식각 조성물은 무기산; 제1 식각 억제제; 및 잔량의 용매를 포함하고, 상기 제1 식각 억제제는 적어도 2 개의 질소 원자를 포함하며, 적어도 1개의 질소원자를 함유하는 헤테로 환 구조를 포함하는 포함한다.



WO 2025/165211 A1