

编码方法、译码方法及装置

本申请要求在 2023 年 12 月 04 日提交中国国家知识产权局、申请号为 202311652604.X 的中国专利申请优先权，发明名称为“编码方法、译码方法及装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及通信技术领域，尤其涉及一种编码方法、译码方法及装置。

背景技术

电气与电子工程师协会 (institute of electrical and electronics engineers) 802.11n/ac/ax/be 等无线局域网 (wireless local area networks, WLAN) 传输标准主要研究在大带宽 (如 60 吉赫 (GHz)) 场景下提升用户的体验，包括提升用户平均吞吐量以及电池类供电设备的能量使用效率等。大带宽场景需要支持在有限的频率和功率资源上实现数据、视频等业务的高速可靠传输，因此需要高可靠性和高效率的信道编码方案。

在信道编码领域，级联码 (如 Turbo 码) 和低密度奇偶校验 (low-density parity-check, LDPC) 码是目前应用最成熟和广泛的两种信道编码方法，它们都有接近香农 (shannon) 限的性能。与级联码相比，LDPC 码可以具有如下优点：不需要深度交织器即可获得很好的误码性能；具有更好的误帧率性能；错误平层大大降低；译码不基于网格；支持并行译码，译码延时小等。因此，LDPC 码已成为 IEEE802.11n/ac/ax 等低频短距 WLAN 通信系统的标准信道编码方案。

如何进一步提高 LDPC 码的译码性能亟待解决。

发明内容

本申请实施例提供一种编码方法、译码方法及装置，可以支持码长更长的 LDPC 码，提高译码性能。

第一方面，本申请实施例提供一种编码方法，所述方法应用于第一通信装置，所述第一通信装置包括 Wi-Fi 设备，或者置于 Wi-Fi 设备中的芯片或功能模块等，所述方法包括：

获取信息比特序列；基于校验矩阵对所述信息比特序列进行低密度奇偶校验 LDPC 编码，得到编码后的序列，所述编码后的序列的长度为 N_1 ，所述 N_1 为 1944 的 n 倍， n 为大于或等于 2 的整数；输出所述编码后的序列。

本申请实施例中，校验矩阵可以适用于码长为 1944 的 n 倍的信息比特序列， n 为大于或等于 2 的整数，从而可以提高系统的传输可靠性，以及提高译码性能。通常来说，适用的码长更长，则校验矩阵的可靠性越好，译码性能会越好。

第二方面，本申请实施例提供一种译码方法，所述方法应用于第二通信装置，所述第二通信装置包括 Wi-Fi 设备，或者置于 Wi-Fi 设备中的芯片或功能模块等，所述方法包括：

获取待译码信息，该待译码信息的长度为 N_1 ，所述 N_1 为 1944 的 n 倍， n 为大于或等于 2 的整数；基于校验矩阵对所述待译码信息进行低密度奇偶校验 LDPC 译码，获得信息比特序列。

结合第一方面或第二方面，在一种可能的实现方式中，所述校验矩阵是基于参考校验矩阵确定的，所述参考校验矩阵对应的码长 N_0 小于或等于 1944，所述参考校验矩阵对应的码率与所述校验矩阵对应的码率相同。

结合第一方面或第二方面，在一种可能的实现方式中，其特征在于， $Z_1(i, j)$ 与 $Z_0(i, j)$ 满足模运算关系；其中， $Z_1(i, j)$ 表示所述校验矩阵的矩阵原型中与信息比特对应的矩阵中的第 i 行第 j 列元素， $Z_0(i, j)$ 表示所述参考校验矩阵的矩阵原型中与信息比特对应的矩阵中的第 i 行第 j 列元素。

结合第一方面或第二方面，在一种可能的实现方式中， $Z_1(i, j) = Z_0(i, j)$ 或者 $Z_1(i, j) = Z_0(i, j) + Z_0$ ，所述 Z_0 表示所述参考校验矩阵的扩展因子， $Z_0 = M_0/24$ 。

结合第一方面或第二方面，在一种可能的实现方式中，所述校验矩阵的矩阵原型中与校验比特对应

的矩阵与所述参考校验矩阵的矩阵原型中与校验比特对应的矩阵相同。

结合第一方面或第二方面，在一种可能的实现方式中， $N_1=3888$ 。

结合第一方面或第二方面，在一种可能的实现方式中，所述校验矩阵对应的码率包括如下任一项：
1/2、2/3、3/4 或 5/6。

第三方面，本申请实施例提供一种第一通信装置，用于执行第一方面或任意可能的实现方式中的方法。该第一通信装置包括具有执行第一方面或任意可能的实现方式中的方法的模块。

第四方面，本申请实施例提供一种第二通信装置，用于执行第二方面或任意可能的实现方式中的方法。该第二通信装置包括具有执行第二方面或任意可能的实现方式中的方法的模块。

第五方面，本申请实施例提供一种第一通信装置，该第一通信装置包括处理器，用于执行上述第一方面或任意可能的实现方式所示的方法。该处理器用于执行存储器中存储的程序，当该程序被执行时，上述第一方面或任意可能的实现方式所示的方法被执行。

在一种可能的实现方式中，存储器位于上述第一通信装置之外。

在一种可能的实现方式中，存储器位于上述第一通信装置之内。

本申请实施例中，处理器和存储器还可以集成于一个器件中，即处理器和存储器还可以被集成在一起。示例性的，第一通信装置可以为芯片。

在一种可能的实现方式中，第一通信装置还包括收发器，该收发器，用于接收信息或发送信息。

第六方面，本申请实施例提供一种第二通信装置，该第二通信装置包括处理器，用于执行上述第二方面或任意可能的实现方式所示的方法。该处理器用于执行存储器中存储的程序，当该程序被执行时，上述第二方面或任意可能的实现方式所示的方法被执行。

在一种可能的实现方式中，存储器位于上述第二通信装置之外。

在一种可能的实现方式中，存储器位于上述第二通信装置之内。

在本申请实施例中，处理器和存储器还可以集成于一个器件中，即处理器和存储器还可以被集成在一起。示例性的，第二通信装置可以为芯片。

在一种可能的实现方式中，第二通信装置还包括收发器，该收发器，用于接收信息或发送信息。

第七方面，本申请实施例提供一种第一通信装置，该第一通信装置包括逻辑电路和接口，所述逻辑电路和所述接口耦合；所述接口用于输入和/或输出信息，所述逻辑电路用于执行如第一方面或任意一种可能的实现方式所述的方法。

第八方面，本申请实施例提供一种第二通信装置，该第二通信装置包括逻辑电路和接口，所述逻辑电路和所述接口耦合；所述接口用于输入和/或输出信息，所述逻辑电路用于执行如第二方面或任意一种可能的实现方式所述的方法。

第九方面，本申请实施例提供一种计算机可读存储介质，该计算机可读存储介质用于存储计算机程序，当其在计算机上运行时，使得上述第一方面~第二方面中的任一方面或任意可能的实现方式所示的方法被执行。

第十方面，本申请实施例提供一种计算机程序产品，当其在计算机上运行时，使得上述第一方面~第二方面中的任一方面或任意可能的实现方式所示的方法被执行。

第十一方面，本申请实施例提供一种计算机程序，该计算机程序在计算机上运行时，上述第一方面~第二方面中的任一方面或任意可能的实现方式所示的方法被执行。

第十二方面，本申请实施例提供一种通信系统，该通信系统包括第一通信装置和/或第二通信装置，所述第一通信装置用于执行上述第一方面或第一方面的任意可能的实现方式所示的方法，所述第二通信装置用于执行上述第二方面或第二方面的任意可能的实现方式所示的方法。

附图说明

图 1a 是本申请实施例提供的一种参考校验矩阵的矩阵原型的示意图；

图 1b 是本申请实施例提供的一种 CPM 的示意图；

图 2a 是本申请实施例提供的一种通信系统的架构示意图；

图 2b 是本申请实施例提供的一种通信系统的架构示意图；

图 2c 是本申请实施例提供的一种通信系统的架构示意图；

图 3 是本申请实施例提供的一种编码方法和译码方法的流程示意图；

图 4 是本申请实施例提供的一种 LDPC 编码中缩短操作的部分示意图；

图 5a 是本申请实施例提供的一种满足模运算关系时的两种选项示意图；

图 5b 是本申请实施例提供的一种树型展开示意图；

图 6a 是本申请实施例提供的一种校验矩阵示意图；

图 6b 是本申请实施例提供的一种因子图的示意图；

图 7a 是本申请实施例提供的一种仿真结果示意图；

图 7b 是本申请实施例提供的一种仿真结果示意图；

图 7c 是本申请实施例提供的一种仿真结果示意图；

图 7d 是本申请实施例提供的一种仿真结果示意图；

图 8 是本申请实施例提供的一种通信装置的结构示意图；

图 9 是本申请实施例提供的一种通信装置的结构示意图；

图 10 是本申请实施例提供的一种通信装置的结构示意图。

具体实施方式

为便于理解本申请的技术方案，下面将结合附图对本申请作进一步地描述。

本申请的说明书、权利要求书及附图中的术语“第一”和“第二”等仅用于区别不同对象，而不是用于描述特定顺序。此外，术语“包括”和“具有”以及它们的任何变形，意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备等，没有限定于已列出的步骤或单元，而是可选地还包括没有列出的步骤或单元等，或可选地还包括对于这些过程、方法、产品或设备等固有的其它步骤或单元。

在本文中提及的“实施例”意味着，结合实施例描述的特定特征、结构或特性可以包含在本申请的至少一个实施例中。在说明书中的各个位置出现该短语并不一定均是指相同的实施例，也不是与其它实施例互斥的独立的或备选的实施例。本领域技术人员可以显式地和隐式地理解的是，本文所描述的实施例可以与其它实施例相结合。

在本申请中，“至少一个（项）”是指一个或者多个，“多个”是指两个或两个以上，“至少两个（项）”是指两个或三个及三个以上，“和/或”，用于描述关联对象的关联关系，表示可以存在三种关系，例如，“A 和/或 B”可以表示：只存在 A，只存在 B 以及同时存在 A 和 B 三种情况，其中 A，B 可以是单数或者复数。“或”表示可以存在两种关系，如只存在 A，只存在 B；在 A 和 B 互不排斥时，也可以表示存在三种关系，如只存在 A，只存在 B，同时存在 A 和 B。字符“/”一般表示前后关联对象是一种“或”的关系。“以下至少一项（个）”或其类似表达，是指这些项中的任意组合。例如，a，b 或 c 中的至少一项（个），可以表示：a，b，c，“a 和 b”，“a 和 c”，“b 和 c”，或“a 和 b 和 c”。

在 IEEE802.11ac/ax 标准中所采用的 LDPC 码为准循环（quasi cyclic, QC）LDPC（QC-LDPC）码。QC-LDPC 码是一类被广泛应用的结构化 LDPC 码，由于其校验矩阵的独特结构，编码时可以利用简单的反馈移位寄存器实现，能够较好地解决 LDPC 码的编码复杂度问题。

目前标准中共采纳了 12 个 LDPC 码校验矩阵，其中码长 N 有三种：N=648，或者 N=1296，或者 N=1944，每种码长均可以支持 4 种不同码率（codingrate）：1/2，2/3，3/4，5/6。每种码长和码率下的校验矩阵的矩阵原型均不同，不同码长和码率的 12 个校验矩阵的矩阵原型中校验比特部分（下文所示的校验比特对应的矩阵，或校验方阵）具有相同的结构。示例性的，码率的选择可以由本次传输系统根据链路自适应选择的调制与编码策略（modulation and coding scheme, MCS）决定。由此传统 WLAN 中通信装置可以根据给定的码长和码率在 12 个校验矩阵中选择一个校验矩阵。上述具有相同的结构可以理解为图 1a 中不同校验矩阵的矩阵原型中的校验比特部分第 1 行第 1 列元素均为 1，最后 1 行第 1 列元素均为 1。

图 1a 示出的是码长 N=1944、不同码率下的 LDPC 码校验矩阵的矩阵原型。图 1a 中的“-”表示 Z*Z 的全零矩阵，图 1a 中的“0”表示 Z*Z 的单位阵，图 1a 中的非 0 元素表示 Z*Z 的单位阵的循环移位矩阵（circulant permutation matrix, CPM）。如 CPM 用 P_i 表示，i 表示循环移位值或者单位阵向右循环移位的位数或者 CPM 系数或校验矩阵的矩阵原型中大于或等于 0 的元素等，对于 i 的具体名称，本申请实施例不作限定。i 为非负整数，如 $0 \leq i \leq Z-1$ 。i=0 时，CPM 可以理解为一个 Z*Z 的单位阵，或者循环移位值为 0 的 CPM。示例性的，Z=N/24。前述“24”可以与 IEEE802.11ac/ax 标准中的校验矩阵的矩阵原型

的列数相同。针对 IEEE 801.11ac/ax 来说, 无论码长 $N=648$, 还是 $N=1296$, 又或是 $N=1944$, 校验矩阵的矩阵原型的列数均为 24 列。

示例性的, 以图 1a 中的元素 “1” (即 $i=1$) 为例, 该元素 1 可以扩展为 $81*81$ ($1944/24=81$) 的 CPM。该 CPM 可以通过将单位阵向右循环移位 1 位扩展得到, 如下所示:

$$\begin{bmatrix} 0 & 1 & 0 & \cdots & 0 \\ 0 & 0 & 1 & \cdots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \cdots & 1 \\ 1 & 0 & 0 & \cdots & 0 \end{bmatrix} \quad (1)$$

示例性的, 以 $4*4$ 的 CPM 为例, 图 1b 分别示出了 $i=0$ 时的 CPM、 $i=1$ 时的 CPM、 $i=2$ 时的 CPM、 $i=3$ 时的 CPM。图 1b 所示的 CPM 仅为示例, 本申请实施例中的其他 $Z*Z$ 的单位阵的 CPM 可以参考如图 1a 或图 1b 所示的原理得到最终的 P_i , 在此不再赘述。

由于 LDPC 码可以提高无线传输系统的传输可靠性, 因此 LDPC 码已在 WLAN 标准得到了广泛的应用。为了进一步提高 Wi-Fi 系统的数据传输可靠性, 目前标准或下一代标准等可能会考虑更长码长的 LDPC 码, 从而使编码模块得到更强的差错控制性能, 提高译码模块的译码性能。

鉴于此, 本申请实施例提供了一种编码方法、译码方法及装置, 该方法涉及了一种新的 LDPC 码, 该 LDPC 码可以支持更长的码长。本申请实施例提供的校验矩阵可以适用于更长的码长, 如该校验矩阵可以适用于码长为 1944 的 n 倍, n 为大于或等于 2 的整数, 以及该校验矩阵还可以提高译码性能。示例性的, 考虑到新的 Wi-Fi 系统的实现复杂度问题, 本申请实施例提供的新的 LDPC 长码对已有 Wi-Fi 中的 LDPC 编码模块和 LDPC 译码模块的改动小, 能够降低 LDPC 编译码的实现复杂度。

本申请实施例中, 下文示出的各个矩阵可以称为校验矩阵的原型, 或者校验矩阵的矩阵原型 (matrix prototypes of the parity-matrices), 或者码字块长度 N 的矩阵原型 (matrix prototypes for codeword block length N) 或者母矩阵等, 对于本申请实施例涉及的矩阵的具体名称, 本申请实施例不作限定。通常来说, 基于 Z 和循环移位值 i 扩展后的包括元素 0 和元素 1 的矩阵称为校验矩阵, 因此下文所示的各个矩阵也可以称为 CPM 扩展前的矩阵等。如下文示例 1~示例 12 所示的各个矩阵可以称为校验矩阵的矩阵原型, 基于示例 1~示例 12 所示的各个矩阵中的元素扩展后的矩阵可以称为校验矩阵。对于扩展的具体方法可以参考上述关于图 1a 的相关描述, 对于扩展后的校验矩阵的具体内容, 本申请实施例不再一一列举。

本申请实施例中的码长也可以称为码字块长度 (a codeword block length) 等, 对于码长的具体名称, 本申请实施例不作限定。本申请实施例中的 Z 可以称为子块尺寸 (subblock size) 或扩展因子或提升因子 (lift factor) 等, 对于 Z 的具体名称, 本申请实施例不作限定。为便于描述, 下文以 Z 称为扩展因子为例进行说明。

通常来说, $Z=N/24$ 。但是随着标准的进展, 后续计算 Z 的方法也可能会发生变化, 本申请实施例对此不作限定。为便于理解, 因此本申请实施例中以不同的字母参数表示不同的含义, 如用 N 表示码长, Z 表示扩展因子, R 表示码率, K 表示信息比特的个数, E 表示校验比特的个数等。但是, 本申请实施例所示的各个字母参数仅为示例, 不应将其理解为对本申请实施例的限定。

以下介绍本申请实施例涉及的通信系统。

本申请实施例提供的技术方案可以应用于无线局域网 (wireless local area network, WLAN) 系统, 如 Wi-Fi 等。如本申请实施例提供的方法可以适用于电气与电子工程师协会 IEEE 802.11 系列协议, 例如 802.11be 协议、802.11bn 协议或 802.11bn 协议的下一代的协议等, 不再一一列举。本申请实施例提供的技术方案还可以应用于基于毫米波 (millimeter wave, MMW), 超宽带 (ultra wideband, UWB) 技术的无线个人局域网 (wireless personal area network, WPAN) 等。如本申请实施例提供的方法可以适用于 IEEE 802.15 系列协议, 例如 802.15.4a 协议、802.15.4z 协议或 802.15.4ab 协议, 或者未来某代 UWB WPAN 协议等, 不再一一列举。本申请实施例提供的技术方案还可以应用于如下通信系统, 例如, 可以是物联网 (internet of things, IoT) 系统, 车与任何事物 (vehicle-to-everything, V2X, X 可以代表任何事物)、设备到设备 (device-to-device, D2D), 窄带物联网 (narrow band internet of things, NB-IoT) 系统, 长期演进 (long term evolution, LTE) 系统, 第五代 (5th-generation, 5G) 通信系统, 以及未来通信发展中出现的新的通信系统等。例如, 该 V2X 可以包括: 车辆到车辆 (vehicle to vehicle, V2V), 车辆与基

基础设施 (vehicle to infrastructure, V2I)、车辆与行人之间的通信 (vehicle to pedestrian, V2P) 或车辆与网络 (vehicle to network, V2N) 通信等。

WLAN 系统可以提供高速率低时延的传输, 随着 WLAN 应用场景的不断演进, WLAN 系统将会应用于更多场景或产业中, 比如, 应用于物联网产业, 应用于车联网产业或应用于银行业, 应用于企业办公, 体育场馆展馆, 音乐厅, 酒店客房, 宿舍, 病房, 教室, 商超, 广场, 街道, 生成车间和仓储等。当然, 支持 WLAN 通信或感知的设备 (比如接入点或站点) 可以是智慧城市中的传感器节点 (比如智能水表, 智能电表, 智能空气检测节点), 智能家居中的智能设备 (比如智能摄像头, 投影仪, 显示屏, 电视机, 音响, 电冰箱, 洗衣机等), 物联网中的节点, 娱乐终端 (比如增强现实 (augmented reality, AR), 虚拟现实 (virtual reality, VR) 等可穿戴设备), 智能办公中的智能设备 (比如, 打印机, 投影仪, 扩音器, 音响等), 车联网中的车联网设备, 日常生活场景中的基础设施 (比如自动售货机, 商超的自助导航台, 自助收银设备, 自助点餐机等), 以及大型体育以及音乐场馆的设备等。

虽然本申请实施例主要以 WLAN 为例, 尤其是应用于 IEEE 802.11 系列标准的网络。本申请实施例也可以支持 Wi-Fi 8, 又可称为超高可靠性 (ultra high reliability, UHR) 或超高可靠性和吞吐率 (ultra high reliability and throughput, UHRT) 等, 此处不再一一列举。本申请实施例涉及的各个方面可以扩展到采用各种标准或协议的其它网络。例如, 蓝牙 (bluetooth), 高性能无线 LAN (high performance radio LAN, HIPERLAN) (一种与 IEEE 802.11 标准类似的无线标准) 以及广域网 (wide area network, WAN) 或其它现在已知或以后发展起来的网络。

在一种可能的实现方式中, 本申请实施例提供的方法可以由通信系统中的通信装置实现。例如, 该通信装置可以是接入点 (access point, AP) 或站点 (station, STA)。

AP 是一种具有无线通信功能的装置, 支持采用 WLAN 协议进行通信或感知, 具有与 WLAN 网络中其他设备 (比如非接入点站点 (non-access point station, non-AP STA) 或其他接入点) 通信或感知的功能, 当然, 还可以具有与其他设备通信或感知的功能。或者, 接入点相当于一个连接有线网和无线网的桥梁, 主要作用是将各个无线网络客户端连接到一起, 然后将无线网络接入以太网。在 WLAN 系统中, 接入点可以称为接入点站点 (AP STA)。该具有无线通信功能的装置可以为一个整机的设备, 还可以是安装在整机设备中的芯片、处理系统或功能模块等, 安装这些芯片或处理系统或功能模块的设备可以在芯片或处理系统或功能模块的控制下, 实现本申请实施例的方法和功能等。本申请实施例中的 AP 是为 non-AP STA 提供服务的装置, 可以支持 802.11 系列协议或后续协议等。例如, 接入点可以为终端 (如手机) 进入有线 (或无线) 网络的接入点, 主要部署于家庭、大楼内部以及园区内部, 典型覆盖半径为几十米至上百米, 当然, 也可以部署于户外。又例如, AP 可以为通信服务器、路由器、交换机、网桥等通信实体; AP 可以包括各种形式的宏基站, 微基站, 中继站等。当然 AP 也可以为上述各种形式的设备中的芯片或处理系统或模块, 从而实现本申请实施例的方法和功能。

STA 是一种具有无线通信功能的装置, 支持采用 WLAN 协议进行通信或感知, 具有与 WLAN 网络中的其他 non-AP STA 或接入点通信或感知的能力。在 WLAN 系统中, 站点可以称为非接入点站点 (non-access point station, non-AP STA)。例如, STA 是允许用户与 AP 通信或感知进而与 WLAN 通信的任何用户通信设备, 该具有无线通信功能的装置可以为一个整机的设备, 还可以是安装在整机设备中的芯片或处理系统或功能模块等, 安装这些芯片或处理系统或功能模块的设备可以在芯片或处理系统或功能模块的控制下, 实现本申请实施例的方法和功能。例如, STA 可以为无线通讯芯片、无线传感器或无线通信终端等, 也可称为用户。又例如, STA 可以为支持 Wi-Fi 通讯功能的移动电话、支持 Wi-Fi 通讯功能的平板电脑、支持 Wi-Fi 通讯功能的机顶盒、支持 Wi-Fi 通讯功能的智能电视、支持 Wi-Fi 通讯功能的智能可穿戴设备、支持 Wi-Fi 通讯功能的车载通信设备和支持 Wi-Fi 通讯功能的计算机等。当然, STA 也可以为上述各种形式的设备中的芯片或处理系统或模块, 从而实现本申请实施例的方法和功能。

示例性的, 本申请实施例提供的方法可以应用的通信系统可以包括接入点和站点。例如, 本申请实施例可以适用于 WLAN 中 AP 与 STA 之间、AP 与 AP 之间、或 STA 与 STA 之间通信或感知的场景, 本申请实施例对此不作限定。可选地, AP 可以与单个 STA 通信或感知, 或者, AP 同时与多个 STA 通信或感知。具体地, AP 与多个 STA 通信或感知又可以分为 AP 同时给多个 STA 发送信号的下行传输, 多个 STA 向 AP 发送信号的上行传输。其中, AP 和 STA 之间、AP 与 AP 之间、STA 与 STA 之间可以支持 WLAN 通信协议, 该通信协议可以包括 IEEE802.11 系列的协议, 比如可以适用于 802.11bn 协议, 当然也

同样适用于 802.11bn 以后的协议。

图 2a 是本申请实施例提供的一种通信系统的架构示意图。该通信系统可以包括一个或多个 AP 以及一个或多个 STA。图 2a 中示出了两个接入点如 AP1、AP2，以及三个站点如 STA1、STA2 和 STA3。作为一个示例，本申请实施例提供的方法可以适用于一个 AP 与一个或多个 STA 之间的数据通信或感知等，如图 2a 所示的 AP1 与 STA1 之间的通信，又如图 2b 所示的 AP 和 STA 之间的通信，又如图 2a 所示的 AP1 与 STA1、STA2 之间的通信，又如图 2c 所示的 AP 与 STA1、STA2、STA3 之间的通信。作为另一个示例，本申请实施例提供的方法可以适用于 AP 与 AP 之间的通信，如图 2a 所示的 AP1 与 AP2 之间的通信。作为又一个示例，本申请实施例提供的方法可以适用于 STA 与 STA 之间的通信，如图 2a 所示的 STA2 与 STA3 之间的通信。

图 2a~图 2c 中以 STA 为手机、AP 为路由器作为一种示例，并不表示对本申请实施例中的 AP、STA 类型进行限定。同时，图 2a~图 2c 示出的 AP 数量和 STA 数量仅为示例，在具体实现中该 AP 或 STA 的数量还可以更多或更少，本申请实施例对此不作限定。

从发送信号和接收信号的不同角度而言，下文所示的第一通信装置可以理解为发送信号的通信装置，第二通信装置可以理解为接收信号的通信装置。或者，第一通信装置也可以称为发送端，第二通信装置也可以称为接收端。本申请实施例中，该信号可以是对编码后的序列处理后得到的信号。从不同设备的角度而言，作为一个示例，第一通信装置和第二通信装置可以为设置于不同 Wi-Fi 设备中的 Wi-Fi 芯片或功能模块或处理系统等。作为另一个示例，第一通信装置可以为 AP，第二通信装置可以为 non-AP STA。作为又一个示例，第一通信装置和第二通信装置可以均为 non-AP STA 或均为 AP。作为又一个示例，第一通信装置可以为 non-AP STA，第二通信装置可以为 AP。作为又一个示例，第一通信装置和第二通信装置中的至少一项可以为多链路设备（multi-link device, MLD）等，本申请实施例不再一一列举。示例性的，多链路设备（multi-link device, MLD）是指该设备同时具有多个站点（如 AP 或 non-AP STA），分别工作在不同频段或信道上。多链路设备包括多个隶属的站点，隶属的站点可以是物理上的站点，也可以是逻辑上的站点，每个站点可以工作在一条链路或一个频段或一个信道上等。上述隶属的站点可以为 AP 或 non-AP STA。多链路设备（如 non-AP MLD 或 AP MLD）可以为具有无线通信功能的通信装置。该通信装置可以为一个整机的设备，还可以是安装在整机设备中的芯片或处理系统或模块等，安装这些芯片或处理系统或模块的设备可以在这些芯片或处理系统或模块的控制下，实现本申请实施例的方法和功能。多链路设备可以遵循 802.11 系列协议实现无线通信，从而实现与其他设备的通信。此处所示的其他设备可以是多链路设备，也可以不是多链路设备。多链路设备工作的频段可以包括但不限于：sub 1GHz，2.4GHz，5GHz，6GHz 等，此处不再一一列举。

本申请实施例是以第一通信装置和第二通信装置两侧来描述本申请实施例提供的方法的，但是该第一通信装置和第二通信装置在传输信号的过程中，还可以通过其他装置转发该信号，如通过转发装置来转发第一通信装置和第二通信装置之间的信号，本申请实施例对于第一通信装置和第二通信装置之外的其他装置不作限定。

以下介绍本申请实施例涉及的方法。

图 3 是本申请实施例提供的一种编码方法和译码方法的流程示意图。关于第一通信装置和第二通信装置等的说明可以参考上文，此处不再详述。如图 3 所示，该方法包括：

301、第一通信装置获取信息比特序列。

该信息比特序列可以为包含信息量的比特序列。如该信息比特序列的长度为 N_2 ，或该信息比特序列中的比特数为 N_2 。 N_2 为正整数。该 N_2 个比特中可以包括 K 个信息比特或称为 K 个数据比特或称为 K 个负载比特（payload bits）。K 为正整数。 N_2 可以为大于或等于 K 的整数。举例来说，当 N_2 大于 K 时，该信息比特序列中还可以包括 $(N_2 - K)$ 个 0，关于此处所示的“0”的相关说明可以参考下文图 4 中关于缩短操作的描述，此处先不详述。

前述 N_2 的值可以与码长和码率有关。如下文步骤 302 中编码后的序列的长度为 N_1 ，则 $N_2 = N_1 * R$ ，R 为该信息比特序列的编码码率。此处所示的 N_1 也可以称为校验矩阵对应的码长。

在一种可能的实现方式中，图 3 所示的方法还可以包括：

第一通信装置获取码长 N_1 。

作为一个示例， N_1 可以为 1296 的 m 倍，m 为大于或等于 2 的整数。如 $N_1 = 1296 * 2 = 2592$ 。又如

$N_1=1296*3=3888$ 等, 此处不再一一列举。

作为另一个示例, N_1 可以为 1944 的 n 倍, n 为大于或等于 2 的整数。如 $N_1=1944*2=3888$, 或者, $N_1=1944*3=5832$ 等, 此处不再一一列举。

在一种可能的实现方式中, 图 3 所示的方法还可以包括:

第一通信装置获取码率 R 。

在 WLAN 系统中, 不同的码长和码率可以对应不同的校验矩阵。因此, 在第一通信装置进行 LDPC 编码之前, 还可以获得码率 R 。在获得码率 R 之后, 第一通信装置可以基于码率 R 和码长 N_1 选择校验矩阵。该码率 R 可以基于链路自适应选择的 MCS 决定。如码率 R 可以是基于当前的信道信息确定的。对于码率 R 的具体确定方法, 本申请实施例不作限定。作为一个示例, MCS 可以由 AP 下发的。作为另一个示例, MCS 可以由第一通信装置确定的等。如第一通信装置向第二通信装置发送 MCS, 该第二通信装置接收该 MCS, 基于该 MCS 获知码率 R 。又如第二通信装置向第一通信装置发送 MCS, 第一通信装置接收该 MCS, 基于该 MCS 获知码率 R 。对于 MCS 的具体交互流程, 本申请实施例不作限定。

示例性的, R 可以为如下任一项: $1/2$, $2/3$, $3/4$, $5/6$ 。当然, 随着标准的进展, 后续 R 的取值还可以具有其他数值, 本申请实施例对此不作限定。

前述编码后的序列可以包括 K 个信息比特和 E 个校验比特。或者, 编码后的序列可以由信息比特序列和校验比特序列组成的, 该信息比特序列的长度可以为 N_2 , 该校验比特序列的长度可以为 E 。 $N_1=N_2+E$ 。 E 的取值与 N_1 和 R 有关。如 $N_1=3888$, $R=1/2$, 则 $E=1944$ 。又如 $N_1=3888$, $R=2/3$, 则 $E=3888*1/3=1296$ 。又如 $N_1=3888$, $R=3/4$, 则 $E=3888*1/4=972$ 。又如 $N_1=3888$, $R=5/6$, 则 $E=3888*1/6=648$ 。

302、第一通信装置基于校验矩阵对信息比特序列进行 LDPC 编码, 获得编码后的序列。该编码后的序列的长度为 N_1 , 如 N_1 为 1944 的 n 倍, n 为大于或等于 2 的整数。

以下介绍本申请实施例涉及的校验矩阵的矩阵原型。

下文所示的校验矩阵的矩阵原型中的“-1”表示 Z_1*Z_1 的全零矩阵, “0”表示 Z_1*Z_1 的单位阵, 非 0 元素表示 Z_1*Z_1 的单位阵的 CPM。下文所示的校验矩阵中的“-1”也可以替换为“-”, 对于各个参数的说明以及 CPM 的说明等可以参考上文, 此处不再详述。下文示例 1 中的“1”、示例 2 中的“2”或示例 3 中的“3”等是为了区分不同的示例, 以及方便后续引用。

作为一个示例 1, 校验矩阵的矩阵原型可以为如下矩阵:

```
57 -1 -1 -1 50 -1 11 -1 131 -1 79 -1 1 0 -1 -1 -1 -1 -1 -1 -1 -1 -1
84 -1 109 -1 0 -1 -1 -1 136 7 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1 -1
111 -1 -1 -1 105 37 -1 -1 137 14 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1
62 53 -1 -1 134 -1 -1 3 116 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1
40 -1 -1 101 147 -1 -1 103 28 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
0 -1 -1 -1 8 -1 123 -1 131 -1 -1 89 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
69 79 79 -1 -1 -1 56 -1 133 -1 -1 -1 0 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1
146 -1 -1 -1 38 138 -1 -1 153 -1 108 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1
145 -1 -1 -1 95 133 -1 -1 111 -1 -1 113 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1
-1 45 -1 151 0 -1 -1 -1 158 90 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1
83 137 -1 57 116 -1 -1 -1 -1 -1 93 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0
105 -1 61 -1 60 -1 -1 108 51 -1 -1 97 1 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0
作为另一个示例 2, 校验矩阵的矩阵原型可以为如下矩阵:
```

```
57 -1 -1 -1 50 -1 11 -1 50 -1 79 -1 1 0 -1 -1 -1 -1 -1 -1 -1 -1 -1
3 -1 28 -1 0 -1 -1 -1 55 7 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1 -1
30 -1 -1 -1 24 37 -1 -1 137 14 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1
62 53 -1 -1 134 -1 -1 84 35 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1
121 -1 -1 20 66 -1 -1 103 28 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
0 -1 -1 -1 8 -1 42 -1 50 -1 -1 8 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
69 160 79 -1 -1 -1 56 -1 133 -1 -1 -1 0 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1
146 -1 -1 -1 38 138 -1 -1 153 -1 108 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1
```

145 -1 -1 -1 95 133 -1 -1 111 -1 -1 113 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1
-1 45 -1 151 0 -1 -1 -1 77 90 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1
2 56 -1 57 35 -1 -1 -1 -1 -1 93 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0
105 -1 61 -1 141 -1 -1 108 132 -1 -1 16 1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0
作为又一个示例3, 校验矩阵的矩阵原型可以为如下矩阵:

57 -1 -1 -1 50 -1 11 -1 131 -1 79 -1 1 0 -1 -1 -1 -1 -1 -1 -1 -1 -1
84 -1 28 -1 0 -1 -1 -1 55 88 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1 -1
111 -1 -1 -1 105 37 -1 -1 137 95 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1
62 53 -1 -1 134 -1 -1 84 116 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1
121 -1 -1 101 147 -1 -1 103 28 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
0 -1 -1 -1 8 -1 123 -1 131 -1 -1 8 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1
150 79 160 -1 -1 -1 137 -1 52 -1 -1 -1 0 -1 -1 -1 -1 -1 0 0 -1 -1 -1
146 -1 -1 -1 38 138 -1 -1 72 -1 108 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1
64 -1 -1 -1 14 133 -1 -1 30 -1 -1 32 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1
-1 45 -1 151 0 -1 -1 -1 77 9 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1
83 137 -1 57 116 -1 -1 -1 -1 -1 12 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0
105 -1 142 -1 141 -1 -1 27 51 -1 -1 97 1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0

上述示例1~示例3所示的校验矩阵的矩阵原型对应的R可以等于1/2。同时, 校验矩阵对应的R也等于1/2。示例性的, 上述示例1~示例3所示的校验矩阵的矩阵原型对应的 N_1 可以等于3888。同时, 校验矩阵对应的 N_1 也等于3888。

示例性的, 扩展因子 $Z_1=N_1/24=3888/24=162$ 。示例1~示例3中的元素i可以扩展为CPM, 该CPM是通过将单位阵向右循环移位i位扩展得到的。如示例1~示例3中的元素0可以扩展为 $162*162$ 的单位阵, 大于0的元素i(如i大于0)可以基于单位阵向右循环移位i位得到 $162*162$ 的CPM。示例1~示例3所示的矩阵原型包括12行24列, 由此基于扩展因子 Z_1 扩展后的校验矩阵可以包括 $12*162$ 行 $24*162$ 列。此处关于扩展因子 Z_1 的相关说明同样适用于下文示例4~示例12, 下文不再赘述。

为便于描述, 下文将校验矩阵的矩阵原型中的前X列称为信息比特对应的方阵, 或者信息方阵, 或者LDPC码字的信息比特部分等, 将校验矩阵的矩阵原型中的后Y列称为校验比特对应的矩阵, 或校验方阵, 或者LDPC码字的校验比特部分等。X和Y均为正整数。示例性的, $X=24*R$, $Y=24*(1-R)$ 。如针对示例1~示例3所示的矩阵原型来说, $X=12$, $Y=12$ 。

作为一个示例, $K=3888*1/2=1944$, 即信息比特序列包括1944个信息比特时, 编码后的序列可以包括1944个信息比特和1944个校验比特。

作为另一个示例, K小于1944, 即信息比特序列包括的信息比特数小于1944时, 编码后的序列可以包括K个信息比特和1944个校验比特。虽然编码后的序列包括K个信息比特和1944个校验比特, 但是该编码后的序列的长度为 N_1 。如上述图4所示, 由于信息比特的个数小于1944, 因此第一通信装置在进行LDPC编码之前, 可以通过填入一定数目的0获取信息比特序列, 然后在完成LDPC编码之后, 删除这些0。示例性的, 0的数目可以等于 $1944-K$ 。关于缩短操作的相关说明可以参考上述图4, 此处不再详述。

作为又一个示例, 在第一通信装置获取信息比特序列之前所获得的待发送的信息比特的个数大于1944时, 第一通信装置可以在进行LDPC编码之前, 对信息比特进行分码字处理, 如分码字处理后可以获得多个码字(或称为块或段等), 每个码字承载的信息比特数可以小于或等于1944。对于分码字处理的具体说明可以参考相关标准或协议等, 本申请实施例对此不作限定。当然, 第一通信装置进行分码字处理之后, 还可以结合进行缩短操作等, 对于上述缩短操作和分码字操作的结合, 此处不再详述。

此处关于不同K的取值的相关说明同样适用于下文示例4~示例12, 下文不再赘述。

作为一个示例4, 校验矩阵的矩阵原型可以为如下矩阵:

61 75 4 63 137 -1 -1 -1 -1 -1 89 -1 2 17 25 1 0 -1 -1 -1 -1 -1 -1
56 74 77 20 -1 -1 -1 64 105 4 67 -1 88 -1 -1 -1 -1 0 0 -1 -1 -1 -1
109 21 149 91 88 95 146 -1 -1 -1 104 -1 -1 -1 75 -1 -1 -1 0 0 -1 -1 -1 -1
129 119 43 78 157 -1 -1 -1 -1 5 117 -1 15 153 -1 -1 -1 -1 -1 0 0 -1 -1 -1

121 83 134 106 -1 133 62 -1 101 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
150 23 145 10 22 -1 102 -1 -1 -1 -1 -1 68 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
93 0 149 101 55 142 -1 121 -1 -1 -1 52 -1 -1 -1 44 -1 -1 -1 -1 -1 -1 0 0
58 89 115 64 78 -1 -1 92 78 105 -1 -1 -1 -1 -1 139 1 -1 -1 -1 -1 -1 -1 0
作为一个示例 5, 校验矩阵的矩阵原型可以为如下矩阵:

142 75 4 144 137 -1 -1 -1 -1 -1 8 -1 83 98 106 1 0 -1 -1 -1 -1 -1 -1
56 74 77 101 -1 -1 -1 145 105 4 148 -1 88 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
109 21 149 10 7 95 146 -1 -1 -1 23 -1 -1 -1 75 -1 -1 -1 0 0 -1 -1 -1 -1
48 119 124 159 157 -1 -1 -1 -1 86 36 -1 15 72 -1 -1 -1 -1 -1 0 0 -1 -1 -1
121 83 53 106 -1 133 143 -1 20 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
69 23 64 10 103 -1 21 -1 -1 -1 -1 -1 68 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
93 0 68 101 55 61 -1 121 -1 -1 -1 52 -1 -1 -1 125 -1 -1 -1 -1 -1 -1 0 0
139 8 34 64 78 -1 -1 11 78 24 -1 -1 -1 -1 -1 58 1 -1 -1 -1 -1 -1 -1 0

作为一个示例 6, 校验矩阵的矩阵原型可以为如下矩阵:

142 156 4 63 137 -1 -1 -1 -1 -1 8 -1 2 98 25 1 0 -1 -1 -1 -1 -1 -1
56 155 77 101 -1 -1 -1 64 24 85 148 -1 7 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
109 102 68 91 7 14 65 -1 -1 -1 23 -1 -1 -1 156 -1 -1 -1 0 0 -1 -1 -1 -1
129 119 43 159 157 -1 -1 -1 -1 5 117 -1 96 72 -1 -1 -1 -1 -1 0 0 -1 -1 -1
121 2 53 106 -1 133 62 -1 20 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
69 23 64 91 103 -1 21 -1 -1 -1 -1 -1 149 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
12 0 149 20 136 61 -1 121 -1 -1 -1 52 -1 -1 -1 125 -1 -1 -1 -1 -1 -1 0 0
58 89 34 64 159 -1 -1 11 78 24 -1 -1 -1 -1 -1 139 1 -1 -1 -1 -1 -1 -1 0

上述示例 4~示例 6 所示的校验矩阵的矩阵原型对应的 R 可以等于 $2/3$ 。同时, 校验矩阵对应的 R 也等于 $2/3$ 。示例性的, 上述示例 4~示例 6 所示的校验矩阵的矩阵原型所对应的 N_1 可以等于 3888。同时, 校验矩阵对应的 N_1 也等于 3888。

关于扩展因子 Z_1 的相关说明可以参考上述示例 1~示例 3 的描述, 此处不再详述。

针对示例 4~示例 6 来说, $X=24*2/3=16$, $Y=24*1/3=8$ 。关于 X 和 Y 的相关说明可以参考上述示例 1~示例 3, 此处不再详述。

关于 K 的不同取值与 2592 ($3888*2/3=2592$) 的关系的相关说明可以参考上述示例 1~示例 3, 此处不再详述。

作为一个示例 7, 校验矩阵的矩阵原型可以为如下矩阵:

129 110 28 39 9 142 -1 -1 -1 144 126 161 -1 -1 -1 118 32 22 1 0 -1 -1 -1 -1
4 49 42 48 92 30 -1 -1 -1 130 17 41 37 96 -1 135 -1 -1 -1 0 0 -1 -1 -1
35 157 159 132 37 116 21 -1 17 64 -1 -1 -1 59 7 -1 -1 113 -1 -1 0 0 -1 -1
9 146 125 9 54 56 73 115 42 -1 -1 -1 116 -1 -1 -1 127 120 0 -1 -1 0 0 -1
84 62 88 80 149 26 -1 161 55 -1 36 -1 107 -1 9 -1 72 -1 -1 -1 -1 -1 0 0
26 156 114 102 69 59 84 119 -1 -1 -1 116 -1 143 117 107 -1 -1 1 -1 -1 -1 -1 0

作为一个示例 8, 校验矩阵的矩阵原型可以为如下矩阵:

129 110 109 39 9 61 -1 -1 -1 63 126 80 -1 -1 -1 118 113 103 1 0 -1 -1 -1 -1
4 49 123 129 11 30 -1 -1 -1 130 17 122 37 15 -1 54 -1 -1 -1 0 0 -1 -1 -1
35 157 159 51 37 116 21 -1 98 64 -1 -1 -1 59 7 -1 -1 32 -1 -1 0 0 -1 -1
9 65 44 90 135 137 154 115 42 -1 -1 -1 35 -1 -1 -1 46 39 0 -1 -1 0 0 -1
84 143 88 161 149 107 -1 80 55 -1 117 -1 107 -1 9 -1 153 -1 -1 -1 -1 -1 0 0
107 75 114 102 150 140 3 119 -1 -1 -1 35 -1 143 36 107 -1 -1 1 -1 -1 -1 -1 0

作为一个示例 9, 校验矩阵的矩阵原型可以为如下矩阵:

129 29 109 39 9 142 -1 -1 -1 63 126 80 -1 -1 -1 37 32 103 1 0 -1 -1 -1 -1
85 49 123 48 11 30 -1 -1 -1 130 17 122 37 96 -1 54 -1 -1 -1 0 0 -1 -1 -1
35 157 78 132 118 35 102 -1 98 64 -1 -1 -1 140 7 -1 -1 113 -1 -1 0 0 -1 -1

9 146 44 90 54 56 73 34 42 -1 -1 -1 35 -1 -1 -1 46 120 0 -1 -1 0 0 -1
 3 143 88 80 68 107 -1 80 136 -1 36 -1 26 -1 9 -1 153 -1 -1 -1 -1 -1 0 0
 107 75 114 102 150 140 84 38 -1 -1 -1 35 -1 143 36 107 -1 -1 1 -1 -1 -1 -1 0

上述示例 7~示例 9 所示的校验矩阵的矩阵原型对应的 R 可以等于 $3/4$ 。同时，校验矩阵对应的 R 也等于 $3/4$ 。示例性的，上述示例 7~示例 9 所示的校验矩阵的矩阵原型对应的 N_1 可以等于 3888。同时，校验矩阵对应的 N_1 也等于 3888。

关于扩展因子 Z_1 的相关说明可以参考上述示例 1~示例 3 的描述，此处不再详述。

针对示例 7~示例 9 来说， $X=24*3/4=18$ ， $Y=24*1/4=6$ 。关于 X 和 Y 的相关说明可以参考上述示例 1~示例 3，此处不再详述。

关于 K 的不同取值与 2916 ($3888*3/4=2916$) 的关系的相关说明可以参考上述示例 1~示例 3，此处不再详述。

作为一个示例 10，校验矩阵的矩阵原型可以为如下矩阵：

13 48 80 147 4 155 88 30 157 133 37 141 -1 130 73 31 155 154 23 -1 1 0 -1 -1
 150 63 155 137 145 77 57 65 87 16 51 -1 64 -1 68 90 129 62 135 108 -1 0 0 -1
 51 15 0 80 105 106 42 54 125 152 152 90 148 116 -1 139 -1 110 -1 53 0 -1 0 0
 97 29 117 41 44 137 140 118 50 24 -1 146 85 65 52 -1 4 -1 154 52 1 -1 -1 0

作为一个示例 11，校验矩阵的矩阵原型可以为如下矩阵：

13 129 80 147 85 74 88 111 157 52 37 141 -1 130 73 112 74 154 104 -1 1 0 -1 -1
 150 144 155 137 145 158 57 65 6 16 132 -1 145 -1 149 9 129 143 54 108 -1 0 0 -1
 51 96 0 80 105 25 42 135 125 152 71 9 148 116 -1 58 -1 29 -1 134 0 -1 0 0
 97 29 36 41 125 56 140 37 131 105 -1 146 4 146 52 -1 4 -1 154 52 1 -1 -1 0

作为一个示例 12，校验矩阵的矩阵原型可以为如下矩阵：

94 48 80 66 4 155 88 30 157 52 37 60 -1 49 73 112 155 73 23 -1 1 0 -1 -1
 150 63 155 137 64 158 138 65 6 16 51 -1 145 -1 68 90 48 143 135 108 -1 0 0 -1
 132 15 0 161 24 106 42 54 44 152 152 9 67 35 -1 58 -1 29 -1 134 0 -1 0 0
 16 29 117 122 44 56 59 37 50 105 -1 65 4 146 52 -1 4 -1 154 133 1 -1 -1 0

上述示例 10~示例 12 所示的校验矩阵的矩阵原型对应的 R 可以等于 $5/6$ 。同时，校验矩阵对应的 R 也等于 $5/6$ 。示例性的，上述示例 10~示例 12 所示的校验矩阵的矩阵原型对应的 N_1 可以等于 3888。同时，校验矩阵对应的 N_1 也等于 3888。

关于扩展因子 Z_1 的相关说明可以参考上述示例 1~示例 3 的描述，此处不再详述。

针对示例 10~示例 12 来说， $X=24*5/6=20$ ， $Y=24*1/6=4$ 。关于 X 和 Y 的相关说明可以参考上述示例 1~示例 3，此处不再详述。

关于 K 的不同取值与 3240 ($3888*5/6=3240$) 的关系的相关说明可以参考上述示例 1~示例 3，此处不再详述。

上述示例 1~示例 12 所示的校验矩阵的矩阵原型仅为示例，本申请实施例所示的校验矩阵的矩阵原型还可以通过下文所示的确定方法得到其他的矩阵原型，此处不再一一列举。

303、第一通信装置输出编码后的序列。

示例性的，第一通信装置可以通过编码模块（如 LDPC 编码模块）进行 LDPC 编码，获得编码后的序列，以及从该编码模块输出该编码后的序列。关于该编码后的序列的长度的相关描述，可以参考上述步骤 301 或步骤 302，此处不再详述。

在一种可能的实现方式中，第一通信装置在输出编码后的序列之后，还可以进行缩短操作。以下举例说明。

通常来说，信息比特序列经编码后需要放入到整数个正交频分复用（orthogonal frequency division multiplexing, OFDM）符号中，同时编码后的序列也需要恰好放入到整数个 LDPC 码字中。因此，在第一通信装置执行 LDPC 编码之前，该第一通信装置还需要先确定本次传输所需要的最少 OFDM 符号数目 N_{SYM} ，然后基于 N_{SYM} 和当前编码调制方案（如 MCS 所指示的调制阶数等）计算所有 OFDM 符号中可存放的总编码比特数目 $N_{TCB}=N_{CBPS}*N_{SYM}$ ，其中 N_{CBPS} 为每个 OFDM 符号可存放的编码后的比特数。接着，第一通信装置可以基于以上所得结果计算当前传输所采用的 LDPC 码长（即本申请实施例所示的码长）

和所需的码字数目 N_{CW} 。示例性的，当没有足够多的信息比特（如下文示例 1~示例 3 所示的 K 小于 1944 的情况）可以填满 LDPC 码字中的信息比特部分时，第一通信装置可以在进行 LDPC 编码（也可以称为生成校验比特）之前进行缩短操作。缩短操作指的是在通过 LDPC 编码生成校验比特之前，在信息比特部分填入一定数目的 0，编码生成校验比特之后再将这些 0 删除。图 4 是本申请实施例提供的一种 LDPC 编码中缩短操作的部分示意图。如图 4 所示，步骤 401 表示第一通信装置可以获取待编码的负载比特（payload bits）（如本申请实施例所示的 K 个信息比特）。步骤 402 表示第一通信装置可以计算 LDPC 码长和码字数目，图 4 示例性地示出了三个 LDPC 码字。每个 LDPC 码字（LDPC code word）的长度（即码长）可以等于码长。步骤 403 表示第一通信装置可以对信息比特进行缩短操作，图 4 示出了包含负载比特、缩短 0 比特（shortening zero bits）的码字。步骤 404 表示第一通信装置可以利用负载比特和缩短比特生成校验比特（parity bits），图 4 示出了包含负载比特、缩短 0 比特以及校验比特的码字。步骤 405 表示第一通信装置将这些缩短 0 比特删除（discard shortening bits），图 4 示出了包含数据比特和校验比特的码字。以上所示的关于缩短操作等的相关说明仅为示例，关于缩短操作等的相关说明还可以参考相关标准或协议等，本申请实施例对此不作限定。

304、第一通信装置发送与编码后的序列对应的信号，第二通信装置接收该信号。

上述与编码后的序列对应的信号指的是编码后的序列从编码模块输出后，该编码后的序列还可以经过其他处理，从而第一通信装置通过信道传输的经过处理后的信号。示例性的，第一通信装置还可以对编码后的序列执行如下至少一项处理：流解析、星座映射、LDPC 子载波映射、流循环移位、空间与频率映射、离散傅里叶逆变换（inverse discrete fourier transform, IDFT）、插入循环前缀和加窗（insertGI and window）。示例性的，第二通信装置在接收到通过信道传输的信号之后，可以对该信号进行相应的处理。如该第二通信装置在获取待译码信息之前，可以执行如下至少一项处理：去掉循环前缀、离散傅里叶变换（discrete fourier transform, DFT）、空间与频率解映射、解交织、解星座。

示例性的，第一通信装置也可以对编码后的序列进行速率匹配，该速率匹配的方法包括打孔、重复、缩短。如第一通信装置也可以对编码后的序列中的校验比特进行打孔，得到更高码率或更短的码长等。对于第一通信装置对编码后的序列的其他处理，以及第二通信装置获得待译码信息之前的相应处理，还可以参考相关标准或协议等，本申请实施例对此不作限定。该待译码信息的长度可以为 N_1 。如该待译码信息可以包括比特或实数等，本申请实施例对于该待译码信息包括的具体内容不作限定。示例性的，第二通信装置在获得待译码信息之前，还可以补充缩短位如结合码长和 K 补充缩短位，或者，还可以补充打孔位等，本申请实施例对此不作限定。

305、第二通信装置基于校验矩阵对待译码信息进行 LDPC 译码，获得信息比特序列。

示例性的，第二通信装置可以采用的译码方法包括但不限于硬判决译码方法、软判决译码方法或者混合译码方法。本申请实施例对于译码的具体过程不再详述。

示例性的，第二通信装置也可以采用类似图 4 的方法确定码长 N_1 等，对于第二通信装置如何获知码长 N_1 和码率 R 的相关说明可以参考上文关于第一通信装置的描述，此处不再详述。

对于第一通信装置获知 N_1 和 R 的方法，以及第二通信装置获知 N_1 和 R 的方法，可以参考相关标准或协议等，本申请实施例对此不作限定。

本申请实施例中，上述步骤 301~步骤 303 可以由编码模块实现，上述步骤 305 可以由译码模块实现。在具体实现中，图 3 所示的方法还可以拆分为编码方法或译码方法。如编码方法可以包括步骤 301~步骤 303，第一通信装置可以包括编码模块。如译码方法可以包括步骤 305，第二通信装置可以包括译码模块。可选地，第一通信装置除了可以包括上述编码模块之外，还可以包括获取模块，该获取模块可以用于获取码长和码率等。可选地，该第一通信装置还可以包括缩短模块或分块模块等。可选地，第二通信装置除了可以包括译码模块之外，还可以包括获取模块，该获取模块可以用于获取待译码信息。

本申请实施例中，校验矩阵可以适用于码长为 1944 的 n 倍的信息比特序列， n 为大于或等于 2 的整数，从而可以提高系统的传输可靠性，以及提高译码性能。

以下介绍本申请实施例涉及的校验矩阵的确定方法。

本申请实施例所示的确定校验矩阵的方法仅为示例，在具体实现中，下文所示的确定方法可以由标准定义。或者，在具体实现中，通信双方也可以不执行下文所示的确定方法，如通信双方可以保存校验矩阵的矩阵原型，或者保存循环移位值，或者保存指示信息等。尽管上文示例性地示出了 12 个校验矩阵

的矩阵原型，但是依据本申请实施例所示的确定方法确定出的其他校验矩阵的矩阵原型同样属于本申请实施例的保护范围。

下文所示的确定方法是以参考校验矩阵为码长 $N_0=1944$ 为例示出的。如上文步骤 301 所示， N_1 也可以是 1296 的 m 倍，即依据下文所示的确定方法，码长大于 1944 的校验矩阵也可以基于码长为 1296 所对应的校验矩阵确定。依据下文所示的确定方法，以码长为 1296 对应的校验矩阵作为参考校验矩阵所确定出的码长大于 1944 的校验矩阵同样属于本申请实施例的保护范围。

以下以参考校验矩阵的矩阵原型是图 1a 所示的矩阵为例说明本申请实施例所示的校验矩阵的矩阵原型的确定方法。当然，本申请实施例所示的参考校验矩阵的名称仅为示例，如该参考校验矩阵也可以称为基准校验矩阵或原校验矩阵等。

关于参考校验矩阵的说明：

参考校验矩阵对应的码长 $N_0=1944$ ，码率包括：1/2、2/3、3/4、5/6。参考校验矩阵的扩展因子 $Z_0=1944/24=81$ 。

$R=1/2$ 时，参考校验矩阵的矩阵原型是大小为 $12*24$ 的矩阵，即该参考校验矩阵的矩阵原型包括 12 行 24 列。基于该矩阵原型扩展后的参考校验矩阵可以包括 972 行 1944 列。 $X=12$ ， $Y=12$ 。

$R=2/3$ 时，参考校验矩阵的矩阵原型是大小为 $8*24$ 的矩阵，即该参考校验矩阵的矩阵原型包括 8 行 24 列。基于该矩阵原型扩展后的参考校验矩阵可以包括 648 行 1944 列。 $X=16$ ， $Y=8$ 。

$R=3/4$ 时，参考校验矩阵的矩阵原型是大小为 $6*24$ 的矩阵，即该参考校验矩阵的矩阵原型包括 6 行 24 列。基于该矩阵原型扩展后的参考校验矩阵可以包括 648 行 1944 列。 $X=18$ ， $Y=6$ 。

$R=5/6$ 时，参考校验矩阵的矩阵原型是大小为 $4*24$ 的矩阵，即该参考校验矩阵的矩阵原型包括 4 行 24 列。基于该矩阵原型扩展后的参考校验矩阵可以包括 324 行 1944 列。 $X=20$ ， $Y=4$ 。

关于校验矩阵的说明：

校验矩阵对应的码长 $N_1=3888$ ，码率包括：1/2、2/3、3/4、5/6。校验矩阵的扩展因子 $Z_1=3888/24=162$ 。

$R=1/2$ 时，校验矩阵的矩阵原型是大小为 $12*24$ 的矩阵，即该校验矩阵的矩阵原型包括 12 行 24 列。基于该矩阵原型扩展后的校验矩阵包括 1944 行 3888 列。 $X=12$ ， $Y=12$ 。

$R=2/3$ 时，校验矩阵的矩阵原型是大小为 $8*24$ 的矩阵，即该校验矩阵的矩阵原型包括 8 行 24 列。基于该矩阵原型扩展后的校验矩阵包括 1296 行 3888 列。 $X=16$ ， $Y=8$ 。

$R=3/4$ 时，校验矩阵的矩阵原型是大小为 $6*24$ 的矩阵，即该校验矩阵的矩阵原型包括 6 行 24 列。基于该矩阵原型扩展后的校验矩阵包括 972 行 3888 列。 $X=18$ ， $Y=6$ 。

$R=5/6$ 时，校验矩阵的矩阵原型是大小为 $4*24$ 的矩阵，即该校验矩阵的矩阵原型包括 4 行 24 列。基于该矩阵原型扩展后的校验矩阵包括 648 行 3888 列。 $X=20$ ， $Y=4$ 。

本申请实施例中，针对相同的码率来说，校验矩阵的矩阵原型中的信息方阵中的元素 $Z_1(i, j)$ 与参考校验矩阵的矩阵原型中的信息方阵中的元素 $Z_0(i, j)$ 满足模运算关系。示例性的， $Z_0(i, j)$ 与 $Z_1(i, j)$ 之间可以满足如下关系： $Z_0(i, j) = Z_1(i, j) \% Z_0$ ，或者， $Z_0(i, j) = Z_1(i, j) \% (Z_1/2)$ 。如上文关于 X 和 Y 的描述可知，此处所示的 $Z_1(i, j)$ 指的是校验矩阵的矩阵原型中的前 X 列对应的矩阵中的元素， $Z_0(i, j)$ 指的是参考校验矩阵的矩阵原型中的前 X 列对应的矩阵中的元素。

示例性的，上述满足模运算关系包括： $Z_1(i, j) = Z_0(i, j)$ ，或者， $Z_1(i, j) = Z_0(i, j) + Z_0$ 。

举例来说， $N_0=1944$ ， $R=1/2$ 时的参考校验矩阵的矩阵原型（如图 1a 所示的第一个矩阵）中的 $Z_0(i, j)$ 与 $N_1=3888$ ， $R=1/2$ 时的校验矩阵的矩阵原型（如上文示例 1~示例 3）中的 $Z_1(i, j)$ 满足模运算关系。以 $i=1, j=1$ 为例， $Z_0(1, 1)=57$ 。对于上述示例 1 来说， $Z_1(1, 1)=57$ ，即 $Z_1(1, 1)=Z_0(1, 1)$ 满足模运算关系。以 $i=2, j=1$ 为例， $Z_0(2, 1)=3$ 。对于上述示例 1 来说， $Z_1(2, 1)=84$ ，即 $Z_1(2, 1)=Z_0(2, 1)+81$ 满足模运算关系。对于上述示例 2 来说， $Z_1(2, 1)=3$ ， $Z_1(2, 1)=Z_0(2, 1)$ 满足模运算关系。对于满足模运算关系的具体例子，此处不再一一列举。

又举例来说， $N_0=1944$ ， $R=2/3$ 时的参考校验矩阵的矩阵原型（如图 1a 所示的第二个矩阵）中的 $Z_0(i, j)$ 与 $N_1=3888$ ， $R=2/3$ 时的校验矩阵的矩阵原型（如上文示例 4~示例 6）中的 $Z_1(i, j)$ 满足模运算关系。

又举例来说， $N_0=1944$ ， $R=3/4$ 时的参考校验矩阵的矩阵原型（如图 1a 所示的第三个矩阵）中的 $Z_0(i, j)$ 与 $N_1=3888$ ， $R=3/4$ 时的校验矩阵的矩阵原型（如上文示例 7~示例 9）中的 $Z_1(i, j)$ 满足模运

算关系。

又举例来说, $N_0=1944$, $R=5/6$ 时的参考校验矩阵的矩阵原型(如图 1a 所示的第四个矩阵)中的 $Z_0(i, j)$ 与 $N_1=3888$, $R=5/6$ 时的校验矩阵的矩阵原型(如上文示例 10~示例 12)中的 $Z_1(i, j)$ 满足模运算关系。

本申请实施例中, 针对相同的码率来说, 校验矩阵的矩阵原型中的校验方阵中的元素 $Y_1(i, j)$ 与参考校验矩阵的矩阵原型中的校验方阵中的元素 $Y_0(i, j)$ 相同。此处所示的 $Y_1(i, j)$ 指的是校验矩阵的矩阵原型中的后 Y 列对应的矩阵中的元素, $Y_0(i, j)$ 指的是参考校验矩阵的矩阵原型中的后 Y 列对应的矩阵中的元素。

举例来说, $N_0=3888$, $R=1/2$ 时的校验矩阵的矩阵原型中后 Y 列对应的矩阵与 $N_0=1944$, $R=1/2$ 时的参考校验矩阵的矩阵原型中后 Y 列对应的矩阵相同。即校验矩阵的矩阵原型中的校验方阵中各个元素的值(或称为各个 CPM 系数)与参考校验矩阵的矩阵原型中的校验方阵中对应位置的元素的值相同。

又举例来说, $N_0=3888$, $R=2/3$ 时的校验矩阵的矩阵原型中后 Y 列对应的矩阵与 $N_0=1944$, $R=2/3$ 时的参考校验矩阵的矩阵原型中后 Y 列对应的矩阵相同。

又举例来说, $N_0=3888$, $R=3/4$ 时的校验矩阵的矩阵原型中后 Y 列对应的矩阵与 $N_0=1944$, $R=3/4$ 时的参考校验矩阵的矩阵原型中后 Y 列对应的矩阵相同。

又举例来说, $N_0=3888$, $R=5/6$ 时的校验矩阵的矩阵原型中后 Y 列对应的矩阵与 $N_0=1944$, $R=5/6$ 时的参考校验矩阵的矩阵原型中后 Y 列对应的矩阵相同。

本申请实施例中, $Z_0(i, j)$ 和 $Z_1(i, j)$ 通过满足嵌套关系, 即 $Z_0(i, j)$ 和 $Z_1(i, j)$ 之间满足模运算关系, 以及校验矩阵的矩阵原型的校验方阵与参考校验矩阵的矩阵原型的校验方阵相同, 同时, 校验矩阵的矩阵原型的大小与参考校验矩阵的矩阵原型的大小相同, 从而可使得本申请实施例提出的码长大于 1944 的校验矩阵可以尽可能地减小对 Wi-Fi 系统中已有的 LDPC 编码模块和 LDPC 译码模块的改动, 降低编译码实现的复杂度。示例性的, 本申请实施例提供的校验矩阵虽然码长为 1944 的 n 倍(即本申请实施例所示的校验矩阵的码长大于目前 Wi-Fi 系统中的最长码长), 但是该校验矩阵是基于码长为 1944 的参考校验矩阵确定的, 因此第一通信装置在进行 LDPC 编码时, 仍可以重用已有的 LDPC 编码模块, 第二通信装置在进行 LDPC 译码时, 仍可以重用已有的 LDPC 译码模块。本申请实施例减少了对 LDPC 编码模块和 LDPC 译码模块的改动, 而且还保证了译码性能。

本申请实施例中, 由于 $Z_0(i, j)$ 和 $Z_1(i, j)$ 之间满足模运算关系。作为一个示例, 通信双方(如第一通信装置和第二通信装置)存储校验矩阵的矩阵原型中的各个元素。如通过存储校验矩阵中的矩阵原型中的各个元素, 当码长为 3888 时, 通信双方可以直接基于各自存储的元素得到校验矩阵。又如通过存储校验矩阵中的矩阵原型中的各个元素, 当码长为 1944 时, 通信双方可以基于上述模运算关系得到参考校验矩阵。也就是说, 通信双方通过存储校验矩阵的矩阵原型中的各个元素(或称为各个 CPM 系数或循环移位值等), 就可以得到两种码长的 LDPC 码, 节省存储空间。作为另一个示例, 通信双方还可以存储参考校验矩阵, 以及指示信息, 该指示信息用于指示校验矩阵的矩阵原型中的信息方阵中的每个元素是满足 $Z_1(i, j) = Z_0(i, j)$ 还是 $Z_1(i, j) = Z_0(i, j) + Z_0$ 。示例性的, 指示信息可以作为一个比特位图, 该比特位图中的每个比特可以用于指示信息方阵中的某个元素是 $Z_1(i, j) = Z_0(i, j)$ 还是 $Z_1(i, j) = Z_0(i, j) + Z_0$ 。举例来说, 比特的取值为 0, 则该比特对应的元素满足 $Z_1(i, j) = Z_0(i, j)$ 。又举例来说, 比特的取值为 1, 则表示该比特对应的元素满足 $Z_1(i, j) = Z_0(i, j) + Z_0$ 。示例性的, 指示信息还可以为一个二进制矩阵的形式, 如该二进制矩阵的大小可以与前 X 列对应的矩阵大小相同。如该二进制矩阵中可以包括元素 0 和元素 1, 元素 0 可以表示与该元素 0 所在位置对应的校验矩阵中的元素满足 $Z_1(i, j) = Z_0(i, j)$, 该元素 1 可以表示于该元素 1 所在位置对应的校验矩阵中的元素满足 $Z_1(i, j) = Z_0(i, j) + Z_0$ 。

进一步地, 在 $Z_0(i, j)$ 和 $Z_1(i, j)$ 之间满足模运算关系以及校验矩阵的矩阵原型中的校验方阵与参考校验矩阵的矩阵原型中的校验方阵相同的基础上, 本申请实施例还提供了一种确定方法, 基于下文所示的确定方法可以有效筛选译码性能更优的校验矩阵, 保证校验矩阵的译码性能。

示例性的, 还可以基于树型结构来确定校验矩阵的矩阵原型。为了保证上述模运算关系, 每一项非负 1 的 $Z_0(i, j)$ 有两种选择, 如若 $Z_0(i, j) = s$, 则 $Z_1(i, j) = s$ (保持不变) 或 $Z_1(i, j) = s + Z_0$ 。图 5a 中的小正方形可以表示 $Z_0(i, j)$ 的值, 选项 A (Opt A) 可以表示 $Z_1(i, j) = s$ (保持不变), 选

项 B (Opt B) 表示 $Z_1(i, j) = s + Z_0$ 。

$Z_1(i, j)$ 具体选择 OptA 或 OptB 可将该 $Z_1(i, j)$ 按照数展开, 选择深度较深的选择即可。具体树展开示意图如图 5b 所示圆形表示变量节点, 方块表示校验节点。所展开树的深度越深, 则得到的相应矩阵包含的短环越少, 而短环对译码性能会造成负面影响。对每个变量节点按照树展开, 则相应矩阵中每一项 Opt A 或 Opt B 对应深度可能不同, 其在整体校验矩阵对应因子图 (tanner 图) 所造成的环结构也会不同。因此, 本申请实施例综合考虑矩阵局部及整体的环结构, 根据树型展开对所有非零元素进行设计, 从而确保校验矩阵所对应因子图具有较好的环结构。通过上述方法, 可以有效保证本申请实施例提供的校验矩阵能够维持原 WLAN LDPC 码的快速高效的编码方式。

因子图和校验矩阵是一一对应的。因子图由两类节点组成, 第一类节点为变量节点, 代表信息比特, 第二类节点为校验节点, 代表校验约束关系。每个校验节点代表一个校验约束关系。图 6a 为 LDPC 码的校验矩阵 H。图 6a 中, $\{V_i\}$ 表示变量节点集, $\{C_j\}$ 表示校验节点集。 $i=1, 2, \dots, 8$ 。 $j=1, 2, 3, 4$ 。校验矩阵 H 的每行对应一个校验方程, 每列对应一个信息比特。图 6a 中, 变量节点为 8 个, 校验节点为 4 个。如果一个信息比特包含在相应的校验方程中, 就用一条连线将所涉及的变量节点和校验节点连起来, 得到因子图。图 6b 为 LDPC 码的校验矩阵 H 的因子图。关于因子图的其他说明可以参考相关标准或协议等, 本申请实施例对此不作限定。

以下介绍本申请实施例提供的校验矩阵的仿真结果。

下面分别给出上述校验矩阵与参考校验矩阵的性能比较。图 7a~图 7d 中, 横坐标表示信噪比 (signal-to-noise ratio, SNR), 单位是 dB, 纵坐标表示误块率 (block error rate, BLER)。译码方法用的是软判决译码方法, 如置信度传播 (brief propagation, BP) 算法, 译码迭代次数为 8 次。图 7a~图 7d 中的序号 1~序号 4 是用于便于区分不同曲线而设置的, 不应将其理解为对本申请实施例的限定。

图 7a 示出的是码长 3888 的校验矩阵与码长 1944 的参考校验矩阵的性能比较。 $R=1/2$ 。

图 7b 示出的是码长 3888 的校验矩阵与码长 1944 的参考校验矩阵的性能比较。 $R=2/3$ 。

图 7c 示出的是码长 3888 的校验矩阵与码长 1944 的参考校验矩阵的性能比较。 $R=3/4$ 。

图 7d 示出的是码长 3888 的校验矩阵与码长 1944 的参考校验矩阵的性能比较。 $R=5/6$ 。

从上可以看出在相同的 SNR 下, 校验矩阵对应的 BLER 更低, 因此校验矩阵的译码性能更好。由此本申请实施例提供的各个校验矩阵可以获得显著的译码性能改进, 同时在译码性能和复杂度之间可取的很好的折衷。

以下将介绍本申请实施例提供的通信装置。

本申请根据上述方法实施例对通信装置进行功能模块的划分, 例如, 可以对应各个功能划分各个功能模块, 也可以将两个或两个以上的功能集成在一个处理模块中。上述集成的模块既可以采用硬件的形式实现, 也可以采用软件功能模块的形式实现。需要说明的是, 本申请中对模块的划分是示意性的, 仅仅为一种逻辑功能划分, 实际实现时可以有另外的划分方式。下面将结合图 8 至图 10 详细描述本申请实施例的通信装置。

图 8 是本申请实施例提供的一种通信装置的结构示意图, 如图 8 所示, 该通信装置包括处理模块 801 和收发模块 802。收发模块 802 可以实现相应的通信功能, 处理模块 801 用于实现相应的处理功能。如收发模块 802 还可以称为接口、通信接口或通信模块等。

在本申请的一些实施例中, 该通信装置可以用于执行上文方法实施例中第一通信装置执行的动作, 这时, 该第一通信装置可以为 Wi-Fi 设备本身或者可配置于设备中的芯片或功能模块等。收发模块 802 用于执行上文方法实施例中第一通信装置的收发相关的操作, 处理模块 801 用于执行上文方法实施例中第一通信装置的处理相关的操作。

示例性的, 处理模块 801, 可以用于获取信息比特序列, 以及基于校验矩阵对该信息比特序列进行 LDPC 编码, 获得编码后的序列; 收发模块 802, 可以用于输出该编码后的序列。

示例性的, 处理模块 801, 还可以用于对编码后的序列进行其他处理; 收发模块 802, 还可以用于发送或输出经过其他处理之后的信号。

示例性的, 该处理模块 801 可以包括编码模块。如该处理模块 801 还可以包括获取模块、缩短模块或分块模块等。示例性的, 处理模块 801 还可以包括如下至少一项模块: 星座映射模块、流循环移位模块、空间与频率映射模块、IDFT 模块、插入循环前缀和加窗模块。示例性的, 收发模块 802 可以包括射

频模块、天线模块等。示例性的，收发模块 802 可以包括管脚模块等。

复用图 8，在本申请的另一些实施例中，该通信装置可以用于执行上文方法实施例中第二通信装置所执行的动作，这时，该通信装置可以为 Wi-Fi 设备本身或者可配置于设备中的芯片或功能模块等。收发模块 802 用于执行上文方法实施例中第二通信装置的收发相关的操作，处理模块 801 用于执行上文方法实施例中第二通信装置的处理相关的操作。

示例性的，收发模块 802，可以用于接收或输入通过信道传输后的信号；处理模块 801，可以用于对该信号进行处理，获得待译码信息。

示例性的，收发模块 802，可以用于输入待译码信息；处理模块 801，可以基于校验矩阵对该待译码信息进行 LDPC 译码，获得信息比特序列。

示例性的，该处理模块 801 可以包括译码模块。如该处理模块 801 还可以包括获取模块等。示例性的，处理模块 801 还可以包括如下至少一项组件：去掉循环前缀模块、DFT 模块、解交织模块、解星座模块、解扰模块。示例性的，收发模块 802 可以包括射频模块、天线模块等。示例性的，收发模块 802 可以包括管脚模块等。

可选地，上述各个实施例中，通信装置还可以包括存储模块，该存储模块可以用于存储指令和/或数据，处理单元 801 可以读取存储模块中的指令和/或数据，以使得通信装置实现前述方法实施例。示例性的，存储模块还可以存储上文所示的校验矩阵的矩阵原型中的 CPM 系数或指示信息等。

上述各个实施例中，关于参考校验矩阵、校验矩阵、校验矩阵的原型、参考校验矩阵的原型、CPM、循环移位位数、扩展因子、码长、码率等术语或步骤的具体说明等可以参考上文方法实施例中的介绍，这里不再一一详述。

上述各个实施例示出的收发模块和处理模块的具体说明仅为示例，对于收发模块和处理模块的具体功能或执行的步骤等，可以参考上述方法实施例，这里不再详述。

以上介绍了本申请实施例的通信装置，以下介绍所述通信装置可能的产品形态。但凡具备上述图 8 所述的通信装置的功能的任何形态的产品，都落入本申请实施例的保护范围。以下介绍仅为举例，不限制本申请实施例的通信装置的产品形态仅限于此。

在一种可能的实现方式中，图 8 所示的通信装置中，处理模块 801 可以是一个或多个处理器，收发模块 802 可以是收发器，或者收发模块 802 还可以是发送模块和接收模块，发送模块可以是发送器，接收模块可以是接收器，该发送模块和接收模块集成于一个器件，例如收发器。本申请实施例中，处理器和收发器可以被耦合等，对于处理器和收发器的连接方式，本申请实施例不作限定。在执行上述方法的过程中，上述方法中有关发送信息的过程，可以为由处理器输出上述信息的过程。在输出上述信息时，处理器将该上述信息输出给收发器，以便由收发器进行发射。该上述信息在由处理器输出之后，还可能需要进行其他的处理，然后才到达收发器。类似的，上述方法中有关接收信息的过程，可以为处理器接收输入的上述信息的过程。处理器接收输入的信息时，收发器接收该上述信息，并将其输入处理器。更进一步的，在收发器收到该上述信息之后，该上述信息可能需要进行其他的处理，然后才输入处理器。

如图 9 所示，该通信装置 90 包括一个或多个处理器 920 和收发器 910。

在本申请的一些实施例中，通信装置可以用于执行上述第一通信装置或网管服务器执行的步骤或方法或功能，如处理器 920 可以用于执行如图 8 所示的处理模块 801 所实现的功能或步骤，收发器 910 可以用于执行如图 8 所示的收发模块 802 所实现的功能或步骤。关于处理器 920 和收发器 910 的具体说明可以参考图 8 或上文所示的方法实施例，此处不再详述。

在本申请的另一些实施例中，通信装置用于执行上述第二通信装置或终端设备执行的步骤或方法或功能，如处理器 920 可以用于执行如图 8 所示的处理模块 801 所实现的功能或步骤，收发器 910 可以用于执行如图 8 所示的收发模块 802 所实现的功能或步骤。关于处理器 920 和收发器 910 的具体说明可以参考图 8 或上文所示的方法实施例，此处不再详述。

在图 9 所示的通信装置的各个实现方式中，收发器可以包括接收机和发射机，该接收机用于执行接收的功能（或操作），该发射机用于执行发射的功能（或操作）。以及收发器用于通过传输介质和其他设备/装置进行通信。

可选的，通信装置 90 还可以包括一个或多个存储器 930，用于存储程序指令和/或数据。存储器 930 和处理器 920 耦合。本申请实施例中的耦合是通信装置、单元或模块之间的间接耦合或通信连接，可以

是电性，机械或其它的形式，用于通信装置、单元或模块之间的信息交互。处理器 920 可能和存储器 930 协同操作。处理器 920 可以执行存储器 930 中存储的程序指令。可选的，上述一个或多个存储器中的至少一个可以包括于处理器中。

本申请实施例中不限定上述收发器 910、处理器 920 以及存储器 930 之间的具体连接介质。本申请实施例在图 9 中以存储器 930、处理器 920 以及收发器 910 之间通过总线 940 连接，总线在图 9 中以粗线表示，其它部件之间的连接方式，仅是进行示意性说明，并不引以为限。所述总线可以分为地址总线、数据总线、控制总线等。为便于表示，图 9 中仅用一条粗线表示，但并不表示仅有一根总线或一种类型的总线。

在本申请实施例中，处理器可以是通用处理器、数字信号处理器、专用集成电路、现场可编程门阵列或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等，可以实现或者执行本申请实施例中的公开的各方法、步骤及逻辑框图。通用处理器可以是微处理器或者任何常规的处理器等。结合本申请实施例所公开的方法的步骤可以直接体现为硬件处理器执行完成，或者用处理器中的硬件及软件模块组合执行完成等。

本申请实施例中，存储器可包括但不限于硬盘（hard disk drive, HDD）或固态硬盘（solid-state drive, SSD）等非易失性存储器，随机存储记忆体（Random Access Memory, RAM）、可擦除可编程只读存储器（Erasable Programmable ROM, EPROM）、只读存储器（Read-Only Memory, ROM）或便携式只读存储器（Compact Disc Read-Only Memory, CD-ROM）等等。存储器是能够用于携带或存储具有指令或数据结构形式的程序代码，并能够由计算机（如本申请示出的通信装置等）读和/或写的任何存储介质，但不限于此。本申请实施例中的存储器还可以是电路或者其它任意能够实现存储功能的装置，用于存储程序指令和/或数据。

处理器 920 主要用于对通信协议以及通信数据进行处理，以及对整个通信装置进行控制，执行软件程序，处理软件程序的数据。存储器 930 主要用于存储软件程序和数据。收发器 910 可以包括控制电路和天线，控制电路主要用于基带信号与射频信号的转换以及对射频信号的处理。天线主要用于收发电磁波形式的射频信号。输入输出装置，例如触摸屏、显示屏，键盘等主要用于接收用户输入的数据以及对用户输出数据。

当通信装置开机后，处理器 920 可以读取存储器 930 中的软件程序，解释并执行软件程序的指令，处理软件程序的数据。当需要通过无线发送数据时，处理器 920 对待发送的数据进行基带处理后，输出基带信号至射频电路，射频电路将基带信号进行射频处理后将射频信号通过天线以电磁波的形式向外发送。当有数据发送到通信装置时，射频电路通过天线接收到射频信号，将射频信号转换为基带信号，并将基带信号输出至处理器 920，处理器 920 将基带信号转换为数据并对该数据进行处理。

在另一种实现中，所述的射频电路和天线可以独立于进行基带处理的处理器而设置，例如在分布式场景中，射频电路和天线可以与独立于通信装置，呈拉远式的布置。

本申请实施例示出的通信装置还可以具有比图 9 更多的元器件等，本申请实施例对此不作限定。以上所示的处理器和收发器所执行的方法仅为示例，对于该处理器和收发器具体所执行的步骤可参照上文介绍的方法。

在另一种可能的实现方式中，图 8 所示的通信装置中，处理模块 801 可以是一个或多个逻辑电路，收发模块 802 可以是输入输出接口，又或者称为通信接口，或者接口电路，或接口等等。或者收发模块 802 还可以是发送模块和接收模块，发送模块可以是输出接口，接收模块可以是输入接口，该发送模块和接收模块集成于一个模块，例如输入输出接口。如图 10 所示，图 10 所示的通信装置包括逻辑电路 1001 和接口 1002。即上述处理模块 801 可以用逻辑电路 1001 实现，收发模块 802 可以用接口 1002 实现。其中，该逻辑电路 1001 可以为芯片、处理电路、集成电路或片上系统（system on chip, SoC）芯片等，接口 1002 可以为通信接口、输入输出接口、管脚等。示例性的，图 10 是以上述通信装置为芯片为例出的，该芯片包括逻辑电路 1001 和接口 1002。

本申请实施例中，逻辑电路和接口还可以相互耦合。对于逻辑电路和接口的具体连接方式，本申请实施例不作限定。示例性的，逻辑电路 1001 可以用于执行如图 8 所示的处理模块 801 所实现的功能或步骤，接口 1002 可以用于执行如图 8 所示的收发模块 802 所实现的功能或步骤。关于逻辑电路 1001 和接口 1002 的具体说明可以参考图 8 或上文所示的方法实施例，此处不再详述。

本申请实施例示出的通信装置可以采用硬件的形式实现本申请实施例提供的方法，也可以采用软件

的形式实现本申请实施例提供的方法等，本申请实施例对此不作限定。

本申请实施例还提供了一种通信系统，该通信系统包括第一通信装置和第二通信装置，该第一通信装置和该第二通信装置可以用于执行前述任一实施例中的方法。

此外，本申请还提供一种计算机程序，该计算机程序用于实现本申请提供的方法中由各个通信装置执行的操作和/或处理。

本申请还提供一种计算机可读存储介质，该计算机可读存储介质中存储有计算机代码，当计算机代码在计算机上运行时，使得计算机执行本申请提供的方法中由各个通信装置执行的操作和/或处理。

本申请还提供一种计算机程序产品，该计算机程序产品包括计算机代码或计算机程序，当该计算机代码或计算机程序在计算机上运行时，使得本申请提供的方法中由各个执行的操作和/或处理被执行。

在本申请所提供的几个实施例中，应该理解到，所揭露的系统、通信装置和方法，可以通过其它的方式实现。例如，以上所描述的通信装置实施例仅是示意性的，例如，所述模块的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个模块或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另外，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口、通信装置或模块的间接耦合或通信连接，也可以是电的，机械的或其它的形式连接。

所述作为分离部件说明的模块可以是或者也可以不是物理上分开的，作为模块显示的部件可以是或者也可以不是物理模块，即可以位于一个地方，或者也可以分布到多个网络模块上。可以根据实际的需要选择其中的部分或者全部模块来实现本申请实施例提供的方案的技术效果。

另外，在本申请各个实施例中的各功能模块可以集成在一个处理模块中，也可以是各个模块单独物理存在，也可以是两个或两个以上模块集成在一个模块中。上述集成的模块既可以采用硬件的形式实现，也可以采用软件功能模块的形式实现。

所述集成的模块如果以软件功能模块的形式实现并作为独立的产品销售或使用，可以存储在一个计算机可读存储介质中。基于这样的理解，本申请的技术方案本质上或者说对现有技术做出贡献的部分，或者该技术方案的全部或部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个可读存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本申请各个实施例所述方法的全部或部分步骤。而前述的可读存储介质包括：U 盘、移动硬盘、只读存储器（read-only memory, ROM）、随机存取存储器（random access memory, RAM）、磁碟或者光盘等各种可以存储程序代码的介质。

以上所述，仅为本申请的具体实施方式，但本申请的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本申请揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本申请的保护范围之内。因此，本申请的保护范围应以所述权利要求的保护范围为准。

57 -1 -1 -1 50 -1 11 -1 131 -1 79 -1 1 0 -1 -1 -1 -1 -1 -1 -1 -1
84 -1 28 -1 0 -1 -1 -1 55 88 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1 -1
111 -1 -1 -1 105 37 -1 -1 137 95 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1 -1
62 53 -1 -1 134 -1 -1 84 116 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1 -1
121 -1 -1 101 147 -1 -1 103 28 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
0 -1 -1 -1 8 -1 123 -1 131 -1 -1 8 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
150 79 160 -1 -1 -1 137 -1 52 -1 -1 -1 0 -1 -1 -1 -1 -1 0 0 -1 -1 -1 -1
146 -1 -1 -1 38 138 -1 -1 72 -1 108 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1 -1
64 -1 -1 -1 14 133 -1 -1 30 -1 -1 32 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1 -1
-1 45 -1 151 0 -1 -1 -1 77 9 -1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0 -1

83 137 -1 57 116 -1 -1 -1 -1 -1 12 -1 -1 -1 -1 -1 -1 -1 -1 -1 0 0
105 -1 142 -1 141 -1 -1 27 51 -1 -1 97 1 -1 -1 -1 -1 -1 -1 -1 -1 -1 0

其中，-1 表示 $Z_1 * Z_1$ 的全零矩阵，0 表示 $Z_1 * Z_1$ 的单位阵，大于 0 的元素表示 $Z_1 * Z_1$ 的单位阵的循环移位矩阵 CPM， Z_1 是基于所述 N_1 确定的正整数。

4. 根据权利要求 1 或 2 所述的方法，其特征在于，所述信息比特序列的码率 $R=2/3$ 时，所述校验矩阵的矩阵原型包括如下任一个矩阵：

61 75 4 63 137 -1 -1 -1 -1 -1 -1 89 -1 2 17 25 1 0 -1 -1 -1 -1 -1 -1
56 74 77 20 -1 -1 -1 64 105 4 67 -1 88 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
109 21 149 91 88 95 146 -1 -1 -1 104 -1 -1 -1 75 -1 -1 -1 0 0 -1 -1 -1 -1
129 119 43 78 157 -1 -1 -1 -1 5 117 -1 15 153 -1 -1 -1 -1 -1 0 0 -1 -1 -1
121 83 134 106 -1 133 62 -1 101 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
150 23 145 10 22 -1 102 -1 -1 -1 -1 -1 68 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
93 0 149 101 55 142 -1 121 -1 -1 -1 52 -1 -1 -1 44 -1 -1 -1 -1 -1 -1 0 0
58 89 115 64 78 -1 -1 92 78 105 -1 -1 -1 -1 -1 139 1 -1 -1 -1 -1 -1 -1 0

或者，

142 75 4 144 137 -1 -1 -1 -1 -1 -1 8 -1 83 98 106 1 0 -1 -1 -1 -1 -1 -1
56 74 77 101 -1 -1 -1 145 105 4 148 -1 88 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
109 21 149 10 7 95 146 -1 -1 -1 23 -1 -1 -1 75 -1 -1 -1 0 0 -1 -1 -1 -1
48 119 124 159 157 -1 -1 -1 -1 86 36 -1 15 72 -1 -1 -1 -1 -1 0 0 -1 -1 -1
121 83 53 106 -1 133 143 -1 20 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
69 23 64 10 103 -1 21 -1 -1 -1 -1 -1 68 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
93 0 68 101 55 61 -1 121 -1 -1 -1 52 -1 -1 -1 125 -1 -1 -1 -1 -1 -1 0 0
139 8 34 64 78 -1 -1 11 78 24 -1 -1 -1 -1 -1 58 1 -1 -1 -1 -1 -1 -1 0

或者，

142 156 4 63 137 -1 -1 -1 -1 -1 -1 8 -1 2 98 25 1 0 -1 -1 -1 -1 -1 -1
56 155 77 101 -1 -1 -1 64 24 85 148 -1 7 -1 -1 -1 -1 0 0 -1 -1 -1 -1 -1
109 102 68 91 7 14 65 -1 -1 -1 23 -1 -1 -1 156 -1 -1 -1 0 0 -1 -1 -1 -1
129 119 43 159 157 -1 -1 -1 -1 5 117 -1 96 72 -1 -1 -1 -1 -1 0 0 -1 -1 -1
121 2 53 106 -1 133 62 -1 20 -1 -1 44 -1 -1 -1 -1 0 -1 -1 -1 0 0 -1 -1
69 23 64 91 103 -1 21 -1 -1 -1 -1 -1 149 104 29 -1 -1 -1 -1 -1 -1 0 0 -1
12 0 149 20 136 61 -1 121 -1 -1 -1 52 -1 -1 -1 125 -1 -1 -1 -1 -1 -1 0 0
58 89 34 64 159 -1 -1 11 78 24 -1 -1 -1 -1 -1 139 1 -1 -1 -1 -1 -1 -1 0

其中，-1 表示 $Z_1 * Z_1$ 的全零矩阵，0 表示 $Z_1 * Z_1$ 的单位阵，大于 0 的元素表示 $Z_1 * Z_1$ 的单位阵的循环移位矩阵 CPM， Z_1 是基于所述 N_1 确定的正整数。

5. 根据权利要求 1 或 2 所述的方法，其特征在于，所述信息比特序列的码率 $R=3/4$ 时，所述校验矩阵的矩阵原型包括如下任一个矩阵：

129 110 28 39 9 142 -1 -1 -1 144 126 161 -1 -1 -1 118 32 22 1 0 -1 -1 -1 -1
4 49 42 48 92 30 -1 -1 -1 130 17 41 37 96 -1 135 -1 -1 -1 0 0 -1 -1 -1
35 157 159 132 37 116 21 -1 17 64 -1 -1 -1 59 7 -1 -1 113 -1 -1 0 0 -1 -1
9 146 125 9 54 56 73 115 42 -1 -1 -1 116 -1 -1 -1 127 120 0 -1 -1 0 0 -1
84 62 88 80 149 26 -1 161 55 -1 36 -1 107 -1 9 -1 72 -1 -1 -1 -1 -1 0 0
26 156 114 102 69 59 84 119 -1 -1 -1 116 -1 143 117 107 -1 -1 1 -1 -1 -1 -1 0
或者，
129 110 109 39 9 61 -1 -1 -1 63 126 80 -1 -1 -1 118 113 103 1 0 -1 -1 -1 -1
4 49 123 129 11 30 -1 -1 -1 130 17 122 37 15 -1 54 -1 -1 -1 0 0 -1 -1 -1
35 157 159 51 37 116 21 -1 98 64 -1 -1 -1 59 7 -1 -1 32 -1 -1 0 0 -1 -1

9 65 44 90 135 137 154 115 42 -1 -1 -1 35 -1 -1 -1 46 39 0 -1 -1 0 0 -1
84 143 88 161 149 107 -1 80 55 -1 117 -1 107 -1 9 -1 153 -1 -1 -1 -1 0 0
107 75 114 102 150 140 3 119 -1 -1 -1 35 -1 143 36 107 -1 -1 1 -1 -1 -1 -1 0

或者,

129 29 109 39 9 142 -1 -1 -1 63 126 80 -1 -1 -1 37 32 103 1 0 -1 -1 -1 -1
85 49 123 48 11 30 -1 -1 -1 130 17 122 37 96 -1 54 -1 -1 -1 0 0 -1 -1 -1
35 157 78 132 118 35 102 -1 98 64 -1 -1 -1 140 7 -1 -1 113 -1 -1 0 0 -1 -1
9 146 44 90 54 56 73 34 42 -1 -1 -1 35 -1 -1 -1 46 120 0 -1 -1 0 0 -1
3 143 88 80 68 107 -1 80 136 -1 36 -1 26 -1 9 -1 153 -1 -1 -1 -1 -1 0 0
107 75 114 102 150 140 84 38 -1 -1 -1 35 -1 143 36 107 -1 -1 1 -1 -1 -1 -1 0

其中, -1 表示 $Z_1 * Z_1$ 的全零矩阵, 0 表示 $Z_1 * Z_1$ 的单位阵, 大于 0 的元素表示 $Z_1 * Z_1$ 的单位阵的循环移位矩阵 CPM, Z_1 是基于所述 N_1 确定的正整数。

6. 根据权利要求 1 或 2 所述的方法, 其特征在于, 所述信息比特序列的码率 $R=5/6$ 时, 所述校验矩阵的矩阵原型包括如下任一个矩阵:

13 48 80 147 4 155 88 30 157 133 37 141 -1 130 73 31 155 154 23 -1 1 0 -1 -1
150 63 155 137 145 77 57 65 87 16 51 -1 64 -1 68 90 129 62 135 108 -1 0 0 -1
51 15 0 80 105 106 42 54 125 152 152 90 148 116 -1 139 -1 110 -1 53 0 -1 0 0
97 29 117 41 44 137 140 118 50 24 -1 146 85 65 52 -1 4 -1 154 52 1 -1 -1 0

或者,

13 129 80 147 85 74 88 111 157 52 37 141 -1 130 73 112 74 154 104 -1 1 0 -1 -1
150 144 155 137 145 158 57 65 6 16 132 -1 145 -1 149 9 129 143 54 108 -1 0 0 -1
51 96 0 80 105 25 42 135 125 152 71 9 148 116 -1 58 -1 29 -1 134 0 -1 0 0
97 29 36 41 125 56 140 37 131 105 -1 146 4 146 52 -1 4 -1 154 52 1 -1 -1 0

或者,

94 48 80 66 4 155 88 30 157 52 37 60 -1 49 73 112 155 73 23 -1 1 0 -1 -1
150 63 155 137 64 158 138 65 6 16 51 -1 145 -1 68 90 48 143 135 108 -1 0 0 -1
132 15 0 161 24 106 42 54 44 152 152 9 67 35 -1 58 -1 29 -1 134 0 -1 0 0
16 29 117 122 44 56 59 37 50 105 -1 65 4 146 52 -1 4 -1 154 133 1 -1 -1 0

其中, -1 表示 $Z_1 * Z_1$ 的全零矩阵, 0 表示 $Z_1 * Z_1$ 的单位阵, 大于 0 的元素表示 $Z_1 * Z_1$ 的单位阵的循环移位矩阵 CPM, Z_1 是基于所述 N_1 确定的正整数。

7. 根据权利要求 1-6 任一项所述的方法, 其特征在于, 所述校验矩阵是基于参考校验矩阵确定的, 所述参考校验矩阵对应的码长 N_0 小于或等于 1944, 所述参考校验矩阵对应的码率与所述校验矩阵对应的码率相同。

8. 根据权利要求 1-7 任一项所述的方法, 其特征在于, 所述校验矩阵是基于参考校验矩阵确定的包括: $Z_1(i, j)$ 与 $Z_0(i, j)$ 满足模运算关系;

其中, $Z_1(i, j)$ 表示所述校验矩阵的矩阵原型中与信息比特对应的矩阵中的第 i 行第 j 列元素, $Z_0(i, j)$ 表示所述参考校验矩阵的矩阵原型中与信息比特对应的矩阵中的第 i 行第 j 列元素。

9. 根据权利要求 1-8 任一项所述的方法, 其特征在于, 所述校验矩阵的矩阵原型中与校验比特对应的矩阵, 与参考校验矩阵的矩阵原型中与校验比特对应的矩阵相同。

10. 一种通信装置, 其特征在于, 包括用于执行如权利要求 1-9 任一项所述方法的模块。

11. 一种通信装置, 其特征在于, 包括处理器, 所述处理器用于执行如权利要求 1-9 任一项所述的方法。

12. 一种通信装置, 其特征在于, 包括逻辑电路和接口, 所述逻辑电路和接口耦合;

所述接口用于输入和/或输出信息, 所述逻辑电路用于执行如权利要求 1-9 任一项所述的方法。

13. 一种计算机可读存储介质, 其特征在于, 所述计算机可读存储介质用于存储计算机程序, 所述计算机程序被执行时, 如权利要求 1-9 任一项所述的方法被执行。

14. 一种计算机程序产品，其特征在于，所述计算机程序产品被执行时，如权利要求 1-9 任一项所述的方法被执行。

15. 一种通信系统，其特征在于，所述通信系统包括第一通信装置和第二通信装置，所述第一通信装置用于执行如权利要求 1、3-9 任一项所述的方法，所述第二通信装置用于执行如权利要求 2-9 任一项所述的方法。