DESCRIPTION

TITRE : STRUCTURE COMPOSITE COMPRENANT UNE COUCHE UTILE EN SIC MONOCRISTALLIN SUR UN SUBSTRAT SUPPORT EN SIC POLY-CRISTALLIN ET PROCEDE DE FABRICATION DE LADITE STRUCTURE

DOMAINE DE L'INVENTION

La présente invention concerne le domaine des matériaux semi-conducteurs pour composants microélectroniques. Elle concerne en particulier une structure composite comprenant une couche utile en carbure de silicium monocristallin disposée sur un substrat support en carbure de silicium poly-cristallin, et un procédé de fabrication de ladite structure composite. L'invention concerne également le substrat support en carbure de silicium poly-cristallin.

ARRIERE PLAN TECHNOLOGIQUE DE L'INVENTION

Le SiC est de plus en plus largement utilisé pour la fabrication de dispositifs de puissance innovants, pour répondre aux besoins de domaines montants de l'électronique, comme notamment les véhicules électriques.

Les dispositifs de puissance et les systèmes intégrés d'alimentation basés sur du carbure de silicium monocristallin peuvent gérer une densité de puissance beaucoup plus élevée par rapport à leurs homologues traditionnels en silicium, et ce avec des dimensions de zone active inférieures. Pour limiter encore les dimensions des dispositifs de puissance sur SiC, il est avantageux de fabriquer des composants verticaux plutôt que latéraux. Pour cela, une conduction électrique verticale, entre une électrode disposée en face avant de la structure SiC et une électrode disposée en face arrière, doit être autorisée par ladite structure.

Les substrats en SiC monocristallin destinés à l'industrie microélectronique restent néanmoins chers et difficiles à approvisionner en grande taille. Il est donc avantageux de recourir à des solutions de transfert de couches minces, pour élaborer des structures composites comprenant typiquement une couche utile (la couche mince) en SiC monocristallin (c-SiC) sur un substrat support plus bas coût, monocristallin (c-SiC) ou poly-cristallin (p-SiC). Une solution de transfert de couche mince bien connue est le procédé Smart Cut®, basé sur une implantation d'ions légers et sur un assemblage, par collage direct, au niveau d'une interface de collage. L'interface de collage doit présenter une résistivité aussi faible que possible, préférentiellement inférieure à 1 mohm.cm^2, voire inférieure à 0,1 mohm.cm^2.

De nombreuses solutions de l'état de la technique proposent de réaliser un collage conducteur à partir de couches métalliques déposées sur les surfaces à assembler. Par exemple, la publication de Letertre (« Silicon carbide and related materials », Material Science Forum – vol 389-393, avril 2002) ou le document US7208392, décrit le dépôt d'une couche de tungstène et d'une couche de silicium, pour former une couche intermédiaire conductrice à base de siliciure de tungstène (WSi2). Un inconvénient de cette approche peut venir de la formation de trous (« voids ») dans cette couche intermédiaire, du fait de la contraction du siliciure par rapport aux matériaux initialement déposés : cela peut notamment affecter la qualité de la couche semi-conductrice superficielle et potentiellement de la structure semi-conductrice dans son ensemble. De plus, avec ce type de couche intermédiaire, il apparait difficile d'abaisser la résistivité de l'interface de collage au niveau requis par des applications nécessitant une très bonne conduction électrique verticale.

Il est également envisageable d'assembler directement entre elles les surfaces SiC de la couche utile et du substrat support, mais cela reste difficile, en particulier lorsqu'un substrat support poly-cristallin est impliqué, en vue d'un transfert de couche utile monocristalline, par collage direct, avec la qualité d'interface de collage requise (faible densité de défauts, forte énergie de collage, très faible résistivité). G. Chichignoud et al ("Processing of poly-SiC substrate with large grains for wafer bonding" – Materials Science Forum, vols 527-529, p71-74 (2006)) propose le transfert d'une couche SiC monocristalline sur un substrat support SiC poly-cristallin qui présente des propriétés thermiques et électriques favorables aux applications microélectroniques de puissance, et des propriétés physiques (rugosité de surface, courbure) compatibles avec un collage direct. Les grains du poly-cristal SiC sont choisis de grande dimension (typiquement supérieure à 1 cm) et le polissage mécano-chimique de préparation de surface avant assemblage permet d'atteindre des rugosités moyennes inférieures à 5nm.

Le document EP3441506 propose un substrat support en p-SiC sur lequel peut être reportée une couche semi-conductrice en c-SiC, via un collage direct. Le substrat support comprend des grains de taille moyenne de l'ordre de 10µm et présente un taux de variation de la taille de grain entre ses faces avant et arrière, ramené à son épaisseur, inférieur ou égal à 0,43% ; cette dernière caractéristique permet de limiter la contrainte résiduelle dans le substrat support et donc sa courbure. Une rugosité moyenne inférieure à 1nm est atteinte au niveau de la surface du substrat support à assembler avec la couche en c-SiC.

Avec des substrats supports en p-SiC tels que proposés dans les deux documents ci-dessus, la demanderesse a néanmoins remarqué qu'il demeure des résidus de reliefs (en creux ou bosses), dus à des enlèvements irréguliers au niveau des régions inter-grains

ou à des arrachements de tout ou partie des grains en surface : cela affecte la qualité de l'interface de collage (défauts de collage) et donc les performances globales de la structure composite obtenue.

OBJET DE L'INVENTION

La présente invention propose une solution alternative aux solutions de l'état de la technique, visant à remédier à tout ou partie des inconvénients précités. Elle concerne un procédé de fabrication d'une structure composite comprenant une couche utile en SiC monocristallin transférée sur un substrat support en SiC poly-cristallin ; l'invention concerne également ledit substrat support et la structure composite obtenue.

BREVE DESCRIPTION DE L'INVENTION

L'invention concerne un procédé de fabrication d'une structure composite comprenant une couche utile en carbure de silicium monocristallin disposée sur un substrat support en carbure de silicium poly-cristallin, le procédé comprenant :

a) une étape de fourniture d'un substrat initial en carbure de silicium poly-cristallin, présentant une face avant et comportant des grains dont la taille moyenne, dans le plan de ladite face avant, est supérieure à 0,5µm ;

b) une étape de formation d'une couche superficielle en carbure de silicium poly-cristallin, sur le substrat initial, pour former le substrat support, la couche superficielle étant constituée de grains dont la taille moyenne est inférieure à 500nm et présentant une épaisseur comprise entre 50nm et 50µm ;

c) une étape de préparation d'une surface libre de la couche superficielle du substrat support pour obtenir une rugosité inférieure à 1nm RMS ;

d) une étape de transfert de la couche utile sur le substrat support, basée sur un collage par adhésion moléculaire, la couche superficielle se trouvant disposée entre la couche utile et le substrat initial.

Selon d'autres caractéristiques avantageuses et non limitatives de l'invention, prises seules ou selon toute combinaison techniquement réalisable :

- l'étape a) est opérée par une technique de dépôt chimique en phase vapeur, à une température comprise entre 1100°C et 1500°C ;
- l'étape a) est opérée par une technique de frittage ou par une technique de dépôt physique en phase vapeur ;
- l'étape b) comprend un dépôt d'une couche en carbure de silicium poly-cristallin et est opérée par une technique de dépôt chimique en phase vapeur à une température inférieure ou égale à 1100°C, voire inférieure ou égale à 1000°C ;
- l'étape b) est réalisée dans le même équipement que l'étape a) et à la suite de celle-ci, sans ramener le substrat initial à l'atmosphère ambiante ;
- l'étape b) comprend un dépôt d'une couche en carbure de silicium amorphe sur le substrat initial et un recuit de recristallisation, pour former la couche superficielle en carbure de silicium poly-cristallin ;
- la couche superficielle formée à l'étape b) présente une concentration en dopants comprise entre 1E18/cm^3 et 1E21/cm^3 ;
- l'étape c) comprend un polissage mécano-chimique de la couche superficielle, impliquant un enlèvement compris entre 1 et 10 fois la taille moyenne des grains constituant ladite couche superficielle ;
- l'étape d) comprend les phases suivantes :
  d1) la fourniture d'un substrat donneur ;

d2) l'introduction d'espèces légères dans le substrat donneur pour former un plan fragile enterré délimitant, avec une face avant du substrat donneur, la couche utile à transférer ;

d3) l'assemblage de la face avant du substrat donneur sur le substrat support, par collage par adhésion moléculaire ;

d4) la séparation le long du plan fragile enterré menant au report de la couche utile sur le substrat support ;

- le procédé de fabrication comprend la formation d'une deuxième couche superficielle, de même nature que la couche superficielle, sur la face avant du substrat donneur, avant ou après la phase d2) ;
- l'étape d) comprend, avant la phase d3) d'assemblage, le dépôt d'un film additionnel en un matériau métallique ou en silicium sur la couche superficielle du substrat support et/ou sur la face avant du substrat donneur.

L'invention concerne également un substrat support en carbure de silicium poly-cristallin comprenant :
- un substrat initial comportant des grains de carbure de silicium, lesdits grains présentant une taille moyenne supérieure à 0,5µm,
- une couche superficielle disposée au moins sur une face avant du substrat initial, comportant des grains de carbure de silicium dont la taille moyenne est inférieure à 500nm, et présentant une épaisseur comprise entre 50nm et 50µm.

Selon d'autres caractéristiques avantageuses et non limitatives de l'invention, prises seules ou selon toute combinaison techniquement réalisable :

- une surface libre de la couche superficielle présente une rugosité inférieure à 1nm RMS et moins de 1 défaut/cm^2, par

une mesure de défectivité par microscopie par réflexion en champ sombre, à un seuil de 0,5µm ;

- l'épaisseur de la couche superficielle est comprise entre 200nm et 5µm ;
- la couche superficielle présente une concentration en dopants comprise entre 1E18/cm^3 et 1E21/cm^3.

Enfin, l'invention concerne une structure composite comprenant :
- le substrat support tel que précité,
- une couche utile en carbure de silicium monocristallin disposée sur la couche superficielle.

La structure composite peut en outre comprendre au moins un dispositif de puissance sur ou dans la couche utile.

BREVE DESCRIPTION DES FIGURES

D'autres caractéristiques et avantages de l'invention ressortiront de la description détaillée de l'invention qui va suivre en référence aux figures annexées sur lesquelles :

[Fig. 1] La figure 1 présente une structure composite élaborée selon un procédé de fabrication conforme à l'invention ;

[Fig. 2a]
[Fig. 2b]
[Fig. 2c]
[Fig. 2d] Les figures 2a à 2d présentent des étapes d'un procédé de fabrication conforme à l'invention ;

[Fig. 3a]
[Fig. 3b]
[Fig. 3c]

[Fig. 3d] Les figures 3a à 3d présentent des étapes d'un mode préféré du procédé de fabrication conforme à l'invention.

Les mêmes références sur les figures pourront être utilisées pour des éléments de même type. Les figures sont des représentations schématiques qui, dans un objectif de lisibilité, ne sont pas à l'échelle. En particulier, les épaisseurs des couches selon l'axe z ne sont pas à l'échelle par rapport aux dimensions latérales selon les axes x et y ; et les épaisseurs relatives des couches entre elles ne sont pas nécessairement respectées sur les figures.

DESCRIPTION DETAILLEE DE L'INVENTION

La présente invention concerne un procédé de fabrication d'une structure composite 100 comprenant une couche utile 10 en carbure de silicium monocristallin (« c-SiC » sera utilisé par la suite pour parler de carbure de silicium monocristallin) disposée sur un substrat support 20 (figure 1). Le substrat support 20 est en carbure de silicium poly-cristallin (« p-SiC » sera utilisé pour parler de SiC poly-cristallin). Notons que, pour l'élaboration de composants microélectroniques sur et/ou dans la couche utile 10 de la structure composite 100, il est habituellement souhaité que la face libre de la couche utile 10 en c-SiC soit une face silicium.

Le procédé comprend en premier lieu une étape a) de fourniture d'un substrat initial 21 en carbure de silicium poly-cristallin, destiné à procurer ses propriétés mécaniques au substrat support 20 (figure 2a). En d'autres termes, le substrat initial 21 représente la part majoritaire de l'épaisseur du substrat support 20. Il se présente préférentiellement sous la forme d'une plaquette de diamètre 100mm ou 150mm voire 200mm, avec une face

avant 21a et une face arrière 21b, et d'épaisseur comprise typiquement entre 200µm et 800µm.

Le substrat initial 21 poly-cristallin comporte des grains de carbure de silicium de type 4H, 6H et/ou 3C. Les grains présentent une taille moyenne, dans le plan de la face avant 21a, supérieure à 0,5µm, typiquement comprise entre 1µm et 10µm. La taille d'un grain, délimité par les joints de grain, correspond à la plus grande dimension dudit grain, dans le plan de la face avant 21a. On définit la taille moyenne des grains par la moyenne des tailles des différents grains dans le plan de la face avant 21a. Les grains de très petite taille, typiquement inférieure à 50nm, sont préférentiellement exclus de la mesure pour limiter les incertitudes de mesure. Pour mesurer les dimensions des grains ou distances entre joints de grain, il est possible de se baser sur des images obtenues par microscopie électronique à balayage (MEB) classique ou impliquant une diffraction électronique (EBSD « Electron Back Scattered Diffraction »). Il est également envisageable d'utiliser des cristallographies par rayons X.

Les grains de p-SiC de grandes dimensions sont favorables à une bonne conductivité thermique et sont donc préférés pour le substrat initial 21. Pour les applications visées (composants électroniques verticaux), une conductibilité thermique supérieure à 200W/m/K, préférentiellement supérieure à 250W/m/K, et une résistivité inférieure à 10mOhm.cm, préférentiellement inférieure à 5mOhm.cm, sont attendues pour le substrat support 20 ; de telles caractéristiques électrique et thermique sont donc choisies pour le substrat initial 21. Le substrat initial 21 présente préférentiellement une concentration en dopants comprise entre 1E18/cm^3 et 1E21/cm^3, typiquement comprise entre 1E19/cm^3 et 1E20/cm^3. Même si des dopants de type p et n peuvent être envisagés, il est habituel, pour les dispositifs

électroniques qui seront élaborés sur la structure composite 100, de mettre en œuvre des dopants de type n, par exemple dopants azote.

L'étape a) peut être opérée par des techniques connus de l'état de l'art, telles que le frittage, le dépôt physique en phase vapeur (PVD) ou encore le dépôt chimique en phase vapeur (CVD). Les substrats frittés sont avantageux du fait de leur coût relativement limité. La technique de dépôt CVD est avantageuse en ce qu'elle permet l'obtention de substrats en p-SiC de bonne qualité et de grand diamètre ; le dépôt est préférentiellement effectué à une température comprise entre 1100°C et 1500°C.

La demanderesse a effectué de nombreux essais de préparation de la surface d'un substrat initial 21 tel que précité, en vue d'un transfert de couche utile sur sa face avant 21a. La rugosité RMS initiale typique en face avant du substrat initial 21 peut varier de quelques nanomètres à quelques micromètres (mesure par microscopie à force atomique AFM, sur des scans de 20µm x 20µm), selon les techniques d'élaboration et les traitements de lissage appliqués par le fournisseur. Un polissage mécano-chimique est nécessaire pour réduire cette rugosité (visée en-dessous de 1nm RMS, voire en-dessous de 0,5nm RMS), de manière à assurer une excellente qualité de collage direct par adhésion moléculaire, et par suite une excellente qualité de couche utile 10 transférée.
Il est connu que le SiC est un matériau difficile à polir du fait de sa dureté. La demanderesse a en outre observé que le polissage d'une surface en p-SiC génère des arrachements locaux de grains ou de portions de grains qui laissent des trous et autres défauts sur la face polie. Même si la rugosité, très localement, peut atteindre après polissage les valeurs visées, à l'échelle du substrat, la densité de trous et autres défauts de surface reste élevée.

Pour adresser ce problème de défectivité, le procédé de fabrication selon la présente invention comprend une étape b) de formation, sur le substrat initial 21, d'une couche superficielle 22 en carbure de silicium poly-cristallin de morphologie particulière, pour permettre une préparation de surface adaptée à un collage par adhésion moléculaire de bonne qualité, mais sans dégrader significativement les propriétés thermiques et électriques attendues du substrat support 20 (figure 2b). Le substrat support 20 formé inclut le substrat initial 21 et la couche superficielle 22, et présente une face avant 22a (la face libre de la couche superficielle 22) et une face arrière 21b (la face arrière du substrat initial 21).
Notons qu'une couche, de même nature que la couche superficielle 22, pourrait éventuellement être également déposée sur la face arrière 21b du substrat initial 21 (non représenté), notamment pour éviter d'impacter la courbure du substrat initial 21.

La couche superficielle 22 est formée sur la face avant 21a du substrat initial 21, sans étape préalable de polissage ; la rugosité du substrat initial 21, au moment du dépôt de l'étape b) est donc typiquement comprise entre 10nm et 3000nm RMS.
L'épaisseur de la couche superficielle 22, comprise entre 50nm et 50µm, typiquement comprise entre 100nm et 5µm, est ajustée en fonction de la rugosité du substrat initial 21. Pour une rugosité dudit substrat 21 de l'ordre de 15nm RMS, l'épaisseur de la couche superficielle 22 est préférentiellement choisie entre 200nm et 500nm.

La couche superficielle 22 est composée de grains de carbure de silicium de type 4H, 6H et/ou 3C. Ces grains présentent une taille moyenne inférieure à 500 nm, voire inférieure à 100nm, typiquement comprise entre 10nm et 100nm. La taille d'un grain, délimité par les joints de grain, correspond à la plus grande

dimension dudit grain, dans le plan de la surface libre de la couche superficielle 22. On définit la taille moyenne des grains par la moyenne des tailles des différents grains dans ledit plan.

La couche superficielle 22 en p-SiC présente avantageusement une concentration en dopants, de type p ou n, comprise entre 1E18/cm^3 et 1E21/cm^3, typiquement comprise entre 1E19/cm^3 et 1E20/cm^3. Le type et le niveau de dopage de la couche superficielle 22 sont en général choisis respectivement identique et supérieur à ceux du substrat initial 21.

Selon un premier mode de réalisation, l'étape b) comprend un dépôt de carbure de silicium sous forme poly-cristalline pour former la couche superficielle 22.
Avantageusement, ledit dépôt est opéré par une technique de dépôt chimique en phase vapeur, en particulier à faible pression (LPCVD) et à une température inférieure ou égale à 1100°C, voire inférieure ou égale à 1000°C. En abaissant la température de dépôt, la diffusion de surface diminue, provoquant une augmentation du nombre de sites de nucléation : cela favorise la formation de très petits grains de p-SiC. L'épaisseur de la couche superficielle 22 demeurant en général faible (typiquement inférieure à 5µm), la taille moyenne des grains peut être aisément maintenue inférieure à 500nm, voire inférieure à 100nm. Les précurseurs peuvent être choisis parmi le methylsilane, le diméthyldichlorosilane ou encore le dichlorosilane et i-butane, préférentiellement avec un rapport C/Si supérieur à 1.
Bien sûr, d'autres températures peuvent être mises en œuvre pour le dépôt de p-SiC, par exemple inférieures à 1400°C, à condition de respecter la taille de grains précitée.

Même si l'étape b) a été décrite comme réalisée sur le substrat initial 21, à l'issue de l'étape a), il est envisageable qu'elle soit effectuée avec la même technique de dépôt et dans le même

équipement que l'étape a), et à la suite de celle-ci, sans ramener le substrat initial 21 à l'atmosphère ambiante.

Selon un deuxième mode de réalisation, l'étape b) comprend un dépôt de carbure de silicium sous forme amorphe, puis un recuit de recristallisation sous forme poly-cristalline pour former la couche superficielle 22.
Le dépôt de SiC amorphe peut être effectué par une technique de dépôt chimique en phase vapeur (par exemple, assisté par plasma PECVD, ou assisté par injection liquide directe DLI-CVD), par une technique de dépôt physique en phase vapeur, ou par toute autre technique connue. Le recuit de recristallisation est ensuite réalisé à une température typiquement supérieure à 900°C, préférentiellement supérieure ou égale à 1100°C, à 1200°C, voire à 1400°C. Ce recuit est opéré de manière à obtenir une couche superficielle 22 composée de grains de carbure de silicium de type 4H, 6H et/ou 3C présentant une taille moyenne inférieure à 500 nm, voire inférieure à 100nm, typiquement comprise entre 10nm et 100nm.

Revenant à la description générale du procédé, ce dernier comprend ensuite une étape c) de préparation de la surface libre 22a de la couche superficielle 22 pour obtenir une rugosité inférieure ou égale à 1nm RMS, avantageusement inférieure ou égale à 0,5nm RMS (figure 2c).
L'étape c) peut être opérée de différentes manières :

- par lissage chimique (gravure sèche ou humide),
- par traitement thermique dans une gamme de températures et une atmosphère aptes à lisser la surface de la couche superficielle 22,
- par polissage mécano-chimique, selon les procédés classiques de polissage du carbure de silicium,
- ou encore par polissage mécanique (rodage fin appelé « fine grinding »).

En référence à cette dernière option, la taille nanométrique des grains p-SiC de la couche superficielle 22 est favorable en ce qu'elle est très inférieure à la longueur de planarisation typique des techniques de polissage mécano-chimique, de l'ordre de 1µm.
Lorsque l'étape c) est basée sur un polissage mécano-chimique de la couche superficielle 22, elle implique typiquement un enlèvement compris entre 1 et 10 fois la taille moyenne des grains de la couche superficielle 22, selon la rugosité du substrat initial 21 et l'épaisseur de couche superficielle 22 déposée.

L'étape c) permet l'obtention d'une rugosité inférieure ou égale à 1nm RMS, préférentiellement inférieure ou égale à 0,5nm RMS, par exemple de l'ordre de 0,1nm à 0,5nm RMS, sur des gammes de longueur d'onde spatiale allant de quelques dizaines de nanomètres à quelques dizaines de micromètres. Un nettoyage classique (de type chimique avec potentiellement un brossage), après l'étape de lissage, est appliqué au substrat support 20 : le niveau de défectivité obtenu est très faible, avec moins de 10 défauts/cm^2, préférentiellement, moins de 1 défaut/cm^2, par une mesure de défectivité par microscopie par réflexion en champ sombre, à un seuil de 0,5µm.

Le procédé comprend enfin une étape d) de transfert d'une couche utile 10 en carbure de silicium monocristallin sur le substrat support 20, basée sur un collage par adhésion moléculaire : la couche superficielle 22 se trouve alors disposée entre la couche utile 10 et le substrat initial 21 (figure 2d).
Il est à noter qu'une deuxième couche superficielle peut être formée, préalablement au collage par adhésion moléculaire, sur la face de la couche utile 10 destinée à être collée sur le substrat support 20. Cela présente l'avantage d'assembler des

couches (la couche superficielle 22 et la deuxième couche superficielle) de même nature, à savoir en p-SiC à nano-grains ; une telle configuration peut améliorer la qualité du collage direct.

Il existe différentes options, connues de l'état de la technique pour effectuer un transfert de couche, qui ne seront pas décrites ici de manière exhaustive.

Selon un mode préféré, l'étape d) du procédé implique une implantation d'espèces légères selon le principe du procédé Smart Cut®.
Dans une première phase d1), un substrat donneur 1 en carbure de silicium monocristallin, dont sera issue la couche utile 10, est fourni (figure 3a). Le substrat donneur 1 se présente préférentiellement sous la forme d'une plaquette de diamètre 100mm ou 150mm voire 200mm (identique à celui du substrat support 20) et d'épaisseur comprise typiquement entre 300µm et 800µm. Il présente une face avant 1a et une face arrière 1b. La rugosité de surface de la face avant 1a est avantageusement choisie inférieure à 1nm RMS, voire inférieure à 0,5nm RMS, mesurée par microscopie à force atomique (AFM) sur un scan de 20µm x 20µm. De manière à obtenir une face libre silicium pour la couche utile 10 dans la structure composite 100, on choisira comme face avant 1a du substrat donneur 1 une face carbone. Le substrat donneur 1 peut être de polytype 4H ou 6H, et présenter un dopage de type n ou p, en fonction des besoins des composants qui seront élaborés sur et/ou dans la couche utile 10 de la structure composite 100.

Une deuxième phase d2) correspond à l'introduction d'espèces légères dans le substrat donneur 1 pour former un plan fragile enterré 11 délimitant, avec une face avant du substrat donneur 1, la couche utile 10 à transférer (figure 3b).

Les espèces légères sont préférentiellement de l'hydrogène, de l'hélium ou une co-implantation de ces deux espèces, et sont implantées à une profondeur déterminée dans le substrat donneur 1, cohérente avec l'épaisseur de la couche utile 10 visée. Ces espèces légères vont former, autour de la profondeur déterminée, des microcavités distribuées dans une fine couche parallèle à la surface libre 1a du substrat donneur 1, soit parallèle au plan (x,y) sur les figures. On appelle cette fine couche le plan fragile enterré 11, par souci de simplification.
L'énergie d'implantation des espèces légères est choisie de manière à atteindre la profondeur déterminée. Par exemple, des ions hydrogène seront implantés à une énergie comprise entre 10 keV et 250 keV, et à une dose comprise entre $5^{E}16/cm^{2}$ et $1^{E}17/cm^{2}$, pour délimiter une couche utile 10 présentant une épaisseur de l'ordre de 100nm à 1500nm. Notons qu'une couche de protection pourra être déposée sur la face avant 1a du substrat donneur 1, préalablement à l'étape d'implantation ionique. Cette couche de protection peut être composée par un matériau tel que l'oxyde de silicium ou le nitrure de silicium par exemple. Elle est retirée préalablement à la phase suivante.

Optionnellement, comme cela a été évoqué précédemment, une deuxième couche superficielle (de même nature que la couche superficielle 22) peut être formée sur la face avant 1a du substrat donneur 1, avant ou après la deuxième phase d2) d'introduction des espèces légères. La formation et la préparation de cette deuxième couche superficielle pourront être faites dans les conditions précitées des étapes b) et c).
Dans le cas où la deuxième couche superficielle est formée avant la phase d2), l'énergie d'implantation (et potentiellement la dose) des espèces légères sera ajustée à la traversée de cette couche supplémentaire. Dans le cas où la deuxième couche superficielle est formée après la phase d2), on prendra soin de former cette deuxième couche superficielle en appliquant un

budget thermique inférieur au budget thermique de bullage, ledit budget thermique de bullage correspondant à l'apparition de cloques à la surface du substrat donneur 1 du fait d'une croissance et d'une mise sous pression trop importante des microcavités dans le plan fragile enterré 11.

L'étape d) de transfert comprend ensuite une troisième phase d3) d'assemblage de la face avant 1a du substrat donneur 1 sur la face avant 22a du substrat support 20, par collage par adhésion moléculaire, le long d'une interface de collage 3 (figure 3c). Comme cela est bien connu en soi, le collage direct par adhésion moléculaire ne nécessite pas une matière adhésive, des liaisons s'établissant à l'échelle atomique entre les surfaces assemblées. Plusieurs types de collage par adhésion moléculaire existent, qui diffèrent notamment par leurs conditions de température, de pression, d'atmosphère ou de traitements préalables à la mise en contact des surfaces. On peut citer le collage à température ambiante avec ou sans activation préalable par plasma des surfaces à assembler, le collage par diffusion atomique (« Atomic diffusion bonding » ou ADB selon la terminologie anglo-saxonne), le collage avec activation de surface (« Surface-activated bonding » ou SAB), etc.

La phase d3) d'assemblage peut comprendre, préalablement à la mise en contact des faces 1a,22a à assembler, des séquences classiques de nettoyages par voie chimique (par exemple, nettoyage RCA), d'activation de surface (par exemple, par plasma oxygène ou azote) ou autres préparations de surface (telles que le nettoyage par brossage (« scrubbing »)), susceptibles de favoriser la qualité de l'interface de collage 3 (faible défectivité, forte énergie d'adhésion).
Le faible niveau de rugosité et de défectivité de la face avant 22a du substrat support 20 (du fait de la préparation de surface de la couche superficielle 22) est particulièrement avantageux

pour l'obtention d'une haute qualité d'interface de collage 3. Dans le cas où le substrat donneur 1 est également muni d'une deuxième couche superficielle de même nature que la couche superficielle 22 du substrat support 20, la qualité du collage direct peut encore être améliorée du fait de l'assemblage de deux surfaces de même nature poly-cristalline, voire de même polytype, préférentiellement 3C.

De manière optionnelle, l'étape d) comprend, avant la phase d3) d'assemblage, le dépôt d'un film additionnel en un matériau métallique ou en silicium amorphe ou poly-cristallin, sur la face avant 22a préparée de la couche superficielle 22 et/ou sur la face avant du substrat donneur 1. Le matériau métallique pourra être choisi parmi le tungstène, le nickel, le titane, etc. La rugosité de surface de la face libre 22a de la couche superficielle 22 étant très faible, l'épaisseur de ce film additionnel est avantageusement limitée, typiquement entre quelques nanomètres et quelques dizaines de nanomètres. Son objectif est essentiellement de favoriser l'énergie de collage (notamment dans la gamme de températures intermédiaires, inférieures à 1100°C), du fait de la formation de liaisons covalentes à plus basses températures que dans le cas de deux surfaces SiC assemblées directement ; un autre avantage de ce film additionnel peut être d'améliorer la conduction électrique verticale de l'interface de collage 3.

Enfin, une quatrième étape d4) comprend la séparation le long du plan fragile enterré 11, qui mène au report de la couche utile 10 sur le substrat support 20 (figure 3d).
La séparation le long du plan fragile enterré 11 s'opère habituellement par l'application d'un traitement thermique à une température comprise entre 800°C et 1200°C. Un tel traitement thermique induit le développement des cavités et microfissures dans le plan fragile enterré 11, et leur mise sous pression par

les espèces légères présentes sous forme gazeuse, jusqu'à la propagation d'une fracture le long dudit plan fragile 11. Alternativement ou conjointement, une sollicitation mécanique peut être appliquée à l'ensemble collé et en particulier au niveau du plan fragile enterré 11, de manière à propager ou aider à propager mécaniquement la fracture menant à la séparation. A l'issue de cette séparation, on obtient d'une part la structure semi-conductrice 100 comprenant le substrat support 20 et la couche utile 10 transférée en SiC monocristallin, et d'autre part, le reste 1' du substrat donneur. Le niveau et le type de dopage de la couche utile 10 sont définis par le choix des propriétés du substrat donneur 1 ou peuvent être ajustés ultérieurement via les techniques connues de dopage de couches semi-conductrices.

La surface libre 10a de la couche utile 10 est habituellement rugueuse après séparation : par exemple, elle présente une rugosité comprise entre 5nm et 100nm RMS (AFM, scan 20µm x 20µm). Des phases de nettoyage et/ou de lissage peuvent être appliquées pour restaurer un bon état de surface (typiquement, une rugosité inférieure à quelques angströms RMS sur un scan de 20µm x 20µm par AFM). En particulier, ces phases peuvent comprendre un traitement de lissage mécano-chimique de la surface libre de la couche utile 10. Un enlèvement compris entre 50nm et 300nm permet de restaurer efficacement l'état de surface de ladite couche 10. Elles peuvent également comprendre au moins un traitement thermique à une température comprise entre 1300°C et 1800°C. Un tel traitement thermique est appliqué pour évacuer les espèces légères résiduelles de la couche utile 10 et pour favoriser le réarrangement du réseau cristallin de la couche utile 10. Il permet en outre de renforcer l'interface de collage 3. Un traitement thermique dans cette gamme de température peut également induire une augmentation de la taille des grains de la couche superficielle 22 (et de la deuxième couche superficielle,

si elle est présente) ce qui présente un intérêt pour améliorer les propriétés de conductivité thermique de la structure composite 100.

Enfin, notons que l'étape d) de transfert peut comprendre une étape de reconditionnement du reste 1' du substrat donneur en vue d'une réutilisation en tant que substrat donneur 1 pour une nouvelle structure composite 100. Des traitements mécaniques et/ou chimiques, similaires à ceux appliqués à la structure composite 100, peuvent être mis en œuvre au niveau de la face avant 1'a du substrat restant 1'. L'étape de reconditionnement peut également comprendre un ou plusieurs traitements des bords du substrat restant 1' et/ou de sa face arrière 1'b, par polissage mécano-chimique, par rectification mécanique, et/ou par gravure chimique sèche ou humide.

L'invention concerne également le substrat support 20, issu des étapes a) et b) du procédé de fabrication détaillé précédemment (figure 2b), qui comprend :
- un substrat initial 21 comportant des grains de carbure de silicium, lesdits grains présentant une taille moyenne supérieure à 0,5µm,
- une couche superficielle 22 disposée au moins sur une face avant du substrat initial 21, comportant des grains de carbure de silicium dont la taille moyenne est inférieure à 500nm, préférentiellement inférieure à 100nm, et présentant une épaisseur comprise entre 50nm et 50µm, préférentiellement entre 100nm et 5µm, voire entre 200nm et 500nm.

Comme évoqué en référence au procédé de fabrication, une couche de même nature que la couche superficielle 22 peut également être présente sur la face arrière et les bords du substrat initial 21, et permettre l'encapsulation dudit substrat 21 : une

faible qualité du substrat initial (par exemple substrat fritté) peut ainsi être choisie pour limiter les coûts du substrat support 20.

Après l'étape c) du procédé de fabrication (figure 2c), la surface libre 22a de la couche superficielle du substrat support 20 présente une rugosité inférieure 1nm RMS, voire inférieure ou égale à 0,5nm RMS, et moins de 10 défauts/cm^2, voire moins de 1 défaut/cm^2, par une mesure de défectivité par microscopie par réflexion en champ sombre, à un seuil de 0,5µm. Ces caractéristiques rendent le substrat support 20 particulièrement adapté à la mise en œuvre d'une étape d'assemblage par collage par adhésion moléculaire, entre une couche utile 10 (ou un substrat donneur 1) en carbure de silicium monocristallin (ou en p-SiC lorsqu'une deuxième couche superficielle est présente) et la face avant 22a en p-SiC à nano-grains.

Enfin, l'invention concerne la structure composite 100 issue du procédé de fabrication précité, qui comprend :

- le substrat support 20 tel que précité,
- une couche utile 10 en carbure de silicium monocristallin disposée sur la couche superficielle 22.

Une telle structure composite 100 est extrêmement robuste aux traitements thermiques à très hautes températures susceptibles d'être appliqués pour améliorer la qualité de la couche utile 10 ou pour fabriquer des composants sur et/ou dans ladite couche 10.

La structure composite 100 selon l'invention est particulièrement adaptée pour l'élaboration d'un (ou plusieurs) composant(s) microélectronique(s) à haute tension, tels que par exemple des diodes Schottky, des transistors MOSFET, etc. La structure composite 100 répond plus généralement aux applications microélectroniques de puissance, en autorisant une

excellente conduction électrique verticale, une bonne conductibilité thermique et en procurant une couche utile en c-SiC de haute qualité.

Bien entendu, l'invention n'est pas limitée aux modes de réalisation et aux exemples décrits, et on peut y apporter des variantes de réalisation sans sortir du cadre de l'invention tel que défini par les revendications.

REVENDICATIONS

1. Procédé de fabrication d'une structure composite (100) comprenant une couche utile (10) en carbure de silicium monocristallin disposée sur un substrat support (20) en carbure de silicium poly-cristallin, le procédé comprenant:
a) une étape de fourniture d'un substrat initial (21) en carbure de silicium poly-cristallin, présentant une face avant et comportant des grains dont la taille moyenne, dans le plan de ladite face avant, est supérieure à 0,5µm ;
b) une étape de formation d'une couche superficielle (22) en carbure de silicium poly-cristallin, sur le substrat initial (21), pour former le substrat support (20), la couche superficielle (22) étant constituée de grains dont la taille moyenne est inférieure à 500nm et présentant une épaisseur comprise entre 50nm et 50µm ;
c) une étape de préparation d'une surface libre de la couche superficielle (22) du substrat support (20) pour obtenir une rugosité inférieure à 1nm RMS ;
d) une étape de transfert de la couche utile (10) sur le substrat support (20), basée sur un collage par adhésion moléculaire, la couche superficielle (22) se trouvant disposée entre la couche utile (10) et le substrat initial (21).

2. Procédé de fabrication selon la revendication précédente, dans lequel l'étape a) est opérée par une technique de dépôt chimique en phase vapeur, à une température comprise entre 1100°C et 1500°C.

3. Procédé de fabrication selon la revendication 1, dans lequel l'étape a) est opérée par une technique de frittage ou par une technique de dépôt physique en phase vapeur.

4. Procédé de fabrication selon l'une des revendications précédentes, dans lequel l'étape b) comprend un dépôt d'une couche en carbure de silicium poly-cristallin et est opérée par une technique de dépôt chimique en phase vapeur à une température inférieure ou égale à 1100°C, voire inférieure ou égale à 1000°C.

5. Procédé de fabrication selon l'une des revendications précédentes, dans lequel, l'étape b) est réalisée dans le même équipement que l'étape a) et à la suite de celle-ci, sans ramener le substrat initial à l'atmosphère ambiante.

6. Procédé de fabrication selon l'une des revendications 1 à 3, dans lequel l'étape b) comprend un dépôt d'une couche en carbure de silicium amorphe sur le substrat initial (21) et un recuit de recristallisation, pour former la couche superficielle (22) en carbure de silicium poly-cristallin.

7. Procédé de fabrication selon l'une des revendications précédentes, dans lequel la couche superficielle (22) formée à l'étape b) présente une concentration en dopants comprise entre 1E18/cm^3 et 1E21/cm^3.

8. Procédé de fabrication selon l'une des revendications précédentes, dans lequel l'étape c) comprend un polissage mécano-chimique de la couche superficielle (22), impliquant un enlèvement compris entre 1 et 10 fois la taille moyenne des grains constituant ladite couche superficielle (22).

9. Procédé de fabrication selon l'une des revendications précédentes, dans lequel l'étape d) comprend les phases suivantes :
   d1) la fourniture d'un substrat donneur (1) ;
   d2) l'introduction d'espèces légères dans le substrat

donneur (1) pour former un plan fragile enterré (11) délimitant, avec une face avant du substrat donneur (1), la couche utile (10) à transférer ;

d3) l'assemblage de la face avant du substrat donneur (1) sur le substrat support (20), par collage par adhésion moléculaire ;

d4) la séparation le long du plan fragile enterré (11) menant au report de la couche utile (10) sur le substrat support (20).

10. Procédé de fabrication selon la revendication précédente, comprenant la formation d'une deuxième couche superficielle, de même nature que la couche superficielle (22), sur la face avant du substrat donneur (1), avant ou après la phase d2).

11. Procédé de fabrication selon l'une des deux revendications précédentes, dans lequel l'étape d) comprend, avant la phase d3) d'assemblage, le dépôt d'un film additionnel en un matériau métallique ou en silicium sur la couche superficielle (22) du substrat support (20) et/ou sur la face avant du substrat donneur (1).

12. Substrat support (20) en carbure de silicium poly-cristallin comprenant :

- un substrat initial (21) comportant des grains de carbure de silicium, lesdits grains présentant une taille moyenne supérieure à 0,5µm,
- une couche superficielle (22) disposée au moins sur une face avant du substrat initial (21), comportant des grains de carbure de silicium dont la taille moyenne est inférieure à 500nm, et présentant une épaisseur comprise entre 50nm et 50µm.

13. Substrat support (20) selon la revendication précédente, dans lequel une surface libre de la couche superficielle (22) présente une rugosité inférieure à 1nm RMS et moins de 1 défaut/cm^2, par une mesure de défectivité par microscopie par réflexion en champ sombre, à un seuil de 0,5µm.

14. Substrat support (20) selon l'une des deux revendications précédentes, dans lequel l'épaisseur de la couche superficielle (22) est comprise entre 200nm et 5µm.

15. Substrat support (20) selon l'une des trois revendications précédentes, dans lequel la couche superficielle (22) présente une concentration en dopants comprise entre 1E18/cm^3 et 1E21/cm^3.

16. Structure composite (100) comprenant :
- le substrat support (20) selon l'une des quatre revendications précédentes,
- une couche utile (10) en carbure de silicium monocristallin disposée sur la couche superficielle (22).

17. Structure composite (100) selon la revendication précédente, comprenant en outre au moins un dispositif de puissance sur ou dans la couche utile (10).