

光网络系统的通信方法、系统及装置

技术领域

本发明涉及通信技术领域，特别涉及一种光网络系统的通信方法、系统及装置。

5

背景技术

无源光网络(Passive Optical Network, PON)技术是目前应用最广泛的光纤到户(Fiber To The Home, FTTH)技术之一。现有的PON按信号分配方式可以分为功率分割型无源光网络和波分复用无源光网络(wavelength division multiplexing Passive Optical Network, 10 WDMPON)。目前的宽带无源光网络(Broadband Passive Optical Network, BPON)、吉比特无源光网络(Gigabit-capable Passive Optical Network, GPON)和以太无源光网络(Ethernet Passive Optical Network, EPON)等属于功率分割型无源光网络。基于波分复用技术的WDMPON利用波分复用技术实现上行接入，能够提供较高的工作带宽，实现对称宽带接入。

在各种PON系统中，主要广泛采用8B/10B的编码方式，但是，采用这种编码方式具有高达25%的带宽开销，并且采用该编码方式不能实现在线业务的线路检测功能。因此，在PON 15 系统中如何改进现有的编码方式来减少系统开销且实现线路检测功能就成为目前系统中亟待解决的问题。

发明内容

20 有鉴于此，本发明实施例提供了一种光网络系统的通信方法、光网络设备以及系统，用于解决现有光网络系统的编码方式导致系统开销大且不能对线路进行检测的问题，在线路速率不变的情况下，采用新的编码方式，减少了系统的开销，同时实现了线路的检测，实现简单，极大的提高了系统的各项性能。

第一方面，本发明提供一种光网络系统的通信方法，所述通信方法包括：以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流；对所述 25 接收的数据流进行8比特/10比特的译码；对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码；对所述32比特到34比特编码后的数据流进行前向纠错编码；对所述前向纠错编码后的数据流进行34比特/10比特的位宽转换；以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

30 在第一方面的第一种可能的实现方式中，所述对所述8比特/10比特的译码后的数据流进

行32比特到34比特的编码步骤之前还包括：

依次连续接收所述8比特/10比特的译码后的数据流，形成4个数据块；其中，所述任意一数据块为第一控制字符块或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

5 判断所述4个数据块中是否有第一控制字符块。

结合第一方面或第一方面的第一种可能的实现方式，在第二种可能的实现方式中，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码具体包括：

若所述4个数据块中没有第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入
10 的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

结合第一方面、第一方面的第一种可能的实现方式或者第一方面的第二种可能的实现方式中，在第三种可能的实现方式中，所述通信方法还包括：

所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码具体包括：

15 若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

根据所述4个数据块中第一控制字符块的个数和所述第一控制块所在所述数据块的位置，
20 生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头；

将所述4个数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二
25 同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

结合第一方面、第一方面的第一种可能的实现方式、第一方面的第二种可能的实现方式中以及第一方面第三种可能的实现方式，在第四种可能的实现方式中，所述输出处理后的数据块具体包括：

若所述4个数据块中还包括至少一个数据字符块，则对所述4个数据块中的数据字符块不

做任何处理，保留所述数据块中的数据字符块；

输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块以及所述数据字符块的数据块。

5 结合第一方面、第一方面的第一种可能的实现方式、第一方面的第二种可能的实现方式中、第一方面第三种可能的实现方式以及第一方面第四种可能的实现方式，在第五种可能的实现方式中，判断所述输出处理后的数据块所包含的比特个数是否为34比特；

若输出处理后的数据块所包含的比特个数不足34比特，则在所述输出处理后的数据块中最后一个数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码。

10 结合第一方面、第一方面的第一种可能的实现方式、第一方面的第二种可能的实现方式中、第一方面的第三种可能的实现方式、第一方面的第四种可能的实现方式以及第一方面的第五种可能的实现方式，在第六种可能的实现方式中，所述以某一线路速率从物理媒介附加层接收数据流的步骤之后还包括：对所述8比特/10比特编码后的数据流进行同步。

15 结合第一方面、第一方面的第一种可能的实现方式、第一方面的第二种可能的实现方式中、第一方面的第三种可能的实现方式、第一方面的第四种可能的实现方式、第一方面的第五种可能的实现方式以及第一方面的第六种可能的实现方式，在第七种可能的实现方式中，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码的步骤之后还包括：

对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。

20 第二方面，本发明提供了一种光网络系统的通信方法，所述通信方法包括：以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

对所述接收的数据流进行10比特/34比特的位宽转换；

对所述位宽转换后的数据流进行前向纠错译码；

对所述前向纠错译码后的数据流进行32比特到34比特的译码；

25 对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

结合第二方面，在第二方面的第一种可能的实现方式中，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤之前还包括：

解析所述前向纠错译码后的数据流，输出51个数据块；其中，所述任意一数据块为第二

控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制码，任意一个数据字符块为8个比特的二进制码；

解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第二控制字符块。

判断所述任意一数据块的同步头是第一同步头还是第二同步头。

结合第二方面，在第二方面的第一种可能的实现方式，在第二种可能的实现方式中，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤具体包括：

10 若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

结合第二方面、第二方面的第一种可能的实现方式或者第二方面的第二种可能的实现方式，在第三种可能的实现方式中，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤具体包括：

15 若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；
根据所述控制字符块位置映射码，获得所述数据块中所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；

根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

20 删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

25 结合第二方面、第二方面的第一种可能的实现方式、第二方面的第二种可能的实现方式或者第二方面的第三种可能的实现方式，在第四种可能的实现方式中，所述输出处理后的数据块的步骤具体包括：

若所述数据块中还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；

输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

结合第二方面、第二方面的第一种可能的实现方式、第二方面的第二种可能的实现方式、第二方面的第三种可能的实现方式或者第二方面的第四种可能的实现方式，在第五种可能的实现方式中，所述对所述接收的数据流进行10比特/34比特的位宽转换的步骤之前还包括：对所述接收的数据流进行同步。

结合第二方面、第二方面的第一种可能的实现方式、第二方面的第二种可能的实现方式、第二方面的第三种可能的实现方式、第二方面的第四种可能的实现方式或者第二方面的第五种可能的实现方式，在第六种可能的实现方式中，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤之前还包括：

对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。

第三方面，本发明提供了一种光网络设备，所述光网络设备包括：

第一接口单元，用于以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流，并对所述接收的数据流进行串并转换；

8比特/10比特译码器，用于对所述接收的数据流进行8比特/10比特的译码，输出8比特/10比特译码后的数据流；

32比特到34比特编码器，用于对所述输出的8比特/10比特译码后的数据流进行32比特到34比特的编码，输出32比特到34比特编码后的数据流；

前向纠错编码器，用于对所述输出的32比特到34比特编码后的数据流进行前向纠错编码，输出前向纠错编码后的数据流；

第一位宽转换器，用于对所述输出的前向纠错编码后的数据流进行34比特/10比特的位宽转换；

第二接口单元，用于以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

结合第三方面，在第三方面的第一种可能的实现方式中，所述32比特到34比特编码器包括：

第一接收单元，用于依次连续接收所述8比特/10比特的译码后的数据流，形成4个数据块；其中，所述任意一数据块为第一控制字符块或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

第一判断单元，用于判断所述4个数据块中是否有第一控制字符块。

结合第三方面或第三方面的第一种可能的实现方式，在第二种可能的实现方式中所述32比特到34比特编码器还包括：

5 第一处理单元，用于若所述4个数据块中没有第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

结合第三方面、第三方面的第一种可能的实现方式或者第三方面的第二种可能的实现方式，在第三方面的第三种可能的实现方式中，所述32比特到34比特编码器还包括第二处理单元，所述第二处理单元具体包括：

同步头生成单元，用于若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

15 映射码生成单元，用于根据所述4个数据块中第一控制字符块的个数和所述第一控制块所在所述数据块的位置，生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头；

第一控制字符块转换单元，用于将所述4个数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

20 第一输出单元，用于输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

结合第三方面、第三方面的第一种可能的实现方式、第三方面的第二种可能的实现方式或者第三方面的第三种可能的实现方式，在第三方面的第四种可能的实现方式中，所述第一输出单元，具体用于若所述4个数据块中还包括至少一个数据字符块，则对所述4个数据块中的数据字符块不做任何处理，保留所述数据块中的数据字符块；输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块以及所述数据字符块的数据块。

结合第三方面、第三方面的第一种可能的实现方式、第三方面的第二种可能的实现方式、第三方面的第三种可能的实现方式或者第三方面的第四种可能的实现方式，在第三方面的第五种可能的实现方式中，所述第一输出单元，还用于判断所述输出处理后的数据块所包含的比特个数是否为34比特；若输出处理后的数据块所包含的比特个数不足34比特，则在所述输出处理后的数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码。

结合第三方面、第三方面的第一种可能的实现方式、第三方面的第二种可能的实现方式、第三方面的第三种可能的实现方式、第三方面的第四种可能的实现方式或者第三方面的第五种可能的实现方式，在第三方面的第六种可能的实现方式中，所述光网络设备还包括：

第一同步单元，用于对所述8比特/10比特编码后的数据流进行同步。

结合第三方面、第三方面的第一种可能的实现方式、第三方面的第二种可能的实现方式、第三方面的第三种可能的实现方式、第三方面的第四种可能的实现方式、第三方面的第五种可能的实现方式或者第三方面的第六种可能的实现方式，在第三方面的第七种可能的实现方式中，所述光网络设备还包括：扰码器，用于对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。

第四方面，本发明提供了一种光网络单元，所述光网络设备包括：

第三接口单元，用于以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

第二位宽转换器，用于对所述接收的数据流进行10比特/34比特的位宽转换；

前向纠错译码器，用于对所述位宽转换后的数据流进行前向纠错译码；

32比特到34比特译码器，用于对所述前向纠错译码后的数据流进行32比特到34比特的译码；

8比特/10比特编码器，用于对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

第四接口单元，用于发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

结合第四方面，在第四方面的第一种可能实现的方式中，所述32比特到34比特译码器包括：

第一解析单元，用于解析所述前向纠错译码后的数据流，输出51个数据块；其中，所述任意一数据块为第二控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制

码，任意一个数据字符块为8个比特的二进制码；

第二解析单元，用于解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第二控制字符块。

第二判断单元，用于判断所述任意一数据块的同步头是第一同步头还是第二同步头。

结合第四方面或者第四方面的第一种可能的实现方式中，第二种可能实现的方式中，所述32比特到34比特译码器还包括：

第三处理单元，用于若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

结合第四方面、第四方面的第一种可能的实现方式或者第四方面的第二种可能实现的方式，在第四方面的第三种可能的实现方式中，所述32比特到34比特译码器还包括第四处理单元，所述第四处理单元具体包括：

映射码解析单元，用于若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；

第二控制字符转换单元，用于根据所述控制字符块位置映射码，获得所述数据块中所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

同步头删除单元，用于删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

第二输出单元，用于输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

结合第四方面、第四方面的第一种可能的实现方式、第四方面的第二种可能实现的方式或者第四方面的第三种可能的实现方式，在第四方面的第四种可能的实现方式中，所述第二输出单元，具体用于若所述数据块中还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

结合第四方面、第四方面的第一种可能的实现方式、第四方面的第二种可能实现的方式、第四方面的第三种可能的实现方式或者在第四方面的第四种可能的实现方式中，在第四方面的第五种可能的实现方式中，所述光网络设备还包括：

第二同步单元，用于对所述接收的数据流进行同步。

- 5 结合第四方面、第四方面的第一种可能的实现方式、第四方面的第二种可能实现的方式、第四方面的第三种可能的实现方式、第四方面的第四种可能的实现方式或者第四方面的第五种可能的实现方式，在第四方面的第六种可能的实现方式中，所述光网络设备还包括：

解扰器，用于对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。

- 10 第五方面，本发明提供了一种光网络系统，所述光网络系统包括：第三方面的光网络设备以及第四方面的光网络设备。

第六方面，本发明提供了一种光网络系统，所述光网络系统至少包括：光线路终端和光网络单元，其特征在于，所述光线路终端包括第三方面的光网络设备；所述光网络单元包括第四方面的光网络设备；或者，所述光网络单元包括第三方面的光网络设备；所述光线路终端包括第四方面的光网络设备。

- 15 通过上述方案对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码以及对所述32比特到34比特编码后的数据流进行前向纠错编码，并将所述编码后的数据流发送出去；或者接收的数据流进行前向纠错译码，以及对所述前向纠错译码后的数据流进行32比特到34比特的译码，实现了一种新的编码方式，节省了线路的带宽资源，同时在不中断业务的情况下可以实现对线路的监测，实现简单，极大的提高了系统的各项性能。

附图说明

- 25 为了更清楚地说明本发明实施例的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍。显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图1为一种通信系统的协议层结构示意图；

图2为一种光网络系统的通信方法的流程图；

图3为一种32比特到34比特的编码规则示意图；

图4为一种32比特到34比特的具体编码示意图；

图5为一种控制字符块转换表的示意图；

图6为另一种32比特到34比特的具体编码示意图；

图7为另一种32比特到34比特的具体编码示意图；

图8为一种光网络系统的通信方法的具体流程图；

5 图9为一种新增编码块的具体编码示意图；

图10为另一种光网络系统的通信方法；

图11为一种32比特到34比特译码的具体编码示意图；

图12为一种光网络设备的组成结构示意图；

图13为一种32比特到34比特编码器的组成结构示意图；

10 图14为另一种光网络设备的组成结构示意图；

图15为一种32比特到34比特译码器的组成结构示意图；

图16为一种光网络系统的结构示意图；

图17为一种计算机系统的结构示意图；

图18为另一种计算机系统的结构示意图。

15

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，
20 都属于本发明保护的范围。

如图1所示，图1为本发明实施例提供的一种通信系统的协议层结构示意图。

图1中，物理编码子层（physical coding sub-layer, PCS）100：以一定的速率接收数据流，对所述接收的数据流进行8B/10B的编码，输出编码后的数据流。如图1所述，所述速率可以为1Gbit/s（比特/秒）从上层接收，经过8B/10B的编码后，以每秒1.25Gbit的数据流的
25 速率发送给PMA102。图1所示的速率不作任何限制，可以是1Gbit/s也可以是其它速率。

物理媒介附加（physical medium attachment, PMA）层102：将所述PCS100的数据流进行并串转换，将转换后的数据流发送给新增编码层104。

物理介质相关（physical medium dependent, PMD）层106：将接收的数据流以一定的速率发送到物理线路上。

在所述PMA层102与所述PMD层106之间新增编码层104，所述新增编码层104包括：PMA层1040、PCS层1042、32B/34B编码/译码层1044、前向纠错（forward error correction, FEC）编码/译码层1046以及PMA层1048。

以从上到下的方向，对新增编码层104的各个层的功能描述如下：

- 5 PMA层1040：以某一线路速率从PMA层102接收层接收数据流，并将所述接收的数据流进行串并转换，将转换后的数据流输出给PCS层1042进行处理；所述线路速率可以如图中所述的1.25Gbit/s，也可以是其它速率，这里不做限制。

PCS层1042：对所述接收的数据流进行8比特/10比特译码。

- 10 32B/34B编码/译码层1044：对所述8比特/10比特编码后的数据流进行32比特到34比特的编码。

FEC编码/译码层1046：对所述32比特到34比特编码后的数据流进行前向纠错编码。

PMA层1048：对所述前向纠错编码后的数据流进行并串转换，将并串转换后的数据流以所述的线路速率发送所述FEC编码后的数据流到物理介质相关层。

可选地，在32B/34B编码/译码层1044与FEC编码/译码层1046之间还包括：

- 15 扰码/译码层：用于对所述32比特到34比特编码后的数据流进行扰码，将扰码后的数据流输入到FEC编码/译码层1046进行FEC编码。

进一步地，上述扰码/解扰码层可以合并到32B/34B编码/译码层1044中，也可以单独设置在32B/34B编码/译码层1044与FEC编码/译码层1046之间。

- 20 可选地，在FEC编码/译码层1046与PMA层1048之间还包括：将对所述前向纠错编码后的数据流进行34比特/10比特的位宽转换，将位宽转换后的输入到PMD层1048进行处理。

可选地，在对所述接收的数据流进行8比特/10比特译码之前，对所述接收的数据流还要进行同步处理。

以从下到上的方向，对新增编码层104的各个层的功能描述如下：

- 25 PMA层1048：以某一线路速率接收数据流，并将所述接收的数据流进行串并转换，输出转换后的数据流，所述数据流为经过32比特到34比特编码后的数据流；

FEC编码/译码层1046：对所述接收的数据流进行前向纠错译码；

32B/34B编码/译码层1044：对所述前向纠错译码后的数据流进行32比特到34比特的译码；

PCS层1042：对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

PMA1040：发送所述8比特/10比特的编码后的数据流到PMA102。

可选地，在32B/34B编码/译码层1044与FEC编码/译码层1046之间还包括：

扰码/解扰码层：用于对所述FEC译码后的数据流进行解扰码处理。

进一步地，上述扰码/解扰码层可以合并到32B/34B编码/译码层1044中，也可以单独设置在32B/34B编码/译码层1044与FEC编码/译码层1046之间。

5 可选地，PMA1048接收数据流后，在进入FEC编码/译码层1046前，对所述数据流进行同步处理。

可选地，对上述进行同步处理后的数据流进行10比特/34比特的位宽转换，将所述位宽转换后的数据流输入到FEC编码/译码层1046进行FEC译码。

图1所示的协议层结构图可以应用到千兆以太网（Gigabit Ethernet，GE）系统或者
10 WDM PON(wavelength division multiplexing passive optical network, WDM PON)系统的终端设备或者局端设备上，具体的新增编码层104可以位于终端设备的PMA层102与PMD层106之间，也可以位于局端设备的PMA层102与PMD层106之间。

新增加编码层的功能主要用于完成进行32比特到34比特的编码与解码，并对线路进行FEC
15 校验，进而通过新的编码方式节省带宽同时实现了在不中断业务传输的情况下，实现对线路的FEC校验。

如图2，图2为一种光网络系统的通信方法的流程图，所述通信方法可以应用到GE系统的局端设备或者终端设备上，也可以应用在WDM PON系统的局端设备或者终端设备上，具体通信方法如下：

步骤S200、以某一线路速率从PMA接收数据流，所述数据流为经过8比特/10比特编码后的
20 数据流；

步骤S202、对所述接收的数据流进行8比特/10比特的译码；

步骤S204、对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码；

步骤S206、对所述32比特到34比特编码后的数据流进行前向纠错编码；

步骤S208、对所述前向纠错编码后的数据流进行34比特/10比特的位宽转换；

25 步骤S210、以所述的线路速率发送所述位宽转换后的数据流到PMD层。

可选地，在步骤S202之前还包括：

对所述8比特/10比特编码后的数据流进行同步。

可选地，在所述步骤S204之后还包括：

对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之

外的数据流进行扰码。

进一步地，对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码步骤之前还包括：

依次连续接收所述8比特/10比特的译码后的数据流，形成4个数据块；其中，所述数据块
5 包括第一控制字符块和/或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

判断所述数据块中是否有第一控制字符块。

所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码具体包括：

若所述数据块中没有第一控制字符块，则在所述数据块中的第一个数据块的头部增加第
10 一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

若所述数据块中有至少一个第一控制字符块，则在所述数据块中的第一个数据块的头部
增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头
15 包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

根据所述数据块中第一控制字符块的个数和所述第一控制块所在所述数据块的位置，生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头；

20 将所述数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

进一步地，若所述数据块中还包括至少一个数据字符块，则对所述数据块中的数据字符
25 块不做任何处理，保留所述数据块中的数据字符块；并输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块以及所述数据字符块的数据块。

进一步地，所述方法还包括：

判断所述输出处理后的数据块所包含的比特个数是否为34比特；若输出处理后的数据块

所包含的比特个数不足34比特，则在所述输出处理后的数据块的尾部添加随机数（这里可以是任意填充一个二进制码），直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码，也可以是任意一个二进制码。

以图3为例，图3为32比特到34比特的编码规则示意图。具体举例说明：输入的数据流进行32比特到34比特的编码具体流程。

步骤1：依次连续接收所述经过8比特/10比特译码后的数据流，形成4个数据块；所述4个数据块一共32比特，其中，所述4个数据块中任意一数据块可以为第一控制字符块或者数据字符块，所述任意一第一控制字符块或者数据字符块为8比特的二进制码。

步骤2：判断所述接收的4个数据块中是否有第一控制字符块或者数据字符块。

步骤3：若所述接收的4个数据块均为数据字符块，没有控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头（Synchronization Head, SH），所述4个数据字符块不进行任何转换，直接映射到数据块净荷Block Payload，输出增加第一同步头后的数据块。

其中，所述第一个数据块为最先输入的8个比特二进制码。第一同步头增加在最先输入的第一个数据块的头部位置。所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

如图3中，若依次接收的数据块为D0D1D2D3，每个字母代表8比特的数据字符，形成一个数据字符块，例如D0表示最先输入的第一个数据字符块，为8比特的二进制码。所述输入的4个数据块均为数据字符块，没有控制字符块，则在D0的头部的增加第一同步头“01”，输出增加第一同步头后的34比特的数据块：01D0D1D2D3。具体过程可以参见图4。

图4为依次输入D0D1D2D3共4个数据块，其中D0为最先输入的数据块。这里最先输入的第一数据块为高8位，最后输入的数据块D3为低8位，也可以将最先输入的第一个数据块定义为低8位，最后输入的数据块D3定义为高8位。在最先输入的第一个数据块（即第一个数据字符块）的头部增加第一同步头“01”（2比特的二进制码），输出01D0D1D2D3共34比特的数据流，进而实现输入32比特的数据流通过上述编码方式使得输出的数据流为34比特。第一同步头“01”为举例说明，只要设置2比特的二进制码能标识该数据流全部为数据字符块即可，不限具体的2比特的二进制码的组合形式。

步骤4、若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块。

步骤5、根据所述4个数据块中第一控制字符块的个数和所述第一控制块所在所述数据块的位置，生成4比特的控制字符块位置映射码（图3中为“映射码”即为这里的“控制字符块位置映射码”），并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头。

5 步骤6、将所述4个数据块中的第一控制字符块都相应地转换成4比特的第二控制字符块。

步骤7、输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。
10 块。

具体参见图3，输入的4个数据块C0D1D2D3，其中字母C代表8比特的第一控制字符块，D代表8比特的数据字符块，则输入的4个数据块中有1个第一控制字符块C0，3个数据字符块D1、D2和D3，具体在输入的数据流中有至少一个控制字符的数据流的32比特到34比特的编码过程如下：

15 首先，在输入的所述4个数据块的第一个数据块的头部（第一个数据块的头部具体为连续输入的第二个二进制比特）增加第二同步头“10”，即C0之前增加“10”。

其次，所述4个数据块中第一控制字符块有1个“C0”，且C0在4个数据块的第一个数据块的位置上，即为最先输入的数据块，则根据C0，生成4比特的控制字符块位置映射码“1000”，其中“1000”中的“1”代表第一控制字符的位于4个数据块中的第一个数据块，其余3个数据块为数据字符块。并且将“1000”设置在第二同步头“10”之后、第一个数据块之前的位置。
20 块为数据字符块。

然后，对数据块中的8比特的第一控制字符块“C0”进行转换，转换成4比特的第二控制字符块K0，K0代表第一个第二控制字符块，每个字符K代表4比特的二进制码，具体转换过程如下：

根据输入的第一控制字符块“C0”，查找如图5所示的控制字符块转换表，在相应的数据块的位置上输出对应的4比特的第二控制字符，例如：“C0”为：“000 11100”，则通过查图5所示的控制字符块转换表，相应的输出转换后的4比特的第二控制字符块“0000”，在图3中转换后的第二控制字符用K0表示。
25 块的位置上输出对应的4比特的第二控制字符，例如：“C0”为：“000 11100”，则通过查图5所示的控制字符块转换表，相应的输出转换后的4比特的第二控制字符块“0000”，在图3中转换后的第二控制字符用K0表示。

另外，图5所示的第一控制字符块与第二控制字符块的对应关系可以任意组合，不局限于该表中显示的对应关系。因为目前第一控制字符块一共12种，用4比特的二进制码可以代表16

中控制字符的种类，因此，只要转换后的4比特的第二控制字符块能够唯一标识8比特的第一控制字符块就可以。

最后，4个数据块中的数据字符块不作任何处理，直接映射到需要输出的数据块的相应位置：最终输出的34比特的数据块为：“10 1000 K0D1D2D3”，其中“10”标识输入的4个数据块中有第一控制字符块，“1000”标识该第一控制字符块有1个，且位于该4个数据块的第一个数据块，“K0”为8比特的第一控制字符块“C0”转换后的第二控制字符块，“D1D2D3”为3个字符块。

上述转换过程可以通过图6再进行说明，如图6所示，输入的数据块为：“C0D1D2D3”，经过32比特到34比特的编码后，在C0的前面分别增加第二同步头SH“10”和控制字符块位置映射码“1000”，第一控制字符“C0”转换成第二控制字符为“K0”，输出编码后的数据流为：“10 1000 K0D1D2D3”。

需要说明的是，若所述输入的数据块中仅有一个控制字符块，其余均为数据字符块，则按照上述图6的方式进行处理；若所述输入的数据块中既有控制字符块又有数据字符块，且控制字符块的个数至少为2个，则经过上述的32比特到34比特的编码后，可以计算得出输出的数据块的比特数小于34比特的，因此，还需要判断所述经过编码后的数据流包含的比特个数是否为34比特；若输出处理后的数据块或者数据流包含的比特个数不足34比特，则在所述输出的数据块或者数据流的最后一个数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码，也可以是任意一个二进制码。

举例说明如下：

结合图3、图5以及图7，如图3中，若依次输入的数据为：“C0D1C2D3”，则在最先输入的第一个数据块的头部依次增加第二同步头SH“10”和控制字符块位置映射码“1010”。然后，通过查询图5的控制字符块转换表，将8比特的第一控制字符块“C0”转换成对应的4比特的第二控制字符块“K0”（如图5中，若“C0”为“001 11100”，则查控制字符转换表后，输出的第二控制字符块“K0”为“0001”，这里“K0”代表4比特的第二控制字符块），将8比特的第一控制字符块“C2”转换成对应的4比特的第二控制字符块“K2”，数据字符块“D1”和“D3”不做任何改动，最后经过上述的32比特到34比特的编码后，输出的数据块如图7所示，为：“10 1010 K0D1K2D3”，由于输出的数据块经过计算只有32比特，因此需要在最后一个数据块的尾部添加4比特的随机数，即“Rsvd”上任意添加4比特的二进制的随机数，最优，这里的随机数尽量避开使用全“0”或者全“1”的组合的随机数，而使用“0”和“1”交替的组合，或

者是任意填充的一个二进制码。

如图8，图8为一种光网络系统的通信方法的具体流程图。

步骤S804、以某一线路速率从第一PMA层接收数据流，将所述接收的数据流进行串并转换，每次以10比特的数据块依次输出该数据流；所述数据流为经过8比特/10比特编码后的数据流。

5 步骤S806、对所述输出的数据流进行同步。

步骤S808、对所述同步后的数据流进行8比特/10比特的译码。

步骤S810、对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码。

步骤S812、对所述32比特到34比特编码后的数据流进行扰码。

步骤S814、对所述扰码后的数据流进行FEC编码。

10 步骤S816、对所述FEC编码后的数据流进行34比特/10比特的位宽转换。

步骤S818、将所述位宽转换后的数据流以所述的线路速率送到第二PMA，进行并串转化。

步骤S820、将并串转换后的数据流以所述线路速率通过PMD发送到物理线路。

参见图9所示，图9为一种新增编码块的具体编码示意图。对步骤S810-S818的步骤详细描述如下：

15 步骤S900、接收经过8比特/10比特译码后的数据流，连续接收4个8比特的二进制码，输出：“D0D1D2D3”，对所述接收其中，任意一个字母D代表8比特的数据字符块；所述数据流包括：4个数据块，所述输入的4个数据块均为8比特的数据字符块，根据上述的编码规则，在第一个数据块“D0”之前，即“D0”的第一位之前增加标识所述数据流均为数据字符块的第一同步头SH，例如“01”（只要第一同步头的值与第二同步头的值能够区别，分别进行标识就可以），输出“10 D0D1D2D3”。

20 S902、对上述输出的34比特的“10 D0D1D2D3”进行扰码，其中，对除第一同步头或者第二同步头后的数据块进行扰码，例如：第一同步头“10”不进行扰码，只对数据块“D0D1D2D3”进行扰码，输出时，在扰码后的数据块的第一个数据块的头部添加上第一同步头“10”，最终输出的数据流为：“10 S0S1S2S3”。

25 S904、连续接收51个经过上述扰码后的34比特的数据块，并在第一个扰码后的34比特的数据块的头部填充10个比特的“0”即“0000000000”，形成218字节的数据流。

S906、对输入的218字节的数据流进行理得-所罗门（Reed-Solomon，RS）（250字节，218字节）编码，输出250字节的数据流。具体为在51个34比特的数据尾部增加8个32比特的奇偶校验块，加上之前填充的10个比特，正好输出2000比特即250字节的数据。其中，所述RS（250

字节，218字节）编码为FEC编码的一种，还可以选择FEC的其它编码形式，但是这里选择RS（250字节，218字节）编码为最优的一种实施例。另外，从上述的形成过程可以看出：输出的2000比特即250字节的数据包括：51个34比特的数据块、8个32比特的奇偶校验块以及编码时填充的10个“0”；其中，所述51个34比特的数据块为净荷数据。

5 S908、删除上述输出的250字节中填充的10个比特，在所述输出的数据的头部增加1个34比特的数据块作为定界符；另外，将8个32比特的奇偶校验块的任意一个32比特的奇偶校验块的头部增加2比特的随机数（也可以是任意一个二进制码），形成8个34比特的奇偶校验块；最后，形成60个34比特的数据块，共2040比特，从上述描述的形成过程可以看出，所述60个34比特的数据块包括：1个34比特的定界符，51个34比特的数据块作为净荷数据和8个34比特的
10 奇偶校验块。

S910、对上述60个34比特的数据流进行34比特到10比特的位宽转换，输出所述位宽转换后的数据流。具体为：将每34比特的数据块进行位宽转换，即将60个34比特的数据流转换成204个10比特的数据流，进行输出。

本发明实施例提供了一种光网络系统的通信方法，所述通信方法可以应用在GE系统或者
15 WDM PON系统中，用于解决现有光网络系统的编码方式导致系统开销大且不能对线路进行检测的问题，在线路速率不变的情况下，采用新的编码方式，减少了系统的开销，同时实现了线路的检测，实现简单，极大的提高了系统的各项性能。

本发明是实施例还提供了另一种光网络系统的通信方法，如图10所示，

步骤S1002、以某一线路速率从PMD层接收数据流，所述数据流为经过32比特到34比特编
20 码后的数据流；

步骤S1004、对所述接收的数据流进行10比特/34比特的位宽转换；

步骤S1006、对所述位宽转换后的数据流进行前向纠错译码；

步骤S1008、对所述前向纠错译码后的数据流进行32比特到34比特的译码；

步骤S1010、对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

25 步骤S1012、发送所述8比特/10比特的编码后的数据流到PMA层。

可选地，在所述步骤S1004之前还包括：对所述接收的数据流进行同步。

可选地，在所述步骤S1008之前还包括：对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。

进一步地，步骤S1008之前还包括：

解析所述前向纠错译码后的数据流，输出51个数据块；其中，所述任意一数据块为第二控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制码，任意一个数据字符块为8个比特的二进制码；

5 解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块。

判断所述任意一数据块的同步头是第一同步头还是第二同步头。

10 进一步地，若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

进一步地，若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；

根据所述控制字符块位置映射码，获得所述数据块中所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；

15 根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

20 输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

进一步地，若所述接收的数据块还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

25 具体地，对从PMD接收的数据流进行解码的过程如图11所示，图11为32比特到34比特译码的具体编码示意图，结合图11，译码流程如下：

步骤S1102、从PMD接收的数据流，所述数据流为经过32比特到34比特的编码后的数据流。

步骤S1104、对所述接收的数据流进行并串转换，每次接收10比特的数据流，并对所述接收的数据流进行同步处理。

步骤S1106、对所述同步处理后的数据流进行10比特到34比特的位宽转换，转换成每次输入34比特的数据流。

步骤S1108、连续接收60个34比特的数据块之后，对所述60个34比特的数据块进行FEC译码，输出经过FEC译码后的数据块。

5 具体FEC的译码过程为：

所述输入的60个34比特的数据块包括：1个34比特的定界符，51个34比特的数据块（所述51个34比特的数据块为净荷数据）和8个34比特的奇偶校验块。

10 将输入的60个34比特的数据块的第一个数据块进行删除，所述第一个数据块为34比特的定界符；并在所述第一个数据块的前面添加10比特的“0”，即“0000000000”；然后将最后8个34比特的奇偶校验块转换成8个32比特的奇偶校验块（每个34比特的奇偶校验块的最先输入的2比特进行删除，所述2比特为随机数进行填充的，也可以是任意一个二进制码），输出“0000000000+51个34比特数据块+8个32比特的奇偶校验块”。对所述输出的数据块进行RS（250字节，218字节）译码，输出RS译码后的51个34比特数据块；然后，分离出51个34比特的数据块，按照每34比特一个数据块进行处理；对所述任意一个分离出的34比特进行解析，解析出所述数据块的头部的2比特的同步头SH为“01”，对删除2比特同步头后的32比特的数据块，例如图11中的“01 S0S1S2S3”进行解扰，输出解扰后的32比特的数据块，例如图11中的“D0D1D2D3”，在解扰后的32比特的数据块“D0D1D2D3”的第一个数据块的D0的头部添加所述同步头，输出增加所述同步头后的数据块“01 D0D1D2D3”，对所述输出的数据进行32比特到34比特的译码，输出经过32比特到34比特的译码后的数据“D0D1D2D3”；最后，对所述32比特到34比特的译码后的数据“D0D1D2D3”进行8比特/10比特的编码，输出比特/10比特编码后的数据块。

其中译码规则为上述32比特到34比特的编码过程的逆过程，具体如下：

25 例一：以图4为例，解析输入的34比特的数据流，判断所述输入的数据流中最先输入的2比特，所述2比特为同步头；其中，所述同步头包括：第一同步头或者第二同步头；其中所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述输入的数据块均为数据字符块；所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述输入的数据块中有至少一个第二控制字符块。

若解析出所述同步头位“01”，确定为第一标识码，即所述输入的数据块均为数据字符块（预先预定第一标识码“01”标识数据块均为数据字符块，“10”标识数据块有至少一个第二

控制字符块)。

进一步地，删除所述第一同步头“01”，将剩余的4个数据字符块不做任何处理，直接输出，最后输出的数据块为32比特的“D0D1D2D3”。

例二：以图6为例，解析所述输入的34比特的数据流，获得所述数据流的同步头的值，若所述SH的值为“10”，则根据预先设置的第一标识码与第二标识码的值，获知所述输入的数据流中至少有一个第二控制字符块，所述同步头为第二同步头。

进一步对所述第二同步头“10”后的4比特进行解析，若所述第二同步头后的4比特为控制字符块位置映射码，若为“1000”，则根据所述“1000”，可知所述控制字符块位置映射码后的数据块中的第一个数据块为第二控制字符块，其余3个数据块为数据字符块。

进一步地，根据上述的解析，对一个数据块进行进一步解析，若解析出输入的数据流为“10 1000 K0D1D2D3”，则对“K0”进行进一步解析，查找图5所示的控制字符块转换表，输入4比特的第二控制字符块，查表输出8比特的第一控制字符块“C0”，其余的3个数据字符块不做任何转换，则输出进行转换后的4个8比特数据块：“C0D1D2D3”，共32比特。

例三：以图7为例，解析所述输入的34比特的数据流，获得所述数据流的同步头的值，若所述SH的值为“10”。

进一步对所述第二同步头“10”后的4比特进行解析，若所述第二同步头后的4比特为控制字符块位置映射码，若为“1010”，则根据所述“1010”，可知所述控制字符块位置映射码后的数据块中的第一个数据块为第二控制字符块，第三个数据块也为第二控制字符块，第二个数据块为数据字符块，第四个数据块为数据字符块。

进一步地，由于根据上述控制字符块位置映射码，获知所述输入的34比特的数据流中有至少两个控制字符块，则根据32比特到34比特的编码规则，获知所述输入的数据流中最后4比特位任意填充的二进制码(2比特第二同步头+4比特控制字符块位置映射码+4比特第二控制字符块+8比特的数据字符块+4比特第二控制字符块+8比特的数据字符块=30比特，剩余4比特为任意填充的二进制码)，这里可以通过上述的分析，直接删除所述数据块最后的4比特任意填充的二进制码，也可以不对最后的随机填充的二进制码做进一步处理，因为最后可以根据4比特的第二控制符块查表转换成8比特的第一控制字符块后，随机填充的二进制码就自动被屏蔽了，直接输出转换后的第一控制字符和数据字符即可。

进一步地，对第一个数据块和第三个数据块进行进一步解析，若解析出输入的数据流为“10 1010 K0D1K2D3”，则对“K0”以及“K2”进行进一步解析，查找图5所示的控制字符块

转换表，输入4比特的第二控制字符块，查表分别输出8比特的第一控制字符块“C0”和“C2”，第二个数据块以及第四个数据块为数据字符块，不做任何转换，最终输出进行转换后的4个8比特数据块：“C0D1D2D3”，共32比特。另外，由于所述输入的数据块中的第二控制字符块的个数至少有两个，所以在输入的数据块中的最后几个比特为任意填充的二进制码，目的是为了保证输入的数据块有34比特，在32比特到34比特的译码过程中，所述随机填充的二进制码可以不用理会，根据通过查控制字符块转换表，将4比特的第二控制字符转换8比特的第一控制字符块，就不存在随机填充的二进制码。

本发明实施例提供了另一种光网络系统的通信方法，所述通信方法可以应用在GE系统或者WDMPON系统中，用于解决现有光网络系统的译码方式导致系统开销大且不能对线路进行检测的问题，在线路速率不变的情况下，采用新的译码方式，减少了系统的开销，同时实现了线路的检测，实现简单，极大的提高了系统的各项性能。

本发明实施例还提供了一种光网络设备，如图12所示，所述光网络设备包括：

第一接口单元1200，用于以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流，并对所述接收的数据流进行串并转换；

8比特/10比特译码器1204，用于对所述接收的数据流进行8比特/10比特的译码，输出8比特/10比特译码后的数据流；

32比特到34比特编码器1206，用于对所述输出的8比特/10比特译码后的数据流进行32比特到34比特的编码，输出32比特到34比特编码后的数据流；

前向纠错编码器1208，用于对所述输出的32比特到34比特编码后的数据流进行前向纠错编码，输出前向纠错编码后的数据流；

第一位宽转换器1210，用于对所述输出的前向纠错编码后的数据流进行34比特/10比特的位宽转换；

第二接口单元1212，用于以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

所述光网络设备还包括：

第一同步单元1202，用于对所述8比特/10比特编码后的数据流进行同步。

所述光网路设备还包括：

扰码器，用于对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。所述扰码器在图12中未进行标识，扰码器可以为一独立

设备，位于32比特/34比特编码器1206与前向纠错编码器1208之间；也可以将所述扰码器集成在所述32比特/34比特编码器1206内部。

进一步地，所述光网络设备中的32比特到34比特编码器（即32比特/34比特编码器）1206的内部组成请参见图13所示，具体包括：

- 5 第一接收单元1300，用于依次连续接收所述8比特/10比特的译码后的数据流，形成4个数据块；其中，所述任意一数据块为第一控制字符块或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

第一判断单元1302，用于判断所述4个数据块中是否有第一控制字符块。

所述32比特到34比特编码器还包括：

- 10 第一处理单元1304，用于若所述4个数据块中没有第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

- 15 所述32比特到34比特编码器1206还包括第二处理单元1306，所述第二处理单元1306具体包括：

同步头生成单元1308，用于若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

- 20 映射码生成单元1310，用于根据所述4个数据块中第一控制字符块的个数和所述第一控制字符块所在所述数据块的位置，生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头；

第一控制字符块转换单元1312，用于将所述4个数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

- 25 第一输出单元1314，用于输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

具体的所述32比特到34比特编码器的工作原理描述如下：

具体参见图3，输入的4个数据块C0D1D2D3，其中字母C代表8比特的第一控制字符块，D代表8比特的数据字符块，则输入的4个数据块中有1个第一控制字符块C0，3个数据字符块D1、D2和D3，具体在输入的数据流中有至少一个控制字符的数据流的32比特到34比特的编码过程如下：

5 首先，在输入的所述4个数据块的第一个数据块的头部（第一个数据块的头部具体为连续输入的第二个二进制比特）增加第二同步头“10”，即C0之前增加“10”。

其次，所述4个数据块中第一控制字符块有1个“C0”，且C0在4个数据块的第一个数据块的位置上，即为最先输入的数据块，则根据C0，生成4比特的控制字符块位置映射码“1000”，其中“1000”中的“1”代表第一控制字符的位于4个数据块中的第一个数据块，其余3个数据
10 块为数据字符块。并且将“1000”设置在第二同步头“10”之后、第一个数据块之前的位置。

然后，对数据块中的8比特的第一控制字符块“C0”进行转换，转换成4比特的第二控制字符块K0，K0代表第一个第二控制字符块，每个字符K代表4比特的二进制码，具体转换过程如下：

根据输入的第一控制字符块“C0”，查找如图5所示的控制字符块转换表，在相应的数据
15 块的位置上输出对应的4比特的第二控制字符，例如：“C0”为：“000 11100”，则通过查图5所示的控制字符块转换表，相应的输出转换后的4比特的第二控制字符块“0000”，在图3中转换后的第二控制字符用K0表示。

另外，图5所示的第一控制字符块与第二控制字符块的对应关系可以任意组合，不局限于该表中显示的对应关系。因为目前第一控制字符块一共12种，用4比特的二进制码可以代表16
20 中控制字符的种类，因此，只要转换后的4比特的第二控制字符块能够唯一标识8比特的第一控制字符块就可以。

最后，4个数据块中的数据字符块不作任何处理，直接映射到需要输出的数据块的相应位置：最终输出的34比特的数据块为：“10 1000 K0D1D2D3”，其中“10”标识输入的4个数据块中有第一控制字符块，“1000”标识该第一控制字符块有1个，且位于该4个数据块的第一个数
25 据块，“K0”为8比特的第一控制字符块“C0”转换后的第二控制字符块，“D1D2D3”为3个字符块。

上述转换过程可以通过图6再进行说明，如图6所示，输入的数据块为：“C0D1D2D3”，经过32比特到34比特的编码后，在C0的前面分别增加第二同步头SH“10”和控制字符块位置映射码“1000”，第一控制字符“C0”转换成第二控制字符为“K0”，输出编码后的数据流为：

“10 1000 K0D1D2D3”。

需要说明的是，若所述输入的数据块中仅有一个控制字符块，其余均为数据字符块，则按照上述图6的方式进行处理；若所述输入的数据块中既有控制字符块又有数据字符块，且控制字符块的个数至少为2个，则经过上述的32比特到34比特的编码后，可以计算得出输出的数据块的比特数小于34比特的，因此，还需要判断所述经过编码后的数据流包含的比特个数是否5 是否为34比特；若输出处理后的数据块或者数据流包含的比特个数不足34比特，则在所述输出的数据块或者数据流的最后一个数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码，也可以是任意人二进制码。

通过上述对所述光网络设备的各个模块的功能的介绍，本发明实施例提供的这种光网络10 设备解决了现有光网络系统的编码方式导致系统开销大且不能对线路进行检测的问题，在线路速率不变的情况下，采用新的编码方式，减少了系统的开销，同时实现了线路的检测，实现简单，极大的提高了系统的各项性能。

本发明实施例还提供了另一种光网络设备，具体请参见图14。

图14中，所述所述另一种光网络设备可以包括：

15 第三接口单元1400，用于以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

第二位宽转换器1404，用于对所述接收的数据流进行10比特/34比特的位宽转换；

前向纠错译码器1406，用于对所述位宽转换后的数据流进行前向纠错译码；

20 32比特到34比特译码器1408，用于对所述前向纠错译码后的数据流进行32比特到34比特的译码；

8比特/10比特编码器1410，用于对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

第四接口单元1412，用于发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

进一步地，所述光网络设备还包括：

25 第二同步单元1402，用于对所述接收的数据流进行同步。

进一步地，所述光网络设备还包括：

解扰器，用于对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。所述解扰器在图14中未进行标识，扰码器可以为独立设备，位于32比特/34比特译码器1408与前向纠错译码器1406之间；也可以将所述扰码器集成在所述32

比特/34比特译码器1408内部。

具体地，所述2比特/34比特译码器1408（即32比特到34比特译码器1408）的内部组成结构如图15所示，包括：

第一解析单元1500，用于解析所述前向纠错译码后的数据流，输出51个数据块；其中，
5 所述任意一数据块为第二控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制码，任意一个数据字符块为8个比特的二进制码；

第二解析单元1502，用于解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识
10 码，所述第二标识码用于标识所述数据块中有至少一个第二控制字符块。

第二判断单元1504，用于判断所述任意一数据块的同步头是第一同步头还是第二同步头。
进一步地，所述32比特到34比特译码器还包括：

第三处理单元1506，用于若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

15 进一步地，所述32比特到34比特译码器还包括第四处理单元1508，所述第四处理单元1508具体包括：

映射码解析单元1510，用于若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；

第二控制字符转换单元1512，用于根据所述控制字符块位置映射码，获得所述数据块中
20 所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

同步头删除单元1514，用于删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

25 第二输出单元1516，用于输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

进一步地，所述第二输出单元1516，具体用于若所述数据块中还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；输出处理后的

数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

其中，上述32比特到34比特的编码过程的逆过程，所述32比特到34比特的译码过程，具体如下：

例一：以图4为例，解析输入的34比特的数据流，判断所述输入的数据流中最先输入的2
5 比特，所述2比特为同步头；其中，所述同步头包括：第一同步头或者第二同步头；其中所述
第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述输入的数据块均为数据字
符块；所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述输入的数据块
中有至少一个第二控制字符块。

若解析出所述同步头位“01”，确定为第一标识码，即所述输入的数据块均为数据字符块
10 （预先预定第一标识码“01”标识数据块均为数据字符块，“10”标识数据块有至少一个第二
控制字符块）。

进一步地，删除所述第一同步头“01”，将剩余的4个数据字符块不做任何处理，直接输
出，最后输出的数据块为32比特的“D0D1D2D3”。

例二：以图6为例，解析所述输入的34比特的数据流，获得所述数据流的同步头的值，若
15 所述SH的值为“10”，则根据预先设置的第一标识码与第二标识码的值，获知所述输入的数据
流中至少有一个第二控制字符块，所述同步头为第二同步头。

进一步对所述第二同步头“10”后的4比特进行解析，若所述第二同步头后的4比特为控
制字符块位置映射码，若为“1000”，则根据所述“1000”，可知所述控制字符块位置映射码
后的数据块中的第一个数据块为第二控制字符块，其余3个数据块为数据字符块。

20 进一步地，根据上述的解析，对一个数据块进行进一步解析，若解析出输入的数据流为
“10 1000 K0D1D2D3”，则对“K0”进行进一步解析，查找图5所示的控制字符块转换表，输
入4比特的第二控制字符块，查表输出8比特的第一控制字符块“C0”，其余的3个数据字符块
不做任何转换，则输出进行转换后的4个8比特数据块：“C0D1D2D3”，共32比特。

例三：以图7为例，解析所述输入的34比特的数据流，获得所述数据流的同步头的值，若
25 所述SH的值为“10”。

进一步对所述第二同步头“10”后的4比特进行解析，若所述第二同步头后的4比特为控
制字符块位置映射码，若为“1010”，则根据所述“1010”，可知所述控制字符块位置映射码
后的数据块中的第一个数据块为第二控制字符块，第三个数据块也为第二控制字符块，第二
个数据块为数据字符块，第四个数据块为数据字符块。

进一步地，由于根据上述控制字符块位置映射码，获知所述输入的34比特的数据流中有至少两个控制字符块，则根据32比特到34比特的编码规则，获知所述输入的数据流中最后4比特位任意填充的二进制码（2比特第二同步头+4比特控制字符块位置映射码+4比特第二控制字符块+8比特的数据字符块+4比特第二控制字符块+8比特的数据字符块=30比特，剩余4比特为任意填充的二进制码），这里可以通过上述的分析，直接删除所述数据块最后的4比特任意填充的二进制码，也可以不对最后的任意填充的二进制码做进一步处理，因为最后可以根据4比特的第二控制符块查表转换成8比特的第一控制字符块后，任意填充的二进制码就自动被屏蔽了，直接输出转换后的第一控制字符和数据字符即可。

进一步地，对第一个数据块和第三个数据块进行进一步解析，若解析出输入的数据流为“10 1010 K0D1K2D3”，则对“K0”以及“K2”进行进一步解析，查找图5所示的控制字符块转换表，输入4比特的第二控制字符块，查表分别输出8比特的第一控制字符块“C0”和“C2”，第二个数据块以及第四个数据块为数据字符块，不做任何转换，最终输出进行转换后的4个8比特数据块：“C0D1D2D3”，共32比特。另外，由于所述输入的数据块中的第二控制字符块的个数至少有两个，所以在输入的数据块中的最后几个比特为任意填充的二进制码，目的是为了保证输入的数据块有34比特，在32比特到34比特的译码过程中，所述任意填充的二进制码可以不用理会，根据通过查控制字符块转换表，将4比特的第二控制字符转换8比特的第一控制字符块，就不存在任意填充的二进制码。

通过上述对所述光网络设备的各个模块的功能的介绍，本发明实施例提供的这种光网络设备解决了现有光网络系统的译码方式导致系统开销大且不能对线路进行检测的问题，在线路速率不变的情况下，采用新的编码方式，减少了系统的开销，同时实现了线路的检测，实现简单，极大的提高了系统的各项性能。

本发明实施例还提供了一种通信系统，所述通信系统至少包括两个光网络设备，具体的所述第一光网络设备如图12所示，第二光网络设备如图14所示。

具体地，第一光网络设备包括：

第一接口单元1200，用于以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流，并对所述接收的数据流进行串并转换；

8比特/10比特译码器1204，用于对所述接收的数据流进行8比特/10比特的译码，输出8比特/10比特译码后的数据流；

32比特到34比特编码器1206，用于对所述输出的8比特/10比特译码后的数据流进行32比

特到34比特的编码，输出32比特到34比特编码后的数据流；

前向纠错编码器1208，用于对所述输出的32比特到34比特编码后的数据流进行前向纠错编码，输出前向纠错编码后的数据流；

5 第一位宽转换器1210，用于对所述输出的前向纠错编码后的数据流进行34比特/10比特的位宽转换；

第二接口单元1212，用于以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

所述第一光网络设备还包括：

第一同步单元1202，用于对所述8比特/10比特编码后的数据流进行同步。

10 所述第一光网络设备还包括：

扰码器，用于对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。所述扰码器在图12中未进行标识，扰码器可以为一独立设备，位于32比特/34比特编码器1206与前向纠错编码器1208之间；也可以将所述扰码器集成在所述32比特/34比特编码器1206内部。

15 所述第二光网络设备还包括：

第三接口单元1400，用于以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

第二位宽转换器1404，用于对所述接收的数据流进行10比特/34比特的位宽转换；

前向纠错译码器1406，用于对所述位宽转换后的数据流进行前向纠错译码；

20 32比特到34比特译码器1408，用于对所述前向纠错译码后的数据流进行32比特到34比特的译码；

8比特/10比特编码器1410，用于对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

第四接口单元1412，用于发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

25 进一步地，所述第二光网络设备还包括：

第二同步单元1402，用于对所述接收的数据流进行同步。

进一步地，所述第二光网络设备还包括：

解扰器，用于对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。所述解扰器在图14中未进行标识，扰码器可以为一独立设备，位

于32比特/34比特译码器1408与前向纠错译码器1406之间；也可以将所述扰码器集成在所述32比特/34比特译码器1408内部。

具体的所述32比特到34比特编码器以及所述所述32比特到34比特译码器的内部组成结构请分别参见图13和图15以及对应的实施例的描述，这里就不再赘述。

5 本发明实施例还提供了一种光网络系统，如图16所示。所述光网络系统可以为WDMPON系统，也可以为GE系统。

所述光网络系统至少包括：光线路终端1600和光网络单元1602，所述光线路终端1600包括如图12所述的任意一第一光网络设备以及所述光网络单元1602包括如图14所述的任意一第二光网络设备；或者，所述光网络单元1602包括如图12所述的任意一第一光网络设备以及所述光线路终端1600包括如图14所述的任意一第二光网络设备。具体的第一光网络设备以及第二光网络设备的组成结构请参见图12以及图14的相应的实施例的描述；进一步地，具体的所述32比特到34比特编码器以及所述所述32比特到34比特译码器的内部组成结构请分别参见图13和图15以及对应的实施例的描述，这里就不再赘述。

本发明实施例提供的一种通信系统或者光网络系统，至少包括两个光网络设备，通过第一光网络设备对接收的数据流进行32比特到34比特的编码以及FEC编码，输出编码后的数据流给所述第二光网络设备，所述第二光网络设备对所述接收的数据流进行FEC译码以及32比特到34比特的译码，然后输出所述译码后的数据流，实现了一种新的编码方式，节省了线路的带宽资源，同时在不中断业务的情况下可以实现对线路的监测，实现简单，极大的提高了系统的各项性能。

20 本发明实施例还提供了一种信号处理的计算机系统，如图17所示，所述计算机系统采用通用计算机系统结构，所述计算机系统执行信号处理的动作包括：

第一输入设备1700，用于接收数据；

第一输出设备1702，用于发送所述数据；

第一存储器1704，用于存储程序，包括：

25 第一接口单元，用于以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流，并对所述接收的数据流进行串并转换；

8比特/10比特译码器，用于对所述接收的数据流进行8比特/10比特的译码，输出8比特/10比特译码后的数据流；

32比特到34比特编码器，用于对所述输出的8比特/10比特译码后的数据流进行32比特到

34比特的编码，输出32比特到34比特编码后的数据流；

前向纠错编码器，用于对所述输出的32比特到34比特编码后的数据流进行前向纠错编码，输出前向纠错编码后的数据流；

5 第一位宽转换器，用于对所述输出的前向纠错编码后的数据流进行34比特/10比特的位宽转换；

第二接口单元，用于以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

第一处理器1706，与所述第一输入设备1700、所述第一输出设备1702和所述第一存储器1704相耦合，用于控制执行所述程序。

具体地，所述计算机系统可具体是基于处理器的计算机，如通用个人计算机（PC），便携式设备如平板电脑，或智能手机。计算机系统包括总线，第一处理器1706，第一存储器1704，
10 通信接口1708，第一输入设备1700和第一输出设备1702。总线可包括一通路，在计算机各个部件之间传送信息。第一处理器1706可以是一个通用中央处理器（CPU），微处理器，特定应用集成电路application-specific integrated circuit（ASIC），或一个或多个用于控制本发明方案程序执行的集成电路。计算机系统还包括一个或多个存储器，可以是只读存储器
15 read-only memory（ROM）或可存储静态信息和指令的其他类型的静态存储设备，随机存取存储器random access memory（RAM）或者可存储信息和指令的其他类型的动态存储设备，也可以是磁盘存储器。这些存储器通过总线与处理器相连接。

所述第一输入设备1700包括一种装置，以接收用户输入或者输出的数据和信息，例如键盘，鼠标、摄像头，扫描仪，光笔，语音输入装置，触摸屏等。所述第一输出设备1702可包
20 括一种装置，以允许输出信息给用户，包括显示屏，打印机，扬声器等。计算机系统还包括一个通信接口1708，使用任何收发器一类的装置，以便与其他设备或通信网络通信，如以太网，无线接入网（RAN），无线局域网（WLAN）等。

所述第一存储器1704，如RAM，保存有执行本发明方案的程序，还可以保存有操作系统和其他应用程序。执行本发明方案的存储程序或者程序代码保存在存储器中，并由处理器来控
25 制执行。

所述第一存储器中执行本发明方案的程序具体包括第一接口单元、8比特/10比特译码器、32比特到34比特编码器、前向纠错编码器、第一位宽转换器以及第二接口单元，具体的各个部分的功能的描述请参见图12以及相应的实施例的描述，这里就不再赘述。（注，本部分目的是对与发明点相关的装置作出进一步细化，可根据不同的情况进行结构细分）。

所述信号处理的计算机系统可以应用在GE系统或者WDMPON系统的局端设备例如：光线路终端，或者应用在GE系统或者WDMPON系统的终端设备例如：光网络单元或者光网络终端。

本发明实施例还提供给了另一种信号处理的计算机系统，如图18所示，所述计算机系统采用通用计算机系统结构，所述计算机系统执行信号处理的动作包括：

- 5 第二输入设备1800，用于接收数据；
 第二输出设备1802，用于发送所述数据；
 第二存储器1804，用于存储程序，包括：
 第三接口单元，用于以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；
- 10 第二位宽转换器，用于对所述接收的数据流进行10比特/34比特的位宽转换；
 前向纠错译码器，用于对所述位宽转换后的数据流进行前向纠错译码；
 32比特到34比特译码器，用于对所述前向纠错译码后的数据流进行32比特到34比特的译码；
 8比特/10比特编码器，用于对所述32比特到34比特的译码后的数据流进行8比特/10比特的
15 的编码；
 第四接口单元，用于发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

具体地，所述计算机系统可具体是基于处理器的计算机，如通用个人计算机（PC），便携式设备如平板计算机，或智能手机。计算机系统包括总线，处理器，存储器，通信接口，输入设备和输出设备。总线可包括一通路，在计算机各个部件之间传送信息。第二处理器可以
20 是一个通用中央处理器（CPU），微处理器，特定应用集成电路application-specific integrated circuit（ASIC），或一个或多个用于控制本发明方案程序执行的集成电路。计算机系统还包括一个或多个存储器，可以是只读存储器read-only memory（ROM）或可存储静态信息和指令的其他类型的静态存储设备，随机存取存储器random access memory（RAM）或者
25 可存储信息和指令的其他类型的动态存储设备，也可以是磁盘存储器。这些存储器通过总线与处理器相连接。

所述第一输入设备1800包括一种装置，以接收用户输入或者输出的数据和信息，例如键盘，鼠标、摄像头，扫描仪，光笔，语音输入设备，触摸屏等。所述第一输出设备1802可包括一种装置，以允许输出信息给用户，包括显示屏，打印机，扬声器等。计算机系统还包括一个通信接口1808，使用任何收发器一类的装置，以便与其他设备或通信网络通信，如以太

网，无线接入网（RAN），无线局域网（WLAN）等。

所述第二存储器1804，如RAM，保存有执行本发明方案的程序，还可以保存有操作系统和其他应用程序。执行本发明方案的存储程序或者程序代码保存在存储器中，并由处理器来控制执行。

5 所述第二存储器1804中执行本发明方案的程序具体包括：第三接口单元、第二位宽转换器、前向纠错译码器、32比特到34比特译码器、8比特/10比特编码器、第四接口单元。具体的各个部分的功能的描述请参见图14以及相应的实施例的描述，这里就不再赘述。（注，本部分目的是对与发明点相关的装置作出进一步细化，可根据不同的情况进行结构细分）。

10 所述信号处理的计算机系统可以应用在GE系统或者WDMPON系统的局端设备例如：光线路终端，或者应用在GE系统或者WDMPON系统的终端设备例如：光网络单元或者光网络终端。

通过以上的实施方式的描述，所属领域的技术人员可以清楚地了解到本发明可以用硬件实现，或固件实现，或它们的组合方式来实现。当使用软件实现时，可以将上述功能存储在计算机可读介质中或作为计算机可读介质上的一个或多个指令或代码进行传输。计算机可读介质包括计算机存储介质和通信介质，其中通信介质包括便于从一个地方向另一个地方传送计算机程序的任何介质。存储介质可以是计算机能够存取的任何可用介质。以此为例但不限于：计算机可读介质可以包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储介质或者其他磁存储设备、或者能够用于携带或存储具有指令或数据结构形式的期望的程序代码并能够由计算机存取的任何其他介质。此外，任何连接可以适当的成为计算机可读介质。例如，如果软件是使用同轴电缆、光纤光缆、双绞线、数字用户线（DSL）或者诸如红外线、无线电和微波之类的无线技术从网站、服务器或者其他远程源传输的，那么同轴电缆、光纤光缆、双绞线、DSL或者诸如红外线、无线和微波之类的无线技术包括在所属介质的定义中。如本发明所使用的，盘（Disk）和碟（disc）包括压缩光碟（CD）、激光碟、光碟、数字通用光碟（DVD）、软盘和蓝光光碟，其中盘通常磁性的复制数据，而碟则用激光来光学的复制数据。上面的组合也应当包括在计算机可读介质的保护范围之内。

25 总之，以上所述仅为本发明技术方案的较佳实施例而已，并非用于限定本发明的保护范围。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

权利要求

1、一种光网络系统的通信方法，其特征在于，所述通信方法包括：

以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流；

5 对所述接收的数据流进行8比特/10比特的译码；

对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码；

对所述32比特到34比特编码后的数据流进行前向纠错编码；

对所述前向纠错编码后的数据流进行34比特/10比特的位宽转换；

以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

10 2、根据权利要求1所述的通信方法，其特征在于，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码步骤之前还包括：

依次连续接收所述8比特/10比特的译码后的数据流，形成4个数据块；其中，所述任一数据块为第一控制字符块或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

15 判断所述4个数据块中是否有第一控制字符块。

3、根据权利要求2所述的通信方法，其特征在于，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码具体包括：

20 若所述4个数据块中没有第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

4、根据权利要求2所述的通信方法，其特征在于，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码具体包括：

25 若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

根据所述4个数据块中第一控制字符块的个数和所述第一控制块所在所述数据块的位置，生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第

二同步头之后并紧邻所述第二同步头；

将所述4个数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

5、根据权利要求4所述的通信方法，其特征在于，所述输出处理后的数据块具体包括：

若所述4个数据块中还包括至少一个数据字符块，则对所述4个数据块中的数据字符块不做任何处理，保留所述数据块中的数据字符块；

10 输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块以及所述数据字符块的数据块。

6、根据权利要求4或者5所述的通信方法，其特征在于，所述方法还包括：

判断所述输出处理后的数据块所包含的比特个数是否为34比特；

15 若输出处理后的数据块所包含的比特个数不足34比特，则在所述输出处理后的数据块中最后一个数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码。

7、根据权利要求1所述的通信方法，其特征在于，所述以某一线路速率从物理媒介附加层接收数据流的步骤之后还包括：

对所述8比特/10比特编码后的数据流进行同步。

20 8、根据权利要求1所述的通信方法，其特征在于，所述对所述8比特/10比特的译码后的数据流进行32比特到34比特的编码的步骤之后还包括：

对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。

9、一种光网络系统的通信方法，其特征在于，所述通信方法包括：

25 以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

对所述接收的数据流进行10比特/34比特的位宽转换；

对所述位宽转换后的数据流进行前向纠错译码；

对所述前向纠错译码后的数据流进行32比特到34比特的译码；

对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

10、根据权利要求9所述的通信方法，其特征在于，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤之前还包括：

- 5 解析所述前向纠错译码后的数据流，输出51个数据块；其中，所述任意一数据块为第二控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制码，任意一个数据字符块为8个比特的二进制码；

- 解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码
10 用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第二控制字符块。

 判断所述任意一数据块的同步头是第一同步头还是第二同步头。

11、根据权利要求10所述的通信方法，其特征在于，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤具体包括：

- 15 若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

12、根据权利要求10所述的通信方法，其特征在于，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤具体包括：

- 若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；
20 射码；

 根据所述控制字符块位置映射码，获得所述数据块中所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；

 根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

- 25 删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

 输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

13、根据权利要求12所述的通信方法，其特征在于，所述输出处理后的数据块的步骤具体包括：

若所述数据块中还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；

5 输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

14、根据权利要求9所述的通信方法，其特征在于，所述对所述接收的数据流进行10比特/34比特的位宽转换的步骤之前还包括：

对所述接收的数据流进行同步。

10 15、根据权利要求9所述的通信方法，其特征在于，所述对所述前向纠错译码后的数据流进行32比特到34比特的译码的步骤之前还包括：

对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。

16、一种光网络设备，其特征在于，所述光网络设备包括：

15 第一接口单元，用于以某一线路速率从物理媒介附加层接收数据流，所述数据流为经过8比特/10比特编码后的数据流，并对所述接收的数据流进行串并转换；

8比特/10比特译码器，用于对所述接收的数据流进行8比特/10比特的译码，输出8比特/10比特译码后的数据流；

20 32比特到34比特编码器，用于对所述输出的8比特/10比特译码后的数据流进行32比特到34比特的编码，输出32比特到34比特编码后的数据流；

前向纠错编码器，用于对所述输出的32比特到34比特编码后的数据流进行前向纠错编码，输出前向纠错编码后的数据流；

第一位宽转换器，用于对所述输出的前向纠错编码后的数据流进行34比特/10比特的位宽转换；

25 第二接口单元，用于以所述的线路速率发送所述位宽转换后的数据流到物理介质相关层。

17、根据权利要求16所述的光网络设备，其特征在于，所述32比特到34比特编码器包括：

第一接收单元，用于依次连续接收所述8比特/10比特的译码后的数据流，形成4个数

据块；其中，所述任意一数据块为第一控制字符块或数据字符块；任意一个第一控制字符块或者任意一个数据字符块为8比特的二进制码；

第一判断单元，用于判断所述4个数据块中是否有第一控制字符块。

5 18、根据权利要求17所述的光网络设备，其特征在于，所述32比特到34比特编码器还包括：

第一处理单元，用于若所述4个数据块中没有第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第一同步头，输出所述增加第一同步头后的数据块；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第一同步头包括2个比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块。

10 19、根据权利要求17所述的光网络设备，其特征在于，所述32比特到34比特编码器还包括第二处理单元，所述第二处理单元具体包括：

同步头生成单元，用于若所述4个数据块中有至少一个第一控制字符块，则在所述4个数据块中的第一个数据块的头部增加第二同步头；其中，所述第一个数据块为最先输入的8个比特二进制码；所述第二同步头包括2个比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第一控制字符块；

映射码生成单元，用于根据所述4个数据块中第一控制字符块的个数和所述第一控制字符块所在所述数据块的位置，生成4比特的控制字符块位置映射码，并将所述控制字符块位置映射码设置在所述第二同步头之后并紧邻所述第二同步头；

20 第一控制字符块转换单元，用于将所述4个数据块中的第一控制字符块都相应地转换成4个比特的第二控制字符块；

第一输出单元，用于输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码以及所述转换后的第二控制字符块，或者，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块和所述数据字符块。

25 20、根据权利要求19所述的光网络设备，其特征在于，所述第一输出单元，具体用于若所述4个数据块中还包括至少一个数据字符块，则对所述4个数据块中的数据字符块不做任何处理，保留所述数据块中的数据字符块；输出处理后的数据块，其中，所述处理后的数据块包括所述第二同步头、所述控制字符块位置映射码、所述转换后的第二控制字符块以及所述数据字符块的数据块。

21、根据权利要求19所述的光网络设备，其特征在于，所述第一输出单元，还用于判断所述输出处理后的数据块所包含的比特个数是否为34比特；若输出处理后的数据块所包含的比特个数不足34比特，则在所述输出处理后的数据块的尾部添加随机数，直至所述输出处理后的数据块的比特个数为34比特；其中，所述随机数为随机产生的二进制码。

5 22、根据权利要求16所述的光网络设备，其特征在于，所述光网络设备还包括：
第一同步单元，用于对所述8比特/10比特编码后的数据流进行同步。

23、根据权利要求16所述的光网络设备，其特征在于，所述光网络设备还包括：扰码器，用于对所述32比特到34比特的编码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行扰码。

10 24、一种光网络设备，其特征在于，所述光网络设备包括：

第三接口单元，用于以某一线路速率从物理介质相关层接收数据流，所述数据流为经过32比特到34比特编码后的数据流；

第二位宽转换器，用于对所述接收的数据流进行10比特/34比特的位宽转换；

前向纠错译码器，用于对所述位宽转换后的数据流进行前向纠错译码；

15 32比特到34比特译码器，用于对所述前向纠错译码后的数据流进行32比特到34比特的译码；

8比特/10比特编码器，用于对所述32比特到34比特的译码后的数据流进行8比特/10比特的编码；

第四接口单元，用于发送所述8比特/10比特的编码后的数据流到物理媒介附加层。

20 25、根据权利要求24所述的光网络设备，其特征在于，所述32比特到34比特译码器包括：

第一解析单元，用于解析所述前向纠错译码后的数据流，输出51个数据块；其中，所述任意一数据块为第二控制字符块或数据字符块；任意一个第二控制字符块为4个比特的二进制码，任意一个数据字符块为8个比特的二进制码；

25 第二解析单元，用于解析所述任意一数据块，获得所述任意一数据块的同步头；其中，所述同步头包括：第一同步头或者第二同步头；所述第一同步头包括2比特的第一标识码，所述第一标识码用于标识所述数据块均为数据字符块，所述第二同步头包括2比特的第二标识码，所述第二标识码用于标识所述数据块中有至少一个第二控制字符块。

第二判断单元，用于判断所述任意一数据块的同步头是第一同步头还是第二同步头。

26、根据权利要求24所述的光网络设备，其特征在于，所述32比特到34比特译码器还包括：

第三处理单元，用于若所述同步头是第一同步头，则删除所述第一同步头，输出删除所述第一同步头后的数据块。

5 27、根据权利要求24所述的光网络设备，其特征在于，所述32比特到34比特译码器还包括第四处理单元，所述第四处理单元具体包括：

映射码解析单元，用于若所述同步头是第二同步头，则解析所述数据块，获得4个比特的控制字符块位置映射码；

10 第二控制字符转换单元，用于根据所述控制字符块位置映射码，获得所述数据块中所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置；根据所述第二控制字符块的个数和所述第二控制字符块在所述数据块的位置，将所述数据块中的第二控制字符块相应地转换成8个比特的第一控制字符块；

同步头删除单元，用于删除所述数据块中的所述第二同步头和所述控制字符块位置映射码，其中所述控制字符块位置映射码位于所述第二同步头之后并紧邻所述第二同步头；

15 第二输出单元，用于输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符块和/或所述数据字符块，其中，所述任意一所述第一控制字符块或者任意一所述数据字符块为8比特的二进制码。

20 28、根据权利要求27所述的光网络设备，其特征在于，所述第二输出单元，具体用于若所述数据块中还包括至少一个数据字符块，则不对所述数据块中的数据字符块进行任何处理，保留所述数据字符块；输出处理后的数据块，其中，所述处理后的数据块包括：所述第一控制字符和所述数据字符块。

29、根据权利要求24所述的光网络设备，其特征在于，所述光网络设备还包括：

第二同步单元，用于对所述接收的数据流进行同步。

30、根据权利要求24所述的光网络设备，其特征在于，所述光网络设备还包括：

25 解扰器，用于对所述前向纠错译码后的数据流中，除所述第一同步头或者所述第二同步头之外的数据流进行解扰。

31、一种通信系统，其特征在于，所述通信系统至少包括：如权利要求16-23所述的任意一光网络设备和如权利要求24-30所述的任意一光网络设备。

32、一种光网络系统，所述光网络系统至少包括：光线路终端和光网络单元，其特征

在于，所述光线路终端包括如权利要求16-23所述的任意一光网络设备；所述光网络单元包括如权利要求24-30所述的任意一光网络设备；或者，

所述光网络单元包括如权利要求16-23所述的任意一光网络设备；所述光线路终端包括如权利要求24-30所述的任意一光网络设备。

5

10

15

20

25