(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2026 年 9 月 10 日 (10.09.2026)

WIPO | PCT

(10) 国际公布号
WO 2026/184109 A1

(51) 国际专利分类号:
H10B 12/00 (2023.01) *H10D 89/60* (2025.01)

(21) 国际申请号: PCT/CN2025/131565

(22) 国际申请日: 2025 年 10 月 31 日 (31.10.2025)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202510259590.8 2025年3月5日 (05.03.2025) CN

(71) 申请人: **长鑫科技集团股份有限公司 (CXMT CORPORATION)** [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(72) 发明人: **胡洋 (HU, Yang)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 **刘国全 (LIU, Guoquan)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 **吴小鹏 (WU, Xiaopeng)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 **吕晖 (LYU, Hui)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 **汤政涛 (TANG, Zhengtao)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 **钱红云 (QIAN, Hongyun)**; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UY, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MU, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR,

(54) **Title:** SEMICONDUCTOR STRUCTURE AND FORMING METHOD THEREFOR

(54) **发明名称:** 半导体结构及其形成方法

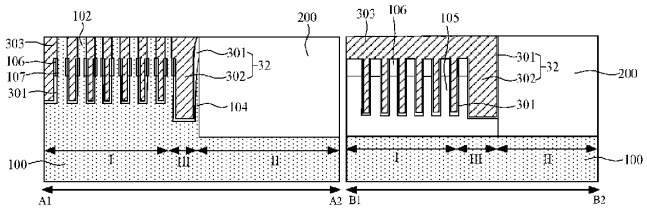


图 10

(57) **Abstract:** Provided in the embodiments of the present disclosure are a semiconductor structure and a manufacturing method therefor. The semiconductor structure comprises: a substrate having a device region, a first isolation region, and a second isolation region disposed between the device region and the first isolation region, wherein the second isolation region is further provided with a first semiconductor material region adjacent to the first isolation region. The semiconductor structure provided in the embodiments of the present disclosure compensates for the dimensional difference between the device region and the isolation region caused by the difference in pattern density due to part of the semiconductor material region being retained in the isolation region adjacent to the device region.

(57) **摘要:** 本公开实施例提供了一种半导体结构及其制造方法，半导体结构包括：具有器件区、第一隔离区以及设置在器件区与第一隔离区之间的第二隔离区的衬底；第二隔离区还设置有邻近第一隔离区的第一半导体材料区。本公开实施例提供的半导体结构通过在邻近器件区的隔离区之中保留部分半导体材料区，补偿器件区和隔离区之间因为图案密度差异导致的尺寸差异。

WO 2026/184109 A1

[见续页]

HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。