明　細　書

発明の名称 ： ボンディング装置および半導体装置の製造方法

技術分野

[0001] 本発明は、ボンディング装置、とくにフリップチップボンディング装置の構造及びフリップチップボンディング装置を用いた半導体装置の製造方法に関する。

背景技術

[0002] 半導体チップを回路基板にボンディングする装置としてフリップチップボンディング装置が多く用いられている。フリップチップボンディング装置は、ボンディングステージの上に回路基板を吸着固定しておき、ボンディングツールの先端に接合面（バンプが形成されている面）を下向きに半導体チップを吸着保持し、ボンディングツールを回路基板の表面に向かって降下させ、半導体チップのバンプを回路基板に押し付け、加熱することによって半導体チップを回路基板にボンディングするものである。

[0003] フリップチップボンディング装置では、ボンディングツールに吸着された半導体チップの位置を回路基板のボンディング位置に合わせた状態で半導体チップを回路基板に押し付けることが必要となる。このため、ボンディングツールに吸着された半導体チップの下面と、回路基板の上面との間に上下二視野カメラを挿入し、ボンディングツールに吸着された半導体チップの下面の画像と回路基板の上面の画像とを撮像し、各画像に写しこまれている半導体チップ、回路基板それぞれのアライメントマークの位置に基づいて半導体チップと回路基板との相対位置を合わせる方法が用いられている（例えば、特許文献１参照）。また、フリップチップボンディング装置において、ボンディングツール側と回路基板とでカメラの焦点距離が異なる二視野カメラを用い、二視野カメラと半導体チップ、回路基板との距離が異なっている場合でもクリアな画像を撮像する方法が提案されている（例えば、特許文献２参照）。

先行技術文献

特許文献

[0004] 特許文献1：特開２００２－１１０７４２号公報

特許文献2：特許第４６４２５６５号明細書

発明の概要

発明が解決しようとする課題

[0005] ところで、近年、貫通電極が設けられた半導体チップを積層して多層の半導体装置を製造する方法が用いられるようになってきている。この方法は、半導体チップを貫通する複数の貫通電極を積層される各半導体チップの同一位置に配置し、各半導体チップを積層した際に、貫通電極同士が電気的に接続され、積層方向に伸びる共通電極として構成されるようにしたものである。この方法では、積層された各半導体チップの間は、複数の貫通電極によって電気的に接続されるので、例えば、ワイヤなど他の配線、接続手段を用いずに複数の半導体チップを電気的に接続することができる。

[0006] このような多層半導体装置に用いられる半導体チップには数個から数十個の貫通電極が設けられ、各貫通電極がそれぞれ確実に接続されていることが必要となることから、例えば、特許文献１，２に記載された従来技術のように半導体チップを回路基板にボンディングする場合よりも積層する各半導体チップの位置ずれを小さくする必要がある。

[0007] しかし、貫通電極間の接合は、はんだにより行っているので、上下の各層の半導体チップの位置を合わせてボンディングしても貫通電極は溶融状態のはんだの上に載るため、はんだが固化するまでの間にその位置がずれてしまう場合がある。また、アライメントマークの不明確さ等により貫通電極がずれる程度の位置ずれが発生する場合があった。さらに、連続ボンディングの途中で温度等のボンディングの条件のずれによって貫通電極の接合位置にずれが発生する場合があった。

[0008] また、半導体チップを積層してしまうと貫通電極の接合面は外部から見え

なくなってしまうので、貫通電極同士が正確に接続されているかどうかを容易に検出することができず、例えば、一旦ボンディングした半導体チップを剥がして貫通電極の接続状態を確認したり、接続後の多層半導体装置を切断して貫通電極の接続状態を確認したりしてボンディングの条件を決めることが必要であった。また、一旦ボンディング条件を決めた後、ボンディングの途中で貫通電極の接続位置にずれが発生した場合には、ボンディング後の製品検査によって導通不良などの結果が出るまで、貫通電極の接続不良を発見することができなかった。

[0009] そこで、本発明は、簡便な方法で貫通電極を精度よく接続することを目的とする。

課題を解決するための手段

[0010] 本発明のボンディング装置は、半導体チップの画像を撮像するカメラと、カメラが撮像した画像の画像処理と第一の貫通電極が設けられる第一の層の半導体チップの上に第一の貫通電極に対応する位置に第二の貫通電極が設けられる第二の層の半導体チップを積層ボンディングするボンディング制御とを行う制御部と、を含み、制御部は、積層ボンディングする前にカメラによって撮像した第一の層の半導体チップ表面の第一の貫通電極の画像と、積層ボンディングした後にカメラによって撮像した第二の層の半導体チップ表面の第二の貫通電極の画像とに基づいて積層ボンディングされた各層の半導体チップの相対位置を検出する相対位置検出手段を含むこと、を特徴とする。

[0011] 本発明のボンディング装置において、相対位置は、第一の層の半導体チップ表面上の基準軸に沿った方向または基準軸と直交する方向の第二の層の半導体チップの位置ずれ、または基準軸に対する第二の層の半導体チップの回転角度のいずれか一つまたは複数の組み合わせであること、としても好適である。

[0012] 本発明のボンディング装置において、第一の層の半導体チップと第二の層の半導体チップは、隣接する２つの層の各半導体チップであること、としても好適であるし、第一の層の半導体チップは、初層の半導体チップであり、

第二の層の半導体チップは、初層の半導体チップの上側に積層ボンディングされた他の半導体チップであること、としても好適である。

[0013] 本発明のボンディング装置において、制御部は、積層ボンディングする前にカメラによって第一の層の半導体チップ表面の第一の貫通電極の画像を撮像する第一の撮像手段と、積層ボンディングする前にカメラによって撮像した第一の層の半導体チップ表面の第一のアライメントマークと積層ボンディングする前にカメラによって撮像した第二の層の半導体チップ裏面の第二のアライメントマークとの位置を合わせて第二の層の半導体チップを第一の層の半導体チップの上に積層ボンディングする第一のボンディング手段と、第一のボンディング手段によって積層ボンディングした後にカメラによって第二の層の半導体チップ表面の第二の貫通電極の画像を撮像する第二の撮像手段と、第一の撮像手段によって撮像した第一の貫通電極の画像と第二の撮像手段によって撮像した第二の貫通電極の画像とに基づいて各層の半導体チップの相対位置を検出し、検出した相対位置を積層ボンディングの際のオフセット量として設定するオフセット量設定手段と、を有することとしても好適である。

[0014] 本発明のボンディング装置において、制御部は、第一のアライメントマークに第二のアライメントマークが合う位置からオフセット量設定手段で設定したオフセット量だけ第二の層の半導体チップをずらして第一の層の半導体チップの上に積層ボンディングする第二のボンディング手段と、第二のボンディング手段によって積層ボンディングした後にカメラによって第二の層の半導体チップ表面の第二の貫通電極の画像を撮像する第三の撮像手段と、第一の撮像手段によって撮像した第一の貫通電極の画像と第三の撮像手段によって撮像した第二の貫通電極の画像とに基づいて各層の半導体チップの相対位置のずれ量を検出するずれ量検出手段と、を含むこと、としても好適である。

[0015] 本発明のボンディング装置において、制御部は、ずれ量検出手段で検出したずれ量が第一の閾値未満で、第二の閾値以上の場合には、ずれ量の所定割

合だけオフセット量を補正するオフセット量補正手段を含むこと、としても好適である。

[0016] 本発明の半導体装置の製造方法は、第一の貫通電極が設けられる第一の層の半導体チップの上に第一の貫通電極に対応する位置に第二の貫通電極が設けられる第二の層の半導体チップを積層ボンディングするボンディング装置を準備する工程と、積層ボンディングする前にカメラによって第一の層の半導体チップ表面の第一の貫通電極の画像を撮像する第一の撮像工程と、積層ボンディングする前にカメラによって撮像した第一の層の半導体チップ表面の第一のアライメントマークと積層ボンディングする前にカメラによって撮像した第二の層の半導体チップ裏面の第二のアライメントマークとの位置を合わせて第二の層の半導体チップを第一の層の半導体チップの上に積層ボンディングする第一のボンディング工程と、第一のボンディング工程の後にカメラによって第二の層の半導体チップ表面の第二の貫通電極の画像を撮像する第二の撮像工程と、第一の貫通電極の画像と第二の貫通電極の画像とに基づいて各層の半導体チップの相対位置を検出し、検出した相対位置を積層ボンディングの際のオフセット量として設定するオフセット量設定工程と、を含むことを特徴とする。

[0017] 本発明の半導体装置の製造方法において、第一のアライメントマークに第二のアライメントマークが合う位置からオフセット量だけ第二の層の半導体チップをずらして第一の層の半導体チップの上に積層ボンディングする第二のボンディング工程と、第二のボンディング工程の後にカメラによって第二の層の半導体チップ表面の第二の貫通電極の画像を撮像する第三の撮像工程と、第一の撮像手段によって撮像した第一の貫通電極の画像と第三の撮像手段によって撮像した第二の貫通電極の画像とに基づいて各層の半導体チップの相対位置のずれ量を検出するずれ量検出工程と、を含むこととしても好適である。

[0018] 本発明の半導体装置の製造方法において、第一の層の半導体チップと第二の層の半導体チップは、隣接する２つの層の各半導体チップであること、と

しても好適であるし、第一の層の半導体チップは、初層の半導体チップであり、第二の層の半導体チップは、初層の半導体チップの上側に積層ボンディングされた他の半導体チップであること、としても好適である。

発明の効果

[0019] 本発明は、簡便な方法で貫通電極を精度よく接続することができるという効果を奏する。

図面の簡単な説明

[0020] [図1]本発明の実施形態におけるボンディング装置の構成を示す系統図である。

[図2]第一の層の半導体チップ表面の画像と、第二の層の半導体チップの裏面の画像及び各層の半導体チップの断面を示す説明図である。

[図3]本発明の実施形態におけるボンディング装置の動作を示すフローチャートである。

[図4]本発明の実施形態におけるボンディング装置の積層ボンディング動作を示す説明図である。

[図5]ティーチングの際に積層ボンディングにより第一の層の半導体チップと第二の層の半導体チップが積層された多層半導体装置の平面と、断面とを示す説明図である。

[図6]本発明のボンディング装置において、積層ボンディング後に第二の層の半導体チップ表面の画像を撮像する状態を示す説明図である。

[図7]多層半導体装置製造の際の積層ボンディングにより第一の層の半導体チップと第二の層の半導体チップが積層された多層半導体装置の平面と、断面とを示す説明図である。

[図8]本発明の実施形態におけるボンディング装置の他の動作を示すフローチャートである。

[図9]本発明の実施形態におけるボンディング装置の他の動作を示すフローチャートである。

[図10]ティーチングの際に積層ボンディングにより第１層と第２層の半導体

チップが積層された多層半導体装置の断面図である。

[図11]多層半導体装置製造の際の積層ボンディングにより第１層と第２層の半導体チップが積層された状態と、第１層から第３層の半導体チップが積層された状態とを示す断面図である。

発明を実施するための形態

[0021] 以下、図面を参照しながら本発明の実施形態のボンディング装置の実施形態について説明する。図１に示すように、本実施形態のフリップチップボンディング装置５００は、第一の層の半導体チップ２０を吸着固定するボンディングステージ１１と、ボンディングステージ１１をＸＹ方向（水平方向）に移動可能に支持するＸＹテーブル１２と、ＸＹテーブル１２に接続されボンディングステージ１１をＸＹ方向に駆動するボンディングステージ駆動機構１３と、先端に第二の層の半導体チップ３０を吸着するボンディングツール１４と、ボンディングツール１４をＺ方向（上下方向）及びθ方向に移動させるボンディングツール駆動機構１５と、図中白抜き矢印に示すように上下方向を同時に撮像できる二視野カメラ１６と、二視野カメラ１６の撮像した画像の画像処理とボンディング制御を行う制御部５０を備えている。なお、図１では、紙面の左右方向がＸＹ方向、紙面の上下方向がＺ方向、Ｚ軸周りの回転方向がθである。

[0022] 図１に示すように、制御部５０は、内部に信号処理を行うＣＰＵ５１と、制御プログラム、制御データなどを記憶するメモリ５２と、ボンディングツール駆動機構と制御信号の入出力を行うボンディングツール駆動機構インターフェース６４と、二視野カメラ１６と制御信号、画像信号の入出力を行う二視野カメラインターフェース６５と、ボンディングステージ駆動機構と制御信号の入出力を行うボンディングステージ駆動機構インターフェース６６とを含むコンピュータである。ＣＰＵ５１と、メモリ５２と、各インターフェース６４，６５，６６とは、データバス７０によって接続されている。そして、ボンディングツール駆動機構１５、二視野カメラ１６、ボンディングステージ駆動機構１３は制御部５０のＣＰＵ５１の指令によって駆動される

よう構成されている。

[0023] 図１に示すように、メモリ５２には、相対位置検出手段である相対位置検出プログラム５３、第一の撮像手段である第一の撮像プログラム５４、第一のボンディング手段である第一のボンディングプログラム５５、第二の撮像手段である第二の撮像プログラム５６、オフセット量設定手段であるオフセット量設定プログラム５７、第二のボンディング手段である第二のボンディングプログラム５８、第三の撮像手段である第三の撮像プログラム５９、ずれ量検出手段であるずれ量検出プログラム６０、オフセット量補正手段であるオフセット量補正プログラム６１、停止手段である停止プログラム６２、及び、二視野カメラ１６によって取得した画像や画像処理した画像データやオフセット量などの制御データ６３が記憶されている。なお、各プログラム５３～６２については、後で説明する。

[0024] 以上のように構成された本実施形態のフリップチップボンディング装置５００によって第一の層の半導体チップ２０の上に第二の層の半導体チップ３０を積層ボンディングする工程（半導体装置の製造工程）について図２～図６を参照しながら説明する。

[0025] 最初に、図３のステップＳ１０１からステップＳ１０８のティーチング動作について説明する。まず、ボンディングステージ１１の上に第一の層の半導体チップ２０を吸着固定させ、図示しないピックアップユニットによってウエハから第二の層の半導体チップ３０をボンディングツール１４の先端に吸着させる。

[0026] 図２（ａ）に示すように、第一の層の半導体チップ２０の表面２０ａ（図１においてＺ方向プラス側の面）の右上角と左下角にはそれぞれ十字型のアライメントマーク２１ａが設けられている。また、第一の層の半導体チップ２０には複数の第一の貫通電極２２が設けられている。図２（ｂ）に示すように、第一の貫通電極２２は第一の層の半導体チップ２０の表面２０ａと裏面２０ｂとの間を表面２０ａ、裏面２０ｂに対して垂直に貫通するように設けられており、第一の層の半導体チップ２０の表面２０ａには、第一の貫通

電極２２の表面２２ａが露出し、第一の層の半導体チップ２０の裏面２０ｂには第一の貫通電極２２の表面２２ａと同一位置に第一の貫通電極２２の裏面２２ｂが露出している。

[0027] 第二の層の半導体チップ３０も第一の層の半導体チップ２０と同様の位置に第二の貫通電極３２が設けられている。つまり、第二の貫通電極３２は、第二の層の半導体チップ３０を反転させてその裏面３０ｂを第一の層の半導体チップ２０の表面２０ａに重ねた際に同一の位置となる位置に設けられている。そして、第一の層の半導体チップ２０と同様、図２（ｄ）に示すように、第二の貫通電極３２は第二の層の半導体チップ３０の表面３０ａと裏面３０ｂとの間を表面３０ａ，裏面３０ｂに対して垂直に貫通するように設けられており、第二の層の半導体チップ３０の表面３０ａには、第二の貫通電極３２の表面３２ａが露出し、第二の層の半導体チップ３０の裏面３０ｂには第二の貫通電極３２の表面２２ａと同一位置に第二の貫通電極３２の裏面３２ｂが露出している。図２（ｃ）は第二の層の半導体チップ３０を裏面３０ｂの側から見た図であり、第二の層の半導体チップ３０の裏面３０ｂの左上角と右下角（第二の層の半導体チップ３０を反転させて裏面３０ｂを第一の層の半導体チップ２０の表面２０ａに重ねた際に同一の位置となる位置）にはそれぞれ十字型のアライメントマーク３１ｂが設けられている。

[0028] 図１に示すように、積層ボンディング前の初期状態では、ボンディングツール１４は上方の待機位置にあるので、制御部５０は図示しない二視野カメラ駆動機構によって二視野カメラ１６をボンディングツール１４とボンディングステージ１１の中間に挿入する。すると、図１の下向きの白抜き矢印で示す二視野カメラ１６の下側の視野には、図２（ａ）に示すようにアライメントマーク２１ａと第一の貫通電極２２の表面２２ａを含む第一の層の半導体チップ２０の表面２０ａの画像が捉えられ、図１の上向きの白抜き矢印で示す二視野カメラ１６の上側の視野には、図２（ｃ）に示すようにアライメントマーク３１ｂと第二の貫通電極３２の裏面３２ｂを含む第二の層の半導体チップ３０の裏面３０ｂの画像が捉えられる。

[0029] 制御部５０は、図１に示す第一の撮像プログラム５４を実行し、図３のステップＳ１０１に示すように二視野カメラ１６を作動させて図２（ａ）に示す第一の層の半導体チップ２０の表面２０ａの第一の貫通電極２２の表面２２ａの画像を撮像しメモリ５２の制御データ６３に格納する（第一の撮像工程）。

[0030] また、制御部５０は、図１に示す第一のボンディングプログラム５５を実行する。制御部５０は、図３のステップＳ１０２に示すように、二視野カメラ１６を作動させて図２（ａ）に示す第一の層の半導体チップ２０の表面２０ａのアライメントマーク２１ａを撮像してメモリ５２の制御データ６３に格納し、図３のステップＳ１０３に示すように、二視野カメラ１６を作動させて図２（ｃ）に示す第二層の半導体チップ３０の裏面３０ｂのアライメントマーク３１ｂを撮像し、メモリ５２の制御データ６３に格納する。制御部５０は、各アライメントマーク２１ａ，３１ｂの画像を処理し、各アライメントマーク２１ａ，３１ｂの位置のＸＹ方向、あるいはθ方向のずれ量を検出し、ボンディングステージ駆動機構１３、ボンディングツール駆動機構１５によってそれぞれボンディングステージ１１のＸＹ方向の位置、ボンディングツール１４のθ方向の位置を調整する。そして、各アライメントマーク２１ａ，３１ｂの位置のＸＹ方向、あるいはθ方向のずれ量がそれぞれゼロあるいは所定の閾値以下となったら、制御部５０は、第一の層の半導体チップ２０と第二の層の半導体チップ３０の各アライメントマーク２１ａ，３１ｂの位置が合ったと判断し、図３のステップＳ１０４に示す様に、ボンディングツール駆動機構１５によってボンディングツール１４を降下させる指令を出力する。この指令によって図４に示す様にボンディングツール１４が降下し、図５（ａ）に示す様に第一の層の半導体チップ２０の上に第二の層の半導体チップ３０を積層ボンディングし、多層半導体装置４０とする（第一のボンディング工程）。

[0031] 図５（ｂ）に示す様に第一の層の半導体チップ２０の上に第二の層の半導体チップ３０を積層ボンディングすると、第一の層の貫通電極２２の表面２

２ａと、第二の層の貫通電極３２の裏面３２ｂとの間には溶融したはんだが固まった固着層４１が形成され、この固着層４１によって各貫通電極２２，３２が接続されている。

[0032] 図６に示す様に、第一のボンディング工程が終了したら、制御部５０は、ボンディングツール１４を待機位置まで上昇させ、図示しない二視野カメラ駆動機構によって二視野カメラ１６を第二の層の半導体装置チップ３０の上に移動させる。二視野カメラ１６の視野には、図５（ａ）に示す様に第一の層の半導体チップ２０の上に第二の層の半導体チップ３０が積層された状態の画像が捉えられる。図５（ａ）では、下側の第一の層の半導体チップ２０のアライメントマーク２１ａ、第一の貫通電極の表面２２ａは破線で示すが、実際に二視野カメラ１６の視野に映し出されるのは、図５（ａ）に示す実線の部分、すなわち、第二の層の半導体チップ３０の表面３０ａおよび第二の貫通電極３２の表面３２ａである。

[0033] 制御部５０は、図１に示す第二の撮像プログラム５６を実行させて、図３のステップＳ１０５に示す様に、第二の層の半導体チップ３０の表面３０ａの第二の貫通電極３２の表面３２ａの画像を撮像し、制御データ６３に格納する（第二の撮像工程）。

[0034] 制御部５０は、図１に示す相対位置検出プログラム５３を実行し、図３に示すステップＳ１０６に示す様に、先に第一の撮像工程で撮像した第一の層の半導体チップ２０の貫通電極２２の表面２２ａの画像に第二の撮像工程で撮像した第二の層の半導体チップ３０の貫通電極３２ａの画像を重ね合わせる。図５（ａ）では、重ね合わせた第一層の半導体チップ２０の表面２０ａ、第一の貫通電極２２の表面２２ａは破線で示されている。重ね合わせた画像には、各貫通電極の表面２２ａ，３２ａの位置がずれて表示される。

[0035] 先に説明したように、各貫通電極２２，３２は各層の半導体チップ２０，３０の各表面２０ａ，３０ａに対して垂直に形成されていることから、各貫通電極の表面２２ａ，３２ａの位置がずれているということは、図５（ｂ）に示す様に、各層の半導体チップ２０，３0がずれて積層されていると判断さ

れる。

[0036] また、各層の半導体チップ２０，３０の各アライメントマーク２１ａ，３１ｂの位置を合わせて積層ボンディングしていることから、各層の半導体チップ２０，３０の相対位置は大きくずれておらず、複数の各貫通電極２２，３２の位置は互いに対応する位置にある電極が重なりあっている状態となっている。そこで、制御部５０は、図５（ａ）に示す様に重なりあっている第一の貫通電極２２との表面２２ａと第二の貫通電極３２の表面３２ａのＸＹ方向のずれ量ΔＸ、ΔＹを第一の層の半導体チップ２０と第二の層の半導体チップ３０との相対位置であると判断する。図５（ａ）に示す例では、第一の層の半導体チップ２０の表面２０ａに設けられたアライメントマーク２１ａと第二の層の半導体チップ３０の裏面３０ｂに設けられたアライメントマーク３１ｂの位置もずれているので、各ずれ量ΔＸ、ΔＹは、例えば、制御部５０がアライメントマーク２１ａ，３１ｂの画像からアライメントマークの位置を認識する際の誤差によって生じる各貫通電極２２，３２のＸＹ方向の位置ずれ、あるいは、積層ボンディングの際に貫通電極の間に挟まっている溶融はんだによって生じた位置のずれと判断される。そして、制御部５０は、図３のステップＳ１０７に示す様に、図３に示すステップＳ１０１～Ｓ１０６の各ステップを所定の回数、例えば、ｎ回繰り返した後、図３のステップＳ１０８に示す様に、例えば、その平均ずれ量、あるいは中央値などをオフセット量として設定する（オフセット量設定工程）。

[0037] 上記の実施形態では、図５（ａ）に示す第一の貫通電極２２との表面２２ａと第二の貫通電極３２の表面３２ａのＸＹ方向のずれ量ΔＸ、ΔＹ（Ｘは第一の層の半導体チップ２０の基準軸で例えば、図５（ａ）に示す第一の層の半導体チップ２０の横方向の辺Ｘと平行な方向であり、ＹはＸ方向に対して直交する方向）を第一の層の半導体チップ２０と第二の層の半導体チップ３０との相対位置であると判断することとして説明したが、複数の各貫通電極２２，３２の各表面２２ａ，３２ａの画像を用いて、ＸＹ方向のずれ量ΔＸ、ΔＹのみでなく、第一の層の半導体チップ２０に対する第二の層の半導

体チップの回転方向の位置ずれΔθを含めて相対位置と判断することとしてもよい。回転方向の位置ずれΔθは、例えば、図５（ａ）に示す最上部の左側の貫通電極２２，３２の各表面２２ａ，３２ａのＸＹ方向のずれ量ΔX_1、ΔY_1と、図５（ａ）に示す最下部右側の貫通電極２２，３２（対角方向にある貫通電極２２，３２）の各表面２２ａ，３２ａのＸＹ方向のずれ量ΔX_2、ΔY_2とを用いて基準となるＸ軸に対する回転角度Δθとして求めるようにしてもよい。この場合、各ずれ量ΔＸ、ΔＹ、Δθの平均値あるいは中央値をＸＹθ方向の各オフセット量として設定する。

[0038] 以上説明した本実施形態のティーチング動作（図３に示すステップＳ１０６～Ｓ１０８）は、積層ボンディングした第一、第二の層の半導体チップ２０，３０を剥がして接合面を確認したり、積層した多層半導体装置４０を切断し、例えば、図５（ｂ）に示すような断面を露出させて第一、第二の貫通電極２２，３２の位置を確認したりするような破壊検査を行わずに、積層ボンディングの際の第一の層と第二の層の半導体チップ２０，３０の位置ずれ量（相対位置）を検出し、そのずれ量（相対位置）に基づいて積層ボンディングの際のオフセット量を設定するという簡便な方法でフリップチップボンディング装置のティーチングを行うことができ、各貫通電極２２，３２を精度よく接合することができる。

[0039] 次に、ティーチング後の多層半導体装置４０を製造する場合の積層ボンディング動作（図３のステップＳ１０９～ステップＳ１１９）について説明する。先に説明したティーチング動作と同様の工程については、説明を省略する。

[0040] 先にティーチングの動作で説明したと同様、制御部５０は、まず、ボンディングステージ１１の上に第一の層の半導体チップ２０を吸着固定させ、図示しないピックアップユニットによってウエハから第二の層の半導体チップ３０をボンディングツール１４の先端に吸着させ、二視野カメラ１６をボンディングステージ１１とボンディングツール１４との間に挿入する。そして、制御部５０は、図１に示す第一の撮像プログラム５４を実行し、図３のス

テップＳ１０９に示すように二視野カメラ１６を作動させて図２（ａ）に示す第一の層の半導体チップ２０の表面２０ａの第一の貫通電極２２の表面２２ａの画像を撮像しメモリ５２の制御データ６３に格納する（第一の撮像工程）。

[0041] 次に、制御部５０は、図１に示す第二のボンディングプログラム５８を実行する。制御部５０は、図３のステップＳ１１０に示すように、二視野カメラ１６を作動させて図２（ａ）に示す第一の層の半導体チップ２０の表面２０ａのアライメントマーク２１ａを撮像してメモリ５２の制御データ６３に格納し、図３のステップＳ１１１に示すように、二視野カメラ１６を作動させて図２（ｃ）に示す第二層の半導体チップ３０の裏面３０ｂのアライメントマーク３１ｂを撮像し、メモリ５２の制御データ６３に格納する。制御部５０は、各アライメントマーク２１ａ，３１ｂの画像を処理し、各アライメントマーク２１ａ，３１ｂの位置のＸＹ方向、あるいはθ方向のずれ量を検出する。そして、制御部５０は、図３のステップＳ１１２に示す様に、各アライメントマーク２１ａ，３１ｂの位置のＸＹ方向、あるいはθ方向のずれ量がそれぞれ図３のステップＳ１０８で設定したオフセット量となるように、ボンディングステージ駆動機構１３、ボンディングツール駆動機構１５によってそれぞれボンディングステージ１１のＸＹ方向の位置、ボンディングツール１４のθ方向の位置を調整し、各アライメントマーク２１ａ、31ｂのずれ量がオフセット量になったら、図３のステップＳ１１２に示す様に、ボンディングツール駆動機構１５によってボンディングツール１４を降下させる指令を出力する。この指令によって図４に示す様にボンディングツール１４が降下し、図７（ａ）に示す様に第一の層の半導体チップ２０の上に第二の層の半導体チップ３０を積層ボンディングし、多層半導体装置４０とする（第二のボンディング工程）。

[0042] 第二のボンディング工程が終了したら、制御部５０は、図６に示す様に、ボンディングツール１４を待機位置まで上昇させ、図示しない二視野カメラ駆動機構によって二視野カメラ１６を第二の層の半導体チップ３０の上に移

動させ、図１に示す第三の撮像プログラム５９を実行させて、図３のステップＳ１１３に示す様に、第二の層の半導体チップ３０の表面３０ａの第二の貫通電極３２の表面３２ａの画像を撮像し、制御データ６３に格納する（第三の撮像工程）。

[0043] 上記の第二のボンディング動作では、図３のステップＳ１０１～Ｓ１０８に示したティーチング動作によって設定されたオフセット量だけあらかじめ第二の層の半導体チップ３０を第一の層の半導体チップ２０に対してずらしているので、積層ボンディングをした後には、図５（ａ）、図５（ｂ）に示したティーチング動作の際に現れたずれ量ΔＸ、ΔＹあるいはΔθはゼロなっており、図７（ａ）、図７（ｂ）に示す様に、各貫通電極２２，３２はずれなく重なっているはずである。しかし、各層の半導体チップ２０，３０の各アライメントマーク２１ａ，３１ｂの不正確さあるいは、フリップチップボンディング装置５００の温度変化、あるいは各層の半導体チップ２０，３０の貫通電極２２，３２の位置の製造誤差などによって、ティーチング動作（図３のステップＳ１０１～Ｓ１０８）によりオフセット量を設定しても、第二のボンディング動作の後に、図５（ａ），図５（ｂ）に示したような各貫通電極２２，３２の位置ずれが発生することがある。

[0044] そこで、制御部５０は、第二のボンディング動作の後、図３のステップＳ１１３に示す様に、二視野カメラ１６により積層ボンディング後の第二の層の半導体チップ３０の第二の貫通電極３２の表面３２ａの画像を取得し、図１に示すずれ量検出プログラム６０を実行し、図３のステップＳ１１４に示す様に、図３のステップＳ１０９で撮像した第一の層の半導体チップ２０の第一の貫通電極２２の表面２２ａの画像に重ねあわせることによって、第一の貫通電極２２の位置と第二の貫通電極３２のずれ量ΔＸ、ΔＹ、Δθを検出する（ずれ量検出工程）。

[0045] なお、ずれ量検出プログラム６０は、オフセット量だけ第一の層と第二の層の半導体チップ２０，３０をずらした第二のボンディングの後に実行する点を除けば、先に説明した図１に示す相対位置検出プログラム５３と同様で

ある。

[0046] そして、図３のステップＳ１１５に示す様に、検出したずれ量が許容ずれ量である第一の閾値未満であり、且つ補正必要ずれ量である第二の閾値以上の場合には、オフセット量を補正する必要があると判断し、図３のステップＳ１１６に示すように図１に示すオフセット量補正プログラム６１を実行する。オフセット量補正プログラム６１は、図３のステップＳ１１４で検出したずれ量の所定の割合、例えば５０％など、だけオフセット量を増減するものである。そして、オフセット量の補正が終了したら、制御部５０は、図３のステップＳ１１７に示す様に、次のボンディングを行うためにステップＳ１０９に戻る。これにより、各貫通電極２２，３２を精度よく接合することができる（オフセット量補正工程）。

[0047] なお、次のボンディングの際に図３のステップＳ１０９で取得する第一の層の半導体チップの第一の貫通電極表面の画像は、その前のボンディングの際に図３のステップＳ１１３で取得した第二の層の半導体チップの第二の貫通電極表面の画像であり、この画像は、メモリ５２に格納されている。したがって、実際の積層ボンディングでは、次のボンディングに移行する場合にステップＳ１０９を省略してステップＳ１１０に戻るようにしてもよい。

[0048] また、図３のステップＳ１１８に示す様に、制御部５０は、検出したずれ量が許容ずれ量である第一の閾値を越えていた場合には、その積層ボンディングは不良であると判断して図１に示す停止プログラム６２を実行し、図３のステップＳ１１９に示す様に、フリップチップボンディング装置５００を停止させ、例えば、警告灯を点灯させて異常状態が発生したことを発報する（停止工程）。

[0049] 以上説明した本実施形態のボンディング装置では、積層する各層の半導体チップ２０，３０の破壊検査を行うことなく製造中のオフセット量の補正、不良発生の際のボンディング装置の停止を行うことができるので、積層ボンディングの品質を向上させることができる。

[0050] 以上の説明した実施形態では、二層に半導体チップを積層ボンディングす

ることについて説明したが、本発明は、より多層の積層ボンディングにも適用することが可能である。また、オフセット量は、第一層と、第二層のボンディングの際のオフセット量と第二の層と第三の層のボンディングの際のオフセット量を変化させる様にしてもよい。また、本実施形態では、ティーチング動作の際に第一の層の半導体チップ２０のアライメントマーク２１ａと第二の層の半導体チップ３０のアライメントマーク３１ｂの位置を合わせて積層ボンディングすることとして説明したが、各アライメントマーク２１ａ，３１ｂが重なっていなくとも、各アライメントマーク間の相対距離がわかっている場合には、その相対距離だけアライメントマークをずらして積層ボンディングすることも、アライメントマークを合わしてボンディングすること、に含まれる。

[0051] さらに、本実施形態のフリップチップボンディング装置５００では、ボンディングステージ１１がＸＹ方向に移動し、ボンディングツールがＺ，θ方向に移動することとして説明したが、この構成にとらわれず、例えば、ボンディングツールがＹ，Ｚ，θの方向に移動、ボンディングステージ１１がＸ方向のみ移動するように構成してもよいし、ボンディングステージ１１が移動せず、ボンディングツールがＸＹＺ，θ方向に移動するように構成してもよい。

[0052] 次に、図８から図１１を参照しながら、図１に示したフリップチップボンディング装置５００を用いて三層以上に半導体チップを積層ボンディングする工程（（三層以上に半導体チップを積層する半導体装置の製造工程））について説明する。図１から図７を参照して説明した部分と同様の部分には同様に符号を付してその説明は省略する。

[0053] 図８のステップＳ２０１からステップＳ２０８のティーチング動作について説明する。このティーチング動作は、図３のステップＳ１０１～ステップＳ１０８と動作と同様の動作により、図１０に示す第１層（初層）の半導体チップ１００と、初層に隣接し、初層の半導体チップ１００の上側に積層ボンディングされている第２層の半導体チップ２００の間のオフセット量を決

定する動作である。

[0054] 制御部５０は、図８のステップＳ２０１、Ｓ２０２に示すように、図１０に示す第１層（初層）の半導体チップ１００の第１貫通電極１０２の表面１０２ａの画像の取得と、第１層（初層）の半導体チップ１００の表面１００ａのアライメントマークの画像を取得した後、図８のステップＳ２０３に示すように、図１０に示す第２層の半導体チップ２００の裏面２００ｂのアライメントマークの画像を取得する。そして、制御部５０は、図８のステップＳ２０４に示すように、図１０に示す第１層（初層）の半導体チップ１００の上に第２層の半導体チップ２００を積層ボンディングする。積層ボンディングの後、制御部５０は、図８のステップＳ２０５に示すように、第２層の半導体チップ２００の第２貫通電極２０２の表面２０２ａの画像を取得し、図８のステップＳ２０１で取得した第１貫通電極１０２の表面１０２ａの画像と図８のステップＳ２０５で取得した第２貫通電極２０２の表面２０２ａの画像に基づいて、図８のステップＳ２０６に示すように、第１層の半導体チップ１００と第２層の半導体チップ２００との間のＸ方向のずれ量ΔＸを検出する。そして、制御部５０は、ステップＳ２０１からＳ２０６のように半導体チップを二層に積層した場合の初層（第１層）と第２層の各半導体チップ１００，２００のずれ量を所定の回数だけ検出し、図８のステップＳ２０７に示すように、所定の回数繰り返したと判断したら、例えば、所定の回数のずれ量ΔＸの平均値をオフセット量として設定する。なお、オフセット量の設定は、制御部５０に格納されたオフセット量設定プログラム５７を実行させず、オペレータが手動で設定してもよい。

[0055] 図８のステップＳ２０１～Ｓ２０８に示すティーチング動作によって積層ボンディングの際のオフセット量を設定したら、制御部５０は、図９のステップＳ２０９～Ｓ２２０に示すように、実際の多層半導体装置４０の製造を開始する。この動作は、図３のステップＳ１０９～ステップＳ１１４と動作と同様の動作により、図１１（ｂ）に示すように、積層した半導体チップ１００～３００の各層間ずれ量ΔＸ１２，ΔＸ２３を検出すると同時に第１層

の半導体チップ１００に対する第３層の半導体チップ３００の積算ずれ量ΔＸ１３を検出し、各層間ずれ量ΔＸ１２，ΔＸ２３あるいは積算ずれ量ΔＸ１３が所定の閾値以上となった場合にはボンディングを停止するものである。

[0056] まず、制御部５０は、図９のステップＳ２０９に示すように、カウンタＮに初期値１をセットする。次に制御部５０は、図９のステップＳ２１０，２１１に示すように、図１１（ａ）に示す第１層（Ｎ＝１）の半導体チップ１００の第１貫通電極（Ｎ＝１）１０２の表面１０２ａの画像の取得と、第１層（Ｎ＝１）の半導体チップ１００表面１００ａのアライメントマークの画像を取得した後、図９のステップＳ２１２に示すように、図１１（ａ）に示す第２層（Ｎ＋１＝２）の半導体チップ２００の裏面２００ｂのアライメントマークの画像を取得する。そして、制御部５０は、図９のステップＳ２１３に示すように、所定のオフセット量だけ各アライメントマークの位置をずらして図１１（ａ）に示す第１層（Ｎ＝１）の半導体チップ１００の上に第２層（Ｎ＋１＝２）の半導体チップ２００を積層ボンディングする。

[0057] 積層ボンディングの後、制御部５０は、図９のステップＳ２１４に示すように、第２層（Ｎ＋１＝２）の半導体チップ２００の第２貫通電極２０２の表面２０２ａの画像を取得し、図９のステップＳ２１０で取得した第１貫通電極１０２の表面１０２ａの画像と図９のステップＳ２１４で取得した第２貫通電極２０２の表面２０２ａの画像とに基づいて、図９のステップＳ２１５に示すように、第１層（Ｎ＝１）の半導体チップ１００と第２層（Ｎ＋１＝２）の半導体チップ２００との間のＸ方向の層間ずれ量ΔＸ１２を検出する。オフセット量と積層ボンディングの際のずれ量とが同一の場合には第１層と第２層の半導体チップの間の相対位置は同一で層間ずれ量ΔＸ１２はゼロとなるが、実際にはオフセット量と積層ボンディングの際のずれ量との間にも若干の誤差がある。このため、図１１（ａ）に示すように、オフセット量だけ第２層の半導体チップ２００をずらして積層ボンディングしても第１層の半導体チップ１００と第２層の半導体チップ２００との間には、若干の

層間ずれ量ΔＸ１２が発生する。

[0058] また、制御部５０は、図９のステップＳ２１６に示すように、図９のステップＳ２１０で取得した第１貫通電極１０２の表面１０２ａの画像と図９のステップＳ２１４で取得した第２貫通電極２０２の表面２０２ａの画像に基づいて、第１層の半導体チップ１００と第２層（Ｎ＋１＝２）の半導体チップ２００との間のＸ方向の積算ずれ量を検出する。積層数が二層の場合、この積算ずれ量は先の層間ずれ量ΔＸ１２と同一となる。

[0059] 次に制御部５０は、図９のステップＳ２１７に示すように、第１層と第２層の半導体チップ１００，２００の間の層間ずれ量ΔＸ１２と第三の閾値とを比較し、層間ずれ量Δ１２が第三の閾値以上となった場合には、ボンディング不良と判断し、図９のステップＳ２２１に示すようにボンディング動作を停止する。また、制御部５０は、図９のステップＳ２１８に示すように、第１層と第２層の半導体チップ１００，２００の間の積算ずれ量と第四の閾値とを比較し、積算ずれ量が第四の閾値以上となった場合には、ボンディング不良と判断し、図９のステップＳ２２１に示すようにボンディング動作を停止する。先に説明したとおり、積層数が二層の場合には、積算ずれ量は層間ずれ量ΔＸ１２と同様である。

[0060] そして、制御部５０は、層間ずれ量、積算ずれ量ともに第三、第四の閾値未満の場合には、図９のステップＳ２１９に示すように、所定の層数だけ半導体チップをボンディングしたかどうかを判断し、所定の層数だけ積層ボンディングした場合には、制御部５０は、図９のステップＳ２２１に示すようにボンディングを停止する。また、所定の層数だけ積層ボンディングしていないと判断した場合には、図９のステップＳ２２０に示すように、カウンタＮを１だけインクレメントして、Ｎ＝２とし、図９のステップＳ２１１に戻り、第２層の半導体チップ２００の上に図１１（ｂ）に示すように第３層の半導体チップ３００を積層ボンディングする。

[0061] 制御部５０は、図９のステップ２１１に示すように、図１１（ｂ）に示す第２層（Ｎ＝２）の半導体チップ２００の表面２００ａのアライメントマー

クの画像を取得した後、図９のステップＳ２１２に示すように、図１１（ｂ）に示す第３層（Ｎ＋１＝３）の半導体チップ３００の裏面３００ｂのアライメントマークの画像を取得する。そして、制御部５０は、図９のステップＳ２１３に示すように、所定のオフセット量だけ各アライメントマークの位置をずらして図１１（ｂ）に示す第２層（Ｎ＝２）の半導体チップ２００の上に第３層（Ｎ＋１＝３）の半導体チップ３００を積層ボンディングする。

[0062] 積層ボンディングの後、制御部５０は、図９のステップＳ２１４に示すように、第３層（Ｎ＋１＝３）の半導体チップ３００の第３貫通電極３０２の表面３０２ａの画像を取得し、前回のループ（Ｎ＝１）の際の図９のステップＳ２１４で取得した第２貫通電極２０２の表面２０２ａの画像と今回のループ（Ｎ＝２）の際の図９のステップＳ２１４で取得した第３貫通電極３０２の表面３０２ａの画像とに基づいて、図９のステップＳ２１５に示すように、第２層（Ｎ＝２）の半導体チップ２００と第３層（Ｎ＋１＝３）の半導体チップ３００との間のＸ方向の層間ずれ量ΔＸ２３を検出する。第１層と第２層と層間の場合と同様、オフセット量と積層ボンディングの際のずれ量との間に若干の誤差があるので図１１（ｂ）に示すように、オフセット量だけ第３層の半導体チップ３００をずらして積層ボンディングしても第２層の半導体チップ２００と第３層の半導体チップ３００との間には、若干の層間ずれ量ΔＸ２３が発生する。

[0063] また、制御部５０は、図９のステップＳ２１６に示すように、図９のステップＳ２１０で取得した第１貫通電極１０２の表面１０２ａの画像と今回のループ（Ｎ＝２）の図９のステップＳ２１４で取得した第３貫通電極３０２の表面３０２ａの画像に基づいて、図１１（ｂ）に示すように、第１層の半導体チップ１００と第３層（Ｎ＋１＝３）の半導体チップ３００との間のＸ方向の積算ずれ量ΔＸ１３を検出する。積算ずれ量ΔＸ１３は、第１層と第２層の各半導体チップ１００，２００の間の層間ずれ量ΔＸ１２に第２層と第３層の各半導体チップ２００，３００の間の層間ずれ量ΔＸ２３を加えたものである（ΔＸ１３＝ΔＸ１２+ΔＸ２３）。図１１（ｂ）に示すように、

第１層に対する第２層のずれの方向をマイナス方向（図中左方向）とすると、第２層に対する第３層のずれの方向はプラス方向（図中右方向）となるので、第１層に対する第３層の積算ずれ量ΔＸ１３＝ΔＸ１２+ΔＸ２３の絶対値は、第１層と第２層との間の層間ずれ量ΔＸ１２の絶対値よりも小さくなっている。また、逆に、第２層に対する第３層のずれの方向もマイナス方向（図中左方向）の場合には、第１層に対する第３層の積算ずれ量ΔＸ１３＝ΔＸ１２+ΔＸ２３の絶対値は、第１層と第２層との間の層間ずれ量ΔＸ１２の絶対値よりも大きくなる。

[0064] 次に制御部５０は、図９のステップＳ２１７に示すように、第２層と第３層の半導体チップ２００，３００の間の層間ずれ量ΔＸ２３と第三の閾値とを比較し、層間ずれ量Δ２３が第三の閾値以上となった場合には、ボンディング不良と判断し、図９のステップＳ２２１に示すようにボンディング動作を停止する。また、制御部５０は、図９のステップＳ２１８に示すように、第１層と第３層の半導体チップ１００，３００の間の積算ずれ量ΔＸ１３と第四の閾値とを比較し、積算ずれ量ΔＸ１３が第四の閾値以上となった場合には、ボンディング不良と判断し、図９のステップＳ２２１に示すようにボンディング動作を停止する。

[0065] そして、制御部５０は、層間ずれ量ΔＸ２３、積算ずれ量ΔＸ１３ともに第三、第四の閾値未満の場合には、図９のステップＳ２１９に示すように、所定の層数だけ半導体チップをボンディングしたかどうかを判断し、所定の層数だけ積層ボンディングした場合には、制御部５０は、図９のステップＳ２２１に示すようにボンディングを停止する。また、所定の層数だけ積層ボンディングしていないと判断した場合には、図９のステップＳ２２０に示すように、カウンタＮを１だけインクレメントして、Ｎ＝３とし、図９のステップＳ２１１に戻り、第３層の半導体チップ３００の上に第４層の半導体チップを積層ボンディングする。

[0066] 以上説明した実施形態では、層間ずれ量ΔＸ１２，ΔＸ２３と、積算ずれ量ΔＸ１３の両方が所定の閾値以上となった場合にはボンディングを停止す

るので、積層ボンディングにより製造する多層半導体装置４０の品質を向上させることができる。

[0067] なお、本実施形態では、ずれ量はＸ方向のずれ量ΔＸ１２，ΔＸ２３，ΔＸ１３として説明したが、Ｙ方向、θ方向のずれ量についても同様に層間ずれ量、積算ずれ量の両方のずれ量が所定の閾値以上となった場合にボンディングを停止するようにしてもよい。

[0068] 本発明は以上説明した実施形態に限定されるものではなく、請求の範囲により規定されている本発明の技術的範囲ないし本質から逸脱することない全ての変更及び修正を包含するものである。

符号の説明

[0069] １１　ボンディングステージ、１２　ＸＹテーブル、１３　ボンディングステージ駆動機構、１４　ボンディングツール、１５　ボンディングツール駆動機構、１６　二視野カメラ、２０　第一の層の半導体チップ、２０ａ，２２ａ，３０ａ，３２ａ　表面、２０ｂ，２２ｂ，３０ｂ，３２ｂ　裏面、２１ａ，３１ａ，３１ｂ　アライメントマーク、２２　第一の貫通電極、３０　第二の層の半導体チップ、３２　第二の貫通電極、４０　多層半導体装置、４１　固着層、５０　制御部、５１　ＣＰＵ、５２　メモリ、５３　相対位置検出プログラム、５４　第一の撮像プログラム、５５　第一のボンディングプログラム、５６　第二の撮像プログラム、５７　オフセット量設定プログラム、５８　第二のボンディングプログラム、５９　第三の撮像プログラム、６０　ずれ量検出プログラム、６１　オフセット量補正プログラム、６２　停止プログラム、６３　制御データ、６４　ボンディングツール駆動機構インターフェース、６５　二視野カメラインターフェース、６６　ボンディングステージ駆動機構インターフェース、７０　データバス、１００，２００，３００　半導体チップ、１００ａ，１０２ａ，２００ａ，２０２ａ，３００ａ，３０２ａ　表面、１０２，２０２，３０２　貫通電極、１００ｂ，２００ｂ，３００ｂ　裏面、５００　フリップチップボンディング装置。

請求の範囲

[請求項1] ボンディング装置であって、

半導体チップの画像を撮像するカメラと、

前記カメラが撮像した画像の画像処理と第一の貫通電極が設けられる第一の層の前記半導体チップの上に前記第一の貫通電極に対応する位置に第二の貫通電極が設けられる第二の層の前記半導体チップを積層ボンディングするボンディング制御とを行う制御部と、を含み、

前記制御部は、

積層ボンディングする前に前記カメラによって撮像した第一の層の半導体チップ表面の前記第一の貫通電極の画像と、積層ボンディングした後に前記カメラによって撮像した第二の層の半導体チップ表面の前記第二の貫通電極の画像とに基づいて積層ボンディングされた前記各層の半導体チップの相対位置を検出する相対位置検出手段を含むボンディング装置。

[請求項2] 請求項１に記載のボンディング装置であって、

前記相対位置は、前記第一の層の半導体チップ表面上の基準軸に沿った方向または前記基準軸と直交する方向の前記第二の層の半導体チップの位置ずれ、または前記基準軸に対する前記第二の層の半導体チップの回転角度のいずれか一つまたは複数の組み合わせであるボンディング装置。

[請求項3] 請求項１に記載のボンディング装置であって、

前記第一の層の半導体チップと前記第二の層の半導体チップは、隣接する２つの層の各半導体チップであるボンディング装置。

[請求項4] 請求項２に記載のボンディング装置であって、

前記第一の層の半導体チップと前記第二の層の半導体チップは、隣接する２つの層の各半導体チップであるボンディング装置。

[請求項5] 請求項１に記載のボンディング装置であって、

前記第一の層の半導体チップは、初層の半導体チップであり、前記

第二の層の半導体チップは、前記初層の半導体チップの上側に積層ボンディングされた他の半導体チップであるボンディング装置。

[請求項6] 請求項２に記載のボンディング装置であって、

前記第一の層の半導体チップは、初層の半導体チップであり、前記第二の層の半導体チップは、前記初層の半導体チップの上側に積層ボンディングされた他の半導体チップであるボンディング装置。

[請求項7] 請求項１に記載のボンディング装置であって、

前記制御部は、

積層ボンディングする前に前記カメラによって第一の層の半導体チップ表面の前記第一の貫通電極の画像を撮像する第一の撮像手段と、

積層ボンディングする前に前記カメラによって撮像した第一の層の半導体チップ表面の第一のアライメントマークと積層ボンディングする前に前記カメラによって撮像した第二の層の半導体チップ裏面の第二のアライメントマークとの位置を合わせて前記第二の層の半導体チップを前記第一の層の半導体チップの上に積層ボンディングする第一のボンディング手段と、

前記第一のボンディング手段によって積層ボンディングした後に前記カメラによって第二の層の半導体チップ表面の前記第二の貫通電極の画像を撮像する第二の撮像手段と、

前記第一の撮像手段によって撮像した前記第一の貫通電極の画像と前記第二の撮像手段によって撮像した前記第二の貫通電極の画像とに基づいて前記各層の半導体チップの相対位置を検出し、検出した相対位置を積層ボンディングの際のオフセット量として設定するオフセット量設定手段と、

を含むボンディング装置。

[請求項8] 請求項７に記載のボンディング装置であって、

前記制御部は、

前記第一のアライメントマークに前記第二のアライメントマークが

合う位置から前記オフセット量設定手段で設定したオフセット量だけ前記第二の層の半導体チップをずらして前記第一の層の半導体チップの上に積層ボンディングする第二のボンディング手段と、

前記第二のボンディング手段によって積層ボンディングした後に前記カメラによって第二の層の半導体チップ表面の前記第二の貫通電極の画像を撮像する第三の撮像手段と、

前記第一の撮像手段によって撮像した前記第一の貫通電極の画像と前記第三の撮像手段によって撮像した前記第二の貫通電極の画像とに基づいて前記各層の半導体チップの相対位置のずれ量を検出するずれ量検出手段と、

を含むボンディング装置。

[請求項9] 請求項８に記載のボンディング装置であって、

前記制御部は、

前記ずれ量検出手段で検出したずれ量が第一の閾値未満で、第二の閾値以上の場合には、前記ずれ量の所定割合だけ前記オフセット量を補正するオフセット量補正手段を含むボンディング装置。

[請求項10] 半導体装置の製造方法であって、

第一の貫通電極が設けられる第一の層の半導体チップの上に前記第一の貫通電極に対応する位置に第二の貫通電極が設けられる第二の層の半導体チップを積層ボンディングするボンディング装置を準備する工程と、

積層ボンディングする前にカメラによって第一の層の半導体チップ表面の前記第一の貫通電極の画像を撮像する第一の撮像工程と、

積層ボンディングする前に前記カメラによって撮像した第一の層の半導体チップ表面の第一のアライメントマークと積層ボンディングする前に前記カメラによって撮像した第二の層の半導体チップ裏面の第二のアライメントマークとの位置を合わせて前記第二の層の半導体チップを前記第一の層の半導体チップの上に積層ボンディングする第一

のボンディング工程と、

前記第一のボンディング工程の後に前記カメラによって第二の層の半導体チップ表面の前記第二の貫通電極の画像を撮像する第二の撮像工程と、

前記第一の貫通電極の画像と前記第二の貫通電極の画像とに基づいて前記各層の半導体チップの相対位置を検出し、検出した相対位置を積層ボンディングの際のオフセット量として設定するオフセット量設定工程と、

を含む半導体装置の製造方法。

[請求項11] 請求項１０に記載の半導体装置の製造方法であって、

前記第一のアライメントマークに前記第二のアライメントマークが合う位置から前記オフセット量だけ前記第二の層の半導体チップをずらして前記第一の層の半導体チップの上に積層ボンディングする第二のボンディング工程と、

前記第二のボンディング工程の後に前記カメラによって第二の層の半導体チップ表面の前記第二の貫通電極の画像を撮像する第三の撮像工程と、

前記第一の撮像手段によって撮像した前記第一の貫通電極の画像と前記第三の撮像手段によって撮像した前記第二の貫通電極の画像とに基づいて前記各層の半導体チップの相対位置のずれ量を検出するずれ量検出工程と、

を含む半導体装置の製造方法。

[請求項12] 請求項１０に記載の半導体装置の製造方法であって、

前記第一の層の半導体チップと前記第二の層の半導体チップは、隣接する２つの層の各半導体チップである半導体装置の製造方法。

[請求項13] 請求項１１に記載の半導体装置の製造方法であって、

前記第一の層の半導体チップと前記第二の層の半導体チップは、隣接する２つの層の各半導体チップである半導体装置の製造方法。

［請求項14］ 請求項１０に記載の半導体装置の製造方法であって、

前記第一の層の半導体チップは、初層の半導体チップであり、前記第二の層の半導体チップは、前記初層の半導体チップの上側に積層ボンディングされた他の半導体チップである半導体装置の製造方法。

［請求項15］ 請求項１１に記載の半導体装置の製造方法であって、

前記第一の層の半導体チップは、初層の半導体チップであり、前記第二の層の半導体チップは、前記初層の半導体チップの上側に積層ボンディングされた他の半導体チップである半導体装置の製造方法。