

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
10 février 2005 (10.02.2005)

PCT

(10) Numéro de publication internationale
WO 2005/013318 A3

(51) Classification internationale des brevets⁷ :

H01L 21/762

(21) Numéro de la demande internationale :

PCT/FR2004/002038

(22) Date de dépôt international : 29 juillet 2004 (29.07.2004)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :

03/09304 29 juillet 2003 (29.07.2003) FR
10/691,403 21 octobre 2003 (21.10.2003) US

(71) Déposant (pour tous les États désignés sauf US) :
S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES [FR/FR]; Parc Technologique des Fontaines,
Chemin des Franques, F-38190 Bernin (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) :
MALEVILLE, Christophe [FR/FR]; 90, rue du Château,
F-38660 La Terrasse (FR). **NEYRET, Eric** [FR/FR]; 2,
rue Lesdiguières, F-38360 Sassenage (FR). **BEN MO-
HAMED, Nadia** [FR/FR]; 8, hameau du Grand Pré,
F-38140 Renage (FR).

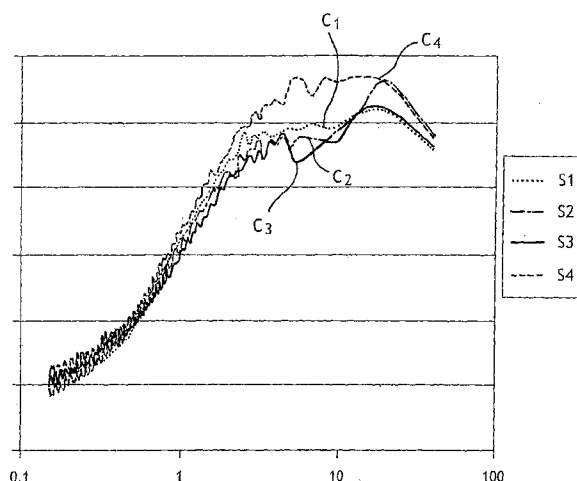
(74) Mandataires : **MARTIN, Jean-Jacques** etc.; Cabinet
Regimbeau, 20, rue de Chazelles, F-75847 Paris Cedex 17
(FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,
MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH,

[Suite sur la page suivante]

(54) Title: METHOD FOR OBTAINING A THIN HIGH-QUALITY LAYER BY CO-IMPLANTATION AND THERMAL ANNEALING

(54) Titre : PROCEDE D'OBTENTION D'UNE COUCHE MINCE DE QUALITE ACCRUE PAR CO-IMPLANTATION ET RECUIT THERMIQUE



(57) Abstract: The invention relates to a method for creating a structure comprising a thin semiconductor material layer on a substrate, comprising the following steps: a species is implanted underneath a surface of a donor substrate wherefrom the thin layer is to be made in order to create an area of embrittlement inside the thickness of the donor substrate; the surface of the donor substrate which underwent implantation is placed in intimate contact with a support substrate; the donor substrate is detached at said area of embrittlement in order to transfer part of the donor substrate onto the support substrate and to form the thin layer thereon. The invention is characterized in that the implementation step involves co-implmentation of at least two different atomic species in order to minimize low frequency roughness in the structure obtained after detachment; the method also comprises a finishing step comprising at least one rapid thermal annealing operation in order to minimize high frequency roughness in the structure obtained after detachment.

[Suite sur la page suivante]

WO 2005/013318 A3



PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN,
TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

Publiée :

- avec rapport de recherche internationale
- avec revendications modifiées

(84) **États désignés** (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(88) **Date de publication du rapport de recherche internationale:**

24 mars 2005

Date de publication des revendications modifiées:

19 mai 2005

Déclaration en vertu de la règle 4.17 :

- relative à la qualité d'inventeur (règle 4.17.iv)) pour US seulement

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) **Abrége :** L'invention concerne un procédé de réalisation d'une structure comprenant une couche mince de matériau semi-conducteur sur un substrat, comportant les étapes consistant à : réaliser une implantation d'espèces, sous une face d'un substrat donneur à partir duquel la couche mince doit être réalisée, de manière à créer une zone de fragilisation dans l'épaisseur du substrat donneur ; mettre en contact intime la face du substrat donneur ayant subi l'implantation avec un substrat support ; détacher le substrat donneur au niveau de la zone de fragilisation, pour transférer une partie du substrat donneur sur le substrat support et former la couche mince sur celui-ci ; caractérisé en ce que : l'étape d'implantation met en oeuvre une co-implantation d'au moins deux espèces atomiques différentes de manière à minimiser les rugosités basses fréquences au niveau de la structure obtenue après détachement ; et le procédé comporte en outre une étape de finition comprenant au moins une opération de recuit thermique rapide de manière à minimiser les rugosités hautes fréquences au niveau de la structure obtenue après détachement.

REVENDICATIONS MODIFIEES

**[Reçues par le Bureau international le 03 mars 2005 (03.03.2005) :
revendications 1-22 remplacées par les revendications 1-19 modifiées] ***