(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2025 年 10 月 23 日 (23.10.2025)

WIPO | PCT

(10) 国际公布号
WO 2025/218398 A1

(51) 国际专利分类号:
H10B 12/00 (2023.01)

(21) 国际申请号: PCT/CN2025/082244

(22) 国际申请日: 2025 年 3 月 13 日 (13.03.2025)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202410465795.7 2024年4月17日 (17.04.2024) CN

(71) 申请人: 长鑫科技集团股份有限公司 (**CXMT CORPORATION**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(72) 发明人: 张齐 (**ZHANG, Qi**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 刘力挽 (**LIU, Liwan**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 刘潇涛 (**LIU, Xiaotao**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。 林艳兵 (**LIN, Yanbing**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号 230601 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UY, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(54) **Title:** METHOD FOR MANUFACTURING SEMICONDUCTOR STRUCTURE AND SEMICONDUCTOR STRUCTURE

(54) 发明名称: 一种半导体结构的制造方法及其半导体结构

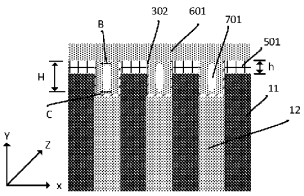


图 2I

(57) **Abstract:** A method for manufacturing a semiconductor structure, and a semiconductor structure. The method comprises: providing a substrate (1), wherein the substrate (1) is provided with an active pillar (11) and an isolation layer (12) arranged at intervals in a first direction (X), and both the active pillar (11) and the isolation layer (12) extend in a second direction (Y), the first direction (X) being parallel to a surface of the substrate (1), the second direction (Y) being parallel to the thickness direction of the substrate (1), and the second direction (Y) being perpendicular to the first direction (X); removing part of the isolation layer (12) to form a first recess (201); depositing a first dielectric layer (302) on at least a side wall of the first recess (201), so as to form a second recess (202); forming a first metal layer (401), the first metal layer (401) at least directly covering the active pillar (11); performing heat treatment to form a conductive structure (501), wherein the first dielectric layer (302) covers a side wall of the conductive structure (501), and the conductive structure (501) extends in a third direction (Z), the third direction (Z) being perpendicular to the first direction (X) and the second direction (Y); and forming a second dielectric layer (601), wherein the second dielectric layer fills the second recess (202).

WO 2025/218398 A1

[见续页]

(57) 摘要: 一种半导体结构的制造方法及其半导体结构。方法包括：提供基底（1），基底（1）具有沿第一方向（X）间隔排布的有源柱（11）和隔离层（12），有源柱（11）和隔离层（12）均沿第二方向（Y）延伸，第一方向（X）平行于基底（1）表面，第二方向（Y）平行于基底（1）厚度方向，第二方向（Y）与第一方向（X）垂直；去除部分隔离层（12）以形成第一凹槽（201）；至少在第一凹槽（201）侧壁沉积第一介质层（302），以形成第二凹槽（202）；形成第一金属层（401），第一金属层（401）至少直接覆盖有源柱（11）；进行热处理以形成导电结构（501），第一介质层（302）覆盖导电结构（501）侧壁，导电结构（501）沿第三方向（Z）延伸，第三方向（Z）垂直于第一方向（X）和第二方向（Y）；形成第二介质层（601），第二介质层填充第二凹槽（202）。