

明 細 書

発明の名称：

電子機器、合成ストリーム送信方法およびプログラム

技術分野

[0001] 本技術は、電子機器、合成ストリーム送信方法およびプログラムに関し、特に、複数のストリームを1つのストリームに合成して外部機器との間で送受信する電子機器等に関する。

背景技術

[0002] 2011年1月リリースのC I _ P l u s 規格 v 1 . 3 . 1 では複数の受信チャンネルを同時にデスクランブル処理する機能がなく、視聴者が番組を見ながら別の番組を同時録画することができなかった。C I _ P l u s 以外に同機能を規格化した前例として米国オープンケーブル (Open Cable) 規格のM - C a r d 方式があり、運用されている。

[0003] M - C a r d 方式は、テレビ受信機 (TV Set) あるいはセットトップボックス (Set-top Box) などのホストデバイス (Host Device) 内の2つのチューナがそれぞれ受信するM P E G - T S 信号を時間軸上でフルマルチプレクスすることで、ホストデバイスからデスクランブル機能を持つC A M モジュールに、従来の物理インタフェースを変更することなく出力することを実現する。

[0004] 例えば、特許文献1には、2つのトランスポートストリームをマルチプレクスして合成ストリームを作成し、この合成ストリームを、デスクランブル処理を行うセキュリティメカニズムとの間で送受信し、受信された合成ストリームのトランスポートパケットをストリーム識別情報に基づいて振り分けることが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：米国特許第7508454号明細書

発明の概要

発明が解決しようとする課題

[0006] 本技術の目的は、複数のストリームを1つのストリームに合成して外部機器との間で良好に送受信可能とすることにある。

課題を解決するための手段

[0007] 本技術の概念は、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、

上記作成された合成ストリームを外部機器に送信するストリーム送信部と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持部と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とするカウンタ情報付加部と、

上記外部機器から上記合成ストリームを受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から順次出力される処理情報に基づいて処理する処理部とを備える

電子機器にある。

[0008] 本技術において、合成ストリーム作成部により、複数のトランスポートストリームのトランスポートストリームパケットが合成されて合成ストリームが作成される。そして、ストリーム送信部により、この合成ストリームが外部機器に送信される。例えば、ストリーム送信部およびストリーム受信部は、合成ストリームを、DVB-CIコモンインタフェース、またはCI+コモンインタフェースを介して、外部機器との間で送受信し、外部機器は、デ

スクランブル処理を行うコンディショナル・アクセス・モジュール（CAMモジュール）である、ようにされてもよい。

[0009] 処理情報保持部により、合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力される、この各トランスポートストリームパケットをそれぞれ処理するための処理情報が、一定期間保持される。例えば、処理情報保持部は、FIFO（first in first out）メモリなどで構成される。

[0010] カウント情報付加部により、外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、このトランスポートストリームパケットに設けられたカウント情報付加領域が、特定のカウンタ値が付加された状態とされる。例えば、カウント情報付加領域は、トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される、ようにされてもよい。

[0011] この場合、一部領域は、同期信号のビット値が1となっている所定数のビット領域である、ようにされてもよい。この場合、特定のカウンタ値が全てのビット値が1であるときには、同期信号の対応するビット値をそのまま使用することが可能となり、書き換えを行うことが不要となる。

[0012] ストリーム受信部により、外部機器から合成ストリームが受信される。例えば、外部機器では、各トランスポートストリームパケットに設けられたカウント情報付加領域に付加されているカウンタ情報が特定のカウンタ値であることに基づき、送信される合成ストリームの各トランスポートストリームパケットの順番は、受信された合成ストリームの各トランスポートストリームパケットの順番と同じくされる。そして、処理部により、受信された合成ストリームの各トランスポートストリームパケットが、処理情報から順次出力される、各トランスポートストリームパケットに対応した処理情報に基づいて、処理される。

[0013] このように本技術においては、外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、このトランスポートストリームパケ

ットに設けられたカウント情報付加領域を、特定のカウント値が付加された状態とするものである。そのため、外部機器に、カウント情報を利用したパケット順入れ替え対応機能がないことを伝えることができ、外部機器から、各トランスポートストリームパケットの順番が送信時と同じくされた合成ストリームを受信することが可能となる。

[0014] なお、本技術において、例えば、各トランスポートストリームパケットを処理するための処理情報は、この各トランスポートストリームパケットの元のトランスポートストリームにおける時間位置を示す時間情報を含み、処理部は、受信された合成ストリームの各トランスポートストリームパケットが振り分けられた各ストリームにおいて、各トランスポートストリームパケットを、この各トランスポートストリームパケットにそれぞれ対応した時間情報に応じた時間位置に配置して、複数のトランスポートストリームを再構成する、ようにされてもよい。

[0015] この場合、外部機器に送信される合成ストリームの各トランスポートストリームパケットに、元のトランスポートストリームを識別するストリーム識別情報を付加する識別情報付加部と、受信された合成ストリームの各トランスポートストリームパケットからストリーム識別情報を取得する識別情報取得部とをさらに備え、処理部は、受信された合成ストリームの各トランスポートストリームパケットを、各トランスポートストリームパケットのそれぞれから取得されたストリーム識別情報に応じて各ストリームに振り分ける、ようにされてもよい。

[0016] また、本技術の他の概念は、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、

上記作成された合成ストリームを外部機器に送信するストリーム送信部と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ

れ処理するための処理情報を、一定期間保持する処理情報保持部と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域と、該トランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報を付加するカウンタ情報付加部と、

上記外部機器から上記合成ストリームを受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から取り出される、該トランスポートストリームパケットに付加されているカウンタ情報と同じ値のカウンタ情報が付加されている上記処理情報に基づいて処理する処理部とを備える

電子機器にある。

[0017] 本技術において、合成ストリーム作成部により、複数のトランスポートストリームのトランスポートストリームパケットが合成されて合成ストリームが作成される。そして、ストリーム送信部により、この合成ストリームが外部機器に送信される。例えば、ストリーム送信部およびストリーム受信部は、合成ストリームを、DVB-CIコモンインタフェース、またはCI+コモンインタフェースを介して、外部機器との間で送受信し、外部機器は、デスクランブル処理を行うコンディショナル・アクセス・モジュール（CAMモジュール）である、ようにされてもよい。

[0018] 処理情報保持部により、合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力される、該各トランスポートストリームパケットをそれぞれ処理するための処理情報が、一定期間保持される。例えば、処理情報保持部は、FIFO（first in first out）メモリなどで構成される。

[0019] カウンタ情報付加部により、外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、このトランスポートストリームパケットに設けられたカウンタ情報付加領域と、このトランスポートストリームパ

ケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報が付加される。例えば、カウンタ情報付加領域は、トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される、ようにされてもよい。そして、この場合、例えば、一部領域は、下位4ビットまたは下位3ビットの領域である、ようにされてもよい。

[0020] ストリーム受信部により、外部機器から合成ストリームが受信される。そして、処理部により、受信された合成ストリームの各トランスポートストリームパケットが、処理情報保持部から取り出される、このトランスポートストリームパケットに付加されているカウンタ情報と同じカウンタ値のカウンタ情報が付加されている処理情報に基づいて処理される。

[0021] このように本技術においては、外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、このトランスポートストリームパケットに設けられたカウンタ情報付加領域と、このトランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報を付加するものである。そのため、外部機器に、カウンタ情報を利用したパケット順入れ替わり対応機能があることを伝えることができる。そして、この場合、外部機器から各トランスポートストリームパケットの順番が送信時と異なる合成ストリームを受信する場合であっても、受信された合成ストリームの各トランスポートストリームパケットを、それに対応した処理情報に基づいて、適切に処理することが可能となる。

[0022] なお、本技術において、例えば、各トランスポートストリームパケットを処理するための処理情報は、各トランスポートストリームパケットの元のトランスポートストリームにおける時間位置を示す時間情報を含み、処理部は、受信された合成ストリームの各トランスポートストリームパケットが振り分けられた各ストリームにおいて、各トランスポートストリームパケットを、各トランスポートストリームパケットにそれぞれ対応した時間情報に応じ

た時間位置に配置して、複数のトランスポートストリームを再構成する、ようにされてもよい。

[0023] この場合、外部機器に送信される合成ストリームの各トランスポートストリーム packets に、元のトランスポートストリームを識別するストリーム識別情報を付加する識別情報付加部と、受信された合成ストリームの各トランスポートストリーム packets からストリーム識別情報を取得する識別情報取得部とをさらに備え、処理部は、受信された合成ストリームの各トランスポートストリーム packets を、各トランスポートストリーム packets のそれぞれから取得されたストリーム識別情報に応じて各ストリームに振り分ける、ようにされてもよい。

[0024] また、本技術の他の概念は、

複数のトランスポートストリームのトランスポートストリーム packets を合成して作成された合成ストリームを外部機器から受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリーム packets を分離し、該分離された各トランスポートストリーム packets に対し復号化処理を施し、該復号化処理が施された各トランスポートストリーム packets を合成して合成ストリームを作成する処理部と、

上記作成された合成ストリームを上記外部機器に送信するストリーム送信部と、

上記受信された合成ストリームのトランスポートストリーム packets 毎に該トランスポートストリーム packets に設けられたカウント情報付加領域に付加されているカウント情報に基づいて、上記処理部を制御する制御部とを備える電子機器にある。

[0025] 本技術において、ストリーム受信部により、複数のトランスポートストリームのトランスポートストリーム packets を合成して作成された合成ストリームが外部機器から受信される。処理部により、受信された合成ストリームの各トランスポートストリーム packets が分離され、この分離された各トラ

ンサポートストリームパケットに対し復号化処理が施され、この復号化処理が施された各トランスポートストリームパケットが合成されて合成ストリームが作成される。そして、ストリーム送信部により、作成された合成ストリームが外部機器に送信される。

[0026] 制御部により、受信された合成ストリームの各トランスポートストリームパケットに設けられたカウント情報付加領域に付加されているカウント情報に基づいて、処理部が制御される。例えば、カウント情報付加領域は、トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される、ようにされてもよい。

[0027] 例えば、制御部は、カウント情報が特定のカウンタ値であるとき、作成される合成ストリームの各トランスポートストリームパケットの順番が、受信された合成ストリームの各トランスポートストリームパケットの順番と同じくなるように、制御する、ようにされてもよい。そして、この場合、制御部は、さらに、復号化処理を高速に動作させる、ようにされてもよい。このように高速動作させることで、消費電力は増加するものの、遅延量の低減が可能となる。

[0028] このように本技術においては、受信された合成ストリームの各トランスポートストリームパケットに設けられたカウント情報付加領域に付加されているカウント情報に基づいて、処理部を制御するものである。この場合、外部機器がカウント情報を利用したパケット順入れ替わり対応機能を備えていないことも容易に把握でき、その場合には、外部機器に、各トランスポートストリームパケットの順番が送信時と同じくされた合成ストリームを送信することが可能となる。

発明の効果

[0029] 本技術によれば、複数のストリームを1つのストリームに合成して外部機器との間で良好に送受信できる。

図面の簡単な説明

[0030] [図1]実施の形態としてのデジタル放送の受信システムの構成例を示すブロッ

ク図である。

[図2] カウント情報を利用したパケット順入れ替わり対応機能を持ち、CAMモジュールにおいてパケット順の入れ替わりを許容できるコモンインタフェースコントローラの構成例を示すブロック図である。

[図3] トランスポートストリームパケット (TSP) の構造を示す図である。

[図4] コモンインタフェースコントローラを構成するマルチプレクス部の構成例を示すブロック図である。

[図5] PIDパケットに付加される情報と、FIFO部で一定期間だけ保持される情報の一例を示す図である。

[図6] 同期バイト領域におけるLTSID、LCCのビット割り当て例を示す図である。

[図7] LTSIDに4ビットが割り当てられ、LCCに4ビットが割り当てられる場合におけるビット配置例などを示す図である。

[図8] LTSIDに5ビットが割り当てられ、LCCに3ビットが割り当てられる場合におけるビット配置例などを示す図である。

[図9] LTSIDに4ビットが割り当てられ、LCCに4ビットが割り当てられる場合における他のビット配置例などを示す図である。

[図10] コモンインタフェースコントローラを構成するデマルチプレクス部の構成例を示すブロック図である。

[図11] コモンインタフェースコントローラを構成するFIFO部の構成例を示すブロック図である。

[図12] FIFO部の動作例 (1 / 2) を模式的に示す図である。

[図13] FIFO部の動作例 (2 / 2) を模式的に示す図である。

[図14] LTS付加部に供給される各トランスポートストリームのPIDパケットの構成例と、選択 (選局) されたサービスチャネル以外のPIDデータパケットを除いた後の不要でないPIDパケットの一例を示す図である。

[図15] マルチプレクス部およびLCC付加部の処理を説明するための図である。

[図16]デマルチプレクス部およびF I F O部の処理を説明するための図である。

[図17]各トランスポートストリームのP I Dパケットを合成して1つのストリームとしてC A Mモジュールに送信する際のコモンインタフェースコントローラの処理手順の一例を示すフローチャートである。

[図18]C A Mモジュールから各トランスポートストリームの合成されたP I Dパケットを受信する際のコモンインタフェースコントローラの処理手順の一例を示す図である。

[図19]カウント情報を利用したパケット順入れ替わり対応機能を持たず、C A Mモジュールにおいてパケット順の入れ替わりを許容できないコモンインタフェースコントローラの構成例を示すブロック図である。

[図20]F I F O部の動作例（1 / 2）を模式的に示す図である。

[図21]F I F O部の動作例（2 / 2）を模式的に示す図である。

[図22]各トランスポートストリームのP I Dパケットを合成して1つのストリームとしてC A Mモジュールに送信する際のコモンインタフェースコントローラの処理手順の一例を示すフローチャートである。

[図23]C A Mモジュールから各トランスポートストリームの合成されたP I Dパケットを受信する際のコモンインタフェースコントローラの処理手順の一例を示す図である。

[図24]C A Mモジュールの構成例を示すブロック図である。

[図25]T S分離部で受信される合成ストリームC T Sがカウント情報を利用したパケット順入れ替わり対応機能を持つコントローラからのものである場合におけるタイミングチャートである。

[図26]T S分離部で受信される合成ストリームC T Sがカウント情報を利用したパケット順入れ替わり対応機能を持たないコントローラからのものである場合におけるタイミングチャートである。

[図27]C A Mモジュールにおける処理手順の一例を概略的に示すフローチャートである。

[図28] T S 分離部で受信される合成ストリーム C T S がカウント情報を利用したパケット順入れ替わり対応機能を持たないコントローラからのものであり、さらに復号化処理の動作を速くする場合におけるタイミングチャートである。

[図29] P I D パケットに付加される情報と、 F I F O 部で一定期間だけ保持される情報の他の一例を示す図である。

[図30] 巡回カウンタ領域における L T S I D, L C C のビット割り当て例を示す図である。

発明を実施するための形態

[0031] 以下、発明を実施するための形態（以下、「実施の形態」とする）について説明する。なお、説明を以下の順序で行う。

1. 実施の形態
2. 変形例

[0032] < 1. 実施の形態 >

[デジタル放送受信システムの構成例]

図 1 は、実施の形態としてのデジタル放送の受信システム 10 の構成例を示している。ここでは、3つのトランスポートストリームを取り扱う例を示すが、本技術で取り扱い可能なトランスポートストリームの数はこれに限定されない。受信システム 10 は、ホストデバイス (Host Device) 100 と、CAM モジュール (CAM Module) 200 とからなっている。ホストデバイス 100 は、テレビ受信機 (TV Set) あるいはセットトップボックス (Set-top Box) などの電子機器である。

[0033] ホストデバイス 100 は、マイクロプロセッサ (Microprocessor) 101 と、チューナ (Tuner) 102-1, 102-2, 102-3 と、デモジュレータ (Demodulator) 103-1, 103-2, 103-3 を有している。また、ホストデバイス 100 は、コモンインタフェースコントローラ (Common Interface Controller) 104 と、デマルチプレクサ (Demultiplexer) 105-1, 105-2, 105-3 を有している。さらに、ホストデバイス 100 は、MPEG デ

コーダ (MPEG Decoder) 106-1, 106-2, 106-3を有している。

- [0034] マイクロプロセッサ101は、ホストデバイス100の各部の動作を制御する。チューナ102-1, 102-2, 102-3は、それぞれ、放送局から送られてくるトランスポートストリームTS1, TS2, TS3のRF変調信号を受信する。そして、チューナ102-1, 102-2, 102-3は、それぞれ、デモジュレータ103-1, 103-2, 103-3に入力するために、そのRF変調信号を、中間周波数にダウンコンバートして出力する。デモジュレータ103-1, 103-2, 103-3は、それぞれ、中間周波数にダウンコンバートされたIF変調信号の復調を行って、ベースバンドのトランスポートストリームTS1, TS2, TS3を得る。
- [0035] コモンインタフェースコントローラ104は、デモジュレータ103-1, 103-2, 103-3で得られるトランスポートストリームTS1, TS2, TS3を合成して合成ストリームを作成し、CAMモジュール200との間で交換、つまり送受信する。このコモンインタフェースコントローラ104とCAMモジュール200との間には、DVB-CIコモンインタフェース (DVB-CI Common Interface)、あるいはCI+コモンインタフェース (CI+ Common Interface) により接続される。
- [0036] 各トランスポートストリームには、複数のサービスチャネルのPIDパケット (TSP: トランスポートストリームパケット) が時分割的に含まれている。コモンインタフェースコントローラ104は、各トランスポートストリームのそれぞれから選択 (選局) されていないサービスチャネルのPIDデータパケットを除いて交換を行う。これにより、伝送ビットレートの低減を図る。このコモンインタフェースコントローラ104の詳細構成については、さらに、後述する。
- [0037] デマルチプレクサ105-1, 105-2, 105-3は、それぞれ、コモンインタフェースコントローラ104で得られるトランスポートストリームTS1, TS2, TS3から、選択 (選局) されたサービスチャネルのPIDデータパケットを抽出する。このPIDデータパケットは、ビデオ、オーディ

オのPIDデータパケットである。MPEGデコーダ106-1, 106-2, 106-3は、それぞれ、デマルチプレクサ105-1, 105-2, 105-3で抽出されるPIDデータパケットで構成されるエレメンタリストリームを復号して、ビデオデータおよびオーディオデータを得る。

[0038] CAMモジュール200は、ホストデバイス100のコモンインタフェースコネクタ (Common Interface Connector) に嵌合する、デスクランブル処理を行うためのアタッチメントデバイスである。このCAMモジュール200は、視聴加入者情報、契約期間情報等が記録されている磁気カード、ICカードなどのカード (Smartcard) が挿入されて、使用される。

[0039] CAMモジュール200は、マイクロプロセッサ (Microprocessor) 201およびデスクランブラ (De-scrambling) 202を有している。CAMモジュール200は、ホストデバイス100のコモンインタフェースコントローラ104からコモンインタフェースで送られてくるPIDパケットを受信し、デスクランブル処理を施す。その後、CAMモジュール200は、各PIDパケットを、ホストデバイス100のコモンインタフェースコントローラ104に送信する。

[0040] 図1に示す受信システム10の動作を簡単に説明する。放送局から送られてくるトランスポートストリームTS1, TS2, TS3のRF変調信号は、それぞれ、チューナ102-1, 102-2, 102-3で受信される。そして、チューナ102-1, 102-2, 102-3では、そのRF変調信号が、中間周波数にダウンコンバートされて、デモジュレータ103-1, 103-2, 103-3に供給される。デモジュレータ103-1, 103-2, 103-3では、それぞれ、中間周波数にダウンコンバートされたIF変調信号の復調が行われて、ベースバンドのトランスポートストリームTS1, TS2, TS3が得られる。このトランスポートストリームTS1, TS2, TS3は、コモンインタフェースコントローラ104に供給される。

[0041] コモンインタフェースコントローラ104では、デモジュレータ103-1, 103-2, 103-3から供給されるトランスポートストリームTS1, T

S 2, T S 3のP I Dパケットが合成されて合成ストリームが作成される。そして、合成ストリームを構成する各P I Dパケットは、コモンインタフェースコントローラ104から、コモンインタフェースを介して、CAMモジュール200に順次送信される。この際、各トランスポートストリームのそれぞれから、選択（選局）されていないサービスチャネルのP I Dデータパケットが除かれる。

[0042] CAMモジュール200では、コモンインタフェースを介して、ホストデバイス100のコモンインタフェースコントローラ104から送られてくる合成ストリームが受信され、各P I Dパケットにデスクランブル処理が施される。その後、CAMモジュール200から、ホストデバイス100のコモンインタフェースコントローラ104に、コモンインタフェースを介して、合成ストリームが送信される。

[0043] コモンインタフェースコントローラ104では、コモンインタフェースを介して、CAMモジュール200から送られてくる合成ストリームが受信される。そして、このコモンインタフェースコントローラ104では、合成ストリームに含まれる各P I Dパケットが各ストリームに振り分けられ、トランスポートストリームT S 1, T S 2, T S 3が再構成される。この再構成されたトランスポートストリームT S 1, T S 2, T S 3は、それぞれ、デマルチプレクサ105-1, 105-2, 105-3に供給される。

[0044] デマルチプレクサ105-1, 105-2, 105-3では、それぞれ、コモンインタフェースコントローラ104で振り分けられたトランスポートストリームT S 1, T S 2, T S 3から、選択（選局）されたサービスチャネルのP I Dデータパケットが抽出される。デマルチプレクサ105-1, 105-2, 105-3で抽出されたビデオ、オーディオのP I Dデータパケットは、それぞれ、MPEGデコーダ106-1, 106-2, 106-3に供給される。

[0045] MPEGデコーダ106-1, 106-2, 106-3では、それぞれ、ビデオ、オーディオのP I Dデータパケットで構成されるビデオ、オーディオのエレメンタリストリームに対して復号化処理が施される。そして、MPEGデ

コーダ１０６-１，１０６-２，１０６-３からは、それぞれ、選択（選局）されたサービスチャネルのビデオデータおよびオーディオデータが出力される。

[0046] 〔コモンインタフェースコントローラの構成例〕

次に、コモンインタフェースコントローラ１０４の詳細構成を説明する。ここでは、（１）カウント情報を利用したパケット順入れ替わり対応機能を持つコモンインタフェースコントローラ１０４Ａと、（２）カウント情報を利用したパケット順入れ替わり対応機能を持たないコモンインタフェースコントローラ１０４Ｂについて説明する。

[0047] 「パケット順入れ替わり対応機能を持つ例」

最初に、カウント情報を利用したパケット順入れ替わり対応機能を持ち、CAMモジュール２００においてパケット順の入れ替わりを許容できるコモンインタフェースコントローラ１０４Ａについて説明する。図２は、コントローラ１０４Ａの構成例を示している。コントローラ１０４Ａは、ＬＴＳ(Local Time Stamp) 付加部１４１-１，１４１-２，１４１-３と、ＰＩＤフィルタ(PID filter) 部１４２-１，１４２-２，１４２-３を有している。また、コントローラ１０４Ａは、マルチプレクス(MUX) 部１４３と、ＬＣＣ(Local Continuity Counter) 付加部１４４と、デマルチプレクス(DEMUX) 部１４５と、ＬＣＣ抽出部１４６と、ＦＩＦＯ(First In First Out) 部１４７を有している。

[0048] ＬＴＳ付加部１４１-１，１４１-２，１４１-３は、それぞれ、入力されたトランスポートストリームＴＳ１，ＴＳ２，ＴＳ３の各ＰＩＤパケット（ＴＳＰ：トランスポートストリームパケット）に、入力時刻に対応したＬＴＳ(Local Time Stamp) を付加する。このＬＴＳは、例えば、自走式、あるいはＰＣＲリカバリされたクロックジェネレータで発生されるクロックに基づいて得られる。

[0049] ＰＩＤフィルタ部１４２-１，１４２-２，１４２-３は、それぞれ、トランスポートストリームＴＳ１，ＴＳ２，ＴＳ３から、選択（選局）されていないサービスチャネルのＰＩＤデータパケットを除く、フィルタリングを行う。

このフィルタリングにより、トランスポートストリームTS1, TS2, TS3の各PIDデータパケットを合成して得られる合成ストリームの伝送ビットレートの低減が図られる。

[0050] マルチプレクス部143は、トランスポートストリームTS1, TS2, TS3の各PIDパケットを合成して1つのストリーム、すなわち合成ストリームCTSを作成して出力する。また、マルチプレクス部143は、このように作成される合成ストリームCTSの各PIDパケットのTSヘッダ内の同期バイト (Sync byte) 領域の一部に、LTSID (Local TS Identifier) を付加する。このLTSIDは、各PIDパケットの元のトランスポートストリームを識別するストリーム識別情報であって、合成ストリームCTSを作成する際に生成して用いる。

[0051] 図3はTSP (PIDパケット) の構造を示している。TSPは188バイト固定長とされている。このTSPの先頭の4バイトはTSヘッダであり、それに続く184バイトはPESパケットペイロードとされている。TSヘッダには、先頭の同期バイト領域に8ビットの同期ワード (0x47) が存在し、さらに13ビットのPIDが存在し、最後に4ビットの巡回カウンタ (Continuity counter) が存在する。

[0052] また、マルチプレクス部143は、合成ストリームCTSの各PIDパケットの出力タイミングに合わせて、それぞれのPIDパケットに対応したLTS (Local Time Stamp) を出力する。LTSは、各PIDパケットの元のトランスポートストリームにおける時間位置を示す時間情報であって、例えば、上述したようにLTS付加部141-1, 141-2, 141-3で付加されたものを分離して使用する。

[0053] 図4は、マルチプレクス部143の構成例を示している。このマルチプレクス部143は、LTS分離部151-1, 151-2, 151-3と、TS多重部152を有している。LTS分離部151-1, 151-2, 151-3は、それぞれ、トランスポートストリームTS1, TS2, TS3の各PIDパケットからLTSを分離する。そして、LTS分離部151-1, 151-2, 1

5 1-3は、それぞれ、L T Sの付加がない各P I DパケットからなるトランスポートストリームT S 1, T S 2, T S 3を出力すると共に、各P I Dパケットに付加されていたL T Sを出力する。

[0054] T S多重部1 5 2は、L T S分離部1 5 1-1, 1 5 1-2, 1 5 1-3からそれぞれ出力されるトランスポートストリームT S 1, T S 2, T S 3の各P I Dパケットを合成して合成ストリームC T Sを作成して出力する。例えば、トランスポートストリームT S 1, T S 2, T S 3の各P I Dパケットはそれぞれ図示しないディアルポートメモリに一時的に蓄積され、時間的に早い順にP I Dパケットが順次取り出されて、合成が行われる。

[0055] また、T S多重部1 5 2は、合成ストリームC T Sの各P I Dパケットの元のトランスポートストリームを識別するための所定ビットのL T S I Dを作成し、このL T S I Dを各P I DパケットのT Sヘッダ内の同期バイト領域の一部に挿入付加する。そして、T S多重部1 5 2は、合成ストリームC T Sの各P I Dパケットの出力タイミングに合わせて、L T S分離部1 5 1-1, 1 5 1-2, 1 5 1-3から出力されるL T Sを用いて、各P I Dパケットにそれぞれ対応したL T Sを順次出力する。

[0056] L C C付加部1 4 4は、マルチプレクス部1 4 3から出力される合成ストリームC T SのP I Dパケット毎に、カウント情報付加領域に、L C C (Local continuity counter) として、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報を挿入付加する。ここで、カウンタ情報付加領域は、各P I DパケットのT Sヘッダ内の同期バイト領域の一部により構成される。この実施の形態において、特定のカウンタ値は、全てのビット値が1となる値とされる。この特定のカウンタ値は、後述するが、カウンタ情報を利用したパケット順入れ替わり対応機能を持たないコモンインタフェースコントローラ1 0 4 Bにおいて使用される。

[0057] L C C付加部1 4 4は、このようにL C Cが付加された合成ストリームC T Sの各P I DパケットをC A Mモジュール2 0 0に順次出力する。L C Cは、C A Mモジュール2 0 0内でのパケット順入れ替わりに対処するための

カウント情報であって、付加時に生成して用いる。また、LCC付加部144は、上述したように合成ストリームCTSの各PIDパケットに付加されるLCCを、マルチプレクス部143から各PIDパケットに対応して出力されるLTSにも付加する。LCC付加部144は、このようにLCCが付加された各LTSをFIFO部147に順次出力する。

[0058] 図5(a)は、ホストデバイス100(コントローラ104A, 104B)からCAMモジュール200に送信されるPIDパケットのTSヘッダ内の同期バイト(Sync byte)領域に、LTSIDとLCCが挿入されることを示している。LTSIDとLCCのいずれが先頭にあってもよい。また、LTSIDとLCCのビット領域が混在していてもよい。図5(b)は、PIDパケット毎にホストデバイス100(コントローラ104A)内のFIFO部147に供給されるLTSに、LCCが付加されることを示している。

[0059] 図6は、同期バイト領域における、LTSID, LCCのビット割り当て例を示している。例えば、LTSIDに6ビットが割り当てられ、LCCに2ビットが割り当てられる場合、64本のトランスポートストリームの識別が可能となり、2パケット以下の順序変化に対処可能となる。また、例えば、LTSIDに5ビットが割り当てられ、LCCに3ビットが割り当てられる場合、32本のトランスポートストリームの識別が可能となり、6パケット以下の順序変化に対処可能となる。また、例えば、LTSIDに4ビットが割り当てられ、LCCに4ビットが割り当てられる場合、16本のトランスポートストリームの識別が可能となり、14パケット以下の順序変化に対処可能となる。

[0060] 図7(a)は、LTSIDに4ビットが割り当てられ、LCCに4ビットが割り当てられる場合におけるビット配置例を示している。この例では、上位4ビットにLTSIDの4ビットが配置され、下位4ビットにLCCの4ビットが配置されている。なお、図7(b)は、同期バイト領域に元々配置されている同期ワード(0x47)の各ビット値を示している。第6ビット、第2ビット、第1ビットおよび第0ビットは“1”であり、第7ビット、

第5ビット、第4ビットおよび第3ビットは“0”である。

[0061] 図8(a)は、L T S I Dに5ビットが割り当てられ、L C Cに3ビットが割り当てられる場合におけるビット配置例を示している。この例では、上位5ビットにL T S I Dの5ビットが配置され、下位3ビットにL C Cの3ビットが配置されている。なお、図8(b)は、上述の図7(b)と同様に、同期バイト領域に元々配置されている同期ワード(0x47)の各ビット値を示している。

[0062] 上述の図7(a)および図8(a)に示すビット配置例では、上位ビット側にL T S I Dの各ビットが連続して配置され、下位ビット側にL C Cの各ビットが連続して配置されている。しかし、これとは逆に、上位ビット側にL C Cの各ビットが配置され、下位ビット側にL T S I Dの各ビットが配置されてもよい。また、L T S I DやL C Cの各ビットが連続して配置されていなくてもよい。

[0063] 図9(a)は、L T S I Dに4ビットが割り当てられ、L C Cに4ビットが割り当てられる場合におけるビット配置例を示している。この例では、第7ビット、第5ビット、第4ビットおよび第3ビットにL T S I Dの各ビットが配置され、第6ビット、第2ビット、第1ビットおよび第0ビットにL C Cの各ビットが配置されている。なお、図9(b)は、上述の図7(b)と同様に、同期バイト領域に元々配置されている同期ワード(0x47)の各ビット値を示している。

[0064] 図2に戻って、F I F O部147は、L C C付加部144から順次出力される、L C Cが付加されたL T Sを一定期間保持する。ここで、一定期間は、少なくとも、C A Mモジュール200における、合成ストリームC T Sの受信から送信に至るまでの最大遅延時間に対応した時間とする必要がある。

[0065] また、F I F O部147は、後述するようにC A Mモジュール200から受信された合成ストリームC T SのP I Dパケット毎に、そのP I Dパケットに対応したL T Sを出力する。この場合、F I F O部147は、P I Dパケットのヘッダ内の同期バイト領域に挿入付加されているL C Cを参照し、

それと同じ値のL C Cが付加されているL T Sを選択的に出力する。このような選択的出力により、C A Mモジュール2 0 0内でP I Dパケットの順序変化、つまりパケット順入れ替わりがあっても、各P I Dパケットに対応したL T Sを出力することが可能となる。

[0066] デマルチプレクス部1 4 5は、C A Mモジュール2 0 0から合成ストリームC T Sを受信する。そして、デマルチプレクス部1 4 5は、受信された合成ストリームの各P I Dパケットを、F I F O部1 4 7から出力される、そのP I Dパケットに対応したL T Sに基づいて処理する。

[0067] すなわち、デマルチプレクス部1 4 5は、受信された合成ストリームの各P I Dパケットを、そのヘッダ内の同期バイト領域に挿入付加されているL T S I Dに基づいて、各ストリームに振り分ける。そして、デマルチプレクス部1 4 5は、振り分けられた各ストリームにおいて、各P I Dパケットを、L T Sに応じた時間位置に配置して、トランスポートストリームT S 1, T S 2, T S 3を再構成する。

[0068] 図1 0は、デマルチプレクス部1 4 5の構成例を示している。このデマルチプレクス部1 4 5は、T S分離／S y n c置換部1 6 1と、出力タイミング調整部1 6 2-1, 1 6 2-2, 1 6 2-3を有している。

[0069] T S分離／S y n c置換部1 6 1は、C A Mモジュール2 0 0から受信された合成ストリームの各P I Dパケットを、それぞれに付加されているL T S I Dに基づいて、各ストリームに振り分ける。また、T S分離／S y n c置換部1 6 1は、各ストリームに振り分けられるそれぞれのP I Dパケットの同期バイト領域の各ビット値を、F I F O部1 4 7で同期ワード(0 x 4 7)の各ビット値に置換する。

[0070] 出力タイミング調整部1 6 2-1, 1 6 2-2, 1 6 2-3は、それぞれ、各ストリームにおいて、各P I Dパケットを、F I F O部1 4 7から出力される、各P I Dパケットにそれぞれ対応したL T Sに応じた時間位置に配置する。そして、出力タイミング調整部1 6 2-1, 1 6 2-2, 1 6 2-3は、それぞれ、再構成されたトランスポートストリームT S 1, T S 2, T S 3を出力

する。

[0071] 図2に戻って、LCC抽出部146は、受信された合成ストリームのPIDパケット毎に、そのヘッダ内の同期バイト領域に挿入されているLCCを抽出し、FIFO部147に送る。FIFO部147は、上述したように、このLCCを参照して、それと同じ値のLCCが付加されているLTSを選択的に出力する。

[0072] 図11は、FIFO部147の詳細構成の一例を示している。この例は、LCCが2ビットのカウント情報である場合の例である。このFIFO部147は、6個のフリップフロップ（ラッチ回路）171a, 171b, 171c, 171d, 171e, 171fの直列回路と、選択信号生成部172と、スイッチ部173を有している。

[0073] 6個のフリップフロップの直列回路は、処理情報保持部を構成している。各フリップフロップには、マルチプレクス（MUX）部143からTSシンク信号（TS Sync）がラッチ信号として入力される。LCC付加部144から入力されるLTS, LCCは、TSシンク信号（TS Sync）が入力される毎に、順次後段のフリップフロップにシフト保持される。

[0074] スイッチ部173は、フリップフロップ171c, 171d, 171e, 171fがそれぞれ保持する各LTSから、選択的に、1つのLTSを出力する。選択信号生成部172は、LCC抽出部146で抽出されたLCCと、フリップフロップ171c, 171d, 171e, 171fがそれぞれ保持する各LCCとを比較し、同じ値のLCCが付加されているLTSを出力するように、スイッチ部173に選択信号SWCを送る。

[0075] 図11に示す構成のFIFO部147により、CAMモジュール200内でPIDパケットの順番に変化（2パケット以下）があっても、受信された合成ストリームのPIDパケット毎に、そのPIDパケットに対応したLTSを取り出して出力できる。

[0076] 図12、図13は、図11に示す構成のFIFO部147の動作例を模式的に示している。この例は、LCCに2ビットが割り当てられ、CAMモジ

ジュール200の入力において、合成ストリームCTSの各PIDパケットに付加されているLCCは、「0」→「1」→「2」→「0」→「1」→・・・のように変化していく。上述したように、全てのビット値が1となるカウント値は飛ばされるので、「2」（2進数で「10」）の次は「3」（2進数で「11」）ではなく「0」（2進数で「00」）となる。

[0077] また、この例は、LTSIDに6ビットが割り当てられ、64本のトランスポートストリームの識別が可能とされている。そして、この例では、LTSID 0, LTSID 1, LTSID 2の3本のトランスポートストリームの各PIDパケットを合成して得られた合成ストリームCTSが取り扱われている。

[0078] なお、図12、図13において、FIFO部147の系に関しては、フリップフロップ171aの入力(FIFO in)と、フリップフロップ171cの出力(C out)、フリップフロップ171dの出力(D out)、フリップフロップ171eの出力(E out)、フリップフロップ171fの出力(F out)を示している。また、図12、図13においては、CAMモジュール200の系に関しては、入力(to CAM)と、出力(from CAM)を示している。「数字」は、FIFO部147の系に関しては、LTSに付加されているLCCの値を示し、CAMモジュール200の系に関しては、PIDパケットに付加されているLCCの値を示している。

[0079] CAMモジュール200の入力(to CAM)であるPIDパケットに付加されているLCCの値と、それに対応したフリップフロップ171aの入力(FIFO in)であるLTSに付加されているLCCの値とは一致している。TSシンク信号(TS Sync)の入力に伴って、図12(a)→(b)→(c)→(d)→・・・のように、状態が推移していく。

[0080] 図12(d)の状態に続いて、図13(e)の状態となる。このとき、CAMモジュール200の出力(from CAM)であるPIDパケットに付加されているLCCの値は「1」である。この値は、フリップフロップ171eの出力(E out)であるLTSに付加されているLCCの値と一致する。そのため、

このとき、FIFO部147のスイッチ部173は、選択信号SWCに基づいて、フリップフロップ171eのLTSを出力する。

[0081] 次に、図13(e)の状態に続いて、図13(f)の状態となる。このとき、CAMモジュール200の出力(from CAM)であるPIDパケットに付加されているLCCの値は「0」である(順番変化)。この値は、フリップフロップ171dの出力(D out)であるLTSに付加されているLCCの値と一致する。そのため、このとき、FIFO部147のスイッチ部173は、選択信号SWCに基づいて、フリップフロップ171dのLTSを出力する。

[0082] 次に、図13(f)の状態に続いて、図13(g)の状態となる。このとき、CAMモジュール200の出力(from CAM)であるPIDパケットに付加されているLCCの値は「2」である。この値は、フリップフロップ171fの出力(F out)であるLTSに付加されているLCCの値と一致する。そのため、このとき、FIFO部147のスイッチ部173は、選択信号SWCに基づいて、フリップフロップ171fのLTSを出力する。

[0083] 次に、図13(g)の状態に続いて、図13(h)の状態となる。このとき、CAMモジュール200の出力(from CAM)であるPIDパケットに付加されているLCCの値は「1」である。この値は、フリップフロップ171eの出力(E out)であるLTSに付加されているLCCの値と一致する。そのため、このとき、FIFO部147のスイッチ部173は、選択信号SWCに基づいて、フリップフロップ171eのLTSを出力する。以下、同様の動作を繰り返す。

[0084] 図2に示すコモンインタフェースコントローラ104Aの動作を説明する。デモジュレータ103-1, 103-2, 103-3(図1参照)から供給されるトランスポートストリームTS1, TS2, TS3は、それぞれ、LTS付加部141-1, 141-2, 141-3に供給される。このLTS付加部141-1, 141-2, 141-3では、それぞれ、入力されたトランスポートストリームTS1, TS2, TS3の各PIDパケット(TSP:トランスポートストリームパケット)に、入力時刻に対応したLTS(Local Time Stamp)

が付加される。

[0085] 各PIDパケットにLTSが付加されたトランスポートストリームTS1, TS2, TS3は、それぞれ、PIDフィルタ部142-1, 142-2, 142-3に供給される。このPIDフィルタ部142-1, 142-2, 142-3では、それぞれ、トランスポートストリームTS1, TS2, TS3から、選択（選局）されていないサービスチャネルのPIDデータパケットを除くフィルタリングが行われる。

[0086] 図14(a)は、LTS付加部141-1, 141-2, 141-3に供給されるトランスポートストリームTS1, TS2, TS3のPIDパケットの構成例を示している。図14(b)は、図14(a)の入力に対する、PIDフィルタ部142-1, 142-2, 142-3でフィルタリングを行った後に残るPIDパケット（不要でないPIDパケット）の一例を示している。

[0087] 図2に戻って、フィルタリング後のトランスポートストリームTS1, TS2, TS3は、マルチプレクス部143に供給される。このマルチプレクス部143では、トランスポートストリームTS1, TS2, TS3の、LTSが除去された各PIDパケットが合成されて合成ストリームCTSが作成される。

[0088] また、このマルチプレクス部143では、このように作成される合成ストリームCTSの各PIDパケットのTSヘッダ内の同期バイト領域に、LTSIDが挿入付加される（図5参照）。また、マルチプレクス部143では、合成ストリームCTSの各PIDパケットの出力タイミングに合わせて、それぞれのPIDパケットに対応したLTS(Local Time Stamp)が出力される。

[0089] マルチプレクス部143で作成された合成ストリームCTSは、LCC付加部144に供給される。また、マルチプレクス部143から出力されるLTSは、LCC付加部144に供給される。LCC付加部144では、合成ストリームCTSのPIDパケット毎に、各PIDパケットのTSヘッダ内の同期バイト領域に設けられたカウント情報付加領域に、LCCとして、特

定のカウント値を飛ばして順次カウントされるカウント情報が挿入付加される。

[0090] このLCCは、上述したように、CAMモジュール200内でのPIDパケットの順序変化、つまりパケット順入れ替わりに対処するためのカウント情報であって、付加時に生成されて用いられる。このようにLCCが付加された合成ストリームCTSの各PIDパケットは、LCC付加部144からCAMモジュール200に、コモンインタフェースを介して、順次送信される。

[0091] また、LCC付加部144では、上述したように合成ストリームCTSの各PIDパケットに付加されるLCCが、マルチプレクス部143から各PIDパケットに対応して出力されるLTSにも付加される。このようにLCCが付加された各LTSは、FIFO部147に、順次送信される。

[0092] 図15(a)は、PIDフィルタ部142-1, 142-2, 142-3からマルチプレクス部143に供給される各トランスポートストリームTS1, TS2, TS3の各PIDパケットの一例を示している。各PIDパケットにはLTSが付加されている。

[0093] 図15(b)は、LCC付加部144からCAMモジュール200に順次出力される合成ストリームCTSの各PIDパケットの並びの一例を示している。また、図15(c)は、LCC付加部144からFIFO部147に順次出力される、LCCが付加されたLTSの並びの一例を示している。

[0094] 合成ストリームCTSの各PIDパケットにはLTSID, LCCが付加されている。ここで、LTSID(ID1)は、元のトランスポートストリームがトランスポートストリームTS1であることを示すLTSIDである。また、LTSID(ID2)は、元のトランスポートストリームがトランスポートストリームTS2であることを示すLTSIDである。さらに、LTSID(ID3)は、元のトランスポートストリームがトランスポートストリームTS3であることを示すLTSIDである。

[0095] また、CAMモジュール200から、コモンインタフェースを介して、順

次受信される合成ストリームの各PIDパケットは、LCC抽出部146を通じて、デマルチプレクス部145に送られる。LCC抽出部146では、受信された合成ストリームのPIDパケット毎に、そのヘッダ内の同期バイト領域に挿入されているLCCが抽出され、FIFO部147に送られる。

[0096] FIFO部147では、LCC付加部144から順次出力される、LCCが付加されたLTSが一定期間保持される。この場合、少なくとも、CAMモジュール200における、合成ストリームCTSの受信から送信に至るまでの最大遅延時間に対応した時間だけは保持される。

[0097] そして、このFIFO部147では、CAMモジュール200から受信された合成ストリームCTSのPIDパケット毎に、そのPIDパケットに対応したLTSを出力することが行われる。すなわち、この場合、FIFO部147では、LCC抽出部146で抽出された、PIDパケットのヘッダ内の同期バイト領域に挿入付加されているLCCが参照され、それと同じ値のLCCが付加されているLTSが選択的に出力される（図11～図13参照）。

[0098] このようにFIFO部147から順次出力される各LTSはデマルチプレクス部145に送られる。デマルチプレクス部145では、受信された合成ストリームの各PIDパケットが、付加されているLTSID、さらには、FIFO部147から出力される、そのPIDパケットに対応したLTSに基づいて処理される。

[0099] すなわち、デマルチプレクス部145では、受信された合成ストリームの各PIDパケットがLTSIDに応じて各ストリームに振り分けられる。また、デマルチプレクス部145では、振り分けられた各ストリームにおいて、各PIDパケットがそれぞれに対応したLTSに応じた時間位置に配置されるよう出力タイミングが調整され、再構成されたトランスポートストリームTS1、TS2、TS3が得られる。

[0100] 図16(a)は、CAMモジュール200からコモンインタフェースを介してデマルチプレクス部145に順次入力される合成ストリームCTSの各

PIDパケットの一例を示している(図15(b)に対応しているが、*印では順番が変化している)。

[0101] また、図16(b)は、合成ストリームCTSの各PIDパケットの入力タイミングに合わせてFIFO部147からデマルチプレクサ部145に順次送られる各LTSの一例を示している(図15(c)に対応しているが、PIDパケットの順番変化に合わせて順番が変化している)。なお、実際には、ここにはLCCは存在しないが、PIDパケットに付加されているLCCとの比較のために図示している。

[0102] また、図16(c)は、デマルチプレクサ部145から出力される、再構成されたトランスポートストリームLTS1, LTS2, TS3の各PIDパケットの一例を示している。

[0103] 図17のフローチャートは、コモンインタフェースコントローラ104Aが、トランスポートストリームLTS1, LTS2, TS3の各PIDパケットを合成して合成ストリームCTSを作成し、それをCAMモジュール200に送信する際の処理手順の一例を示している。

[0104] コントローラ104Aは、スツップST1において、処理を開始し、その後、スツップST2の処理に移る。このスツップST2において、コントローラ104Aは、トランスポートストリームLTS1, LTS2, TS3を入力する。そして、コントローラ104Aは、スツップST3において、各トランスポートストリームのPIDパケットにLTSを付加する。

[0105] 次に、コントローラ104Aは、スツップST4において、各トランスポートストリームの選択(選局)されていないサービスチャネルのPIDデータパケットを除く。そして、コントローラ104Aは、スツップST5において、残ったPIDパケット(LTS除去後PIDパケット)を時間的に早いものから順に並べて合成して、合成ストリームを作成する。この際、コントローラ104Aは、各PIDパケットにLTSID, LCCを付加する。この場合のLCCは、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報である。

[0106] 次に、コントローラ104Aは、ステップST6において、合成ストリームCTSの各PIDパケットを、連続送信に必要なクロックレートで、CAMモジュール200に順次送信する。また、コントローラ104Aは、このステップST6で、各PIDパケットの送信に対応して、LCCが付加されたLTSをFIFO部147に入力して、一定時間保持させる。コントローラ104Aは、ステップST6の処理の後、ステップST7において、処理を終了する。

[0107] 図18のフローチャートは、コモンインタフェースコントローラ104Aが、CAMモジュール200から合成ストリームCTSを受信し、トランスポートストリームTS1, TS2, TS3を再構成する際の処理手順の一例を示している。

[0108] コントローラ104Aは、ステップST11において、処理を開始し、その後に、ステップST12の処理に移る。このステップST12において、コントローラ104Aは、CAMモジュール200から、合成ストリームCTSの各PIDパケットを順次受信する。また、コントローラ104Aは、FIFO部147から、各PIDパケットにそれぞれ対応するLTSを得る。

[0109] 次に、コントローラ104Aは、ステップST13において、合成ストリームCTSの各PIDパケットのSync置換を行うと共に、各PIDパケットを、それぞれに付加されているLTSIDに基づいて、対応するストリームに振り分ける。そして、コントローラ104Aは、ステップST14において、ストリーム毎に、各PIDパケットを、それぞれに付加されているLCCを参照してFIFO部147から選択的に出力されるLTSに基づいて、出力タイミングを調整して出力する。これにより、コントローラ104Aは、再構成されたトランスポートストリームTS1, TS2, TS3を出力する。コントローラ104Aは、ステップST14の処理の後、ステップST15において、処理を終了する。

[0110] なお、コントローラ104Aは、上述の図17のフローチャートに示す送

信処理と、上述の図 18 のフローチャートに示す受信処理とを並行して行い、それぞれを周期的に繰り返す。

[0111] 上述したように、図 2 に示すコントローラ 104A においては、CAM モジュール 200 に送信される合成ストリーム CTS の PID パケット毎に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報である LCC を付加することが行われる。この場合、LCC は、この PID パケットに設けられたカウンタ情報付加領域としての同期バイト領域の一部領域と、この PID パケットに対応して出力される LTS の双方に、付加される。

[0112] CAM モジュール 200 に送信される合成ストリーム CTS の PID パケット毎に、この LCC を付加することで、コントローラ 104A は、CAM モジュール 200 に、カウンタ情報を利用したパケット順入れ替わり対応機能があること、従って、パケット順入れ替わりが許容されることを伝えることができる。

[0113] また、このコントローラ 104A においては、受信された合成ストリーム CTS の各 PID パケットのヘッダ内の同期バイト領域に付加されている LCC に基づいて、FIFO 部 147 から各 PID パケットに対応した LTS を取得できる。そのため、CAM モジュール 200 から各 PID パケットの順番が送信時と異なる合成ストリーム CTS を受信する場合であっても、各 PID パケットを、それに対応した LTS に基づいて、適切に処理することが可能となる。

[0114] 「パケット順入れ替わり対応機能を持たない例」

次に、カウンタ情報を利用したパケット順入れ替わり対応機能を持たず、CAM モジュール 200 においてパケット順の入れ替わりを許容できないコモンインタフェースコントローラ 104B について説明する。図 19 は、コントローラ 104B の構成例を示している。この図 19 において、図 2 と対応する部分には同一符号を付し、適宜、その詳細説明を省略する。

[0115] コントローラ 104B は、LTS (Local Time Stamp) 付加部 141-1, 141-2, 141-3 と、PID フィルタ (PID filter) 部 142-1, 142-2

， 1 4 2 -3を有している。また、コントローラ 1 0 4 Bは、マルチプレクス (M U X) 部 1 4 3 と、L C C (Local Continuity Counter) 付加部 1 4 4 Bと、デマルチプレクス (D E M U X) 部 1 4 5 と、F I F O (First In First Out) 部 1 4 7 Bを有している。

[0116] L C C付加部 1 4 4 Bは、マルチプレクス部 1 4 3 から出力される合成ストリーム C T Sの P I Dパケット毎に、カウント情報付加領域に、L C C (Local continuity counter) として、特定のカウンタ値を挿入付加する。上述のコントローラ 1 0 4 A (図 2 参照) の説明で述べたように、カウント情報付加領域は各 P I Dパケットの T Sヘッダ内の同期バイト領域の一部により構成され、また、特定のカウンタ値は全てのビット値が 1 となる値とされる。

[0117] 図 7 (c) は、同期バイト領域の上位 4 ビットが L T S I Dに割り当てられ、下位 4 ビットが L C Cに割り当てられる場合において、L C Cの各ビットが 1 とされた例を示している。この場合、図 7 (b) に示すように、同期ワード (0 x 4 7) の下位 4 ビットは “0 1 1 1” であるので、L C C付加部 1 4 4 Bは、同期バイト領域の第 3 ビットを “0” から “1” に書き換え、その他の第 2 ビットから第 0 ビットの “1” をそのまま維持することになる。

[0118] また、図 8 (c) は、同期バイト領域の上位 5 ビットが L T S I Dに割り当てられ、下位 3 ビットが L C Cに割り当てられる場合において、L C Cの各ビットが 1 とされた例を示している。この場合、図 8 (b) に示すように、同期ワード (0 x 4 7) の下位 3 ビットは “1 1 1” であるので、L C C付加部 1 4 4 Bは、同期バイト領域の第 2 ビットから第 0 ビットの “1” をそのまま維持することになる。

[0119] また、図 9 (c) は、同期バイト領域の第 7 ビット、第 5 ビット、第 4 ビットおよび第 3 ビットが L T S I Dに割り当てられ、第 6 ビット、第 2 ビット、第 1 ビットおよび第 0 ビットに L C Cが割り当てられる場合において、L C Cの各ビットが “1” とされた例を示している。この場合、図 9 (b)

に示すように、同期ワード（ 0×47 ）の第6ビット、第2ビット、第1ビットおよび第0ビットのそれぞれは“1”であるので、LCC付加部144は、同期バイト領域の第6ビット、第2ビット、第1ビットおよび第0ビットの“1”をそのまま維持することになる。

[0120] LCC付加部144は、このようにLCCが付加された合成ストリームCTSの各PIDパケットをCAMモジュール200に順次出力する。LCは、コントローラ104Bがカウンタ情報を利用したパケット順入れ替わり対応機能を持たないことをCAMモジュール200に伝えるための情報である。なお、LCC付加部144Bは、上述したコントローラ104A（図2参照）のLCC付加部144とは異なり、マルチプレクサ部143から各PIDパケットに対応して出力されるLTSには、LCCを付加しない。LCC付加部144Bは、合成ストリームCTSの各PIDパケットをCAMモジュール200に順次送信するのに合わせて、各PIDパケットに対応した、LCCが付加されていない各LTSをFIFO部147Bに順次送信する。

[0121] FIFO部147Bは、LCC付加部144Bから順次出力されるLTSを一定期間保持して出力する。ここで、一定期間は、CAMモジュール200における、合成ストリームCTSの受信から送信に至るまでの遅延時間に対応した時間とされる。マイクロプロセッサ101は、CAMモジュール200との間で通信を行って、CAMモジュール200における遅延時間の情報を取得し、その情報に基づいてFIFO部147Bにおける保持時間を制御する。これにより、FIFO部147Bは、CAMモジュール200から受信された合成ストリームCTSのPIDパケット毎に、そのPIDパケットに対応したLTSを出力する。

[0122] なお、CAMモジュール200は、合成ストリームCTSの各PIDパケットのヘッダ内の同期バイト領域に挿入付加されているLCCが特定のカウンタ値であることから、コントローラ104Bがカウンタ情報を利用したパケット順入れ替わり対応機能を持たないことを把握し、パケット順入れ替わ

リが発生しないように動作する。そのため、CAMモジュール200に入力された合成ストリームの各P1Dパケットは、パケット順が維持された状態で、このCAMモジュール200から一定の遅延時間を持って順次出力され

る。

[0123] デジタルマルチクス部145は、CAMモジュール200から合成ストリー

ムCTSを受信する。そして、デジタルマルチクス部145は、受信された合成ストリームの各P1Dパケットを、FIFO部147Bから出力される、

そのP1Dパケットに対応したLTSに基づいて処理する。すなわち、デジタルマルチクス部145は、受信された合成ストリームの各P1Dパケットを

、そのヘッダ内の同期バイト領域に挿入付加されているLTS1Dに基づい

て、各ストリームに振り分ける。

[0124] そして、デジタルマルチクス部145は、振り分けられた各ストリームにお

いて、各P1Dパケットを、LTSに応じた時間位置に配置して、トランスポートストリームT S1、T S2、T S3を再構成する。図19に示すコン

トラ104Aと同様に構成される。

[0125] 図19に示すコンテナフェースコントローラ104Bの動作を説明す

る。デモシミュレータ103-1、103-2、103-3(図1参照)から供給さ

れるトランスポートストリームT S1、T S2、T S3は、それぞれ、LTS付加部1

41-1、141-2、141-3では、入力されたトランスポートストリームT S1、T S2、T S3の各P1Dパケット(TSP:トランスポ

ートストリームパケット)に、入力時刻に対応したLTS(Local Time Stamp)が付加される。

[0126] 各P1DパケットにLTSが付加されたトランスポートストリームT S1

、T S2、T S3は、それぞれ、P1Dマルチクス部142-1、142-2、142-3に供給される。このP1Dマルチクス部142-1、142-2、142-3

では、それぞれ、トランスポートストリームT S1、T S2、T S3から、

選択（選局）されていないサービスチャネルのPIDデータパケットを除くフィルタリングが行われる。

[0127] 図14(a)は、LTS付加部141-1, 141-2, 141-3に供給されるトランスポートストリームTS1, TS2, TS3のPIDパケットの構成例を示している。図14(b)は、図14(a)の入力に対する、PIDフィルタ部142-1, 142-2, 142-3でフィルタリングを行った後に残るPIDパケット（不要でないPIDパケット）の一例を示している。

[0128] 図19に戻って、フィルタリング後のトランスポートストリームTS1, TS2, TS3は、マルチプレクス部143に供給される。このマルチプレクス部143では、トランスポートストリームTS1, TS2, TS3の、LTSが除去された各PIDパケットが合成されて合成ストリームCTSが作成される。

[0129] また、このマルチプレクス部143では、このように作成される合成ストリームCTSの各PIDパケットのTSヘッダ内の同期バイト領域に、LTSIDが挿入付加される（図5参照）。また、マルチプレクス部143では、合成ストリームCTSの各PIDパケットの出力タイミングに合わせて、それぞれのPIDパケットに対応したLTS(Local Time Stamp)が出力される。

[0130] マルチプレクス部143で作成された合成ストリームCTSは、LCC付加部144Bに供給される。また、マルチプレクス部143から出力されるLTSは、LCC付加部144Bに供給される。

[0131] LCC付加部144Bでは、合成ストリームCTSのPIDパケット毎に、各PIDパケットのTSヘッダ内の同期バイト領域に設けられたカウンタ情報付加領域に、LCCとして、特定のカウンタ値（例えば、全てのビットが1）が挿入付加される。このようにLCCが付加された合成ストリームCTSの各PIDパケットは、LCC付加部144BからCAMモジュール200に、コモンインタフェースを介して、順次送信される。

[0132] また、合成ストリームCTSの各PIDパケットがCAMモジュール200

0に順次送信されるのに合わせて、LCC付加部144BからFIFO部147Bに、各PIDパケットに対応した各LTSが順次送信される。このようにFIFO部147Bに送信される各LTSには、LCCは付加されていない。

[0133] 図20(a)は、PIDフィルタ部142-1, 142-2, 142-3からマルチプレクス部143に供給される各トランスポートストリームTS1, TS2, TS3の各PIDパケットの一例を示している。各PIDパケットにはLTSが付加されている。

[0134] 図20(b)は、LCC付加部144BからCAMモジュール200に順次出力される合成ストリームCTSの各PIDパケットの並びの一例を示している。また、図20(c)は、LCC付加部144BからFIFO部147Bに順次出力されるLTSの並びの一例を示している。

[0135] 合成ストリームCTSの各PIDパケットにはLTSID, LCC(特定カウント値)が付加されている。ここで、LTSID(ID1)は、元のトランスポートストリームがトランスポートストリームTS1であることを示すLTSIDである。また、LTSID(ID2)は、元のトランスポートストリームがトランスポートストリームTS2であることを示すLTSIDである。さらに、LTSID(ID3)は、元のトランスポートストリームがトランスポートストリームTS3であることを示すLTSIDである。

[0136] また、CAMモジュール200から、コモンインタフェースを介して、順次受信される合成ストリームの各PIDパケットは、デマルチプレクス部145に送られる。上述したように、CAMモジュール200では、合成ストリームCTSの各PIDパケットに挿入付加されているLCCが特定のカウント値であることから、コントローラ104Bがカウント情報を利用したパケット順入れ替わり対応機能を持たないことが把握される。

[0137] そして、CAMモジュール200では、パケット順入れ替わりが発生しないようにされる。そのため、CAMモジュール200から出力される合成ストリームCTSの各PIDパケットのパケット順は、CAMモジュール200

Oに入力された合成ストリームCTSの各PIDパケットのパケット順が維持された状態にある。

[0138] また、FIFO部147Bからデマルチプレクス部145に、LCC付加部144Bから順次出力されるLTSが、CAMモジュール200における、合成ストリームCTSの受信から送信に至るまでの遅延時間に対応した時間だけ遅延されて送られる。これにより、デマルチプレクス部145には、CAMモジュール200から受信された合成ストリームCTSの各PIDパケットの供給に合わせて、そのPIDパケットに対応した各LTSが供給される。

[0139] デマルチプレクス部145では、受信された合成ストリームの各PIDパケットが、付加されているLTSID、さらには、FIFO部147Bから出力される、そのPIDパケットに対応したLTSに基づいて処理される。すなわち、デマルチプレクス部145では、受信された合成ストリームの各PIDパケットがLTSIDに応じて各ストリームに振り分けられる。また、デマルチプレクス部145では、振り分けられた各ストリームにおいて、各PIDパケットがそれぞれに対応したLTSに応じた時間位置に配置されるよう出力タイミングが調整され、再構成されたトランスポートストリームTS1、TS2、TS3が得られる。

[0140] 図21(a)は、CAMモジュール200からコモンインタフェースを介してデマルチプレクス部145に順次入力される合成ストリームCTSの各PIDパケットの一例を示している。この例は、図20(b)に対応しているが、CAMモジュール200ではパケット順が維持されるので、パケット順の入れ替わりは発生していない。

[0141] また、図21(b)は、合成ストリームCTSの各PIDパケットの入力タイミングに合わせてFIFO部147Bからデマルチプレクス部145に順次送られる各LTSの一例を示している(図20(c)に対応している)。また、図21(c)は、デマルチプレクス部145から出力される、再構成されたトランスポートストリームTS1、TS2、TS3の各PIDパケ

ットの一例を示している。

[0142] 図22のフローチャートは、コモンインタフェースコントローラ104Bが、トランスポートストリームTS1, TS2, TS3の各PIDパケットを合成して合成ストリームCTSを作成し、それをCAMモジュール200に送信する際の処理手順の一例を示している。

[0143] コントローラ104Bは、ステップST21において、処理を開始し、その後、ステップST22の処理に移る。このステップST22において、コントローラ104Bは、トランスポートストリームTS1, TS2, TS3を入力する。そして、コントローラ104Bは、ステップST23において、各トランスポートストリームのPIDパケットにLTSを付加する。

[0144] 次に、コントローラ104Bは、ステップST24において、各トランスポートストリームの選択（選局）されていないサービスチャネルのPIDデータパケットを除く。そして、コントローラ104Bは、ステップST25において、残ったPIDパケット（LTS除去後PIDパケット）を時間的に早いものから順に並べて合成して、合成ストリームを作成する。この際、コントローラ104Bは、各PIDパケットにLTSID, LCCを付加する。この場合のLCCは、特定カウント値（固定値）である。

[0145] 次に、コントローラ104Bは、ステップST26において、合成ストリームCTSの各PIDパケットを、連続送信に必要なクロックレートで、CAMモジュール200に順次送信する。また、コントローラ104Bは、このステップST26で、各PIDパケットの送信に対応して、それぞれに対応したLTSをFIFO部147Bに入力して、一定時間保持させる。コントローラ104Bは、ステップST26の処理の後、ステップST7において、処理を終了する。

[0146] 図23のフローチャートは、コモンインタフェースコントローラ104Bが、CAMモジュール200から合成ストリームCTSを受信し、トランスポートストリームTS1, TS2, TS3を再構成する際の処理手順の一例を示している。

[0147] コントローラ104Bは、ステップST31において、処理を開始し、その後、ステップST32の処理に移る。このステップST32において、コントローラ104Bは、CAMモジュール200から、合成ストリームCTSの各PIDパケットを順次受信する。また、コントローラ104Bは、FIFO部147Bから、各PIDパケットにそれぞれ対応するLTSを得る。

[0148] 次に、コントローラ104Bは、ステップST33において、合成ストリームCTSの各PIDパケットのSync置換を行うと共に、各PIDパケットを、それぞれに付加されているLTSIDに基づいて、対応するストリームに振り分ける。そして、コントローラ104Bは、ステップST34において、ストリーム毎に、各PIDパケットを、FIFO部147Bから出力される、それぞれに対応したLTSに基づいて、出力タイミングを調整して出力する。これにより、コントローラ104Bは、再構成されたトランスポートストリームTS1、TS2、TS3を出力する。コントローラ104Bは、ステップST34の処理の後、ステップST35において、処理を終了する。

[0149] なお、コントローラ104Bは、上述の図22のフローチャートに示す送信処理と、上述の図23のフローチャートに示す受信処理とを並行して行い、それぞれを周期的に繰り返す。

[0150] 上述したように、図19に示すコントローラ104Bにおいては、CAMモジュール200に送信される合成ストリームCTSのPIDパケット毎に、カウント情報付加領域に、LCCとして、特定のカウント値を付加することが行われる。これにより、コントローラ104Bは、CAMモジュール200に、カウント情報を利用したパケット順入れ替わり対応機能がないこと、従って、パケット順入れ替わりが許容されないことを伝えることができる。

[0151] また、このコントローラ104Bにおいては、上述したように、CAMモジュール200にパケット順入れ替わりが許容されないことを伝えることで

、CAMモジュール200から、各PIDパケットの順番が送信時と同じくされた合成ストリームCTSが受信される。また、FIFO部147Bでは、CAMモジュール200の受信から送信における合成ストリームCTSの遅延時間に対応した時間だけ、LTSが遅延されて出力される。そのため、受信された合成ストリームCTSの各PIDパケットを、それに対応したLTSに基づいて、適切に処理することが可能となる。

[0152] [CAMモジュールの構成例]

次に、CAMモジュール200の詳細構成を説明する。図24は、CAMモジュール200の構成例を示している。CAMモジュール200は、上述したように、マイクロプロセッサ201およびフラッシュメモリ202を有している(図1参照)。

° (䷮ ䷮) 212

マイクログロセツサ201は、ホストデバイス100のマイクロプロセツサ101との間で必要な通信を行うと共に、デスクランブラ202の動作を制御する。デスクランブラ202は、ホストデバイス100のコンテナフェースコントローラ104(104A, 104B)からコンテナフェースで送られてくる合成ストリームCTSを受信し、デスクランブラ処理を施す。そして、デスクランブラ202は、デスクランブラ処理後の合成ストリームCTSを、ホストデバイス100のコントローラ104に送信する。

ン部212-1~212-Nと、N個のバッファ部213-1~213-Nと、TS合成部214を有している。TS分離部211は、ホストデバイス100のコントローラ104から送信されてくる合成ストリームCTSを受信する。そして、このTS分離部211は、合成ストリームCTSの各PIDパケットを、そのヘッダ内の同期バイト領域に挿入付加されているLTSIDに基づいて(図5参照)、TS1~TSNの各ストリームに振り分ける。

[0155] また、TS分離部211は、合成ストリームCTSの各PIDパケットに設けられたカウント情報領域、つまりヘッダ内の同期バイト領域の一部領域（図5参照）に挿入付加されているLCCを抽出してマイクロプロセッサ2

について(図5参照)、 $TS1 \sim TSN$ の各ノードに振り分ける。

01に送る。上述したように、カウンタ情報を利用したパケット順入れ替わり対応機能を持つコントローラ104A(図2参照)から送信されてくる合成ストリームCTSの場合、このLCCは、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報となっている。この場合、マイクロセッサ201は、この合成ストリームCTSを送信するコントローラ104がカウンタ情報を利用したパケット順入れ替わり対応機能を持つコントローラ104Aであること、従って、パケット順入れ替わりが許可されることを認識する。

[0156] また、上述したように、カウンタ情報を利用したパケット順入れ替わり対応機能を持たないコントローラ104B(図19参照)から送信されてくる合成ストリームCTSの場合、このLCCは、特定のカウンタ値となっていない。この場合、マイクロセッサ201は、この合成ストリームCTSを送信するコントローラ104がカウンタ情報を利用したパケット順入れ替わり対応機能を持たないコントローラ104Bであること、従って、パケット順入れ替わりが許可されないことを認識する。

[0157] マイクロプロセッサ201は、このようなLCCによるパケット順入れ替わりの許可認識に応じて、デスクランブラ202の動作、特にバッファリングおよび各P1Dパケット合成の動作を制御する。この制御動作の詳細は、後述する。

[0158] CAデクリプション部212-1~212-Nは、それぞれ、振り分けられた各ストリームP1Dパケットに対し復号化処理を施す。なお、CAデクリプション部212-1~212-Nの全てが常に使用される訳ではなく、合成ストリームCTSに含まれるストリーム数分だけのCAデクリプション部のみが使用される。また、バッファ部213-1~213-Nは、CAデクリプション部212-1~212-Nで復号化処理された後のP1Dパケットを、それぞれ、バッファリングする。

[0159] TS合成部214は、バッファ部213-1~213-Nでバッファリングされた各ストリームのP1Dパケットを合成して合成ストリームCTSを作成

し、この合成ストリームCTSをホストデバイス100のコントローラ104に送信する。

[0160] ここで、マイクロプロセッサ201によるバッファリングおよび各PIDパケット合成の動作制御について説明する。マイクロプロセッサ201は、上述したようにLCCに基づいてパケット順入れ替わりが許容されると認識する場合には、各ストリームの復号化後のPIDパケットが復号化順に合成されるように、バッファリングおよび各PIDパケット合成を制御する。

[0161] 図25は、TS分離部211で受信される合成ストリームCTSがカウンタ情報を利用したパケット順入れ替わり対応機能を持つコントローラ104Aからのものである場合におけるタイミングチャートを示している。

[0162] 図25(a)は、TS分離部211で受信される合成ストリームCTSを示している。ここで、a0, a1, a2, ...はトランスポートストリームTS1のPIDパケットを示している。また、b0, b1, b2, ...はトランスポートストリームTS2のPIDパケットを示している。また、c0, c1, c2, ...はトランスポートストリームTS3のPIDパケットを示している。

[0163] 図25(b)は、TS分離部211で分離された後のストリームTS1, TS2, TS3のPIDパケットを示している。図25(c)は、CAデクリプション部212-1, 212-2, 212-3で復号化された後のストリームTS1, TS2, TS3のPIDパケットを示している。

[0164] 図25(d)は、TS合成部214で各ストリームのPIDパケットが合成されて作成された、コントローラ104Aに送信される合成ストリームCTSを示している。この合成ストリームCTSの各PIDパケットの順番は、受信された合成ストリームCTSのPIDパケットの順番とは異なっており、パケット順入れ替わりが発生している。しかし、コントローラ104Aでは、パケット順入れ替わりが許容されているので問題はない。

[0165] 一方、マイクロプロセッサ201は、上述したようにLCCに基づいてパケット順入れ替わりが許容されないと認識する場合には、各ストリームの復

号化後のPIDパケットが、受信された合成ストリームCTSの各PIDパケットの順番で合成されるように、バッファリングおよび各PIDパケット合成を制御する。

[0166] 図26は、TS分離部211で受信される合成ストリームCTSがカウンタ情報を利用したパケット順入れ替わり対応機能を持たないコントローラ104Bからのものである場合におけるタイミングチャートを示している。

[0167] 図26(a)は、TS分離部211で受信される合成ストリームCTSを示している。ここで、a0, a1, a2, ...はトランスポートストリームTS1のPIDパケットを示している。また、b0, b1, b2, ...はトランスポートストリームTS2のPIDパケットを示している。また、c0, c1, c2, ...はトランスポートストリームTS3のPIDパケットを示している。

[0168] 図26(b)は、TS分離部211で分離された後のストリームTS1, TS2, TS3のPIDパケットを示している。図25(c)は、CAデクリプション部212-1, 212-2, 212-3で復号化された後のストリームTS1, TS2, TS3のPIDパケットを示している。なお、図26(a)～(c)は、それぞれ、図25(a)～(c)と同じである。

[0169] 図26(d)は、TS合成部214で各ストリームのPIDパケットが合成されて作成された、コントローラ104Bに送信される合成ストリームCTSを示している。この合成ストリームCTSの各PIDパケットの順番は、受信された合成ストリームCTSのPIDパケットの順番と同じである。この場合、PIDパケットの順番を守るために、待ち合わせのためのバッファ量が増大し、従って、CAMモジュール200における遅延時間も増大する。

[0170] 図24に示すCAMモジュール200の動作を説明する。ホストデバイス100のコモンインタフェースコントローラ104(104A, 104B)からコモンインタフェースで送られてくる合成ストリームCTSがTS分離部211で受信される。そして、このTS分離部211では、合成ストリー

ムCTSの各P1Dパケットが、そのヘッダ内の同期バイト領域に挿入付加されているLTSIDに基づいて(図5参照)、TS1~TSNの各ストリームに振り分けられる。

[0171] また、このTS分離部211では、合成ストリームCTSの各P1Dパケットのヘッダ内の同期バイト領域に挿入付加されているLCCが抽出され、マイクロプロセッサ201に送られる。マイクロプロセッサ201では、このLCCに基づいて、パケット順入れ替わりが許可されるか否かが認識され、その認識結果に基づいて、バッファリングおよび各P1Dパケット合成を制御することが行われる。

[0172] TS分離部211で分離された各ストリームのP1Dパケットは、それぞれ、CAデュークリゾーション部212-1~212-Nに供給される。このCAデュークリゾーション部212-1~212-Nでは、それぞれ、振り分けられた各ストリームのP1Dパケットに対し復号化処理が施される。復号化処理後の各ストリームのP1Dパケットは、それぞれ、バッファ部213-1~213-Nに供給されて、一次的に蓄積される。

[0173] TS合成部214では、バッファ部213-1~213-Nに蓄積されている各ストリームのP1Dパケットが合成されて、合成ストリームCTSが作成され、ホストデバイス100のコントローラ104(104A, 104B)に送信される。この場合、コントローラ104がパケット順入れ替わりを許可するコントローラ104A(図2参照)である場合には、各ストリームの復号化後のP1Dパケットが復号化順に合成される(図25(d)参照)。一方、コントローラ104がパケット順入れ替わりを許可しないコントローラ104B(図19参照)である場合には、各ストリームの復号化後のP1Dパケットが、受信された合成ストリームCTSの各P1Dパケットの順番で合成される(図26(d)参照)。

[0174] 図27のフローチャートは、CAMモジュール200における処理手順の一例を概略的に示している。まず、CAMモジュール200は、スラップST41において、処理を開始し、その後、スラップST42の処理に移る

。このステップST42において、CAMモジュール200は、合成ストリームCTSを受信する。

[0175] 次に、CAMモジュール200は、ステップST43において、受信された合成ストリームCTSの各PIDパケットに付加されているLCCを検出する。また、CAMモジュール200は、ステップST44において、受信された合成ストリームCTSの各PIDパケットを、それに付加されているLTSIDに基づいて、各ストリームに振り分けられる。そして、CAMモジュール200は、ステップST45において、各ストリームのPIDパケットに対し、それぞれ、復号化処理を行う。

[0176] 次に、CAMモジュール200は、ステップST46において、ステップST43で検出されたLCCが特定のカウンタ値であるか否かを判定する。特定のカウンタ値であるとき、つまり、パケット順入れ替わりを許容しないとき、ステップST47において、各ストリームのPIDパケットのバッファリングおよび待ち合わせを行って、ステップST48において、各ストリームの復号化後のPIDパケットを、その順番が受信された合成ストリームCTSの各PIDパケットの順番と同じくなるように合成して、合成ストリームCTSを作成する。

[0177] 次に、CAMモジュール200は、ステップST49において、ステップST48で得られた合成ストリームCTSをホストデバイス100のコントローラ104に送信する。その後、CAMモジュール200は、ステップST50において、処理を終了する。

[0178] 一方、CAMモジュール200は、ステップST46でLCCが特定のカウンタ値でないとき、つまり、パケット順入れ替わりを許容するとき、ステップST48において、各ストリームの復号化後のPIDパケットを復号化順に合成して、合成ストリームCTSを作成する。そして、CAMモジュール200は、ステップST49において、この合成ストリームCTSをホストデバイス100のコントローラ104に送信する。その後、CAMモジュール200は、ステップST50において、処理を終了する。

[0179] 上述したように、図24に示すCAMモジュール200においては、受信された合成ストリームの各PIDパケットに設けられたカウント情報付加領域に付加されているLCCに基づいて、デスクランブラ202におけるバッファリングおよび各PIDパケット合成が制御されるものである。そのため、ホストデバイス100のコントローラ104に応じた状態で、合成ストリームを、コントロール104に戻すことができる。

[0180] なお、上述のCAMモジュール200の説明では、CAデクリプション部212-1～212-Nにおける復号化処理の動作について特に言及していない。しかし、パケット順入れ替わりが許容されないと認識し、各ストリームの復号化後のPIDパケットを、受信された合成ストリームCTSのパケット順と同じくなるように合成する場合、復号化処理の動作を速くすることで、遅延量を小さくできる。

[0181] 図28は、その場合におけるタイミングチャートを示している。図28(a)は、TS分離部211で受信される合成ストリームCTSを示している。図28(b)は、TS分離部211で分離された後のストリームTS1, TS2, TS3のPIDパケットを示している。なお、図28(a), (b)は、それぞれ、図26(a), (b)と同じである。

[0182] 図28(c)は、CAデクリプション部212-1, 212-2, 212-3で復号化された後のストリームTS1, TS2, TS3のPIDパケットを示している。復号化処理の動作が速くされるので、復号化処理による遅延は、ストリームTS1, TS2, TS3に関して、それぞれ、1/3パケット、2/3パケット、1パケットとなる。これに対して、復号化処理の動作が速くされていない場合、図26(c)に示すように、復号化処理による遅延は、ストリームTS1, TS2, TS3に関して、それぞれ、1パケット、2パケット、3パケットである。

[0183] 図28(d)は、TS合成部214で各ストリームのPIDパケットが合成されて作成された、コントローラ104Bに送信される合成ストリームCTSを示している。この合成ストリームCTSの各PIDパケットの順番は

、受信された合成ストリームCTSのPIDパケットの順番とは同じである。そして、この場合、復号化処理の動作が速くされることから、図26(d)の場合と比較して、遅延量は小さくなる。

[0184] <2. 変形例>

なお、上述においては、LTSID、LCCを、PIDパケットのTSヘッダ内の同期バイト(Sync byte)領域に挿入する例を示した(図5(a)参照)。しかし、本技術は、これに限定されるものではない。例えば、図29(a)に示すように、LTSID、LCCを、PIDパケットのTSヘッダ内の巡回カウンタ(continuity_counter)領域に挿入することも考えられる。この場合、FIFO部147、147Bに供給されて一定期間保持される処理情報は、図29(b)に示すように、LCCが付加されたLTS、CC、あるいはLCCが付加されていないLTS、CCとなる。このCCは、巡回カウンタ領域の元の値である。

[0185] ここで、コントローラ104Aの場合には、CAMモジュール200においてパケット順入れ替わりが許容されるので、このようにLTS、CCにLCCの付加が必要となる。しかし、コントローラ104Bの場合には、CAMモジュール200においてパケット順入れ替わりが許容されないので、このようにLTS、CCにLCCを付加する必要はない。

[0186] 図30は、巡回カウンタ領域における、LTSID、LCCのビット割り当て例を示している。例えば、LTSIDに2ビットが割り当てられ、LCCに2ビットが割り当てられる場合、4本のトランスポートストリームの識別が可能となり、2パケット以下の順序変化に対処可能となる。また、例えば、LTSIDに1ビットが割り当てられ、LCCに3ビットが割り当てられる場合、2本のトランスポートストリームの識別が可能となり、6パケット以下の順序変化に対処可能となる。

[0187] また、上述においては、ホストデバイス100が3つのチューナ102-1、102-2、102-3を有し、3つのトランスポートストリームTS1、TS2、TS3を取り扱うものである。本技術は、2つ、さらには、4つ以上

のトランスポートストリームを取り扱う場合にも、同様に適用することができる。

[0188] また、上述においては、ホストデバイス１００が、ＤＶＢ－ＣＩコモンインタフェース、あるいはＣＩ＋コモンインタフェースで接続されているＣＡＭモジュール２００との間で、合成ストリームを送受信する例を示した。しかし、本技術は、このような合成ストリームをホストデバイスと他の外部機器との間で有線あるいは無線で送受信する場合にも同様に適用できることは勿論である。

[0189] また、本技術は、以下のような構成を取ることもできる。

（１）複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、

上記作成された合成ストリームを外部機器に送信するストリーム送信部と、

、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力される、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持部と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とするカウンタ情報付加部と、

上記外部機器から上記合成ストリームを受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から順次出力される、該各トランスポートストリームパケットに対応した処理情報に基づいて処理する処理部とを備える

電子機器。

（２）上記カウンタ情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される

前記（１）に記載の電子機器。

(3) 上記一部領域は、同期信号のビット値が1となっている所定数のビット領域である

前記(2)に記載の電子機器。

(4) 上記各トランスポートストリームパケットを処理するための処理情報は、該各トランスポートストリームパケットの元のトランスポートストリームにおける時間位置を示す時間情報を含み、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパケットが振り分けられた各ストリームにおいて、各トランスポートストリームパケットを、該各トランスポートストリームパケットにそれぞれ対応した時間情報にに応じた時間位置に配置して、上記複数のトランスポートストリームを再構成する

前記(1)から(3)のいずれかに記載の電子機器。

(5) 上記外部機器に送信される合成ストリームの各トランスポートストリームパケットに、元のトランスポートストリームを識別するストリーム識別情報を付加するストリーム識別情報付加部と、

上記受信された合成ストリームの各トランスポートストリームパケットから上記ストリーム識別情報取得するストリーム識別情報取得部とをさらに備え、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパケットを、該各トランスポートストリームパケットのそれぞれから取得されたストリーム識別情報に応じて上記各ストリームに振り分ける

前記(4)に記載の電子機器。

(6) 上記ストリーム送信部は、

上記合成ストリームを、DVB-C1コモンインターフェース、またはC1+コモンインターフェースを介して、上記外部機器に送信し、
上記ストリーム受信部は、

上記合成ストリームを、DVB-CIコモンインタフェース、またはCI+コモンインタフェースを介して、上記外部機器から受信し、

上記外部機器は、

デスクランブル処理を行うコンディショナル・アクセス・モジュールである

前記（１）から（５）のいずれかに記載の電子機器。

（７）複数のトランスポートストリームのトランスポートストリームパケットを合成して作成された合成ストリームを外部機器に送信する際に、

上記合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とする

合成ストリーム送信方法。

（８）コンピュータを、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成手段と、

上記作成された合成ストリームを外部機器に送信するストリーム送信手段と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持手段と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とするカウント情報付加手段と、

上記外部機器から上記合成ストリームを受信するストリーム受信手段と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持手段から順次出力される処理情報に基づいて処理する処理手段と

して機能させるプログラム。

(9) 複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、

上記作成された合成ストリームを外部機器に送信するストリーム送信部と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持部と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域と、該トランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報を付加するカウンタ情報付加部と、

上記外部機器から上記合成ストリームを受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から取り出される、該トランスポートストリームパケットに付加されているカウンタ情報と同じ値のカウンタ情報が付加されている上記処理情報に基づいて処理する処理部とを備える

電子機器。

(10) 上記カウンタ情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される

前記(9)に記載の電子機器。

(11) 上記一部領域は、上記同期バイト領域の下位4ビットの領域または下位3ビットの領域である

前記(10)に記載の電子機器

(12) 上記各トランスポートストリームパケットを処理するための処理情報は、該各トランスポートストリームパケットの元のトランスポートストリームにおける時間位置を示す時間情報を含み、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパッケージが振り分けられた各ストリームにおいて、各トランスポートストリームパッケージを、該各トランスポートストリームパッケージにそれぞれ対応した時間情報に応じた時間位置に配置して、上記複数のトランスポートストリームを再構成する

前記（９）から（１１）のいずれかに記載の電子機器。

（１３）上記外部機器に送信される合成ストリームの各トランスポートストリームパッケージに、元のトランスポートストリームを識別するストリーム識別情報を付加するストリーム識別情報付加部と、

上記受信された合成ストリームの各トランスポートストリームパッケージから上記ストリーム識別情報を取得するストリーム識別情報取得部とをさらに備え、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパッケージを、該各トランスポートストリームパッケージのそれぞれから取得されたストリーム識別情報に応じて上記各ストリームに振り分ける

前記（１２）に記載の電子機器。

（１４）上記ストリーム送信部は、

上記合成ストリームを、ＤＶＢ－ＣＩコモンインタフェース、またはＣＩ＋コモンインタフェースを介して、上記外部機器に送信し、

上記ストリーム受信部は、

上記合成ストリームを、ＤＶＢ－ＣＩコモンインタフェース、またはＣＩ＋コモンインタフェースを介して、上記外部機器から受信し、

上記外部機器は、

デスクランブル処理を行うコンディショナル・アクセス・モジュールである

前記（９）から（１３）のいずれかに記載の電子機器。

(15) 複数のトランスポートストリームが合成されて作成された合成ストリームを外部機器に送信する際に、上記合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウンタ情報付加領域に、特定のカウンタ値を除き、順次インクリメントされる所定ビットのカウンタ情報を付加する

合成ストリーム送信方法。

(16) コンピュータを、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成手段と、

上記作成された合成ストリームを外部機器に送信するストリーム送信手段と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持手段と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウンタ情報付加領域と、該トランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウンタ情報を付加するカウンタ情報付加手段と、

上記外部機器から上記合成ストリームを受信するストリーム受信手段と、上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持手段から取り出される、該トランスポートストリームパケットに付加されているカウンタ情報と同じ値のカウンタ情報が付加されている上記処理情報に基づいて処理する処理手段として機能させるプログラム。

(17) 複数のトランスポートストリームのトランスポートストリームパケットを合成して作成された合成ストリームを外部機器から受信するストリ

ーム受信部と、

上記受信された合成ストリームの各ストリームパケットを分離し、該分離された各ストリームパケットに対し復号化処理を施し、該復号化処理が施された各ストリームパケットを合成して合成ストリームを作成する処理部と、

上記作成された合成ストリームを上記外部機器に送信するストリーム送信部と、

上記受信された合成ストリームの各ストリームパケットに設けられたカウンタ情報付加領域に付加されているカウンタ情報に基づいて、上記処理部を制御する制御部とを備える

電子機器。

(18) 上記制御部は、

上記カウンタ情報が特定のカウンタ値であるとき、上記作成される合成ストリームの各ストリームパケットの順番が、上記受信された合成ストリームの各ストリームパケットの順番と同じになるように、制御する

前記(17)に記載の電子機器。

(19) 上記制御部は、

上記カウンタ情報が特定のカウンタ値であるとき、さらに、復号化処理を高速に動作させる

前記(18)に記載の電子機器。

(20) 上記カウンタ情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される

前記(17)から(19)のいずれかに記載の電子機器。

符号の説明

[0190] 10・・・受信システム

100・・・ホストデバイス

101・・・マイクロプロセッサ

102-1~102-3・・・チューナ
103-1~103-3・・・デモジュレータ
104, 104A, 104B・・・コモンインタフェースコントローラ
105-1~105-3・・・デマルチプレクサ
106-1~106-3・・・MPEGデコーダ
141-1~141-3・・・LTS付加部
142-1~142-3・・・PIDフィルタ部
143・・・マルチプレクス(MUX)部
144, 144B・・・LCC付加部
145・・・デマルチプレクス(DEMUX)部
146・・・LCC抽出部
147, 147B・・・FIFO部
151-1~151-3・・・LTS分離部
152・・・TS多重部
161・・・TS分離/Sync置換部
162-1~162-3・・・出力タイミング調整部
171a~171f・・・フリップフロップ
172・・・選択信号生成部
173・・・スイッチ部
200・・・CAMモジュール
201・・・マイクロプロセッサ
202・・・デスクランブラ
211・・・TS分離部
212-1~212-N・・・CAデクリプション部
213-3~213-N・・・バッファ部
214・・・TS合成部

請求の範囲

- [請求項1] 複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、
 上記作成された合成ストリームを外部機器に送信するストリーム送信部と、
 上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力される、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持部と、
 上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウント値が付加された状態とするカウント情報付加部と、
 上記外部機器から上記合成ストリームを受信するストリーム受信部と、
 上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から順次出力される、該各トランスポートストリームパケットに対応した処理情報に基づいて処理する処理部とを備える
 電子機器。
- [請求項2] 上記カウント情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される
 請求項1に記載の電子機器。
- [請求項3] 上記一部領域は、同期信号のビット値が1となっている所定数のビット領域である
 請求項2に記載の電子機器。
- [請求項4] 上記各トランスポートストリームパケットを処理するための処理情報は、該各トランスポートストリームパケットの元のトランスポート

ストリームにおける時間位置を示す時間情報を含み、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパッケージが振り分けられた各ストリームにおいて、各トランスポートストリームパッケージを、該各トランスポートストリームパッケージにそれぞれ対応した時間情報に応じた時間位置に配置して、上記複数のトランスポートストリームを再構成する

請求項 1 に記載の電子機器。

[請求項5]

上記外部機器に送信される合成ストリームの各トランスポートストリームパッケージに、元のトランスポートストリームを識別するストリーム識別情報を付加するストリーム識別情報付加部と、

上記受信された合成ストリームの各トランスポートストリームパッケージから上記ストリーム識別情報を取得するストリーム識別情報取得部とをさらに備え、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパッケージを、該各トランスポートストリームパッケージのそれぞれから取得されたストリーム識別情報に応じて上記各ストリームに振り分ける

請求項 4 に記載の電子機器。

[請求項6]

上記ストリーム送信部は、

上記合成ストリームを、DVB-CIコモンインタフェース、またはCI+コモンインタフェースを介して、上記外部機器に送信し、

上記ストリーム受信部は、

上記合成ストリームを、DVB-CIコモンインタフェース、またはCI+コモンインタフェースを介して、上記外部機器から受信し、

上記外部機器は、

デスクランブル処理を行うコンディショナル・アクセス・モジュールである

請求項 1 に記載の電子機器。

[請求項7]

複数のトランスポートストリームのトランスポートストリームパケットを合成して作成された合成ストリームを外部機器に送信する際に、

上記合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とする

合成ストリーム送信方法。

[請求項8]

コンピュータを、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成手段と、

上記作成された合成ストリームを外部機器に送信するストリーム送信手段と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持手段と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域を、特定のカウンタ値が付加された状態とするカウンタ情報付加手段と、

上記外部機器から上記合成ストリームを受信するストリーム受信手段と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持手段から順次出力される処理情報に基づいて処理する処理手段と

して機能させるプログラム。

[請求項9] 複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成部と、
上記作成された合成ストリームを外部機器に送信するストリーム送信部と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持部と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域と、該トランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウント値を飛ばして順次カウントされるカウント情報を付加するカウント情報付加部と、

上記外部機器から上記合成ストリームを受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持部から取り出される、該トランスポートストリームパケットに付加されているカウント情報と同じ値のカウント情報が付加されている上記処理情報に基づいて処理する処理部とを備える

電子機器。

[請求項10] 上記カウント情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される

請求項9に記載の電子機器。

[請求項11] 上記一部領域は、上記同期バイト領域の下位4ビットの領域または下位3ビットの領域である

請求項10に記載の電子機器

[請求項12] 上記各トランスポートストリームパケットを処理するための処理情報

報は、該各トランスポートストリームパケットの元のトランスポートストリームにおける時間位置を示す時間情報を含み、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパケットが振り分けられた各ストリームにおいて、各トランスポートストリームパケットを、該各トランスポートストリームパケットにそれぞれ対応した時間情報に応じた時間位置に配置して、上記複数のトランスポートストリームを再構成する

請求項 9 に記載の電子機器。

[請求項13]

上記外部機器に送信される合成ストリームの各トランスポートストリームパケットに、元のトランスポートストリームを識別するストリーム識別情報を付加するストリーム識別情報付加部と、

上記受信された合成ストリームの各トランスポートストリームパケットから上記ストリーム識別情報を取得するストリーム識別情報取得部とをさらに備え、

上記処理部は、

上記受信された合成ストリームの各トランスポートストリームパケットを、該各トランスポートストリームパケットのそれぞれから取得されたストリーム識別情報に応じて上記各ストリームに振り分ける

請求項 1 2 に記載の電子機器。

[請求項14]

上記ストリーム送信部は、

上記合成ストリームを、DVB-CI コモンインタフェース、またはCI+コモンインタフェースを介して、上記外部機器に送信し、

上記ストリーム受信部は、

上記合成ストリームを、DVB-CI コモンインタフェース、またはCI+コモンインタフェースを介して、上記外部機器から受信し、

上記外部機器は、

デスクランブル処理を行うコンディショナル・アクセス・モジュール

ルである

請求項 9 に記載の電子機器。

[請求項15] 複数のトランスポートストリームのトランスポートストリームパケットを合成して作成された合成ストリームを外部機器に送信する際に、

上記合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域に、特定のカウンタ値を除き、順次インクリメントされる所定ビットのカウント情報を付加する

合成ストリーム送信方法。

[請求項16] コンピュータを、

複数のトランスポートストリームのトランスポートストリームパケットを合成して合成ストリームを作成する合成ストリーム作成手段と、

上記作成された合成ストリームを外部機器に送信するストリーム送信手段と、

上記合成ストリームの各トランスポートストリームパケットの送信タイミングに合わせて出力され、該各トランスポートストリームパケットをそれぞれ処理するための処理情報を、一定期間保持する処理情報保持手段と、

上記外部機器に送信される合成ストリームのトランスポートストリームパケット毎に、該トランスポートストリームパケットに設けられたカウント情報付加領域と、該トランスポートストリームパケットに対応して出力される処理情報の双方に、特定のカウンタ値を飛ばして順次カウンタされるカウント情報を付加するカウント情報付加手段と、

上記外部機器から上記合成ストリームを受信するストリーム受信手段と、

上記受信された合成ストリームの各トランスポートストリームパケットを、上記処理情報保持手段から取り出される、該トランスポートストリームパケットに付加されているカウント情報と同じ値のカウント情報が付加されている上記処理情報に基づいて処理する処理手段として機能させるプログラム。

[請求項17]

複数のトランスポートストリームのトランスポートストリームパケットを合成して作成された合成ストリームを外部機器から受信するストリーム受信部と、

上記受信された合成ストリームの各トランスポートストリームパケットを分離し、該分離された各トランスポートストリームパケットに対し復号化処理を施し、該復号化処理が施された各トランスポートストリームパケットを合成して合成ストリームを作成する処理部と、

上記作成された合成ストリームを上記外部機器に送信するストリーム送信部と、

上記受信された合成ストリームの各トランスポートストリームパケットに設けられたカウント情報付加領域に付加されているカウント情報に基づいて、上記処理部を制御する制御部とを備える

電子機器。

[請求項18]

上記制御部は、

上記カウント情報が特定のカウンタ値であるとき、上記作成される合成ストリームの各トランスポートストリームパケットの順番が、上記受信された合成ストリームの各トランスポートストリームパケットの順番と同じくなるように、制御する

請求項17に記載の電子機器。

[請求項19]

上記制御部は、

上記カウント情報が特定のカウンタ値であるとき、さらに、復号化処理を高速に動作させる

請求項18に記載の電子機器。

[請求項20] 上記カウント情報付加領域は、上記トランスポートストリームパケットのヘッダ内の同期バイト領域の一部領域により構成される
請求項17に記載の電子機器。