

半导体结构及半导体结构的制作方法

交叉引用

5 本公开要求于 2021 年 07 月 01 日提交的申请号为 202110746013.3、名称为“半导体结构及半导体结构的制作方法”的中国专利申请的优先权，该中国专利申请的全部内容通过引用全部并入本文。

技术领域

10 本公开涉及半导体技术领域，尤其涉及一种半导体结构及半导体结构的制作方法。

背景技术

相关技术中，芯片之间的键合是通过芯片上的金属垫相互连接而实现。堆叠后的芯片在键合前需要进行转运，若有震动或外力影响，将造成堆叠芯片对准受到滑移影响，增加了工艺制作难度。

15

发明内容

本公开提供一种半导体结构及半导体结构的制作方法，以改善半导体结构的性能。
根据本公开的第一个方面，提供了一种半导体结构，包括：
20 第一芯片，第一芯片包括第一衬底、第一导电连线以及第一导电接触垫，第一导电接触垫与第一导电连线相连接，第一导电接触垫包括第一导电体和第二导电体，第一导电体的熔点大于第二导电体的熔点；

第二芯片，第二芯片包括第二衬底、第二导电连线以及第二导电接触垫，第二导电接触垫与第二导电连线相连接，第二导电接触垫包括第三导电体和第四导电体，第三导电体的熔点大于第四导电体的熔点；

25 其中，第一导电体与第四导电体直接相对，第二导电体与第三导电体直接相对，以在第一导电接触垫和第二导电接触垫之间形成键合结构。

根据本公开的第二个方面，提供了一种半导体结构的制作方法，包括：
提供第一芯片，第一芯片包括第一衬底、第一导电连线以及第一导电接触垫，第一导电接触垫与第一导电连线相连接，第一导电接触垫包括第一导电体和第二导电体，第一导电体的熔点大于第二导电体的熔点；
30

提供第二芯片，第二芯片包括第二衬底、第二导电连线以及第二导电接触垫，第二导电接触垫与第二导电连线相连接，第二导电接触垫包括第三导电体和第四导电体，第三导电体的熔点大于第四导电体的熔点；

对准第一芯片和第二芯片，使得第一导电体与第四导电体直接相对，第二导电体与第三导电体直接相对；

连接第一芯片和第二芯片。

附图说明

通过结合附图考虑以下对本公开的优选实施方式的详细说明，本公开的各种目标，特征和优点将变得更加显而易见。附图仅为本公开的示范性图解，并非一定是按比例绘制。在附图中，同样的附图标记始终表示相同或类似的部件。其中：

图 1 是根据一示例性实施方式示出的一种半导体结构的第一芯片和第二芯片分解结构示意图；

图 2 是根据一示例性实施方式示出的一种半导体结构的第一芯片和第二芯片局部连接结构示意图；

图 3 是根据一示例性实施方式示出的一种半导体结构的第一接触面和第一接触面的结构示意图；

图 4 是根据另一示例性实施方式示出的一种半导体结构的第一接触面和第一接触面的结构示意图；

图 5 是根据一示例性实施方式示出的一种半导体结构的制作方法的流程示意图。

附图标记说明如下：

10、第一芯片；11、第一衬底；12、第一导电连线；13、第一导电接触垫；131、第一导电体；132、第二导电体；1321、第一子导电段；14、第一接触面；

20、第二芯片；21、第二衬底；22、第二导电连线；23、第二导电接触垫；231、第三导电体；232、第四导电体；2321、第二子导电段；24、第二接触面。

具体实施方式

体现本公开特征与优点的典型实施例将在以下的说明中详细叙述。应理解的是本公开能够在不同的实施例上具有各种的变化，其皆不脱离本公开的范围，且其中的说明及附图在本质上是作说明之用，而非用以限制本公开。

在对本公开的不同示例性实施方式的下面描述中，参照附图进行，附图形成本公开的一部分，并且其中以示例方式显示了可实现本公开的多个方面的不同示例性结构、系统和步骤。应理解的是，可以使用部件、结构、示例性装置、系统和步骤的其他特定方案，并且可在不偏离本公开范围的情况下进行结构和功能性修改。而且，虽然本说明书中可使用术语“之上”、“之间”、“之内”等来描述本公开的不同示例性特征和元件，但是这些术语用于本文中仅出于方便，例如根据附图中的示例的方向。本说明书中的任何内容都不应理解为需要结构的特定三维方向才落入本公开的范围。

本公开的一个实施例提供了一种半导体结构，请参考图 1 和图 2，半导体结构包括：第一芯片 10，第一芯片 10 包括第一衬底 11、第一导电连线 12 以及第一导电接触垫 13，第一导电接触垫 13 与第一导电连线 12 相连接，第一导电接触垫 13 包括第一导电体 131 和第二导电体 132，第一导电体 131 的熔点大于第二导电体 132 的熔点；第二芯片 20，第二芯片 20 包括第二衬底 21、第二导电连线 22 以及第二导电接触垫 23，第二导电接触垫 23 与第二导电连线 22 相连接，第二导电接触垫 23 包括第三导电体 231 和第四导电体 232，第三导电体 231 的熔点大于第四导电体 232 的熔点；其中，第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对，以在第一导电接触垫 13 和第二导电接触垫 23 之间形成键合结构。

本公开一个实施例的半导体结构包括第一芯片 10 和第二芯片 20，第一芯片 10 的第一导电连线 12 连接第一导电接触垫 13，第二芯片 20 的第二导电连线 22 连接第二导电接触垫 23，且第一导电接触垫 13 包括第一导电体 131 和第二导电体 132，第二导电接触垫 23 包括第三导电体 231 和第四导电体 232。通过使得第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对，且第一导电体 131 的熔点大于第二导电体 132 的熔点，第三导电体 231 的熔点大于第四导电体 232 的熔点，因此可以在第一温度下使得第二导电体 132 和第四导电体 232 熔化，即实现了第一导电接触垫 13 和第二导电接触垫 23 的预连接，然后将预连接的第一芯片 10 和第二芯片 20 转移至第二温度退火条件下进行键合，以实现第一导电接触垫 13 和第二导电接触垫 23 的可靠键合，由于转移前第一芯片 10 和第二芯片 20 已完成了预连接，因此不会出现第一芯片 10 和第二芯片 20 相对移动的情况，从而保证后续第一芯片 10 和第二芯片 20 可靠对准，以此改善半导体结构的性能。

需要说明的是，在第一温度下，第二导电体 132 和第四导电体 232 熔化，而第一导电体 131 和第三导电体 231 不熔化，此时，第一导电接触垫 13 和第二导电接触垫 23 的导电

材料可以各自在交界面处相互渗透融合，如图 2 所示，因此形成金属化合物（IMC），从而实现第一导电接触垫 13 和第二导电接触垫 23 的预连接。或者，即使第一导电接触垫 13 和第二导电接触垫 23 的导电材料不在各自在交界面处相互渗透融合，但熔化后的第二导电体 132 和第四导电体 232 在冷却后也可以实现与第三导电体 231 和第一导电体 131 的连接，因此也可以实现第一导电接触垫 13 和第二导电接触垫 23 的预连接。由于第一导电接触垫 13 和第二导电接触垫 23 完成了预连接，因此在后续转移第一芯片 10 和第二芯片 20 的过程中就不会出现第一芯片 10 和第二芯片 20 的相对滑移，以此保证第一芯片 10 和第二芯片 20 处于可靠对准的连接条件下，将第一芯片 10 和第二芯片 20 在第二温度退火条件下进行相互键合，因此实现了第一导电接触垫 13 和第二导电接触垫 23 的可靠键合，在第一导电接触垫 13 和第二导电接触垫 23 之间形成了可靠的键合结构。而相关技术中，需要将第一芯片 10 和第二芯片 20 直接放置于高温环境进行键合，在转移过程中对准受到滑移影响，因此影响半导体结构的性能，本实施例中的半导体结构可以改善相关技术中的对准问题，以提高半导体结构的性能。

在第一导电接触垫 13 和第二导电接触垫 23 键合完成后，第一导电接触垫 13 和第二导电接触垫 23 的结合面会形成一层 IMC 层，且 IMC 层的宽度与第一导电接触垫 13 和/或第二导电接触垫 23 的宽度相同。且通过使得第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对，且第一导电体 131 的熔点大于第二导电体 132 的熔点，第三导电体 231 的熔点大于第四导电体 232 的熔点，即可以理解为：熔断较小的第二导电体 132 容纳在了第一导电体 131 内，类似在第一导电体 131 内形成了凹陷，而熔点较大的第三导电体 231 容纳在了第四导电体 232 内，类似在第四导电体 232 内形成了凹陷，如果去除了第二导电体 132 和第四导电体 232 则使得第一导电接触垫 13 的凸起对应第二导电接触垫 23 的凹陷，而第一导电接触垫 13 的凹陷对应第二导电接触垫 23 的凸起。第一导电体 131 的热膨胀系数大于第二导电体 132 的热膨胀系数，第三导电体 231 的热膨胀系数大于第四导电体 232 的热膨胀系数，从而使得第一导电接触垫 13 和第二导电接触垫 23 最大的去匹配金属的热膨胀，即热膨胀大的部分匹配热膨胀小的部分，从而可以使得第一导电接触垫 13 和第二导电接触垫 23 都具有膨胀的冗余空间，避免出现裂缝。

第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对，实际上是说明第一芯片 10 和第二芯片 20 键合前的位置关系，在键合后，即在第一导电接触垫 13 和第二导电接触垫 23 之间形成键合结构时，并不一定存在上述位置关系，导电材料之间可能由于融合并不能确定相应的位置关系，但从材料配置上应该可以判断上

述位置关系。

在一些实施例中，第一导电连线 12 和第一导电接触垫 13 均位于第一衬底 11 内，第二导电连线 22 和第二导电接触垫 23 均位于第二衬底 21 内。

其中，第一导电连线 12 和第一导电接触垫 13 可以部分位于第一衬底 11 内，第一导电连线 12 和第一导电接触垫 13 也可以全部位于第一衬底 11 内。相应的，第二导电连线 22 和第二导电接触垫 23 可以部分位于第二衬底 21 内，也可以全部位于第二衬底 21 内。

在一些实施例中，第一导电接触垫 13 可以位于第一衬底 11 的表面。相应的，第二导电接触垫 23 可以位于第二衬底 21 的表面。

需要注意的是，在第一芯片 10 和第二芯片 20 键合后，第一衬底 11 和第二衬底 21 相键合。第一衬底 11 包括硅衬底和形成于硅衬底上方的绝缘层，第一导电连线 12 的部分位于绝缘层内，第一导电接触垫 13 形成于绝缘层内。相应的，第二衬底 21 包括硅衬底和形成于硅衬底上方的绝缘层，第二导电连线 22 的部分位于绝缘层内，第二导电接触垫 23 形成于绝缘层内。在第一芯片 10 和第二芯片 20 键合时，第一导电接触垫 13 和第二导电接触垫 23 相键合，而第一芯片 10 和第二芯片 20 的绝缘层相键合。

具体的，硅衬底可以由含硅材料形成。硅衬底可以由任何合适的材料形成，例如，包括硅、单晶硅、多晶硅、非晶硅、硅锗、单晶硅锗、多晶硅锗以及碳掺杂硅中的至少一种。

绝缘层可以包括二氧化硅（SiO₂）、碳氧化硅（SiOC）、氮化硅（SiN）、碳氮化硅（SiCN）等相关集成电路绝缘材料。

在一个实施例中，第一导电连线 12 为第一硅通孔；第二导电连线 22 为第二硅通孔。第一硅通孔和第二硅通孔通过第一导电接触垫 13 和第二导电接触垫 23 实现连接。可选的，第二导电体 132 与第一硅通孔的中心区域相对应，由于第一硅通孔的中心区域整体膨胀最大，因此，第二导电体 132 的厚度可以大于第四导电体 232 的厚度，以给第一硅通孔预留出足够的膨胀的冗余空间。可选的，第四导电体 232 与第二硅通孔的中心区域相对应，第二导电体 132 的厚度可以小于第四导电体 232 的厚度。

在某些实施例中，第二导电体 132 的厚度可以等于第四导电体 232 的厚度。

在一个实施例中，第二导电体 132 的厚度小于 1 μ m，第四导电体 232 的厚度小于 1 μ m。

在一个实施例中，如图 1 所示，第一导电接触垫 13 朝向第二导电接触垫 23 的一端为第一接触面 14，第二导电接触垫 23 朝向第一接触面 14 的一端为第二接触面 24；其中，第一导电体 131 和第二导电体 132 分别占据部分的第一接触面 14，第三导电体 231 和第四导电体 232 分别占据部分的第二接触面 24。第一芯片 10 和第二芯片 20 键合时，第一接触

面 14 和第二接触面 24 相对接, 以此实现第一导电接触垫 13 和第二导电接触垫 23 的电连接。

可选的, 第一导电体 131 和第二导电体 132 占据部分的第一接触面 14, 即第一导电接触垫 13 还可以包括其他的导电体。相应的, 第三导电体 231 和第四导电体 232 占据部分
5 的第二接触面 24, 第二导电接触垫 23 还可以包括其他的导电体。

可选的, 第一导电体 131 和第二导电体 132 占据全部的第一接触面 14, 即第一导电接触垫 13 可以仅包括第一导电体 131 和第二导电体 132, 或者第一导电接触垫 13 可以包括其他的导电体, 但此导电体不位于第一导电接触垫 13 远离第一导电连线 12 的端部。相应的, 第三导电体 231 和第四导电体 232 占据全部的第二接触面 24, 即第二导电接触垫 23
10 可以仅包括第三导电体 231 和第四导电体 232, 或者第二导电接触垫 23 可以包括其他的导电体, 但此导电体不位于第二导电接触垫 23 远离第二导电连线 22 的端部。

在一个实施例中, 第一接触面 14 的面积等于第二接触面 24 的面积, 即第一芯片 10 的融合面的面积和第二芯片 20 的融合面的面积相一致。第一导电体 131 和第二导电体 132 占据全部的第一接触面 14, 且第三导电体 231 和第四导电体 232 占据全部的第二接触面
15 24 时, 第一导电体 131 占据第一接触面 14 的面积等于第四导电体 232 占据第二接触面 24 的面积, 而第二导电体 132 占据第一接触面 14 的面积等于第三导电体 231 占据第二接触面 24 的面积, 以此保证第一导电体 131 与第四导电体 232 直接相对, 第二导电体 132 与第三导电体 231 直接相对。

可选的, 在第一接触面 14 的面积等于第二接触面 24 的面积, 第一导电体 131 和第二
20 导电体 132 占据部分的第一接触面 14, 且第三导电体 231 和第四导电体 232 占据部分的第二接触面 24 时, 可以保证第一导电体 131 与第四导电体 232 直接相对, 第二导电体 132 与第三导电体 231 直接相对, 而第一导电接触垫 13 包括的其他导电体与第二导电接触垫 23 包括的其他导电体直接相对。

在一个实施例中, 第一接触面 14 的面积不等于第二接触面 24 的面积, 即第一芯片 10
25 的融合面的面积和第二芯片 20 的融合面的面积不相一致。在第一接触面 14 的面积小于第二接触面 24 的面积时, 第二接触面 24 的部分会与第一衬底 11 相对。相应的, 在第一接触面 14 的面积大于第二接触面 24 的面积时, 第一接触面 14 的部分会与第二衬底 21 相对。

需要说明的是, 第一接触面 14 的面积不等于第二接触面 24 的面积时, 例如, 第一接触面 14 的面积小于第二接触面 24 的面积时, 第一导电体 131 和第二导电体 132 可以占据
30 全部的第一接触面 14, 而第三导电体 231 和第四导电体 232 也可以占据全部的第二接触面

24, 此时, 只要保证全部的第一导电体 131 与第四导电体 232 直接相对, 全部的第二导电体 132 与第三导电体 231 直接相对即可, 而第二导电接触垫 23 的第三导电体 231 和第四导电体 232 中的至少之一的其他部分可以直接对应第一衬底 11。相应的, 对于第一接触面 14 的面积大于第二接触面 24 的面积时, 也可以参考本实施例, 此处不作赘述。

5 在一个实施例中, 第一接触面 14 的周向外边缘包括直线和曲线中的至少之一, 第二接触面 24 的周向外边缘包括直线和曲线中的至少之一。第一接触面 14 的形状和第二接触面 24 的形状可以完全相同, 也可以不相同, 第一接触面 14 的形状和第二接触面 24 的形状可以是圆形、椭圆形、长方形等各种形状, 此处不作限定。

 需要说明的是, 当第一接触面 14 的面积等于第二接触面 24 的面积, 第一导电体 131
10 和第二导电体 132 占据全部的第一接触面 14, 且第三导电体 231 和第四导电体 232 占据全部的第二接触面 24 时, 则可以说明第一接触面 14 的形状和第二接触面 24 的形状完全相同, 且第一接触面 14 和第二接触面 24 完全重合。

 在一个实施例中, 第一导电体 131 占据第一导电接触垫 13 的体积大于第二导电体 132 占据第一导电接触垫 13 的体积; 第三导电体 231 占据第二导电接触垫 23 的体积大于第四导电体 232 占据第二导电接触垫 23 的体积。即第一导电接触垫 13 和第二导电接触垫 23 的低熔点的导电材料占比相对较低, 在第一芯片 10 和第二芯片 20 键合时, 第二导电体 132 和第四导电体 232 用于保证预连接即可, 而第一导电接触垫 13 和第二导电接触垫 23 与其他结构实现电连接主要依靠第一导电体 131 和第三导电体 231。

 在一个实施例中, 第一导电连线 12 的一端均连接于第一导电体 131 上; 第二导电连线 22 的一端均连接于第三导电体 231 上。即第一导电接触垫 13 远离第一导电连线 12 的一侧才包括有第二导电体 132, 第二导电接触垫 23 远离第二导电连线 22 的一侧才包括有第四导电体 232。

 需要注意的是, 第一导电连线 12 的一端均连接于第一导电体 131 上, 第二导电连线 22 的一端均连接于第三导电体 231 上, 可以进一步理解为, 第一芯片 10 和第二芯片 20 键合前, 第一导电连线 12 的一端均连接于第一导电体 131 上, 第二导电连线 22 的一端均连接于第三导电体 231 上, 而在第一导电接触垫 13 和第二导电接触垫 23 之间形成键合结构后, 可能存在导电材料之间融合的可能性, 但从材料配置上也可以判断上述结构关系。

 在一个实施例中, 第二导电体 132 包括多个第一子导电段 1321, 相邻第一子导电段 1321 之间夹持第一导电体 131 的一部分, 即可以理解为是在第一导电体 131 远离第一导电
30 连线 12 的一侧形成有空隙, 以此填充第一子导电段 1321。

在一个实施例中，第四导电体 232 包括多个第二子导电段 2321，相邻第二子导电段 2321 之间夹持第三导电体 231 的一部分，即可以理解为是在第三导电体 231 远离第二导电连线 22 的一侧形成有空隙，以此填充第二子导电段 2321。

结合图 1 和图 3 所示，第一接触面 14 的面积等于第二接触面 24 的面积，且第一导电体 131 和第二导电体 132 占据全部的第一接触面 14，第三导电体 231 和第四导电体 232 占据全部的第二接触面 24，而第一导电体 131 占据第一接触面 14 的面积小于第二导电体 132 占据第一接触面 14 的面积，第三导电体 231 占据第二接触面 24 的面积大于第四导电体 232 占据第二接触面 24 的面积，以此保证第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对。而第二导电体 132 包括多个第一子导电段 1321，第四导电体 232 包括多个第二子导电段 2321。

结合图 4 所示，第一接触面 14 的面积等于第二接触面 24 的面积，且第一导电体 131 和第二导电体 132 占据全部的第一接触面 14，第三导电体 231 和第四导电体 232 占据全部的第二接触面 24，而第一导电体 131 占据第一接触面 14 的面积大于第二导电体 132 占据第一接触面 14 的面积，第三导电体 231 占据第二接触面 24 的面积小于第四导电体 232 占据第二接触面 24 的面积，以此保证第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对。而第二导电体 132 包括多个第一子导电段 1321，第四导电体 232 包括多个第二子导电段 2321。

在一个实施例中，第一导电体 131 和第三导电体 231 的材料可以相一致，第一导电体 131 包括铜和钨中的至少一种，第三导电体 231 包括铜和钨中的至少一种。当然，在某些实施例中，不排除第一导电体 131 和第三导电体 231 的材料不相一致，但二者的熔点大致相同。

在一个实施例中，第二导电体 132 和第四导电体 232 的材料可以相一致，第一导电体 131 包括铜和钨中的至少一种，第二导电体 132 包括铋、镉、锡、铅、镓以及铟中的至少一种。当然，在某些实施例中，不排除第二导电体 132 和第四导电体 232 的材料不相一致，但二者的熔点大致相同。

需要说明的是，第一导电体 131 和第三导电体 231 可以仅包括单一材料，例如，第一导电体 131 和第三导电体 231 可以均是铜。第一导电体 131 和第三导电体 231 也可以是合金，例如铜钨合金。第二导电体 132 和第四导电体 232 可以仅包括单一材料，例如，第二导电体 132 和第四导电体 232 可以均是锡。或者，第二导电体 132 和第四导电体 232 可以是合金，例如铋锡、铋铅、锡铟等。

在一个实施例中，第一导电体 131 和第三导电体 231 可以是铜，而第二导电体 132 和第四导电体 232 可以是锡。由于低熔点金属锡的化合效应以及金属铜的热膨胀效应，铜表面微内凹能顺利与低熔点金属锡层进行融合。在低温融合（如第一温度）时，上下层的锡（Sn）和铜（Cu）各自在交界面处相互渗透融合，并与旁边的铜融合，形成 Cu₅Sn₆ 金属化合物（IMC）。此上下层不同材质相间混合设计，能增加 IMC 面积，以提高键合强度，并向堆叠后芯片（尤其上下层芯片对准精度）提供因外力或搬动造成堆叠芯片滑移的抵抗力，利于之后进行较高温（如第二温度）退火的上下层第一导电接触垫 13 和第二导电接触垫 23 键合，提升产品成品率。

本公开的半导体结构可以使得低温融合的低熔点金属/合金上下层能先键合，并与旁边的金属融合形成金属间化合物以增加键合强度，为后续进行较高温退火的上下层高熔点金属/金属键合提供对准率，以此提升半导体结构的成品率。

本公开的一个实施例还提供了一种半导体结构的制作方法，请参考图 5，包括：

S101，提供第一芯片 10，第一芯片 10 包括第一衬底 11、第一导电连线 12 以及第一导电接触垫 13，第一导电接触垫 13 与第一导电连线 12 相连接，第一导电接触垫 13 包括第一导电体 131 和第二导电体 132，第一导电体 131 的熔点大于第二导电体 132 的熔点；

S103，提供第二芯片 20，第二芯片 20 包括第二衬底 21、第二导电连线 22 以及第二导电接触垫 23，第二导电接触垫 23 与第二导电连线 22 相连接，第二导电接触垫 23 包括第三导电体 231 和第四导电体 232，第三导电体 231 的熔点大于第四导电体 232 的熔点；

S105，对准第一芯片 10 和第二芯片 20，使得第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对；

S107，连接第一芯片 10 和第二芯片 20。

本公开一个实施例的半导体结构的制作方法的第一芯片 10 的第一导电连线 12 连接第一导电接触垫 13，第二芯片 20 的第二导电连线 22 连接第二导电接触垫 23，且第一导电接触垫 13 包括第一导电体 131 和第二导电体 132，第二导电接触垫 23 包括第三导电体 231 和第四导电体 232。通过使得第一导电体 131 与第四导电体 232 直接相对，第二导电体 132 与第三导电体 231 直接相对，且第一导电体 131 的熔点大于第二导电体 132 的熔点，第三导电体 231 的熔点大于第四导电体 232 的熔点，因此可以先实现第一导电接触垫 13 和第二导电接触垫 23 的预连接，然后在进行高温键合，以实现第一导电接触垫 13 和第二导电接触垫 23 的可靠键合，由于转移前第一芯片 10 和第二芯片 20 已完成了预连接，因此不会出现第一芯片 10 和第二芯片 20 相对移动的情况，从而保证后续第一芯片 10 和第二芯

片 20 可靠对准，以此改善半导体结构的性能。

5 在一个实施例中，连接第一芯片 10 和第二芯片 20 包括：采用第一温度熔化第二导电体 132 与第四导电体 232，以使得第一芯片 10 和第二芯片 20 连接；其中，第一温度小于第一导电体 131 和第三导电体 231 的熔点，即在第一温度下，第二导电体 132 和第四导电体 232 熔化，而第一导电体 131 和第三导电体 231 不熔化，此时，第一导电接触垫 13 和第二导电接触垫 23 的导电材料可以各自在交界面处相互渗透融合，以此形成预键合结构。

10 在一个实施例中，连接第一芯片 10 和第二芯片 20 还包括：将连接后的第一芯片 10 和第二芯片 20 在第二温度退火条件下进行键合，以使得第一导电接触垫 13 和第二导电接触垫 23 熔化后形成键合结构；其中，第一温度小于第二温度。第一导电接触垫 13 和第二导电接触垫 23 在第一温度下形成了预键合结构，从而在移动至第二温度环境下进行键合，可以避免第一芯片 10 和第二芯片 20 出现相对滑移，以此提高半导体结构的良品率。

需要说明的是，第一芯片 10 和第二芯片 20 在第二温度退火条件下进行键合的具体过程不作限定，可以参考相关技术中的键合方式，此处重点体现，在第二温度退火条件下进行键合之前，第一芯片 10 和第二芯片 20 已完成了预连接。

15 在一个实施例中，采用电镀方法或印刷方法在第一导电体 131 上形成第二导电体 132；采用电镀方法或印刷方法在第三导电体 231 上形成第四导电体 232。

需要说明的是，在一个实施例中，半导体结构的制作方法用于形成上述的半导体结构。对于半导体结构的制作方法中涉及的第一芯片 10 和第二芯片 20 的材料以及结构可以参考上述半导体结构的具体说明，此处不作赘述。

20 本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其它实施方案。本公开旨在涵盖本发明的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和示例实施方式仅被视为示例性的，本公开的真正范围和精神由所附的权利要求指出。

25 应当理解的是，本公开并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本公开的范围仅由所附的权利要求来限制。

权 利 要 求

1.一种半导体结构，，包括：

5 第一芯片，所述第一芯片包括第一衬底、第一导电连线以及第一导电接触垫，所述第一导电接触垫与所述第一导电连线相连接，所述第一导电接触垫包括第一导电体和第二导电体，所述第一导电体的熔点大于所述第二导电体的熔点；

第二芯片，所述第二芯片包括第二衬底、第二导电连线以及第二导电接触垫，所述第二导电接触垫与所述第二导电连线相连接，所述第二导电接触垫包括第三导电体和第四导电体，所述第三导电体的熔点大于所述第四导电体的熔点；

10 其中，所述第一导电体与所述第四导电体直接相对，所述第二导电体与所述第三导电体直接相对，以在所述第一导电接触垫和所述第二导电接触垫之间形成键合结构。

2.根据权利要求1所述的半导体结构，其中，所述第一导电接触垫朝向所述第二导电接触垫的一端为第一接触面，所述第二导电接触垫朝向所述第一接触面的一端为第二接触面；

15 其中，所述第一导电体和所述第二导电体分别占据部分的所述第一接触面，所述第三导电体和所述第四导电体分别占据部分的所述第二接触面。

3.根据权利要求2所述的半导体结构，其中，所述第一导电体和所述第二导电体占据全部的所述第一接触面，所述第三导电体和所述第四导电体占据全部的所述第二接触面。

20 4.根据权利要求3所述的半导体结构，其中，所述第一接触面的面积等于所述第二接触面的面积；

其中，所述第一导电体占据所述第一接触面的面积等于所述第四导电体占据所述第二接触面的面积。

5.根据权利要求3所述的半导体结构，其中，所述第一接触面的面积不等于所述第二接触面的面积。

25 6.根据权利要求2所述的半导体结构，其中，所述第一接触面的周向外边缘包括直线和曲线中的至少之一，所述第二接触面的周向外边缘包括直线和曲线中的至少之一。

7.根据权利要求1至6中任一项所述的半导体结构，其中，所述第一导电体占据所述第一导电接触垫的体积大于所述第二导电体占据所述第一导电接触垫的体积；

30 所述第三导电体占据所述第二导电接触垫的体积大于所述第四导电体占据所述第二导电接触垫的体积。

8.根据权利要求 7 所述的半导体结构，其中，所述第一导电连线的一端均连接于所述第一导电体上；

所述第二导电连线的一端均连接于所述第三导电体上。

9.根据权利要求 8 所述的半导体结构，其中，所述第二导电体包括多个第一子导电段，
5 相邻所述第一子导电段之间夹持所述第一导电体的一部分；

和/或，所述第四导电体包括多个第二子导电段，相邻所述第二子导电段之间夹持所述第三导电体的一部分。

10.根据权利要求 7 所述的半导体结构，其中，所述第一导电体包括铜和钨中的至少一种，所述第二导电体包括铋、镉、锡、铅、镓以及铟中的至少一种；

10 所述第三导电体包括铜和钨中的至少一种，所述第四导电体包括铋、镉、锡、铅、镓以及铟中的至少一种。

11.根据权利要求 1 所述的半导体结构，其中，所述第一导电连线为第一硅通孔；

所述第二导电连线为第二硅通孔。

12.根据权利要求 1 所述的半导体结构，其中，所述第一导电连线和所述第一导电接触
15 垫均位于所述第一衬底内。

13.根据权利要求 1 所述的半导体结构，其中，所述第二导电连线和所述第二导电接触垫均位于所述第二衬底内。

14.根据权利要求 1 所述的半导体结构，其中，所述第一导电体和所述第三导电体的材料相一致。

20 15.根据权利要求 1 所述的半导体结构，其中，所述第二导电体和所述第四导电体的材料相一致。

16.根据权利要求 1 所述的半导体结构，其特征在于，所述第二导电体的厚度小于 $1\mu\text{m}$ ，所述第四导电体的厚度小于 $1\mu\text{m}$ 。

17.一种半导体结构的制作方法，包括：

25 提供第一芯片，所述第一芯片包括第一衬底、第一导电连线以及第一导电接触垫，所述第一导电接触垫与所述第一导电连线相连接，所述第一导电接触垫包括第一导电体和第二导电体，所述第一导电体的熔点大于所述第二导电体的熔点；

提供第二芯片，所述第二芯片包括第二衬底、第二导电连线以及第二导电接触垫，所述
30 第二导电接触垫与所述第二导电连线相连接，所述第二导电接触垫包括第三导电体和第四导电体，所述第三导电体的熔点大于所述第四导电体的熔点；

对准所述第一芯片和所述第二芯片，使得所述第一导电体与所述第四导电体直接相对，所述第二导电体与所述第三导电体直接相对；

连接所述第一芯片和所述第二芯片。

- 18.根据权利要求 17 所述的半导体结构的制作方法，其中，连接所述第一芯片和所述
5 第二芯片包括：

采用第一温度熔化所述第二导电体与所述第四导电体，以使得所述第一芯片和所述第二芯片相连接；

其中，所述第一温度小于所述第一导电体和所述第三导电体的熔点。

- 19.根据权利要求 18 所述的半导体结构的制作方法，其中，连接所述第一芯片和所述
10 第二芯片还包括：

将连接后的所述第一芯片和所述第二芯片在第二温度退火条件下进行键合，以使得所述第一导电接触垫和所述第二导电接触垫之间形成键合结构；

其中，所述第一温度小于所述第二温度。

- 20.根据权利要求 17 至 19 中任一项所述的半导体结构的制作方法，其中，采用电镀方
15 法或印刷方法在所述第一导电体上形成所述第二导电体；

采用电镀方法或印刷方法在所述第三导电体上形成所述第四导电体。