(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 10 月 9 日(09.10.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/162373 A1

(51) 国際特許分類:
C30B 29/06 (2006.01) *H01L 21/322* (2006.01)

(21) 国際出願番号: PCT/JP2013/006021

(22) 国際出願日: 2013 年 10 月 9 日(09.10.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-077411 2013 年 4 月 3 日(03.04.2013) JP

(71) 出願人: 株式会社ＳＵＭＣＯ(SUMCO CORPORATION) [JP/JP]; 〒1058634 東京都港区芝浦一丁目２番１号 Tokyo (JP).

(72) 発明者: 小野　敏昭(ONO, Toshiaki); 〒1058634 東京都港区芝浦一丁目２番１号株式会社ＳＵＭＣＯ内 Tokyo (JP). 梅野　繁(UMENO, Shigeru); 〒1058634 東京都港区芝浦一丁目２番１号株式会社ＳＵＭＣＯ内 Tokyo (JP).

(74) 代理人: 特許業務法人　森道雄特許事務所(M. MORI PATENT FIRM); 〒6600892 兵庫県尼崎市東難波町五丁目１７番２３号 Hyogo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告（条約第 21 条(3)）

WO 2014/162373 A1

(54) **Title**: EPITAXIAL SILICON WAFER AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称 : エピタキシャルシリコンウェーハおよびその製造方法

(57) **Abstract**: Provided is an epitaxial silicon wafer that is cut from single crystal silicon grown by the Czochralski method and has a diameter of 300 mm or greater. For this epitaxial silicon wafer: the required time for lowering temperature in the parts of the single crystal silicon from 800°C to 600°C during growth is set to 450 minutes or less; the interstitial oxygen concentration is 1.5×10^{18} - 2.2×10^{18} atoms/cm^3 (old ASTM); the entire surface of the cut-out silicon wafer is a COP region; and the BMD density after 16 hours of heat treatment of the bulk portion of the epitaxial wafer at 1000°C is 1×10^4/cm^2 or less. Even though the thermal processes in the manufacturing processes for semiconductor devices with this epitaxial silicon wafer are low temperature processes, sufficient gettering capacity is obtained and also epitaxial defects do not arise.

(57) 要約: チョクラルスキー法により育成されたシリコン単結晶から切り出され、直径が３００ｍｍ以上であるエピタキシャルシリコンウェーハ。このエピタキシャルシリコンウェーハは、育成時にシリコン単結晶の各部を８００℃から６００℃まで降温させる所要時間を、４５０分以下とされたものであり、格子間酸素濃度が、１．５×１０^{18}～２．２×１０^{18}ａｔｏｍｓ／ｃｍ^3（ｏｌｄ　ＡＳＴＭ）であり、前記切り出されたシリコンウェーハの全面が、ＣＯＰ領域からなり、エピタキシャルウェーハのバルク部の１０００℃×１６時間の熱処理後のＢＭＤ密度が、１×１０^4／ｃｍ^{2}以下である。このエピタキシャルシリコンウェーハは、半導体デバイスの製造プロセスにおける熱プロセスが低温熱プロセスであっても、十分なゲッタリング能力が得られるとともに、エピタキシャル欠陥が生じない。