

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年3月21日(21.03.2024)



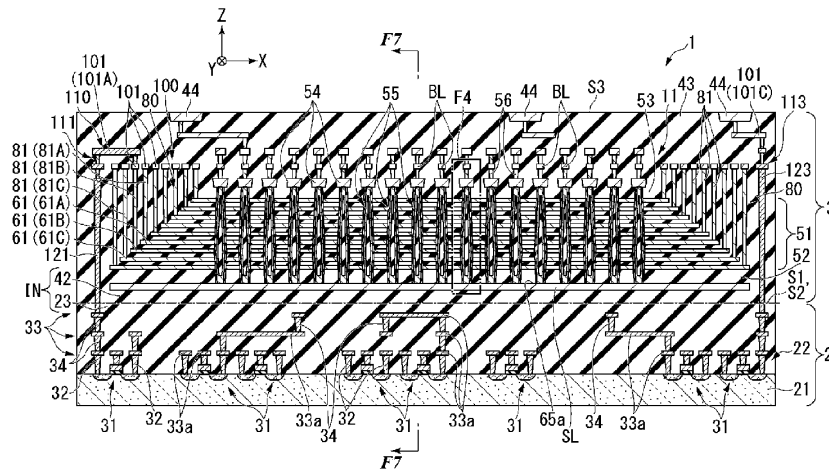
(10) 国際公開番号

WO 2024/057540 A1

- (51) 国際特許分類:
H10B 43/27 (2023.01) *H10B 41/40* (2023.01)
H10B 41/27 (2023.01) *H10B 43/40* (2023.01)
- (21) 国際出願番号: PCT/JP2022/034782
- (22) 国際出願日: 2022年9月16日(16.09.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: キオクシア株式会社 (KIOXIA CORPORATION) [JP/JP]; 〒1080023 東京都港区芝浦三丁目1番21号 Tokyo (JP).
- (72) 発明者: 野田 耕生(NODA Kosei); 〒1080023 東京都港区芝浦三丁目1番21号 キオクシア株式会社内 Tokyo (JP).
- (74) 代理人: 弁理士法人志賀国際特許事務所 (SHIGA INTERNATIONAL PATENT OFFICE); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: SEMICONDUCTOR STORAGE DEVICE AND METHOD OF MANUFACTURING SEMICONDUCTOR STORAGE DEVICE

(54) 発明の名称: 半導体記憶装置、および半導体記憶装置の製造方法



(57) Abstract: A semiconductor storage device according to one embodiment of the present invention has a substrate, a transistor, a layered body, a columnar body, and a source line. The transistor is provided on the substrate. In the layered body, a plurality of gate electrode layers and a plurality of insulation layers are layered alternately one by one in a first direction. The columnar body includes an insulating core, a channel layer, and a memory film. The source line is positioned between the layered body and the substrate, and extends at least in a second direction intersecting the first direction. The

[続葉有]

WO 2024/057540 A1

LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

columnar body has a first end contacting the source line, and a second end on the opposite side from the first end in the first direction. The width of the first end in the second direction is greater than the width of the second end in the second direction.

(57) 要約: 実施形態の半導体記憶装置は、基板と、トランジスタと、積層体と、柱状体と、ソース線とを有する。前記トランジスタは、前記基板上に設けられている。前記積層体は、複数のゲート電極層と複数の絶縁層とが第1方向に1層ずつ交互に積層されている。前記柱状体は、絶縁コアと、チャネル層と、メモリ膜とを含む。前記ソース線は、前記積層体と前記基板との間に配置され、前記第1方向とは交差した第2方向に少なくとも延びている。前記柱状体は、前記ソース線に接した第1端と、前記第1方向で前記第1端とは反対側に位置した第2端とを有する。前記第2方向における前記第1端の幅は、前記第2方向における前記第2端の幅よりも大きい。