

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月10日(10.10.2024)



(10) 国際公開番号

WO 2024/210095 A1

(51) 国際特許分類:
H05K 3/46 (2006.01)

(21) 国際出願番号: PCT/JP2024/013470

(22) 国際出願日: 2024年4月1日(01.04.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-060745 2023年4月4日(04.04.2023) JP

(71) 出願人: 株式会社フジクラ (FUJIKURA LTD.)
[JP/JP]; 〒1358512 東京都江東区木場一丁目5番1号 Tokyo (JP).

(72) 発明者: 佐藤 隼介(SATO, Shunsuke); 〒2858550 千葉県佐倉市六崎1-4-0番地 株式会社フジクラ 佐倉事業所内 Chiba (JP). 上田 啓貴(UETA, Nobuki); 〒1358512 東京都江東区木場一丁目5番1号 株式会社フジクラ内 Tokyo (JP).

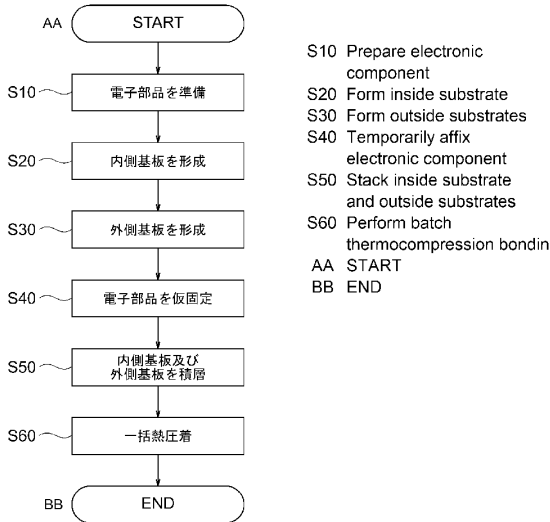
(74) 代理人: 弁理士法人とこしえ特許事務所 (TOKOSHIE PATENT FIRM); 〒1600023 東京都新宿区西新宿7丁目2-2番27号 西新宿KNビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: METHOD FOR MANUFACTURING SUBSTRATE WITH BUILT-IN COMPONENT AND SUBSTRATE WITH BUILT-IN COMPONENT

(54) 発明の名称: 部品内蔵基板の製造方法、及び、部品内蔵基板

[図4]



(57) Abstract: The present invention comprises: steps S10-S30 for preparing an electronic component 10, an inside substrate 40, and outside substrates 50B, 60B; a step S40 for temporarily affixing the electronic component 10 to the outside substrate 50B; a step S50 for stacking the outside substrates 50B, 60B and the inside substrate 40 while inserting the electronic component 10 into an opening 411; and a step S60 for affixing the outside substrates 50B, 60B and the inside substrate 40 to one another. The electronic component 10 comprises a component body 20, an insulating layer 33 having

[続葉有]

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

an opening 331, and a wiring layer 34 disposed on the insulating layer 33 so as to cover the opening 331. The second step S40 includes pressing the electronic component 10 and the outside substrate 50B in a state in which a conductive paste 55B has been brought into contact with the wiring layer 34.

(57) 要約: 電子部品10、内側基板40及び外側基板50B、60Bを準備する工程S10~S30と、電子部品10を外側基板50Bに仮固定する工程S40と、開口411に電子部品10を挿入しながら外側基板50B、60Bと内側基板40を重ねる工程S50と、外側基板50B、60Bと内側基板40を固定する工程S60と、を備え、電子部品10は、部品本体20と、開口331を有する絶縁層33と、開口331を覆うように絶縁層33上に配置された配線層34と、を備え、第2の工程S40は、導電性ペースト55Bを配線層34に接触させた状態で、電子部品10と外側基板50Bを押圧することを含む。