

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
31 juillet 2008 (31.07.2008)

PCT

(10) Numéro de publication internationale
WO 2008/090281 A1

(51) Classification internationale des brevets :
H01L 21/56 (2006.01) **B23K 26/14** (2006.01)
H01L 21/00 (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2007/002056

(22) Date de dépôt international :
12 décembre 2007 (12.12.2007)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
06 11489 28 décembre 2006 (28.12.2006) FR

(71) Déposant (pour tous les États désignés sauf US) : CEN-
TRE NATIONAL D'ETUDES SPATIALES [FR/FR]; 2
Place Maurice Quentin, F-75001 Paris (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : DE-
SPLATS, Romain [FR/FR]; 6 ter rue François Miquel,

F-31320 Castanet Tolosan (FR). OBEIN, Michaël
[FR/FR]; 32 rue du Général Moulin, F-14000 Caen (FR).

(74) Mandataires : HABASQUE, Etienne etc.; Cabinet
Lavoix, 2 Place d'Estienne d'Orves, F-75441 Paris Cedex
09 (FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO,
RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre
de protection régionale disponible) : ARIPO (BW, GH,
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,

[Suite sur la page suivante]

(54) Title: METHOD AND EQUIPMENT FOR EXPOSING THE SURFACE OF AN INTEGRATED CIRCUIT

(54) Titre : PROCEDE ET INSTALLATION DE MISE A NU DE LA SURFACE D'UN CIRCUIT INTEGRE

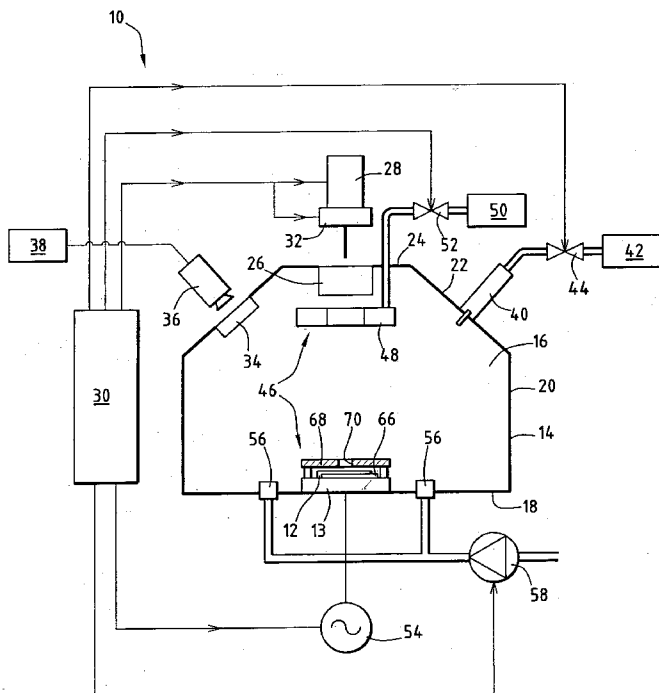


FIG.1

(57) Abstract: The invention relates to a method for exposing an integrated circuit by ablating the polymer coating initially covering the integrated circuit, characterised in that it comprises the combined application of a laser radiation and a plasma onto the coating initially covering the integrated circuit.

(57) Abrégé : L'invention concerne un procédé de mise à nu d'un circuit intégré par ablation d'une enveloppe de polymère recouvrant initialement le circuit intégré, caractérisé en ce qu'il comporte une application combinée d'un rayonnement laser et d'un plasma sur l'enveloppe recouvrant initialement le circuit intégré.

WO 2008/090281 A1



ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM),
européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,
FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL,
PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

- *avec rapport de recherche internationale*
- *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*