

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(10) Numéro de publication internationale
WO 2025/103654 A1

(43) Date de la publication internationale
22 mai 2025 (22.05.2025)

WIPO | PCT

(51) Classification internationale des brevets :

H01L 21/02 (2006.01) H01L 21/66 (2006.01)
H01L 21/762 (2006.01)

(71) Déposant : SOITEC [FR/FR] ; PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR).

(21) Numéro de la demande internationale :

PCT/EP2024/077149

(72) Inventeur : ALLIBERT, Frédéric ; C/O SOITEC, PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, 38190 BERNIN (FR).

(22) Date de dépôt international :

26 septembre 2024 (26.09.2024)

(74) Mandataire : IP TRUST ; 2 rue de Clichy, 75009 PARIS (FR).

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

FR2312617 17 novembre 2023 (17.11.2023) FR
FR2402462 12 mars 2024 (12.03.2024) FR

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: CARRIER COMPRISING A LAYER FOR TRAPPING ELECTRICAL CHARGES FOR A COMPOSITE SUBSTRATE AND METHOD FOR SELECTING SUCH A CARRIER

(54) Titre : SUPPORT COMPRENANT UNE COUCHE DE PIEGEAGE DE CHARGES ELECTRIQUES POUR UN SUBSTRAT COMPOSITE ET PROCEDE DE SELECTION D'UN TEL SUPPORT

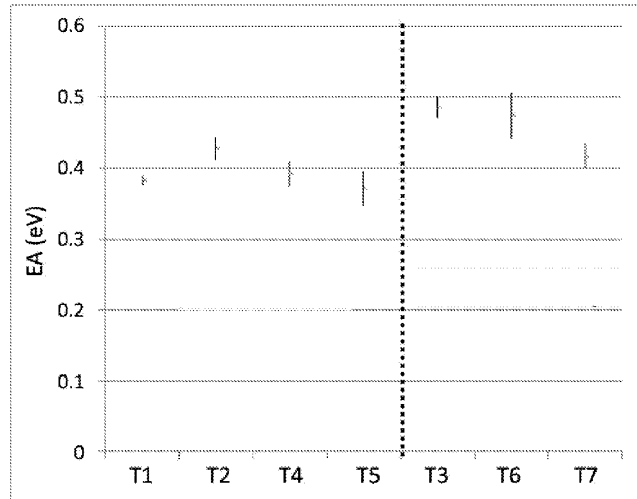


Figure 1

(57) Abstract: The invention relates to a carrier (1) for a composite substrate (S). The carrier comprises a base substrate and a trapping layer (3a) made of polycrystalline silicon arranged on the base substrate (2). The trapping layer has electric traps of a first type having an activation energy of 0.383 eV within a tolerance of 0.008 eV, and an effective capture cross-section for holes and electrons of less than 10^{-16} cm^2 . The trapping layer has electrical traps of a second type having an activation energy of 0.428 eV within a tolerance of 0.016 eV, and an effective capture cross-section for holes and electrons of less than 10^{-16} cm^2 .

[Suite sur la page suivante]



WO 2025/103654 A1

MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) **États désignés** (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée:

- avec rapport de recherche internationale (Art. 21(3))
- en noir et blanc ; la demande internationale telle que déposée était en couleur ou en échelle de gris et est disponible sur PATENTSCOPE pour téléchargement.

(57) **Abstré :** L'invention porte sur un support (1) pour un substrat composite (S). Le support comprend un substrat de base et une couche de piégeage (3a) en silicium polycristallin disposé sur le substrat de base (2). La couche de piégeage présente des pièges électriques d'un premier type présentant une énergie d'activation de 0,383 eV à 0,008 eV près et une section efficace de capture pour les trous et, pour les électrons, inférieure à 10^{-16} cm². La couche de piégeage présente des pièges électriques d'un deuxième type présentant une énergie d'activation de 0,428 eV à 0,016 eV près et une section efficace de capture pour les trous et, pour les électrons, inférieure à 10^{-16} cm².