

明 細 書

発明の名称： 静電チャック及び静電チャックの製造方法

技術分野

[0001] 本開示の例示的实施形態は、静電チャック及び静電チャックの製造方法に関する。

背景技術

[0002] 表面に複数の凸部が形成された静電チャックを提供する技術として、特許文献1に記載された技術がある。

先行技術文献

特許文献

[0003] 特許文献1：特開2022-129632号公報

発明の概要

発明が解決しようとする課題

[0004] 本開示は、静電チャックに保持された基板の裏面に生じる傷を低減することができる技術を提供する。

課題を解決するための手段

[0005] 本開示の一つの例示的实施形態における静電チャックは、基板を保持する静電チャックであって、誘電体と、誘電体の内部に配置される電極と、を備え、誘電体は、上面と、上面から上方に突出し、基板を支持するように構成される複数の突起部と、を含み、突起部は、結晶質の基部と、基部上に配置される非結晶質の表面層と、を含む。

発明の効果

[0006] 本開示の一つの例示的实施形態によれば、静電チャックに保持された基板の裏面に生じる傷を低減することができる技術を提供することができる。

図面の簡単な説明

[0007] [図1] プラズマ処理システムの構成例を説明するための図である。

[図2]プラズマ処理装置の構成例を説明するための図である。

[図3]静電チャックの構成例を説明するための平面視の図である。

[図4]静電チャックの構成例を説明するための図である。

[図5]突起部の構成例を説明するための図である。

[図6]突起部の組織の一例を示す図である。

[図7]静電チャックの製造方法の一例を示すフローチャットである。

[図8]突起部の表面層に研磨表面を形成する一例を説明するための図である。

[図9]突起部の上面及び側面の表面層に研磨表面を形成する一例を説明するための図である。

[図10]静電チャックの製造方法の他の一例を示すフローチャットである。

[図11]突起部の表面層と基部との境界を側面に露出させる例を説明するための図である。

[図12]ブラスト加工により突起部を形成する一例を説明するための図である。

[図13]レーザ加工により突起部を形成し、その時又はその後に突起部の側面に表面層を形成する一例を説明するための図である。

[図14]突起部の側面に表面層を形成した後に、突起部の上面に表面層を形成する一例を説明するための図である。

[図15]シールバンドに表面層を形成する一例を説明するための図である。

[図16]突起部とシールバンドの周囲に配置される溝に表面層を形成する一例を説明するための図である。

発明を実施するための形態

[0008] 以下、本開示の各実施形態について説明する。

[0009] 一つの例示的实施形態において、基板を保持する静電チャックであって、誘電体と、誘電体の内部に配置される電極と、を備え、誘電体は、上面と、上面から上方に突出し、基板を支持するように構成される複数の突起部と、を含み、突起部は、結晶質の基部と、基部上に配置される非結晶質の表面層と、を含む、静電チャックが提供される。

- [0010] 一つの例示的实施形態において、非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みを有する。
- [0011] 一つの例示的实施形態において、表面層は、基部と同じ又は基部より小さい熱伝導率を有する。
- [0012] 一つの例示的实施形態において、非結晶質の表面層は、アモルファスのアルミナを含む。
- [0013] 一つの例示的实施形態において、複数の突起部は、レーザの照射痕を有する。
- [0014] 一つの例示的实施形態において、(a)誘電体の上面から上方に突出する複数の突起部を形成する工程であって、突起部は結晶質である、工程と、(b)複数の突起部にレーザ光を照射して、突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法が提供される。
- [0015] 一つの例示的实施形態において、非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みに形成される。
- [0016] 一つの例示的实施形態において、表面層は、突起部が有する基部と同等若しくは前記基部より小さい熱伝導率を有する。
- [0017] 一つの例示的实施形態において、非結晶質の表面層は、アモルファスのアルミナを含む。
- [0018] 一つの例示的实施形態において、(a)プラズマ処理に使用された静電チャックが有する誘電体の上面において、上面から上方に突出する複数の突起部を形成する工程であって、突起部は結晶質である、工程と、(b)複数の突起部にレーザ光を照射して、突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法が提供される。
- [0019] 一つの例示的实施形態において、非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みに形成される。
- [0020] 一つの例示的实施形態において、表面層は、突起部が有する基部と同等若しくは前記基部より小さい熱伝導率を有する。
- [0021] 一つの例示的实施形態において、非結晶質の表面層は、アモルファスのア

ルミナを含む。

- [0022] 一つの例示的实施形態において、表面層は、表面粗さ R_a が $0.05\ \mu\text{m}$ 以下の研磨表面を有する。
- [0023] 一つの例示的实施形態において、突起部は、上面と側面とを有し、結晶質の基部と非結晶質の表面層との境界が、突起部の上面に露出せず、突起部の側面に露出している。
- [0024] 一つの例示的实施形態において、表面層は、表面からの深さが 100nm ～ 500nm の範囲内で、ナノインデント法による硬さが 22GPa ～ 27GPa の範囲内に形成される。
- [0025] 一つの例示的实施形態において、突起部は、基板の外周部を支持するように構成されるシールバンドを含む。
- [0026] 一つの例示的实施形態において、誘電体は、突起部の周囲に配置される溝をさらに備え、溝は、結晶質の溝基部と、溝基部上に配置される非結晶質の溝表面層と、を含む。
- [0027] 一つの例示的实施形態において、(c) 非結晶質の表面層を研磨する工程を、さらに含む。
- [0028] 一つの例示的实施形態において、(a) において複数の突起部をレーザ加工により形成し、(b) においてレーザの照射により、突起部の側面に非結晶質の表面層を形成し、その後、突起部の上面に非結晶質の表面層を形成する。
- [0029] 一つの例示的实施形態において、(a) において複数の突起部をブラスト加工により形成し、(b) においてレーザの照射により、突起部の上面に非結晶質の表面層を形成する。
- [0030] 以下、図面を参照して、本開示の各実施形態について詳細に説明する。なお、各図面において同一または同様の要素には同一の符号を付し、重複する説明を省略する。特に断らない限り、図面に示す位置関係に基づいて上下左右等の位置関係を説明する。図面の寸法比率は実際の比率を示すものではなく、また、実際の比率は図示の比率に限られるものではない。

[0031] <プラズマ処理システムの一例>

[0032] 図1は、プラズマ処理システムの構成例を説明するための図である。一実施形態において、プラズマ処理システムは、プラズマ処理装置1及び制御部2を含む。プラズマ処理システムは、基板処理システムの一例であり、プラズマ処理装置1は、基板処理装置の一例である。プラズマ処理装置1は、プラズマ処理チャンバ10、基板支持部11及びプラズマ生成部12を含む。プラズマ処理チャンバ10は、プラズマ処理空間を有する。また、プラズマ処理チャンバ10は、少なくとも1つの処理ガスをプラズマ処理空間に供給するための少なくとも1つのガス供給口と、プラズマ処理空間からガスを排出するための少なくとも1つのガス排出口とを有する。ガス供給口は、後述するガス供給部20に接続され、ガス排出口は、後述する排気システム40に接続される。基板支持部11は、プラズマ処理空間内に配置され、基板を支持するための基板支持面を有する。

[0033] プラズマ生成部12は、プラズマ処理空間内に供給された少なくとも1つの処理ガスからプラズマを生成するように構成される。プラズマ処理空間において形成されるプラズマは、容量結合プラズマ(CCP; Capacitively Coupled Plasma)、誘導結合プラズマ(ICP; Inductively Coupled Plasma)、ECRプラズマ(Electron-Cyclotron-resonance plasma)、ヘリコン波励起プラズマ(HWP: Helicon Wave Plasma)、又は、表面波プラズマ(SWP: Surface Wave Plasma)等であってもよい。また、AC(Alternating Current)プラズマ生成部及びDC(Direct Current)プラズマ生成部を含む、種々のタイプのプラズマ生成部が用いられてもよい。一実施形態において、ACプラズマ生成部で用いられるAC信号(AC電力)は、100kHz~10GHzの範囲内の周波数を有する。従って、AC信号は、RF(Radio Frequency)信号及びマイクロ波信号を含む。一実施形態において、RF信号は、100kHz~150MHzの範囲

内の周波数を有する。

[0034] 制御部 2 は、本開示において述べられる種々の工程をプラズマ処理装置 1 に実行させるコンピュータ実行可能な命令を処理する。制御部 2 は、ここで述べられる種々の工程を実行するようにプラズマ処理装置 1 の各要素を制御するように構成され得る。一実施形態において、制御部 2 の一部又は全てがプラズマ処理装置 1 に含まれてもよい。制御部 2 は、処理部 2 a 1、記憶部 2 a 2 及び通信インターフェース 2 a 3 を含んでもよい。制御部 2 は、例えばコンピュータ 2 a により実現される。処理部 2 a 1 は、記憶部 2 a 2 からプログラムを読み出し、読み出されたプログラムを実行することにより種々の制御動作を行うように構成され得る。このプログラムは、予め記憶部 2 a 2 に格納されていてもよく、必要なときに、媒体を介して取得されてもよい。取得されたプログラムは、記憶部 2 a 2 に格納され、処理部 2 a 1 によって記憶部 2 a 2 から読み出されて実行される。媒体は、コンピュータ 2 a に読み取り可能な種々の記憶媒体であってもよく、通信インターフェース 2 a 3 に接続されている通信回線であってもよい。処理部 2 a 1 は、CPU (Central Processing Unit) であってもよい。記憶部 2 a 2 は、RAM (Random Access Memory)、ROM (Read Only Memory)、HDD (Hard Disk Drive)、SSD (Solid State Drive)、又はこれらの組み合わせを含んでもよい。通信インターフェース 2 a 3 は、LAN (Local Area Network) 等の通信回線を介してプラズマ処理装置 1 との間で通信してもよい。

[0035] 以下に、プラズマ処理装置 1 の一例としての容量結合型のプラズマ処理装置の構成例について説明する。図 2 は、容量結合型のプラズマ処理装置の構成例を説明するための図である。

[0036] 容量結合型のプラズマ処理装置 1 は、プラズマ処理チャンバ 10、ガス供給部 20、電源 30 及び排気システム 40 を含む。また、プラズマ処理装置 1 は、基板支持部 11 及びガス導入部を含む。ガス導入部は、少なくとも 1

つの処理ガスをプラズマ処理チャンバ10内に導入するように構成される。ガス導入部は、シャワーヘッド13を含む。基板支持部11は、プラズマ処理チャンバ10内に配置される。シャワーヘッド13は、基板支持部11の上方に配置される。一実施形態において、シャワーヘッド13は、プラズマ処理チャンバ10の天部（ceiling）の少なくとも一部を構成する。プラズマ処理チャンバ10は、シャワーヘッド13、プラズマ処理チャンバ10の側壁10a及び基板支持部11により規定されたプラズマ処理空間10sを有する。プラズマ処理チャンバ10は接地される。シャワーヘッド13及び基板支持部11は、プラズマ処理チャンバ10の筐体とは電氣的に絶縁される。

[0037] 基板支持部11は、本体部111及びリングアセンブリ112を含む。本体部111は、基板Wを支持するための中央領域111aと、リングアセンブリ112を支持するための環状領域111bとを有する。ウェハは基板Wの一例である。本体部111の環状領域111bは、平面視で本体部111の中央領域111aを囲んでいる。基板Wは、本体部111の中央領域111a上に配置され、リングアセンブリ112は、本体部111の中央領域111a上の基板Wを囲むように本体部111の環状領域111b上に配置される。従って、中央領域111aは、基板Wを支持するための基板支持面とも呼ばれ、環状領域111bは、リングアセンブリ112を支持するためのリング支持面とも呼ばれる。

[0038] 一実施形態において、本体部111は、基台1110及び静電チャック1111を含む。基台1110は、導電性部材を含む。基台1110の導電性部材は下部電極として機能し得る。静電チャック1111は、基台1110の上に配置される。静電チャック1111は、セラミック部材1111aとセラミック部材1111a内に配置される静電電極1111bとを含む。セラミック部材1111aは、中央領域111aを有する。一実施形態において、セラミック部材1111aは、環状領域111bも有する。なお、環状静電チャックや環状絶縁部材のような、静電チャック1111を囲む他の部

材が環状領域 1 1 1 b を有してもよい。この場合、リングアセンブリ 1 1 2 は、環状静電チャック又は環状絶縁部材の上に配置されてもよく、静電チャック 1 1 1 1 と環状絶縁部材の両方の上に配置されてもよい。また、後述する R F 電源 3 1 及び／又は D C 電源 3 2 に結合される少なくとも 1 つの R F / D C 電極がセラミック部材 1 1 1 1 a 内に配置されてもよい。この場合、少なくとも 1 つの R F / D C 電極が下部電極として機能する。後述するバイアス R F 信号及び／又は D C 信号が少なくとも 1 つの R F / D C 電極に供給される場合、R F / D C 電極はバイアス電極とも呼ばれる。なお、基台 1 1 1 0 の導電性部材と少なくとも 1 つの R F / D C 電極とが複数の下部電極として機能してもよい。また、静電電極 1 1 1 1 b が下部電極として機能してもよい。従って、基板支持部 1 1 は、少なくとも 1 つの下部電極を含む。

[0039] リングアセンブリ 1 1 2 は、1 又は複数の環状部材を含む。一実施形態において、1 又は複数の環状部材は、1 又は複数のエッジリングと少なくとも 1 つのカバーリングとを含む。エッジリングは、導電性材料又は絶縁材料で形成され、カバーリングは、絶縁材料で形成される。

[0040] また、基板支持部 1 1 は、静電チャック 1 1 1 1、リングアセンブリ 1 1 2 及び基板のうち少なくとも 1 つをターゲット温度に調節するように構成される温調モジュールを含んでもよい。温調モジュールは、ヒータ、伝熱媒体、流路 1 1 1 0 a、又はこれらの組み合わせを含んでもよい。流路 1 1 1 0 a には、ブラインやガスのような伝熱流体が流れる。一実施形態において、流路 1 1 1 0 a が基台 1 1 1 0 内に形成され、1 又は複数のヒータが静電チャック 1 1 1 1 のセラミック部材 1 1 1 1 a 内に配置される。また、基板支持部 1 1 は、基板 W の裏面と中央領域 1 1 1 a との間の間隙に伝熱ガスを供給するように構成された伝熱ガス供給部を含んでもよい。

[0041] シャワーヘッド 1 3 は、ガス供給部 2 0 からの少なくとも 1 つの処理ガスをプラズマ処理空間 1 0 s 内に導入するように構成される。シャワーヘッド 1 3 は、少なくとも 1 つのガス供給口 1 3 a、少なくとも 1 つのガス拡散室 1 3 b、及び複数のガス導入口 1 3 c を有する。ガス供給口 1 3 a に供給さ

れた処理ガスは、ガス拡散室13bを通過して複数のガス導入口13cからプラズマ処理空間10s内に導入される。また、シャワーヘッド13は、少なくとも1つの上部電極を含む。なお、ガス導入部は、シャワーヘッド13に加えて、側壁10aに形成された1又は複数の開口部に取り付けられる1又は複数のサイドガス注入部(SGI: Side Gas Injector)を含んでもよい。

[0042] ガス供給部20は、少なくとも1つのガスソース21及び少なくとも1つの流量制御器22を含んでもよい。一実施形態において、ガス供給部20は、少なくとも1つの処理ガスを、それぞれに対応のガスソース21からそれぞれに対応の流量制御器22を介してシャワーヘッド13に供給するように構成される。各流量制御器22は、例えばマスフローコントローラ又は圧力制御式の流量制御器を含んでもよい。さらに、ガス供給部20は、少なくとも1つの処理ガスの流量を変調又はパルス化する少なくとも1つの流量変調デバイスを含んでもよい。

[0043] 電源30は、少なくとも1つのインピーダンス整合回路を介してプラズマ処理チャンバ10に結合されるRF電源31を含む。RF電源31は、少なくとも1つのRF信号(RF電力)を少なくとも1つの下部電極及び／又は少なくとも1つの上部電極に供給するように構成される。これにより、プラズマ処理空間10sに供給された少なくとも1つの処理ガスからプラズマが形成される。従って、RF電源31は、プラズマ生成部12の少なくとも一部として機能し得る。また、バイアスRF信号を少なくとも1つの下部電極に供給することにより、基板Wにバイアス電位が発生し、形成されたプラズマ中のイオン成分を基板Wに引き込むことができる。

[0044] 一実施形態において、RF電源31は、第1のRF生成部31a及び第2のRF生成部31bを含む。第1のRF生成部31aは、少なくとも1つのインピーダンス整合回路を介して少なくとも1つの下部電極及び／又は少なくとも1つの上部電極に結合され、プラズマ生成用のソースRF信号(ソースRF電力)を生成するように構成される。一実施形態において、ソースR

F 信号は、10 MHz ~ 150 MHz の範囲内の周波数を有する。一実施形態において、第1のRF生成部31aは、異なる周波数を有する複数のソースRF信号を生成するように構成されてもよい。生成された1又は複数のソースRF信号は、少なくとも1つの下部電極及び／又は少なくとも1つの上部電極に供給される。

[0045] 第2のRF生成部31bは、少なくとも1つのインピーダンス整合回路を介して少なくとも1つの下部電極に結合され、バイアスRF信号（バイアスRF電力）を生成するように構成される。バイアスRF信号の周波数は、ソースRF信号の周波数と同じであっても異なってもよい。一実施形態において、バイアスRF信号は、ソースRF信号の周波数よりも低い周波数を有する。一実施形態において、バイアスRF信号は、100 kHz ~ 60 MHz の範囲内の周波数を有する。一実施形態において、第2のRF生成部31bは、異なる周波数を有する複数のバイアスRF信号を生成するように構成されてもよい。生成された1又は複数のバイアスRF信号は、少なくとも1つの下部電極に供給される。また、種々の実施形態において、ソースRF信号及びバイアスRF信号のうち少なくとも1つがパルス化されてもよい。

[0046] また、電源30は、プラズマ処理チャンバ10に結合されるDC電源32を含んでもよい。DC電源32は、第1のDC生成部32a及び第2のDC生成部32bを含む。一実施形態において、第1のDC生成部32aは、少なくとも1つの下部電極に接続され、第1のDC信号を生成するように構成される。生成された第1のDC信号は、少なくとも1つの下部電極に印加される。一実施形態において、第2のDC生成部32bは、少なくとも1つの上部電極に接続され、第2のDC信号を生成するように構成される。生成された第2のDC信号は、少なくとも1つの上部電極に印加される。

[0047] 種々の実施形態において、第1及び第2のDC信号がパルス化されてもよい。この場合、電圧パルスのシーケンスが少なくとも1つの下部電極及び／又は少なくとも1つの上部電極に印加される。電圧パルスは、矩形、台形、三角形又はこれらの組み合わせのパルス波形を有してもよい。一実施形態に

において、DC信号から電圧パルスのシーケンスを生成するための波形生成部が第1のDC生成部32aと少なくとも1つの下部電極との間に接続される。従って、第1のDC生成部32a及び波形生成部は、電圧パルス生成部を構成する。第2のDC生成部32b及び波形生成部が電圧パルス生成部を構成する場合、電圧パルス生成部は、少なくとも1つの上部電極に接続される。電圧パルスは、正の極性を有してもよく、負の極性を有してもよい。また、電圧パルスのシーケンスは、1周期内に1又は複数の正極性電圧パルスと1又は複数の負極性電圧パルスとを含んでもよい。なお、第1及び第2のDC生成部32a、32bは、RF電源31に加えて設けられてもよく、第1のDC生成部32aが第2のRF生成部31bに代えて設けられてもよい。

[0048] 排気システム40は、例えばプラズマ処理チャンバ10の底部に設けられたガス排出口10eに接続され得る。排気システム40は、圧力調整弁及び真空ポンプを含んでもよい。圧力調整弁によって、プラズマ処理空間10s内の圧力が調整される。真空ポンプは、ターボ分子ポンプ、ドライポンプ又はこれらの組み合わせを含んでもよい。

[0049] <静電チャックの構成例>

図3及び図4は、上から見た静電チャック1111の構成例を説明するための図である。図3は、静電チャック1111を上から見た一例を示す図である。一実施形態において、静電チャック1111は、セラミック部材1111aと、セラミック部材1111a内に配置された静電電極1111bを備えてよい。セラミック部材1111aは誘電体と一例であってよい。

[0050] セラミック部材1111aは、略円柱形状を有してよい。セラミック部材1111aは、上面200と、複数の突起部201と、シールバンド202を含んでよい。

[0051] 上面200は、円形の水平面であってよい。上面200は、セラミック部材1111aの中心軸上に中心を有してよい。

[0052] 複数の突起部201は、基板が静電チャック1111に静電吸着される際に、基板Wの裏面を支持するように構成されてよい。複数の突起部201は

、上面200上に配置されてよい。各突起部201は、上面200から上方に突出してよい。各突起部201は、中心が最も高くなるような略半球体形状を有してよい。突起部201は、上面200と一体であっても別体であってもよい。突起部201は、上面200と異種の材料で構成されてよい。

[0053] 突起部201は、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下の範囲内の高さを有してよい。突起部201は、 0.1mm 以上 3mm 以下の範囲内の幅（外径）を有してよい。

[0054] 複数の突起部201は、 3mm 以上 30mm 以下の範囲内の間隔（ピッチ）で配置されてよい。複数の突起部201は、上面200において均等配置されてよい。複数の突起部201は、上面200の中心に対し同心円状、放射状、或いは格子状に配置されてよい。

[0055] 図5は、突起部201の構成例を説明するための図である。図6は、突起部201の組織の一例を説明するための図である。突起部201は、結晶質の基部250と、基部250上に配置される非結晶質の表面層251を有してよい。

[0056] 基部250は、結晶質のアルミナ（ Al_2O_3 ）で構成されてよい。基部250の結晶粒子は、 $0.5\mu\text{m}$ 以上 $30\mu\text{m}$ 以下の範囲、好ましくは、 $2\mu\text{m}$ 以上 $15\mu\text{m}$ 以下の範囲の平均粒径を有してよい。平均粒径は、結晶粒子を円形と仮定し、特定の面積Aを、当該面積A内に存在する粒子の個数Bで割って、円形粒子一個当たりの面積C（ $=A/B$ ）を求め、当該面積Cから円形粒子の直径Dを算出ことで求められ得る。

[0057] 表面層251は、非結晶質のアルミナで構成されてよい。表面層251は、 $0.1\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲の厚みを有してよい。表面層251は、レーザ光が照射されて形成されたレーザ加工層であってよい。表面層251は、レーザの照射痕を有してよい。レーザの照射痕は、レーザ光により溶解しその後固まったものであってよい。表面層251は、基部250の近傍に非結晶質と結晶質が混在する領域を有してよい。

[0058] 突起部201の表面層251は、基部250と同じ又は基部250より小

さい熱伝導率を有してよい。

[0059] 図3及び図4に示すように、シールバンド202は、上面200から上方に突出し、上面200の外周に環状に配置されてよい。シールバンド202は、基板が静電チャック1111に静電吸着される際に、基板Wの外周部の裏面が接触するように構成されてよい。シールバンド202は、突起部201と同じ高さを有してよいし、突起部201より大きい高さ、あるいは小さい高さを有してよい。シールバンド202は、突起部の一例であってよい。すなわち、シールバンド202は、上記突起部201と同様に、基部250と表面層251を有してよい。

[0060] 上面200には、伝熱ガスが流出するガス流出口300が形成されてよい。図4に示すように、ガス流出口300は、ガス流路301を通じて伝熱ガス供給部302に接続されてよい。ガス流路301は、基板支持部11の内部を通過してよい。伝熱ガス供給部302は、チャンバ10の外部に設けられてよい。ガス流出口300は、一つ又は複数配置されてよい。伝熱ガスは、ヘリウムガスを含むものであってよい。

[0061] 静電電極1111bは、スイッチ310を介して直流(DC)電源311に接続されてよい。静電電極1111bに直流電源311からの直流電圧が印加されると、セラミック部材1111aと基板Wとの間に静電引力(クーロン力)が発生し得る。基板Wは、その静電引力によってセラミック部材1111aに引き付けられて、セラミック部材1111a上に吸着保持され得る。

[0062] <静電チャックの製造方法の一例>

図7は、静電チャックの製造方法(以下、本製造方法ともいう。)の一例を示すフローチャートである。本製造方法は、セラミック部材1111aの上面200から上方に突出する複数の突起部を形成する工程ST1と、複数の突起部にレーザ光を照射して、複数の突起部に非結晶質の表面層を形成する工程ST2と、を含んでよい。

[0063] 工程ST1において、複数の突起部は、セラミック部材1111aの表面

を機械加工、又は／及びレーザ加工することで形成してよい。また、複数の突起部は、予め成型された突起体をセラミック部材1111aの表面に接着することで形成してよい。セラミック部材1111aは、プラズマ処理装置1において使用された、いわゆる使用済みの静電チャックのセラミック部材であってよい。セラミック部材1111aは、プラズマ処理装置1から取り外された静電チャックのセラミック部材であってよい。本製造方法は、使用済みの静電チャックをプラズマ処理装置1から取り外す工程を含んでよい。レーザ加工を使用する場合、複数の突起部は、セラミック部材1111aの上面の一部、例えば突起部が形成されない領域をレーザ光で削ることで形成されてよい。

[0064] 工程ST2において、レーザ光の光源は、紫外光又は赤外光であってよい。非結晶質の表面層251は、0.1 μ m以上20 μ m以下の範囲の厚みに形成されてよい。非結晶質の表面層251は、0.1 μ m以上10 μ m以下の範囲の厚みに形成されてよい。非結晶質の表面層251は、耐プラズマ性のセラミックスを含んでよい。非結晶質の表面層251は、アモルファスのアルミナを含んでよい。

[0065] <プラズマ処理方法の一例>

プラズマ処理装置1で行われるプラズマ処理方法は、プラズマを用いて基板W上の膜をエッチングするエッチング処理を含む。一実施形態において、プラズマ処理方法は、プラズマ処理装置1において制御部2により実行される。

[0066] 先ず、図2に示すように、基板Wがチャンバ10内に搬入され、基板支持部11に載置される。基板Wは、図4に示すように静電チャック1111に吸着保持される。このとき、基板Wは、セラミック部材1111a上に載置され、基板Wの裏面が突起部201とシールバンド202に接触する。静電電極1111bに直流電圧が印加され、静電チャック1111と基板Wとの間に静電引力が生じ、基板Wが静電チャック1111に吸着される。

[0067] 図2に示す基板支持部11において、流路1110aに冷媒が供給され、

静電チャック１１１１及び、静電チャック１１１１に保持された基板Wが所定温度に温調される。

[0068] 図４に示す伝熱ガス供給部３０２からガス流出口３００に伝熱ガスが供給され、ガス流出口３００から、基板Wと上面２００との間に形成される空間に伝熱ガスが供給される。伝熱ガスは、基板Wをその裏面側から温調する。

[0069] 次に、処理ガスが、図２に示すガス供給部２０によりシャワーヘッド１３に供給され、シャワーヘッド１３からプラズマ処理空間１０sに供給される。このとき供給される処理ガスは、基板Wのエッチング処理のために必要な活性種を生成するガスを含む。

[0070] １又は複数のＲＦ信号がＲＦ電源３１から上部電極及び／又は下部電極に供給される。プラズマ処理空間１０s内の雰囲気はガス排出口１０eから排気され、プラズマ処理空間１０sの内部は減圧されてもよい。こうして、プラズマ処理空間１０sの基板支持部１１上にプラズマが生成され、基板Wがエッチング処理される。

[0071] 本例示的实施形態によれば、静電チャック１１１１のセラミック部材１１１１aは、上面２００と、上面２００から上方に突出し、基板Wを支持するように構成される複数の突起部２０１と、を含み、突起部２０１は、結晶質の基部２５０と、基部２５０上に配置される非結晶質の表面層２５１と、を含む。これにより、静電チャック１１１１に保持された基板Wの裏面に傷が生じることを低減することができる。

[0072] 結晶質の突起部と基板Wの裏面が強い面圧で摺動した場合、その応力が突起部の結晶粒界に集中し、結晶粒子が剥離及び／又は脱離してしまう。この結晶粒子や、結晶粒子が離脱して基板支持部の表面に形成された尖部が基板Wの裏面に傷をつけてしまう。本例示的態様のように、突起部２０１に非結晶質の表面層２５１を形成することで、結晶粒子の剥離や離脱を抑制することができ、この結果、突起部との接触により基板Wの裏面に傷が生じることを抑制することができる。加えて、突起部２０１の表面層２５１が削れたときに、非常に細かいサブナノサイズの粒子が生じ、これが潤滑粒子と同じ働き

をする。このため、基板Wと突起部201との間の摩擦係数が低下し、基板Wの裏面に傷が発生することを抑制することができる。さらに、結晶粒子の剥離や離脱を抑制することで、パーティクルの発生を抑制することができる。

[0073] <実施例>

結晶質のアルミナの表面にレーザ光を照射し、その表面を電子線後方散乱解析装置（EBDS）で撮像した。図6は、電子線後方散乱解析装置（EBDS）で撮像されたアルミナの組織の一例を模式的に示した図である。図6に示すように、レーザ光の照射により、結晶質（結晶粒子あり）のアルミナ（基部250）上に、非結晶質（結晶粒子なし）のアルミナ（表面層251）が形成された。

[0074] 結晶質のアルミナと非結晶質のアルミナに対し引っ掻き試験を行った。引っ掻き試験は、次のように行った。引っ掻き試験機の圧子（ $R = 200 \mu m$ ）を試験片に対し接触させ、その接触荷重を増加させながら一方向に移動させ、その様子を撮像した。荷重は、0 N～40 Nまで連続的に増加させた。圧子が試験片に対し擦った幅と圧子の荷重から、試験片に付加された面圧を算出し、同面圧下での結晶質及び非結晶質の表面の状態を観察した。

[0075] 結晶質のアルミナについては、結晶粒子の脱落や、鋭角状に破碎された細かな粒子が多数観察された。一方、非結晶質のアルミナについては、表面に粒子の脱落や破碎粒子の発生が無かった。

[0076] 以上の実施の形態では、静電チャック1111が、容量結合型のプラズマ装置に用いられる例について説明したが、これに限定されるものではなく、他の型のプラズマ装置に用いられてよい。また、静電チャック1111は、プラズマ処理装置に限られず、他の基板処理装置に用いられてよい。

[0077] 以上の実施形態において、図8に示すように、突起部201の表面層251は、表面粗さ R_a が0.05 μm 以下の研磨表面400を有してよい。なお、突起部201は、円柱形状を有してよい。非結晶質の表面層251は、突起部201の上面201aに形成されてよい。また、図9に示すように、

表面層 251 とその研磨表面 400 は、突起部 201 の上面 201 a と側面 201 b に形成されてよい。さらに、セラミック部材 1111 a の上面 200 にも、非結晶質の表面層 251 及びその研磨表面 400 が形成されてよい。

[0078] この場合、上記静電チャックの製造方法は、図 10 に示すように、非結晶質の表面層を形成する工程 ST2 の後に、表面層 251 を研磨する工程 ST3 を有してよい。この工程 ST3 により、研磨表面 400 が形成される。工程 ST3 では、表面層 251 がブラスト処理により研磨されて研磨表面 400 が形成されてよい。ブラスト処理は、弾性研磨材を用いて行われてよい。本実施形態によれば、レーザ加工により生じ得る表面層 251 の凹凸を平坦化することができる。これにより、突起部 201 に支持される基板の接触面積が変動し基板の温度が変動すること、基板の摩擦やプラズマ照射により表面層から発塵が生じることを抑制することができる。

[0079] 以上の実施形態において、図 11 に示すように、結晶質の基部 250 と非結晶質の表面層 251 との境界 B1 が、突起部 201 の上面 201 a に露出せず、突起部 201 の側面 201 b に露出してよい。

[0080] かかる場合、上記静電チャックの製造方法における、複数の突起部を形成する工程 ST1 において、図 12 に示すように、複数の突起部 201 がブラスト加工により形成される。その後、非結晶質の表面層を形成する工程 ST2 において、突起部 201 の上面 201 a にレーザ光が照射される。これにより、図 11 に示すように、突起部 201 の上面 201 a に非結晶質の表面層 251 が形成される。

[0081] また、上記静電チャックの製造方法における、複数の突起部を形成する工程 ST1 において、複数の突起部 201 がレーザ加工により形成されてよい。その時、又はその後、非結晶質の表面層を形成する工程 ST2 において、突起部 201 にレーザ光が照射される。これにより、図 13 に示すように、突起部 201 の側面 201 b に非結晶質の表面層 251 が形成される。このとき、結晶質の基部 250 と非結晶質の表面層 251 との境界 B1 は、上面

201aに露出している。その後、突起部201の上面201aにレーザ光が照射される。これにより、図14に示すように、突起部201の上面201aに非結晶質の表面層251が形成される。これにより、結晶質の基部250と非結晶質の表面層251との境界B1が、突起部201の上面201aに露出せず、突起部201の側面201bに露出する。かかる場合、境界B1がクラック界面となって基板にクラック界面から離脱した脱粒物が付着すること、基板の裏面に傷がつくことを抑制することができる。

[0082] 以上の実施形態において、表面層251は、表面からの深さが100nm～500nmの範囲内で、ナノインデント法による硬さ（ナノインデント値）が22GPa～27GPaの範囲内に形成されてよい。表面層251のナノインデント値は、単結晶シリコンのナノインデント値より大きく、アルミナのセラミックのナノインデント値より小さくてよい。

[0083] 以上の実施形態において、図15に示すように、シールバンド202は、上記突起部201と同様に、結晶質の基部250と非結晶質の表面層251を有してよい。非結晶質の表面層251は、シールバンド202の上面に形成されてよいし、シールバンド202の上面及び側面に形成されてよい。

[0084] また、図16に示すように、セラミック部材1111aは、突起部201及びシールバンド202の周囲に配置される溝450をさらに備えてよい。溝450は、突起部201の周りを囲むように環状に配置されてよい。また、溝450は、環状のシールバンド202の内側に環状に配置されてよい。溝450は、結晶質の溝基部460と、溝基部460上に配置される非結晶質の溝表面層461を有してよい。溝表面層461は、上記突起部201と同様に、レーザの照射により形成されてよい。

[0085] 本開示の実施形態は、以下の態様をさらに含む。

[0086] （付記1）

基板を保持する静電チャックであって、
誘電体と、
前記誘電体の内部に配置される電極と、を備え、

前記誘電体は、
上面と、
前記上面から上方に突出し、基板を支持するように構成される複数の突起部と、を含み、
前記突起部は、結晶質の基部と、前記基板上に配置される非結晶質の表面層と、を含む、静電チャック。

[0087] (付記 2)

前記非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みを有する、付記 1 に記載の静電チャック。

[0088] (付記 3)

前記表面層は、前記基部と同等若しくは前記基部より小さい熱伝導率を有する、付記 1 又は 2 に記載の静電チャック。

[0089] (付記 4)

前記非結晶質の表面層は、アモルファスのアルミナを含む、付記 1 から 3 のいずれか一項に記載の静電チャック。

[0090] (付記 5)

前記複数の突起部は、レーザの照射痕を有する、付記 1 から 4 のいずれか一項に記載の静電チャック。

[0091] (付記 6)

(a) 誘電体の上面から上方に突出する複数の突起部を形成する工程であって、前記突起部は結晶質である、前記工程と、

(b) 前記複数の突起部にレーザ光を照射して、前記突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法。

[0092] (付記 7)

前記非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みに形成される、付記 6 に記載の静電チャックの製造方法。

[0093] (付記 8)

前記表面層は、前記突起部が有する基部より小さい熱伝導率を有する、付

記 6 又は 7 に記載の静電チャックの製造方法。

[0094] (付記 9)

前記非結晶質の表面層は、アモルファスのアルミナを含む、付記 6 から 8 のいずれか一項に記載の静電チャックの製造方法。

[0095] (付記 10)

(a) プラズマ処理に使用された(使用済みの)静電チャックが有する誘電体の上面において、前記上面から上方に突出する複数の突起部を形成する工程であって、前記突起部は結晶質である、前記工程と、

(b) 前記複数の突起部にレーザ光を照射して、前記突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法。

[0096] (付記 11)

前記非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みに形成される、付記 10 に記載の静電チャックの製造方法。

[0097] (付記 12)

前記表面層は、前記突起部が有する基部と同等若しくは前記基部より小さい熱伝導率を有する、付記 10 又は 11 に記載の静電チャックの製造方法。

[0098] (付記 13)

前記非結晶質の表面層は、アモルファスのアルミナを含む、付記 10 から 12 のいずれか一項に記載の静電チャックの製造方法。

[0099] (付記 14)

前記表面層は、表面粗さ R_a が $0.05\ \mu\text{m}$ 以下の研磨表面を有する、付記 1 から 5 のいずれか一項に記載の静電チャック。

[0100] (付記 15)

前記突起部は、上面と側面とを有し、

前記結晶質の基部と前記非結晶質の表面層との境界が、前記突起部の上面に露出せず、前記突起部の側面に露出している、

付記 1 から 5、14 のいずれか一項に記載の静電チャック。

[0101] (付記 16)

前記表面層は、表面からの深さが100nm～500nmの範囲内で、ナノインデント法による硬さが22GPa～27GPaの範囲内に形成される、

付記1から5、14、15のいずれか一項に記載の静電チャック。

[0102] (付記17)

前記突起部は、基板の外周部を支持するように構成されるシールバンドを含む、

付記1から5、14から16のいずれか一項に記載の静電チャック。

[0103] (付記18)

前記誘電体は、前記突起部の周囲に配置される溝をさらに備え、

前記溝は、結晶質の溝基部と、前記溝基部上に配置される非結晶質の溝表面層と、を含む、

付記1から5、14から17のいずれか一項に記載の静電チャック。

[0104] (付記19)

(c) 前記非結晶質の表面層を研磨する工程を、さらに含む、

付記6から13のいずれか一項に記載の静電チャックの製造方法。

[0105] (付記20)

前記(a)において前記複数の突起部をレーザ加工により形成し、

前記(b)においてレーザの照射により、前記突起部の側面に前記非結晶質の表面層を形成し、その後、前記突起部の上面に前記非結晶質の表面層を形成する、

付記6から13、19のいずれか一項に記載の静電チャックの製造方法。

[0106] (付記21)

前記(a)において前記複数の突起部をブラスト加工により形成し、

前記(b)においてレーザの照射により、前記突起部の上面に前記非結晶質の表面層を形成する、

付記6から13、19のいずれか一項に記載の静電チャックの製造方法。

[0107] 以上の各実施形態は、説明の目的で記載されており、本開示の範囲を限定

することを意図するものではない。以上の各実施形態は、本開示の範囲及び趣旨から逸脱することなく種々の変形をなし得る。例えば、ある実施形態における一部の構成要素を、他の実施形態に追加することができる。また、ある実施形態における一部の構成要素を、他の実施形態の対応する構成要素と置換することができる。

符号の説明

[0108] 1 …… プラズマ処理装置、10 …… チャンバ、11 …… 基板支持部、111
1 …… 静電チャック、1111a …… セラミック部材、1111b …… 静電
電極、200 …… 上面、201 …… 突起部、202 …… シールバンド、25
0 …… 基部、251 …… 表面層、W …… 基板

請求の範囲

- [請求項1] 基板を保持する静電チャックであって、
誘電体と、
前記誘電体の内部に配置される電極と、を備え、
前記誘電体は、
上面と、
前記上面から上方に突出し、基板を支持するように構成される複数の突起部と、を含み、
前記突起部は、結晶質の基部と、前記基部上に配置される非結晶質の表面層と、を含む、静電チャック。
- [請求項2] 前記非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みを有する、請求項1に記載の静電チャック。
- [請求項3] 前記表面層は、前記基部と同等若しくは前記基部より小さい熱伝導率を有する、請求項1に記載の静電チャック。
- [請求項4] 前記非結晶質の表面層は、アモルファスのアルミナを含む、請求項1に記載の静電チャック。
- [請求項5] 前記複数の突起部は、レーザの照射痕を有する、請求項1に記載の静電チャック。
- [請求項6] （a）誘電体の上面から上方に突出する複数の突起部を形成する工程であって、前記突起部は結晶質である、前記工程と、
（b）前記複数の突起部にレーザ光を照射して、前記突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法。
- [請求項7] 前記非結晶質の表面層は、 $0.1\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下の範囲の厚みに形成される、請求項6に記載の静電チャックの製造方法。
- [請求項8] 前記表面層は、前記突起部が有する基部と同等若しくは前記基部より小さい熱伝導率を有する、請求項6に記載の静電チャックの製造方法。
- [請求項9] 前記非結晶質の表面層は、アモルファスのアルミナを含む、請求項

6に記載の静電チャックの製造方法。

- [請求項10] (a) プラズマ処理に使用された静電チャックが有する誘電体の上面において、前記上面から上方に突出する複数の突起部を形成する工程であって、前記突起部は結晶質である、前記工程と、
(b) 前記複数の突起部にレーザ光を照射して、前記突起部に非結晶質の表面層を形成する工程と、を含む、静電チャックの製造方法。
- [請求項11] 前記非結晶質の表面層は、 $0.1\text{ }\mu\text{m}$ 以上 $20\text{ }\mu\text{m}$ 以下の範囲の厚みに形成される、請求項10に記載の静電チャックの製造方法。
- [請求項12] 前記表面層は、前記突起部が有する基部より小さい熱伝導率を有する、請求項10に記載の静電チャックの製造方法。
- [請求項13] 前記非結晶質の表面層は、アモルファスのアルミナを含む、請求項10に記載の静電チャックの製造方法。
- [請求項14] 前記表面層は、表面粗さ R_a が $0.05\text{ }\mu\text{m}$ 以下の研磨表面を有する、
請求項1に記載の静電チャック。
- [請求項15] 前記突起部は、上面と側面とを有し、
前記結晶質の基部と前記非結晶質の表面層との境界が、前記突起部の上面に露出せず、前記突起部の側面に露出している、
請求項1に記載の静電チャック。
- [請求項16] 前記表面層は、表面からの深さが 100 nm ～ 500 nm の範囲内で、ナノインデント法による硬さが 22 GPa ～ 27 GPa の範囲内に形成される、
請求項1に記載の静電チャック。
- [請求項17] 前記突起部は、基板の外周部を支持するように構成されるシールバンドを含む、
請求項1に記載の静電チャック。
- [請求項18] 前記誘電体は、前記突起部の周囲に配置される溝をさらに備え、
前記溝は、結晶質の溝基部と、前記溝基部上に配置される非結晶質

の溝表面層と、を含む、

請求項 1 に記載の静電チャック。

[請求項19] (c) 前記非結晶質の表面層を研磨する工程を、さらに含む、

請求項 6 又は 10 に記載の静電チャックの製造方法。

[請求項20] 前記 (a) において前記複数の突起部をレーザ加工により形成し、
前記 (b) においてレーザの照射により、前記突起部の側面に前記
非結晶質の表面層を形成し、その後、前記突起部の上面に前記非結晶
質の表面層を形成する、

請求項 6 又は 10 に記載の静電チャックの製造方法。

[請求項21] 前記 (a) において前記複数の突起部をブラスト加工により形成し
、

前記 (b) においてレーザの照射により、前記突起部の上面に前記
非結晶質の表面層を形成する、

請求項 6 又は 10 に記載の静電チャックの製造方法。