

说明书

发明名称: 光芯片结构及其制备方法

[0001] 本申请要求于2023年6月12日提交中国专利局、申请号为202310691618.6、发明名称为“光芯片结构及其制备方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本申请涉及光子集成技术领域，特别是涉及一种光芯片结构及其制备方法。

背景技术

[0003] 随着光子集成技术的发展，传统的光芯片结构具有集成度高，成本低的特点。同时，传统的光芯片结构中集成有调制器，其可以完成光电收发功能。

[0004] 然而，传统的光芯片结构虽然能够完成光电收发功能，但是其在制作过程中存在因不同的材料体系的材料进行集成而导致的工艺难度大的问题。

发明内容

[0005] 基于此，有必要针对传统技术中的光芯片结构在制作过程中，存在因不同的材料体系的材料进行集成而导致的工艺难度大的问题提供一种光芯片结构及其制备方法。

[0006] 为了实现上述目的，一方面，本申请提供了一种光芯片结构的制备方法，包括：

[0007] 提供基底以及半成品芯片，所述基底包括第一衬底、形成于所述第一衬底上的隔离介质层、第一半导体光器件以及第一波导，所述半成品芯片包括第二衬底以及位于所述第二衬底一侧的半成品薄膜层，所述半成品薄膜层与所述第一波导采用不同材料体系的材料制成，所述第一衬底包括硅衬底；

[0008] 于所述隔离介质层内形成凹槽，所述第一波导至少部分位于所述凹槽与所述第一衬底之间；

[0009] 通过所述半成品薄膜层将所述半成品芯片键合于所述凹槽内，使所述半成品薄膜层与所述第一波导相光耦合；

- [0010] 去除所述半成品芯片的所述第二衬底形成第二半导体光器件；
- [0011] 进行金属化形成分别连接所述第一半导体光器件和所述第二半导体光器件的电极结构。
- [0012] 上述光芯片结构的制备方法，在隔离介质层内形成凹槽，并将半成品芯片通过半成品薄膜层键合在凹槽内，使得第一波导同来自不同材料体系的半成品薄膜层进行良好的集成，有效减小了工艺难度。
- [0013] 此外，凹槽的形成有利于第一半导体光器件与第二半导体光器件之间的光进行传输。同时，凹槽的形成也为后端的金属化工艺在多个器件之间同时进行提供方便，节省了工艺步骤。
- [0014] 在其中一个实施例中，所述凹槽底部与所述第一波导之间具有预设厚度的所述隔离介质层；
- [0015] 所述通过所述半成品薄膜层将所述半成品芯片键合于所述凹槽内，使所述半成品薄膜层与所述第一波导相光耦合，包括：
- [0016] 将所述半成品薄膜层与所述隔离介质层键合。
- [0017] 在其中一个实施例中，所述半成品芯片包括薄膜铌酸锂芯片，所述半成品薄膜层包括铌酸锂薄膜层，形成的所述第二半导体光器件包括铌酸锂调制器。
- [0018] 在其中一个实施例中，所述半成品芯片包括激光芯片，所述半成品薄膜层包括三五族半导体材料薄膜层，形成的所述第二半导体光器件包括激光器。
- [0019] 在其中一个实施例中，所述去除所述半成品芯片的所述第二衬底形成第二半导体光器件，包括：
- [0020] 去除所述半成品芯片的所述第二衬底；
- [0021] 对所述半成品薄膜层进行刻蚀，形成电极接触区和光学处理区；
- [0022] 于所述凹槽内填充保护介质层，且所述保护介质层覆盖所述第二半导体光器件。
- [0023] 在其中一个实施例中，所述第一波导包括第一子波导和第二子波导，所述半成品芯片包括第一半成品芯片和第二半成品芯片，所述第一半成品芯片与所述第一子波导相光耦合连接，所述第二半成品芯片与所述第二子波导相光耦合连接。

- [0024] 在其中一个实施例中，所述第一半成品芯片为薄膜铌酸锂芯片，所述第二半成品芯片为激光芯片，所述第一半成品芯片和所述第二半成品芯片通过所述第一子波导和所述第二子波导相光连接。
- [0025] 在其中一个实施例中，所述第一半导体光器件包括波导层，所述第一波导与所述第一半导体光器件的波导层位于同一层。
- [0026] 在其中一个实施例中，所述第一波导与所述第一半导体光器件的波导层是在一次工艺流程中形成的。
- [0027] 本申请还提供了一种光芯片结构，包括：
- [0028] 基底，包括第一衬底、位于所述第一衬底上的隔离介质层、第一半导体光器件以及第一波导；
- [0029] 第二半导体光器件，键合于所述第一波导上的隔离介质层，且与所述第一波导相光耦合连接，所述第一波导至少部分位于所述第二半导体光器件与所述第一衬底之间；
- [0030] 电极结构，分别连接所述第一半导体光器件以及所述第二半导体光器件；
- [0031] 所述第一半导体光器件与所述第二半导体光器件通过所述第一波导相光连接。
- [0032] 在其中一个实施例中，所述第一波导与所述第二半导体光器件之间具有预设厚度的所述隔离介质层。
- [0033] 在其中一个实施例中，还包括：
- [0034] 保护介质层，覆盖所述第二半导体光器件。
- [0035] 在其中一个实施例中，所述第一波导包括第一子波导和第二子波导，所述第二半导体光器件包括第一半导体子器件和第二半导体子器件，所述第一半导体子器件与所述第一子波导相光耦合连接，所述第二半导体子器件与所述第二子波导相光耦合连接。
- [0036] 在其中一个实施例中，所述第一半导体子器件为铌酸锂调制器，所述第二半导体子器件为激光器，所述第一半导体子器件和所述第二半导体子器件通过所述第一子波导和所述第二子波导相光连接。

[0037] 在其中一个实施例中，所述第一半导体光器件为探测器，所述第二半导体光器件为铌酸锂调制器，所述第一半导体光器件和所述第二半导体光器件通过所述第一波导相光连接。

附图说明

[0038] 为了更清楚地说明本申请实施例或传统技术中的技术方案，下面将对实施例或传统技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0039] 图1为一实施例中提供的光芯片结构的制备方法的流程图；

[0040] 图2为一实施例中提供的光芯片结构截面结构示意图；

[0041] 图3至图9为一实施例中提供的光芯片结构的制备过程中所得的截面结构示意图；

[0042] 图10至图20为又一实施例中提供的光芯片结构的制备过程中所得的截面结构示意图。

[0043] 附图标记说明：110-第一衬底，120-第二衬底，210-隔离介质层，211-第一介质层，212-第二介质层，220-保护介质层，221-第三介质层，222-第四介质层，300-第一半导体光器件，310-锗硅探测器，320-硅基调制器，330-热光调制器，340-无源器件，410-第一波导，411-第一子波导，412-第二子波导，420-波导层，510-半成品薄膜层，520-埋氧层，600-凹槽，610-第一凹槽，620-第二凹槽，700-电极结构。

具体实施方式

[0044] 为了便于理解本申请，下面将参照相关附图对本申请进行更全面的描述。附图中给出了本申请的实施例。但是，本申请可以以许多不同的形式来实现，并不限于本文所描述的实施例。相反地，提供这些实施例的目的是使本申请的公开内容更加透彻全面。

- [0045] 除非另有定义，本文所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本文中在本申请的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在于限制本申请。
- [0046] 应当明白，当元件或层被称为“在...上”、“与...相邻”、“连接到”或“耦合到”其它元件或层时，其可以直接地在其它元件或层上、与之相邻、连接或耦合到其它元件或层，或者可以存在居间的元件或层。相反，当元件被称为“直接在...上”、“与...直接相邻”、“直接连接到”或“直接耦合到”其它元件或层时，则不存在居间的元件或层。应当明白，尽管可使用术语第一、第二、第三等描述各种元件、部件、区、层、掺杂类型和/或部分，这些元件、部件、区、层、掺杂类型和/或部分不应当被这些术语限制。这些术语仅仅用来区分一个元件、部件、区、层、掺杂类型或部分与另一个元件、部件、区、层、掺杂类型或部分。因此，在不脱离本申请教导之下，下面讨论的第一元件、部件、区、层、掺杂类型或部分可表示为第二元件、部件、区、层或部分。
- [0047] 空间关系术语例如“在...下”、“在...下面”、“下面的”、“在...之下”、“在...之上”、“上面的”等，在这里可以用于描述图中所示的一个元件或特征与其它元件或特征的关系。应当明白，除了图中所示的取向以外，空间关系术语还包括使用和操作中的器件的不同取向。例如，如果附图中的器件翻转，描述为“在其它元件下面”或“在其之下”或“在其下”元件或特征将取向为在其它元件或特征“上”。因此，示例性术语“在...下面”和“在...下”可包括上和下两个取向。此外，器件也可以包括另外地取向(譬如，旋转90度或其它取向)，并且在此使用的空间描述语相应地被解释。
- [0048] 在此使用时，单数形式的“一”、“一个”和“所述/该”也可以包括复数形式，除非上下文清楚指出另外的方式。还应当理解的是，术语“包括/包含”或“具有”等指定所陈述的特征、整体、步骤、操作、组件、部分或它们的组合的存在，但是不排除存在或添加一个或更多个其他特征、整体、步骤、操作、组件、部分或它们的组合的可能性。
- [0049] 这里参考作为本申请的理想实施例(和中间结构)的示意图的横截面图来描述申请的实施例，这样可以预期由于例如制造技术和/或容差导致的所示形状的变

化。因此，本申请的实施例不应当局限于在此所示的区的特定形状，而是包括由于例如制造技术导致的形状偏差。

- [0050] 在一个实施例中，请参阅图1，提供一种光芯片结构的制备方法，包括：
- [0051] 步骤S100，提供基底以及半成品芯片，基底包括第一衬底110、形成于第一衬底110上的隔离介质层210、第一半导体光器件300以及第一波导410，半成品芯片包括第二衬底120以及位于第二衬底120一侧的半成品薄膜层510，半成品薄膜层510与第一波导410采用不同材料体系的材料制成，第一衬底110包括硅衬底；
- [0052] 步骤S200，于隔离介质层210内形成凹槽600，第一波导410至少部分位于凹槽600与第一衬底110之间；
- [0053] 步骤S300，通过半成品薄膜层510将半成品芯片键合于凹槽600内，使半成品薄膜层510与第一波导410相光耦合；
- [0054] 步骤S400，去除半成品芯片的第二衬底120形成第二半导体光器件；
- [0055] 步骤S500，进行金属化形成分别连接第一半导体光器件300和第二半导体光器件的电极结构700。
- [0056] 在步骤S100中，请参阅图3，基底包括第一衬底110，形成在第一衬底110上的隔离介质层210、第一半导体光器件300以及第一波导410。具体地，第一衬底110可以包括硅衬底。隔离介质层210直接形成在第一衬底110上，第一半导体光器件300以及第一波导410形成在隔离介质层210内。例如，第一半导体光器件300包括锗硅探测器310以及硅基调制器320。隔离介质层210可以采用二氧化硅（ SiO_2 ）材料。
- [0057] 在本实施例中，第一衬底110为硅衬底时，光芯片为硅光芯片。硅光芯片包括隔离介质层210，隔离介质层210可以包括第一介质层211以及第二介质层212，第一介质层211直接形成在第一衬底110上，第二介质层212形成在第一介质层211上，第一半导体光器件300以及第一波导410可以均形成在第二介质层212内。第一半导体光器件300可以接收外部的光。
- [0058] 半成品芯片包括第二衬底120以及位于第二衬底120一侧的半成品薄膜层510。具体地，第二衬底120可以包括但不限于为硅衬底，此外，第二衬底120还可以是诸如硅锗（ SiGe ）衬底、硅锗碳（ SiGeC ）衬底、碳化硅（ SiC ）衬底、砷化镓

(GaAs) 衬底、砷化铟 (InAs) 衬底、磷化铟 (InP) 衬底或其它的III/V半导体衬底或II/VI半导体衬底。第二衬底120的类型并不限制本申请的保护范围。

- [0059] 半成品薄膜层510与第一波导410可以采用不同材料体系的材料制成, 例如, 半成品薄膜层510采用砷酸锂材料时, 第一波导410可以采用四族材料体系的硅 (Si) 或者氮化硅 (SiN) 材料。
- [0060] 在步骤S200中, 请参阅图4, 凹槽600形成于隔离介质层210内, 例如, 隔离介质层210包括第一介质层211以及第二介质层212, 可以对第二介质层212进行刻蚀, 从而形成凹槽600, 凹槽600位于第二介质层212内。
- [0061] 作为示例, 凹槽600的深度可以为 $1.5\mu\text{m}$ 。
- [0062] 第一波导410至少部分位于凹槽600与第一衬底110之间, 第一波导410的长度可以大于凹槽600的宽度, 第一波导410位于凹槽600的下方且位于第一衬底110上方的隔离介质层210内。
- [0063] 在步骤S300中, 请参阅图5, 半成品薄膜层510直接与凹槽600底部相接触, 半成品芯片通过半成品薄膜层510键合在凹槽600内, 此时, 半成品薄膜层510可以与第一波导410进行光耦合。
- [0064] 在步骤S400中, 请参阅图6, 将半成品芯片的第二衬底120进行去除, 从而形成第二半导体光器件。
- [0065] 在步骤S500中, 请参阅图9, 电极结构700可以将第一半导体光器件300和第二半导体光器件进行金属化, 连接第二半导体光器件的电极结构700可以同连接第一半导体光器件300的电极结构700共同形成, 二者可以均在同一工艺流程中形成, 此时可以有效节省工艺步骤, 提升工艺效率。
- [0066] 基底内还可以形成其他多种器件, 例如, 热光调制器330、无源器件340。其中, 热光调制器330可以采用氮化钛 (TiN) 材料, 也可以采用其他材料, 在此不作限制。无源器件340可以采用氮化硅 (SiN) 材料, 无源器件340的材料在此也不作限制, 可以根据实际情况进行选择。将多种器件同时集成在光芯片中, 提升了光芯片的集成度, 使光芯片的功能更加完善。

- [0067] 在本实施例中，在隔离介质层210内形成凹槽600，并将半成品芯片通过半成品薄膜层510键合在凹槽600内，使得第一波导410同来自不同材料体系的半成品薄膜层510进行良好的集成，有效减小了工艺难度。
- [0068] 此外，凹槽600的形成有利于第一半导体光器件300与第二半导体光器件之间的光进行传输。同时，凹槽600的形成也为后端的金属化工艺在多个器件之间同时进行提供方便，节省了工艺步骤。
- [0069] 在一个实施例中，请参阅图5，凹槽600底部与第一波导410之间具有预设厚度的隔离介质层210，步骤S300通过半成品薄膜层510将半成品芯片键合于凹槽600内，使半成品薄膜层510与第一波导410相光耦合，包括：
- [0070] 将半成品薄膜层510与隔离介质层210键合。
- [0071] 在对隔离介质层210进行刻蚀形成凹槽600时，凹槽600底部可以未与第一波导410相接触，凹槽600与第一波导410之间存在间隔，凹槽600底部保留预设厚度的隔离介质层210。例如，预设厚度可以为80nm。此时，半成品薄膜层510与隔离介质层210进行键合。
- [0072] 作为示例，当隔离介质层210包括第一介质层211与第二介质层212时，凹槽600底部保留预设厚度的第二介质层212。
- [0073] 在本实施例中，通过保留凹槽600底部与第一波导410间的隔离介质层210，使得半成品薄膜层510与隔离介质层210进行键合，从而更加有利于器件性能优化。
- [0074] 在一个实施例中，步骤S400去除半成品芯片的第二衬底120形成第二半导体光器件，包括：
- [0075] 步骤S410，去除半成品芯片的第二衬底120；
- [0076] 步骤S420，对半成品薄膜层510进行刻蚀，形成电极接触区和光学处理区；
- [0077] 步骤S430，于凹槽600内填充保护介质层220，且保护介质层220覆盖第二半导体光器件。
- [0078] 在步骤S410中，将半成品芯片的第二衬底120进行去除，保留半成品薄膜层510。
- [0079] 在步骤S420中，请参阅图7，对半成品薄膜层510进行刻蚀，使半成品薄膜层510形成预设形状，进而形成电极接触区和光学处理区。电极接触区可以形成

有电极结构，光学处理区可以起到产生激光或者对光进行调制、吸收等光学作用。具体地，可以采用干法刻蚀，干法刻蚀至少包括反应离子刻蚀（RIE）、感应耦合等离子体刻蚀（ICP）或高浓度等离子体刻蚀（HDP）中的任意一种。因干法刻蚀具有各向异性的特点，其可以使半成品薄膜层510成为预设形状。

[0080] 在步骤S430中，请参阅图8，在凹槽600内填充保护介质层220，保护介质层220将第二半导体光器件覆盖。

[0081] 保护介质层220可以同隔离介质层210均采用二氧化硅（ SiO_2 ）材料。当然，保护介质层220和隔离介质层210的材料也可以不相同，在此不作限制。

[0082] 在步骤S430之后，还可以形成连接第二半导体光器件的金属叠层。金属叠层的数量在此不作限制。金属叠层使整个光芯片的走线更加方便，同时，在金属叠层间可以形成其他元器件。

[0083] 在一个实施例中，请参阅图3，提供基底以及半成品芯片，基底包括第一衬底110、形成于第一衬底110上的隔离介质层210、第一半导体光器件300以及第一波导410。当半成品芯片为薄膜铌酸锂芯片时，薄膜铌酸锂芯片包括第二衬底120以及位于第二衬底120一侧的铌酸锂薄膜层。铌酸锂薄膜层与第一波导410采用不同材料体系的材料制成。当半成品芯片为激光芯片时，激光芯片包括第二衬底120以及位于第二衬底120一侧的激光薄膜层512。激光薄膜层512与第一波导410采用不同材料体系的材料制成。

[0084] 在一个实施例中，请参阅图5，通过铌酸锂薄膜层将薄膜铌酸锂芯片键合在凹槽600内，使得铌酸锂薄膜层与第一波导410相光耦合。或者，通过三五族半导体材料薄膜层将激光芯片键合在凹槽600内，使得三五族半导体材料薄膜层与第一波导410相光耦合。

[0085] 在一个实施例中，请参阅图6，当半成品芯片为薄膜铌酸锂芯片时，将薄膜铌酸锂芯片的第二衬底120进行去除，保留铌酸锂薄膜层。具体地，第二衬底120包括衬底层与埋氧层520（BOX），埋氧层520（BOX）可以通过氧离子注入形成。将包括衬底层与埋氧层520（BOX）在内的全部第二衬底120进行去除，凹槽600内仅剩铌酸锂薄膜层。

- [0086] 或者，当半成品芯片为激光芯片时，激光芯片在进行键合前先形成了N型半导体层和P型半导体层，从而形成半成品芯片。这样可以避免不同材料体系的芯片在工艺过程中的不兼容。将成为半成品芯片的激光芯片的第二衬底120进行去除，保留三五族半导体材料薄膜层。具体地，保留层叠设置的N型半导体层、发光层、P型半导体层。
- [0087] 在一个实施例中，请参阅图7，当半成品芯片为薄膜铌酸锂芯片时，半成品薄膜层为铌酸锂薄膜层，对铌酸锂薄膜层进行刻蚀，形成电极接触区和光学处理区。例如，在对铌酸锂薄膜层进行刻蚀时，可以铌酸锂薄膜层刻蚀为“凸”字的预设形状，此时，需要对铌酸锂薄膜层进行部分刻蚀，即对铌酸锂薄膜层的两侧进行刻蚀，使其两侧的高度小于铌酸锂薄膜层中部的高度，进而在铌酸锂薄膜层的两侧形成电极接触区。使铌酸锂薄膜层呈“凸”字的预设形状，可以使铌酸锂调制器获得更好的性能。
- [0088] 或者，当半成品芯片为激光芯片时，半成品薄膜层为三五族半导体材料薄膜层，对三五族半导体材料薄膜层进行刻蚀，形成电极接触区和光学处理区。具体地，依次对P型半导体、发光层、N型半导体层进行刻蚀。例如，三五族半导体材料薄膜层可以被刻蚀为“凸”字的预设形状，此时，激光芯片在进行键合前首先形成了N型半导体层、发光层以及P型半导体层，从而形成半成品芯片，对成为半成品芯片的激光芯片进行刻蚀，使得P型半导体两侧以及发光层两侧被完全刻蚀掉，而N型半导体层两侧保留部分厚度，仅部分刻蚀。
- [0089] 在一个实施例中，请参阅图8，当第二半导体光器件为铌酸锂调制器时，铌酸锂调制器被保护介质层220覆盖，具体地，铌酸锂调制器被第三介质层221覆盖。或者，当第二半导体光器件为激光器时，激光器被保护介质层220覆盖，具体地，激光器被第四介质层222覆盖。
- [0090] 在一个实施例中，请参阅图10至图20，第一波导410包括第一子波导411和第二子波导412，半成品芯片包括第一半成品芯片和第二半成品芯片，第一半成品芯片与第一子波导411相光耦合连接，第二半成品芯片与第二子波导412相光耦合连接。

- [0091] 作为示例，第一半成品芯片可以为薄膜铌酸锂芯片，第二半成品芯片可以为激光芯片，此时，请参阅图11，凹槽600包括第一凹槽610以及第二凹槽620，请参阅图12，薄膜铌酸锂芯片可以通过铌酸锂薄膜层键合在第一凹槽610内，请参阅图13，激光芯片可以通过三五族半导体材料薄膜层键合在第二凹槽620内，薄膜铌酸锂芯片与第一子波导411相光耦合连接，激光芯片与第二子波导412相光耦合连接。薄膜铌酸锂芯片和激光芯片通过第一子波导411和第二子波导412相光连接。
- [0092] 第二凹槽620可以同第一凹槽610同时形成在隔离介质层210内。当然，也可以在完成薄膜铌酸锂芯片键合之后，再形成第二凹槽620，第二凹槽620的形成时间在此不做限制。
- [0093] 请参阅图12以及图13，可以将薄膜铌酸锂芯片键合到在第一凹槽610内之后，再将激光芯片键合到第二凹槽620内。然后，依次去除薄膜铌酸锂芯片的衬底，填充第一凹槽610。之后，去除激光芯片的衬底。
- [0094] 或者，可以在于第一凹槽610内键合薄膜铌酸锂芯片之后，进行将激光芯片键合到第二凹槽620内。
- [0095] 然后，可以在去除薄膜铌酸锂芯片的衬底的同时，进行激光芯片的衬底的去除。
- [0096] 传统的硅光芯片具有集成度高，成本低的优点，同时，其上的锗硅高速探测器性能良好。但是，传统的硅光芯片也具有无法发光，且其上的调制器带宽不高的缺点。单一的薄膜铌酸锂调制器虽然具有高带宽、低损耗的优点，但是其无法集成其他的探测器且无法发光。单一的激光器具有能发光的优点，但是其集成度差且成本高。在本实施例中，将第一半成品芯片与第二半成品芯片同时键合在光芯片内，第一半成品芯片在后续可以形成铌酸锂调制器，第二半成品芯片在后续可以形成激光器，激光器发出光，铌酸锂调制器接收光源发送的光并将其输出。同时，光芯片内还形成有第一半导体光器件300，可以作为光芯片的接收端，接收来自铌酸锂调制器的光以及外部的光，通过混合集成的方式形成一颗完整的硅光芯片，各个结构与硅光芯片间的优势互补，实现了硅光芯片的光电收发功能。

- [0097] 在一个实施例中，第一半导体光器件300包括波导层420，第一波导410与第一半导体光器件300的波导层420位于同一层。
- [0098] 作为示例，第一半导体光器件300的波导层420可以同第一波导410共同形成，即二者在一次工艺流程中形成。例如，可以先于第一介质层211上形成波导材料层，然后对波导材料层进行刻蚀，从而形成波导层420以及第一波导410。
- [0099] 在本示例中，波导层420与第一波导410在一次工艺流程中形成，节省了工艺步骤，提升了工艺效率。
- [0100] 应该理解的是，虽然图1的流程图中的各个步骤按照箭头的指示依次显示，但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明，这些步骤的执行并没有严格的顺序限制，这些步骤可以以其它的顺序执行。而且，图1中的至少一部分步骤可以包括多个步骤或者多个阶段，这些步骤或者阶段并不必然是在同一时刻执行完成，而是可以在不同的时刻执行，这些步骤或者阶段的执行顺序也不必然是依次进行，而是可以与其它步骤或者其它步骤中的步骤或者阶段的至少一部分轮流或者交替地执行。
- [0101] 在一个实施例中，请参阅图2，提供一种光芯片结构，包括基底、第二半导体光器件以及电极结构700。
- [0102] 基底包括第一衬底110、位于第一衬底110上的隔离介质层210、第一半导体光器件300以及第一波导410。
- [0103] 作为示例，隔离介质层210包括第一介质层211以及第二介质层212，第一介质层211位于第一衬底110上，第二介质层212位于第一衬底110上，第一半导体光器件300以及第一波导410位于第二介质层212内。
- [0104] 第二半导体光器件键合于第一波导410上的隔离介质层210，并与第一波导410相光耦合连接，第一波导410至少部分位于第二半导体光器件与第一衬底110之间。
- [0105] 第一半导体光器件300与第二半导体光器件通过第一波导410进行光连接。
- [0106] 作为示例，第一半导体光器件300可以为探测器，第二半导体光器件可以为铌酸锂调制器，第一半导体光器件300和第二半导体光器件可以通过第一波导410进行光连接。

- [0107] 作为示例，隔离介质层210包括第一介质层211以及第二介质层212，第二半导体光器件键合在第二介质层212内。
- [0108] 第一波导410的长度可以大于第二光器件的宽度。
- [0109] 电极结构700分别连接第一半导体光器件300以及第二半导体光器件。
- [0110] 在本实施例中，第二半导体光器件与第一半导体光器件300共同集成在光芯片内，第一半导体光器件300作为整个光芯片的接收端，第二半导体光器件作为整个光芯片的发射端，单一的光芯片内同时集成了发射端与接收端，能完整的实现光电收发功能，满足下一代光电收发模组的需求。
- [0111] 在一个实施例中，第一波导410与第二半导体光器件之间具有预设厚度的隔离介质层210。第二半导体光器件可以不与第一波导410相接触，二者之间保留预设厚度的隔离介质层210。例如，预设厚度可以为80nm。
- [0112] 在一个实施例中，光芯片结构还包括保护介质层220。保护介质层220将第二半导体光器件进行覆盖。
- [0113] 在一个实施例中，第一波导410包括第一子波导411和第二子波导412，第二半导体光器件包括第一半导体子器件和第二半导体子器件，第一半导体子器件与第一子波导411相光耦合连接，第二半导体子器件与第二子波导412相光耦合连接。
- [0114] 作为示例，第一半导体子器件可以为铌酸锂调制器，第二半导体子器件可以为激光器，铌酸锂调制器与第一子波导411相光耦合连接，激光器与第二子波导412相光耦合连接。并且，铌酸锂调制器与激光器通过第一子波导411与第二子波导412相光连接。
- [0115] 在整个光芯片中，第一半导体子器件可以为铌酸锂调制器，第二半导体子器件可以为激光器，第一半导体光器件300可以为硅锗高速调制器，激光器发出光信号，铌酸锂调制器接收激光器发出的光信号，将其进行处理并输出，硅锗高速调制器接收来自铌酸锂调制器的光信号以及光芯片外部的光信号。
- [0116] 在本说明书的描述中，参考术语“有些实施例”、“其他实施例”、“理想实施例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特

征包含于本申请的至少一个实施例或示例中。在本说明书中，对上述术语的示意性描述不一定指的是相同的实施例或示例。

[0117] 上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

[0118] 以上所述实施例仅表达了本申请的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对申请专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本申请构思的前提下，还可以做出若干变形和改进，这些都属于本申请的保护范围。因此，本申请专利的保护范围应以所附权利要求为准。

权利要求书

- [权利要求 1] 一种光芯片结构的制备方法，其特征在于，包括：
- 提供基底以及半成品芯片，所述基底包括第一衬底、形成于所述第一衬底上的隔离介质层、第一半导体光器件以及第一波导，所述半成品芯片包括第二衬底以及位于所述第二衬底一侧的半成品薄膜层，所述半成品薄膜层与所述第一波导采用不同材料体系的材料制成，所述第一衬底包括硅衬底；
- 于所述隔离介质层内形成凹槽，所述第一波导至少部分位于所述凹槽与所述第一衬底之间；
- 通过所述半成品薄膜层将所述半成品芯片键合于所述凹槽内，使所述半成品薄膜层与所述第一波导相光耦合；
- 去除所述半成品芯片的所述第二衬底形成第二半导体光器件；
- 进行金属化形成分别连接所述第一半导体光器件和所述第二半导体光器件的电极结构。
- [权利要求 2] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述凹槽底部与所述第一波导之间具有预设厚度的所述隔离介质层；
- 所述通过所述半成品薄膜层将所述半成品芯片键合于所述凹槽内，使所述半成品薄膜层与所述第一波导相光耦合，包括：
- 将所述半成品薄膜层与所述隔离介质层键合。
- [权利要求 3] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述半成品芯片包括薄膜铌酸锂芯片，所述半成品薄膜层包括铌酸锂薄膜层，形成的所述第二半导体光器件包括铌酸锂调制器。
- [权利要求 4] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述半成品芯片包括激光芯片，所述半成品薄膜层包括三五族半导体材料薄膜层，形成的所述第二半导体光器件包括激光器。
- [权利要求 5] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述去除所述半成品芯片的所述第二衬底形成第二半导体光器件，包括：

去除所述半成品芯片的所述第二衬底；
对所述半成品薄膜层进行刻蚀，形成电极接触区和光学处理区；
于所述凹槽内填充保护介质层，且所述保护介质层覆盖所述第二半导体光器件。

[权利要求 6] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述第一波导包括第一子波导和第二子波导，所述半成品芯片包括第一半成品芯片和第二半成品芯片，所述第一半成品芯片与所述第一子波导相光耦合连接，所述第二半成品芯片与所述第二子波导相光耦合连接。

[权利要求 7] 根据权利要求6所述的光芯片结构的制备方法，其特征在于，所述第一半成品芯片为薄膜铌酸锂芯片，所述第二半成品芯片为激光芯片，所述第一半成品芯片和所述第二半成品芯片通过所述第一子波导和所述第二子波导相光连接。

[权利要求 8] 根据权利要求1所述的光芯片结构的制备方法，其特征在于，所述第一半导体光器件包括波导层，所述第一波导与所述第一半导体光器件的波导层位于同一层。

[权利要求 9] 根据权利要求8所述的光芯片结构的制备方法，其特征在于，所述第一波导与所述第一半导体光器件的波导层是在一次工艺流程中形成的。

[权利要求 10] 一种光芯片结构，其特征在于，包括：
基底，包括第一衬底、位于所述第一衬底上的隔离介质层、第一半导体光器件以及第一波导；
第二半导体光器件，键合于所述第一波导上的隔离介质层，且与所述第一波导相光耦合连接，所述第一波导至少部分位于所述第二半导体光器件与所述第一衬底之间；
电极结构，分别连接所述第一半导体光器件以及所述第二半导体光器件；

所述第一半导体光器件与所述第二半导体光器件通过所述第一波导相光连接。

[权利要求 11] 根据权利要求10所述的光芯片结构，其特征在于，所述第一波导与所述第二半导体光器件之间具有预设厚度的所述隔离介质层。

[权利要求 12] 根据权利要求10所述的光芯片结构，其特征在于，还包括：
保护介质层，覆盖所述第二半导体光器件。

[权利要求 13] 根据权利要求10所述的光芯片结构，其特征在于，所述第一波导包括第一子波导和第二子波导，所述第二半导体光器件包括第一半导体子器件和第二半导体子器件，所述第一半导体子器件与所述第一子波导相光耦合连接，所述第二半导体子器件与所述第二子波导相光耦合连接。

[权利要求 14] 根据权利要求13所述的光芯片结构，其特征在于，所述第一半导体子器件为铌酸锂调制器，所述第二半导体子器件为激光器，所述第一半导体子器件和所述第二半导体子器件通过所述第一子波导和所述第二子波导相光连接。

[权利要求 15] 根据权利要求10所述的光芯片结构，其特征在于，所述第一半导体光器件为探测器，所述第二半导体光器件为铌酸锂调制器，所述第一半导体光器件和所述第二半导体光器件通过所述第一波导相光连接。