

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
17. Mai 2018 (17.05.2018)



(10) Internationale Veröffentlichungsnummer
WO 2018/086912 A1

(51) Internationale Patentklassifikation:

B24B 37/08 (2012.01) **B24B 37/24** (2012.01)
B24B 37/22 (2012.01) **B24D 18/00** (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2017/077571

(22) Internationales Anmeldedatum:

27. Oktober 2017 (27.10.2017)

(25) Einreichungssprache:

Deutsch

(26) Veröffentlichungssprache:

Deutsch

(30) Angaben zur Priorität:

10 2016 222 063.2

10. November 2016 (10.11.2016) DE

(71) Anmelder: **SILTRONIC AG** [DE/DE]; Hanns-Seidel-Platz 4, 81737 München (DE).

(72) Erfinder: **DUTSCHKE, Vladimir**; Hauptstr. 75, 09514 Lengfeld (DE).

(74) Anwalt: **KILLINGER, Andreas**; Johannes-Hess-Str. 24, 84489 Burghausen (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,

RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

(54) Title: METHOD FOR TWO-SIDED POLISHING OF A SEMICONDUCTOR WAFER

(54) Bezeichnung: VERFAHREN ZUM BEIDSEITIGEN POLIEREN EINER HALBLEITERSCHEIBE

(57) Abstract: The invention relates to a method for two-sided polishing of a semiconductor wafer, wherein polishing cloths having a hardness at room temperature of at least 80° according to Shore A and having a compressibility at room temperature of less than 3 % are fastened on a top and bottom polishing plate, wherein a semiconductor wafer is polished on both sides between a top and bottom polishing cloth, and wherein, in order to fasten the polishing cloths on the top and bottom polishing plates, the polishing cloths are adhered to the top and bottom polishing plates, a cloth having a compressibility at room temperature of at least 3 % is positioned between the two adhered polishing cloths as an intermediate layer and the two polishing cloths are then pressed to each other together with the cloth located therebetween for a specific time period.

(57) Zusammenfassung: Verfahren zum beidseitigen Polieren einer Halbleiterscheibe, wobei auf oberem und unterem Polierteller Poliertücher einer Härte bei Raumtemperatur von mindestens 80° nach Shore A und mit einer Kompressibilität bei Raumtemperatur von weniger als 3 % befestigt werden, wobei eine Halbleiterscheibe zwischen oberem und unterem Poliertuch beidseitig poliert wird, und wobei zum Befestigen der Poliertücher auf oberem und unterem Polierteller die Poliertücher auf oberes und unteres Polierteller geklebt werden, zwischen den beiden aufgeklebten Poliertüchern als Zwischenlage ein Tuch mit einer Kompressibilität bei Raumtemperatur von mindestens 3 % positioniert wird und anschließend die beiden Poliertücher mit dem zwischen ihnen befindlichen Tuch für einen bestimmten Zeitraum aneinander gepresst werden.

WO 2018/086912 A1