

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年11月20日(20.11.2025)



(10) 国際公開番号

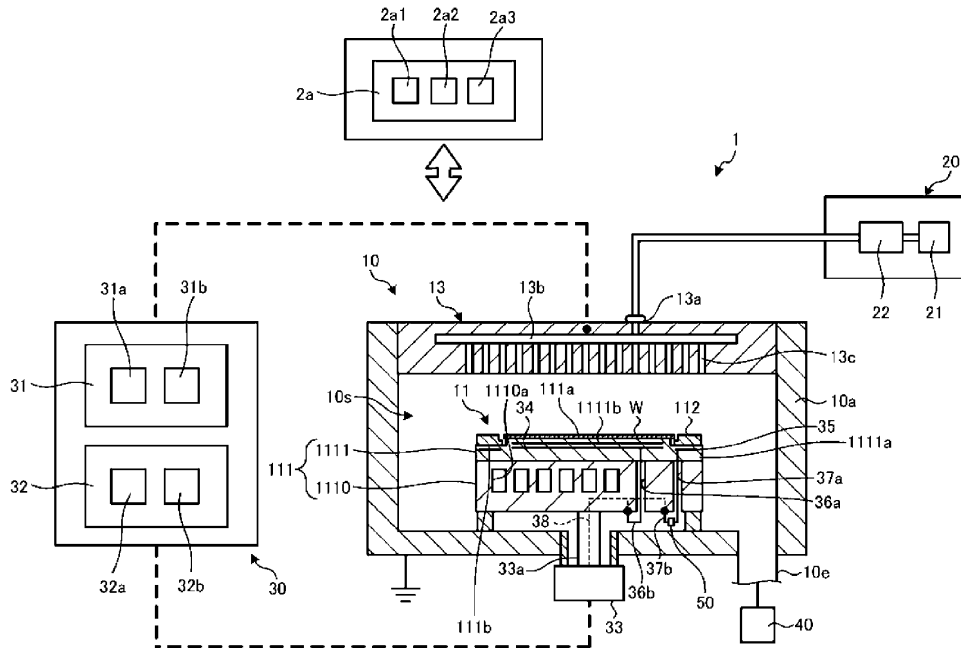
WO 2025/238994 A1

(51) 国際特許分類:
H01L 21/3065 (2006.01) H05H 1/46 (2006.01)
(21) 国際出願番号: PCT/JP2025/008770
(22) 国際出願日: 2025年3月10日(10.03.2025)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2024-077965 2024年5月13日(13.05.2024) JP
(71) 出願人: 東京エレクトロン株式会社(TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目3番1号 (JP).

(72) 発明者: 佐藤 悠貴(SATO Hiroki); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 (JP). 今橋 拓巳(IMAHASHI Takumi); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 (JP). 及川 翔(OIKAWA Sho); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 (JP). 熊谷 裕貴(KUMAGAI Yuki); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 (JP). 中村 圭吾(NAKAMURA Keigo); 〒9813629 宮城県黒川郡大和町テクノヒルズ1番 東京エレクトロン宮城株式会社内 (JP). 石川 学(ISHIKAWA Manabu); 〒9813629 宮城県黒川郡大和町テク

(54) Title: PLASMA PROCESSING DEVICE AND SUBSTRATE SUPPORTER

(54) 発明の名称: プラズマ処理装置及び基板支持器



(57) Abstract: The present invention suppresses fluctuation of a base potential even when supplying a pulsed DC signal. This plasma processing device comprises a chamber, a bias power supply for supplying a pulsed bias DC signal, a substrate supporter for supporting a substrate and an edge ring in the chamber, and an electrical path. The substrate supporter includes: an electrostatic chuck formed from a dielectric material and including a first region for holding the substrate and a second region that is provided around the first region and holds the edge ring; a first bias electrode provided inside the

[続葉有]

ノヒルズ 1 番 東京エレクトロン宮城株式会社内
(JP). 野村 尚史(NOMURA Takashi); 〒9813629
宮城県黒川郡大和町テクノヒルズ 1 番 東京
エレクトロン宮城株式会社内 (JP).

(74) 代理人: 佐 藤 睦, 外 (SATO Atsushi et al.);
〒1066123 東京都港区六本木 6 - 1 0 -
1 六本木ヒルズ森タワー 2 3 階 T M
I 総合法律事務所 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UY, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

first region; a second bias electrode provided inside the second region; a base for supporting the electrostatic chuck; and a first impedance adjustment mechanism that has a first variable capacitor connected between the second bias electrode and the base. The electrical path has a bias power source, a first electrical path connecting the base and the first bias electrode, and a second electrical path connecting the bias power source, the base, the first impedance adjustment mechanism, and the second bias electrode.

(57) 要約: パルス化された D C 信号を供給しても基台電位の変動を抑制する。プラズマ処理装置は、チャンバと、パルス化されたバイアス D C 信号を供給するバイアス電源と、チャンバ内で基板及びエッジリングを支持する基板支持器と、電気的パスとを備える。基板支持器は、基板を保持する第 1 領域、及び、第 1 領域の周囲に設けられエッジリングを保持する第 2 領域を含み誘電体で形成される静電チャックと、第 1 領域の内部に設けられる第 1 バイアス電極と、第 2 領域の内部に設けられる第 2 バイアス電極と、静電チャックを支持する基台と、第 2 バイアス電極と基台との間に接続される第 1 可変コンデンサを有する第 1 インピーダンス調整機構とを有する。電気的パスは、バイアス電源、基台及び第 1 バイアス電極を接続する第 1 電気的パスと、バイアス電源、基台、第 1 インピーダンス調整機構及び第 2 バイアス電極を接続する第 2 電気的パスとを有する。