

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
5 janvier 2006 (05.01.2006)

PCT

(10) Numéro de publication internationale
WO 2006/000691 A1

(51) Classification internationale des brevets⁷ :
H01L 21/762, C30B 33/00, 29/36, 29/40

(21) Numéro de la demande internationale :
PCT/FR2005/001353

(22) Date de dépôt international : 2 juin 2005 (02.06.2005)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0405992 3 juin 2004 (03.06.2004) FR

(71) Déposant (pour tous les États désignés sauf US) :
S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES [FR/FR]; PARC TECHNOLOGIQUE DES FONTAINES, CHEMIN DES FRANQUES, F-38190 BERNIN (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : **FAURE, Bruce** [FR/FR]; 7 RUE DE SAULT, F-38000 GRENOBLE (FR). **LAHRECHE, Hacene** [FR/FR]; 5 RUE OLIVIER NOYER, F-75014 PARIS (FR).

(74) Mandataires : **JOLY, Jean-Jacques** etc.; 158 RUE DE L'UNIVERSITE, F-75340 PARIS CEDEX 07 (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

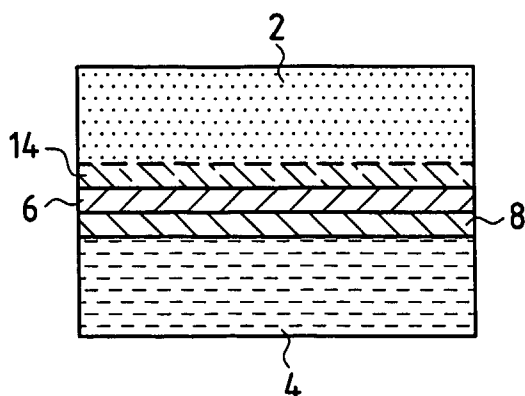
Publiée :

— avec rapport de recherche internationale

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(54) Title: HYBRID EPITAXY SUPPORT AND METHOD FOR MAKING SAME

(54) Titre : SUPPORT D'EPITAXIE HYBRIDE ET SON PROCEDE DE FABRICATION



(57) Abstract: The invention concerns a method for making an epitaxy support, including forming, in a first monocrystalline conductive silicon carbide (SiC) or monocrystalline gallium nitride (GaN) substrate, an insulating monocrystalline silicon carbide or an insulating monocrystalline gallium nitride layer. The method further includes transferring said monocrystalline silicon carbide or gallium nitride layer onto a second substrate (4) made of polycrystalline ceramic material having a thermal conductivity not less than 1.5 W.cm⁻¹.K⁻¹. The method enables economical and efficient electronic components to be manufactured, in particular for power high frequency applications.

(57) Abrégé : Procédé de réalisation d'un support d'épitaxie, comportant la formation, dans un premier substrat (2) de carbure de silicium (SiC) ou de nitrure de gallium (GaN) monocristallin conducteur, d'une

couche (14) de carbure de silicium monocristallin isolant ou de nitrure de gallium monocristallin isolant. Le procédé comprend en outre le report de cette couche de carbure de silicium ou de nitrure de gallium monocristallin sur un deuxième substrat (4) en matériau céramique polycristallin ayant une conductivité thermique supérieure ou égale à 1,5 W.cm⁻¹.K⁻¹. Ce procédé permet de réaliser des composants électroniques économiques et performants, notamment pour des applications haute-fréquences de puissance.

WO 2006/000691 A1