

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la  
Propriété Intellectuelle  
Bureau international



(10) Numéro de publication internationale  
**WO 2023/084168 A1**

(43) Date de la publication internationale  
19 mai 2023 (19.05.2023)

WIPO | PCT

(51) Classification internationale des brevets :

H01L 21/02 (2006.01) H01L 21/762 (2006.01)

(21) Numéro de la demande internationale :

PCT/FR2022/051974

(22) Date de dépôt international :

19 octobre 2022 (19.10.2022)

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

FR2111876 09 novembre 2021 (09.11.2021) FR

(71) Déposant : SOITEC [FR/FR] ; Parc Technologique des Fontaines, Chemin des Franques, 38190 BERNIN (FR).

(72) Inventeurs : KIM, Youngpil ; C/O SOITEC, Parc Technologique des Fontaines, Chemin des Franques, 38190

BERNIN (FR). KONONCHUK, Oleg ; C/O SOITEC, Parc Technologique des Fontaines, Chemin des Franques, 38190 BERNIN (FR). WONG, Chee Hoe ; C/O SOITEC, Parc Technologique des Fontaines, Chemin des Franques, 38190 BERNIN (FR).

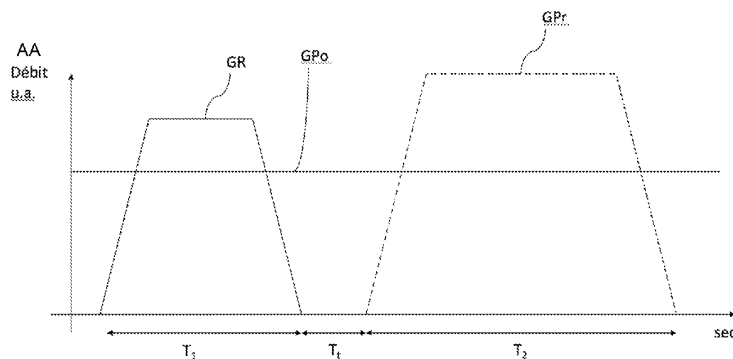
(74) Mandataire : BREESE, Pierre ; IP TRUST, 2 rue de Clichy, 75009 Paris (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW,

(54) Title: METHOD FOR PREPARING A SUPPORT SUBSTRATE PROVIDED WITH A CHARGE-TRAPPING LAYER

(54) Titre : PROCEDE DE PREPARATION D'UN SUBSTRAT SUPPORT MUNI D'UNE COUCHE DE PIEGEAGE DE CHARGES

[Fig. 4]



AA Flow rate a.u.

(57) Abstract: The invention relates to a method for preparing a support substrate (1) provided with a charge-trapping layer. The method comprises introducing a monocrystalline silicon base substrate (2) into a chamber of a deposition apparatus and, without withdrawing the base substrate (2) from the chamber and while sweeping the chamber using a carrier gas, the following successive steps: - forming a dielectric layer (3) on the base substrate (2) by introducing a reactive gas into the chamber for a first time period; - forming a polycrystalline silicon charge-trapping layer (4) directly on the dielectric layer (3) by introducing a silicon-containing precursor gas into the chamber for a second time period subsequent to the first. The duration for which the dielectric layer (3) is exposed solely to the carrier gas, between the first time period and the second time period, is less than 30 seconds and the charge-trapping layer (4) is formed at a temperature strictly of between 1010°C and 1200°C.

(57) Abrégé : L'invention porte sur un procédé de préparation d'un substrat support (1) muni d'une couche de piégeage de charges. Le procédé comprend l'introduction d'un substrat de base (2) en silicium monocristallin dans une chambre d'un équipement de dépôt

[Suite sur la page suivante]

SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN,  
TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) **États désignés** (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

**Publiée:**

- avec rapport de recherche internationale (Art. 21(3))
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues (règle 48.2(h))

et, sans extraire le substrat de base (2) de la chambre et tout en balayant la chambre à l'aide d'un gaz porteur, les étapes successives suivantes : - former une couche diélectrique (3) sur le substrat de base (2) en introduisant dans la chambre un gaz réactif au cours d'une première période de temps; - former une couche de piégeage de charges (4) en silicium polycristallin directement sur la couche diélectrique (3) en introduisant dans la chambre un gaz précurseur contenant du silicium au cours d'une deuxième période de temps postérieure à la première. La durée pendant laquelle la couche diélectrique (3) est exposée uniquement au gaz porteur, entre la première période de temps et la deuxième période de temps, est inférieure à 30 secondes et la formation de la couche de piégeage de charges (4) est conduite à une température strictement comprise entre 1010°C et 1200°C.