

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 9 月 10 日 (10.09.2021)



(10) 国际公布号
WO 2021/174446 A1

(51) 国际专利分类号:
G06F 9/24 (2006.01)

LAW FIRM); 中国北京市昌平区北清路 TBD 云集中心 1 号楼 6 层, Beijing 102209 (CN)。

(21) 国际申请号: PCT/CN2020/077804

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(22) 国际申请日: 2020 年 3 月 4 日 (04.03.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

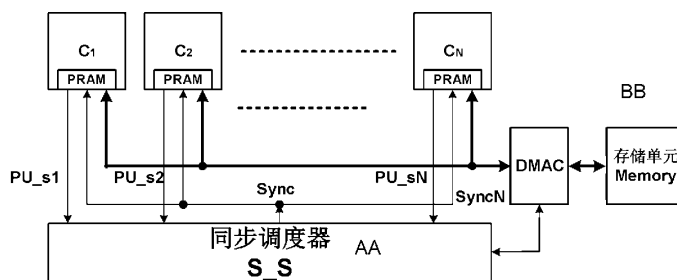
(71) 申请人: 北京希姆计算科技有限公司
(**STREAM COMPUTING INC.**) [CN/CN]; 中国北京市海淀区高里掌路 1 号院 6 号楼 202-24, Beijing 100000 (CN)。

(72) 发明人: 王维伟(**WANG, Weiwei**); 中国北京市海淀区高里掌路 1 号院 6 号楼 202-24, Beijing 100000 (CN)。 罗飞(**LUO, Fei**); 中国北京市海淀区高里掌路 1 号院 6 号楼 202-24, Beijing 100000 (CN)。

(74) 代理人: 北京中政联科专利代理事务所 (普通合伙) (**BEIJING LINKAW PATENT ATTORNEY**

(54) **Title:** DATA PROCESSING APPARATUS AND DATA PROCESSING METHOD

(54) 发明名称: 一种数据处理装置及数据处理方法



AA Synchronous scheduler
BB Storage unit

图 3

(57) **Abstract:** A data processing apparatus and a data processing method. The data processing apparatus comprises: at least two processing cores; a synchronous scheduler, configured to respond to a program update signal of each processing core connected to the synchronous scheduler, and generate and send a configuration signal; and a direct storage access controller, configured to read a program corresponding to each processing core from an external storage unit based on the configuration signal and send the program to a corresponding processing core. On the one hand, the data processing apparatus can read the external storage unit without using a processing core, avoiding data reading delay of a plurality of processing cores and improving the computing power of a chip, and on the other hand, the program executed by each processing core of the data processing apparatus may be the same or different, the synchronous scheduler responds to the update of programs of the plurality of processing cores, task assignment can be flexibly carried out, the computing power of each processing core is fully provided, and the computing power of the chip is further improved.

[见续页]

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种数据处理装置及数据处理方法, 该数据处理装置包括: 至少2个处理核; 同步调度器, 用于响应与同步调度器连接的各个处理核的程序更新信号, 生成并发送配置信号; 直接存储访问控制器, 用于基于配置信号, 从外部存储单元中读取与各个处理核对应的程序并发送给相应的处理核。一方面, 该数据处理装置无需处理核从外部存储单元取数, 避免多个处理核读取数据产生的延时, 提高了芯片的算力, 另一方面, 该数据处理装置的各个处理核执行的程序可以相同或不同, 并通过同步调度器响应多个处理核程序的更新, 能够灵活的进行任务分配, 充分发挥各处理核的算力, 进一步的提升芯片的算力。