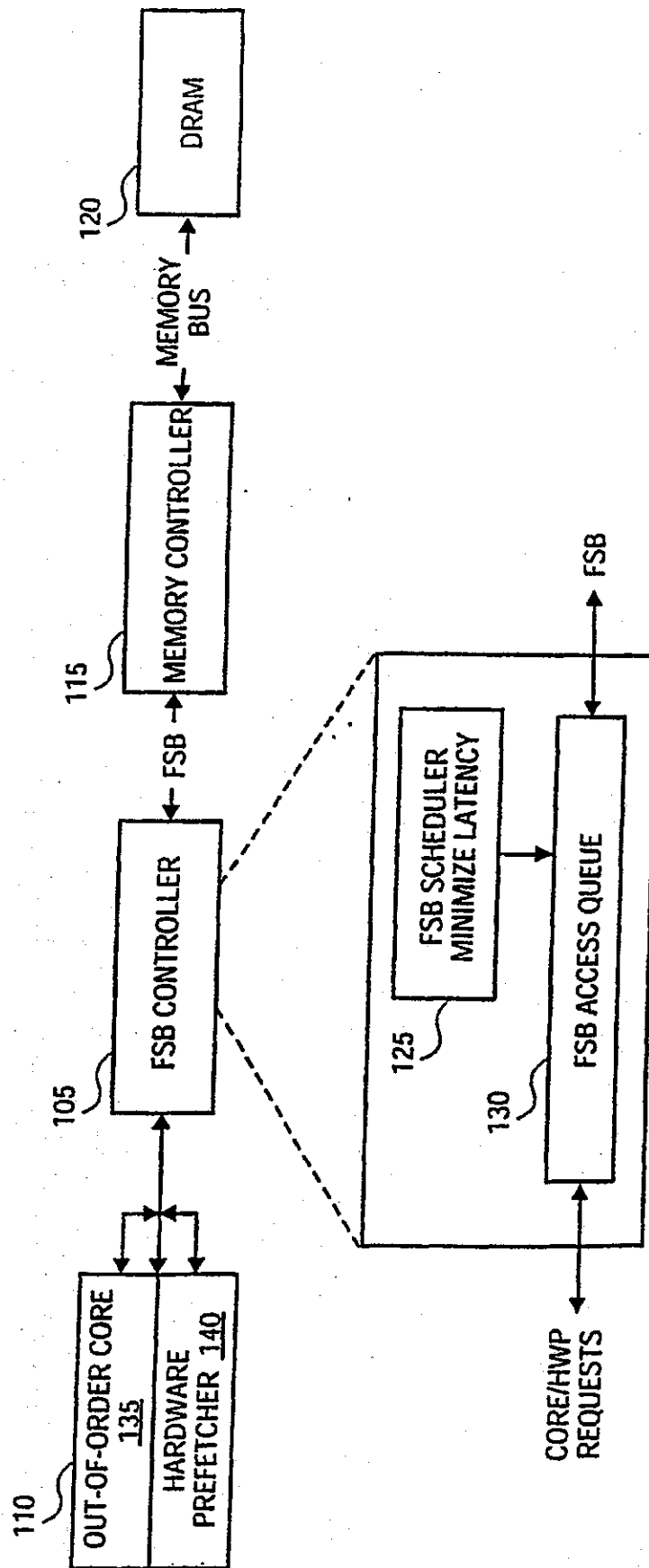


19 MAY 2006

1/5

**FIG. 1**
(PRIOR ART)

9 MAY 2006

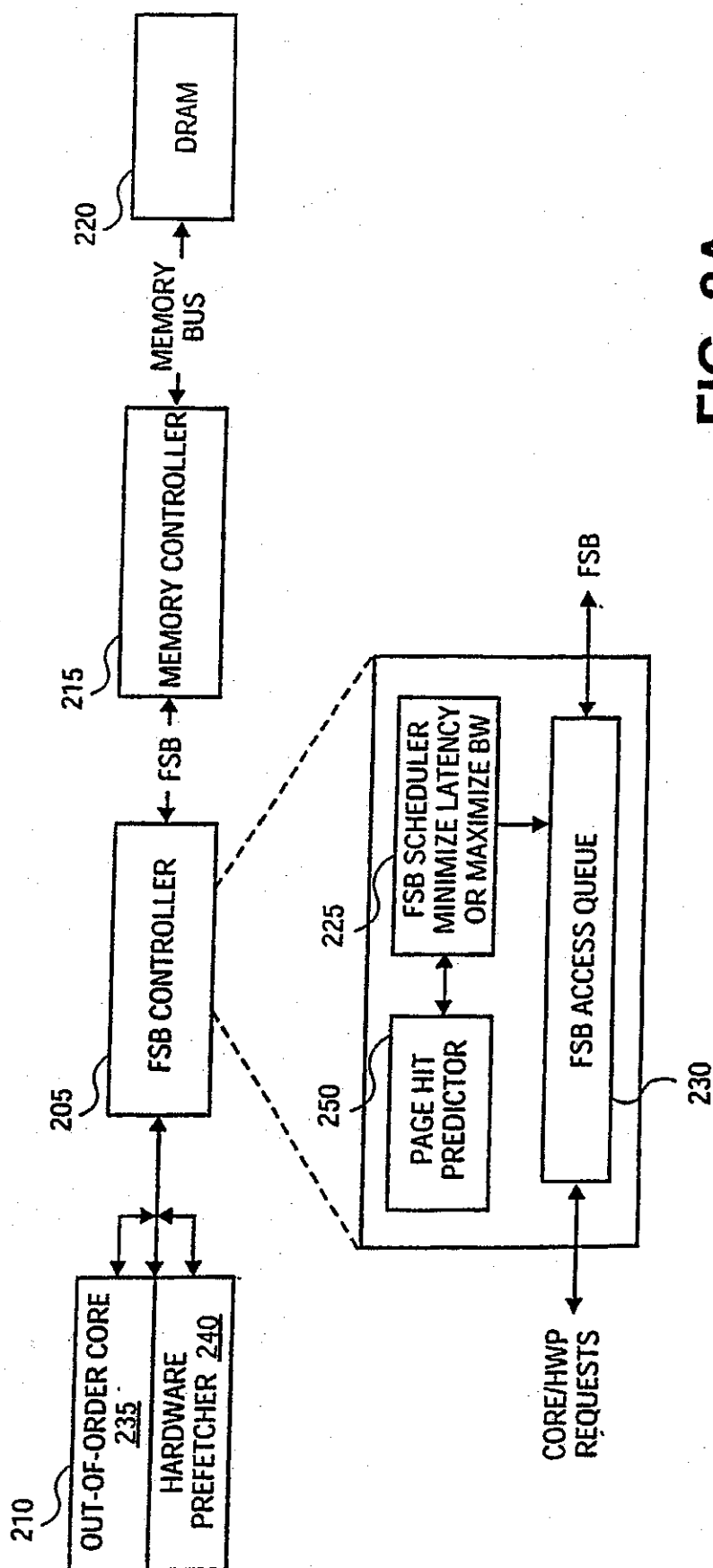


FIG. 2A

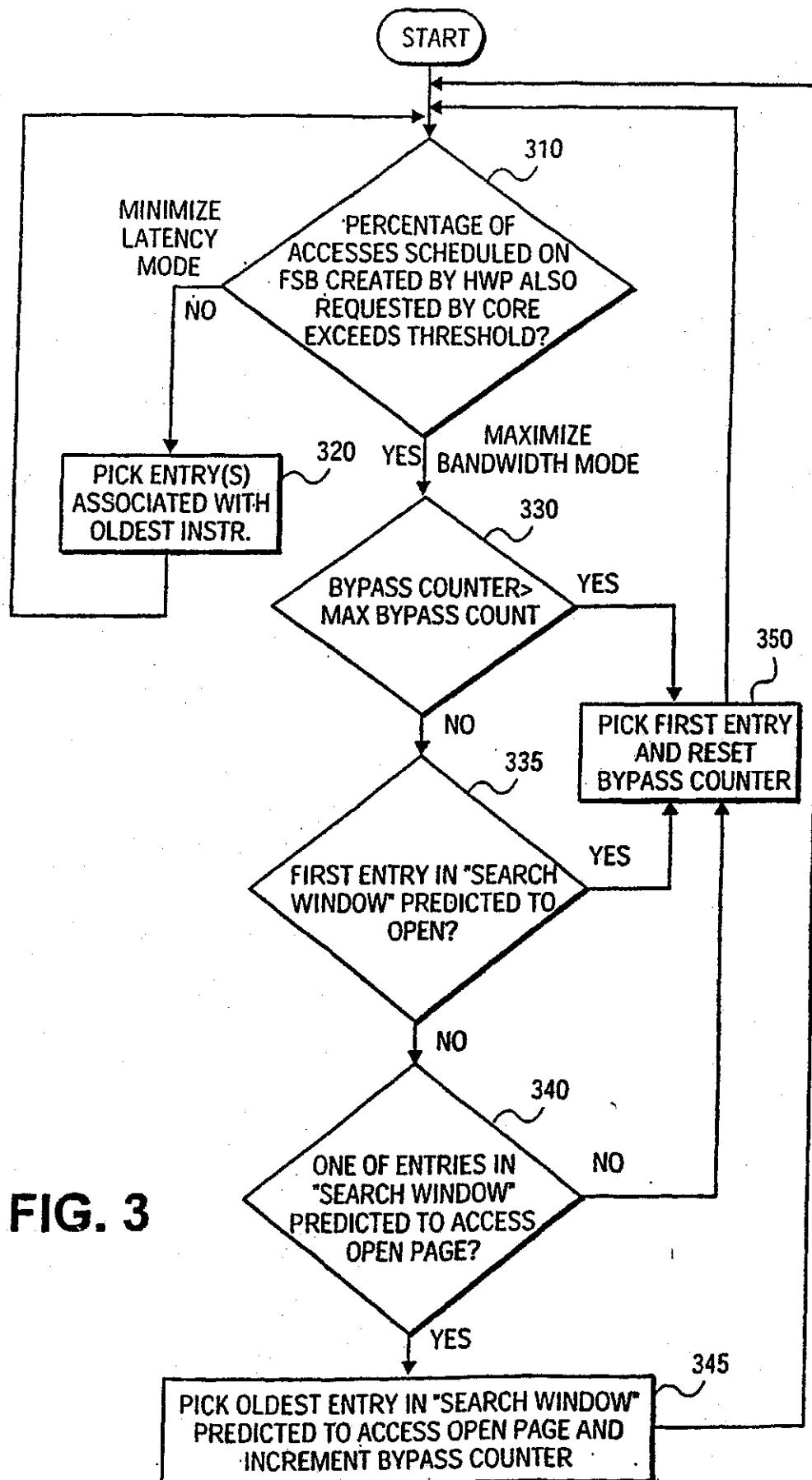
19 MAY 2006

260	Inst. Num	262	Address	264	Queue Entry	266	Requested by Core?	268	Created by HWP?	270	Predicted DRAM Page Open?	272	Read from memory?
10	110	5	Y	Y	Y	Y	Y	N	Y	Y	Y	Y	Y
11	4	3	Y	Y	Y	Y	Y	Y	Y	N	Y	Y	Y
14	116	1	Y	Y	Y	Y	Y	Y	Y	Y	N	Y	Y
15	108	6	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
16	116	7	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
20	165	4	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
22	216	0	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
--	516	2	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
30	716	8	N	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
40	316	9	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
41	916	11	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
--	416	12	N	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y

FIG. 2B

19 MAY 2006

4/5



19 MAY 2006

5/5

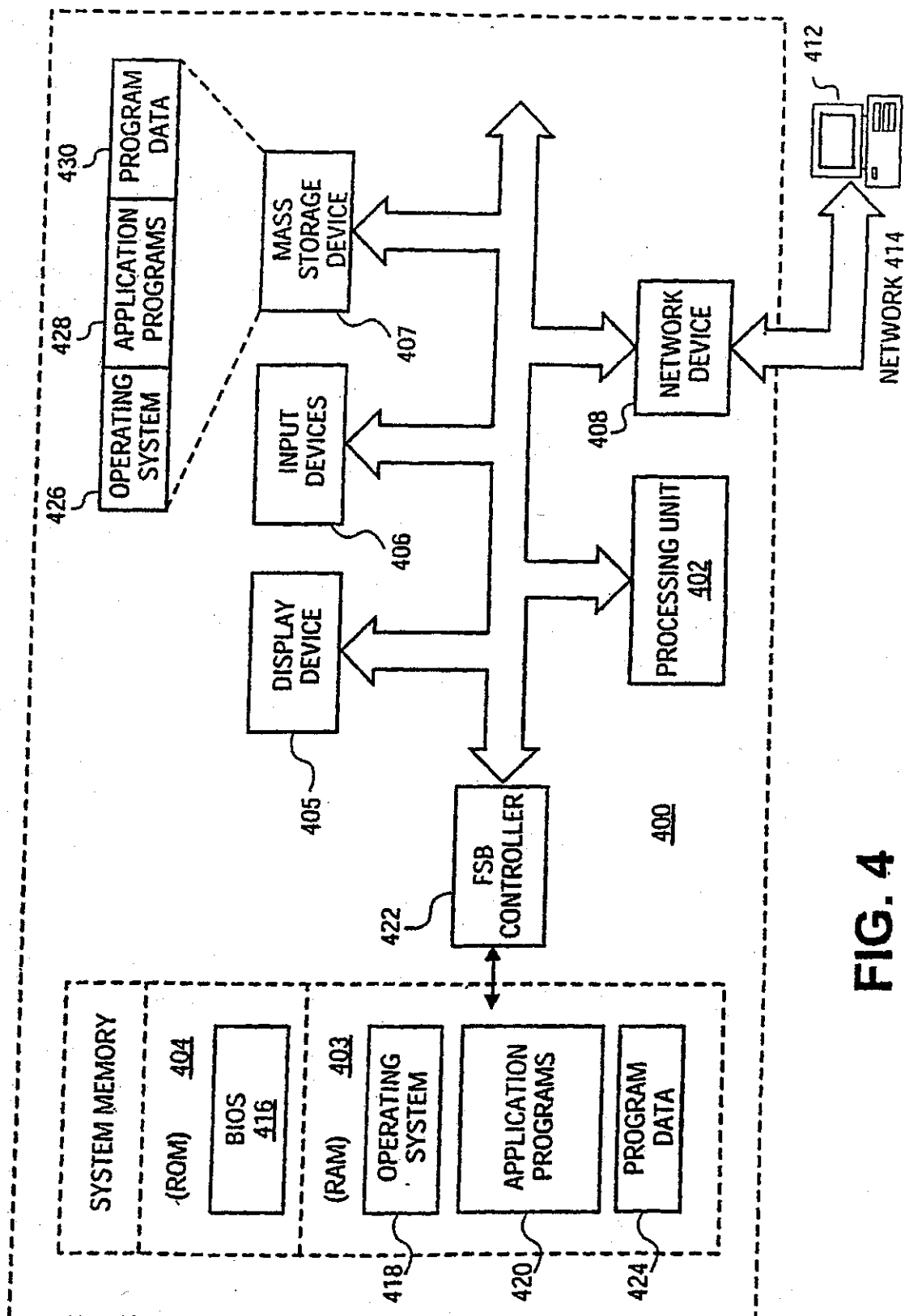


FIG. 4