

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年4月17日(17.04.2025)



(10) 国際公開番号

WO 2025/079497 A1

(51) 国際特許分類:
H01L 21/52 (2006.01)

(21) 国際出願番号: PCT/JP2024/035462

(22) 国際出願日: 2024年10月3日(03.10.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-176786 2023年10月12日(12.10.2023) JP

(71) 出願人: セントラル硝子株式会社
(CENTRAL GLASS COMPANY, LIMITED) [JP/
JP]; 〒7550001 山口県宇部市大字沖宇部
5 2 5 3 番地 (JP).

(72) 発明者: 高崎 幹大 (TAKASAKI, Mikihiro);
〒1010054 東京都千代田区神田錦町 3 丁目 7
番地 1 セントラル硝子株式会社内 (JP). 木

田 貴久 (KIDA, Takahisa); 〒1010054 東京都千
代田区神田錦町 3 丁目 7 番地 1 セントラル硝
子株式会社内 (JP). 吉村 亮太 (YOSHIMURA,
Ryota); 〒1010054 東京都千代田区神田錦町
3 丁目 7 番地 1 セントラル硝子株式会
社内 (JP). 濱田 潤 (HAMADA, Jun); 〒1010054
東京都千代田区神田錦町 3 丁目 7 番地 1 セ
ントラル硝子株式会社内 (JP).

(74) 代理人: 弁理士法人 W i s e P l u s
(WISEPLUS IP FIRM); 〒5320003 大阪府大阪
市淀川区宮原 3 丁目 5 番 3 6 号 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,

(54) Title: SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54) 発明の名称: 半導体デバイスの製造方法

〔図1〕

(a)



(b)



(57) Abstract: Provided is a semiconductor device manufacturing method capable of suppressing positional deviation of a bonding member such as a semiconductor chip. The present invention relates to a semiconductor device manufacturing method comprising: a dry film formation step in which a metal and/or a metal oxide-containing paste formed on a bonding member A is dried to form a dry film having a storage modulus of 15 GPa or less; and a temporary bonding step in which a bonding member B is temporarily bonded to the bonding member A by means of the dry film formed by the dry film formation step.

〔続葉有〕



WO 2025/079497 A1

KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 半導体チップ等の被接合部材の位置ずれを抑制できる半導体デバイスの製造方法を提供する。本発明は、被接合部材A上に形成された金属及び／又は金属酸化物含有ペーストを乾燥して、貯蔵弾性率が15GPa以下の乾燥膜を形成する乾燥膜形成工程と、前記乾燥膜形成工程により形成された前記乾燥膜を介して、前記被接合部材Aに被接合部材Bを仮接合する仮接合工程とを有する半導体デバイスの製造方法に関する。