明細書

画像信号符号化装置、画像信号符号化方法、画像信号復号装置、画像信号復号方法及び記録媒体

技術分野

本発明は、画像信号符号化装置、画像信号符号化方法、画像信号復号装置、画像信号復号方法及び記録媒体に関する。特に、原画像とほぼ同一の復号画像が得られるように、画像の画素を間引いて圧縮符号化する画像信号符号化装置及び画像信号符号化方法、圧縮符号化された画像を復号する画像信号復号装置及び画像信号復号方法、圧縮符号化された画像を記録した記録媒体に関する。

背景技術

例えば、標準解像度又は低解像度の画像（以下、ＳＤ画像という。）を、高解像度の画像（以下、ＨＤ画像という。）に変換したり、また、画像を拡大したりする場合においては、いわゆる補間フィルタなどによって、不足している画素の画素値の補間（補償）が行われる。

しかしながら、補間フィルタによって画素の補間を行っても、ＳＤ画像に含まれていないＨＤ画像の成分（高周波成分）を復元することはできないため、高解像度の画像を得ることは困難であった。

そこで、本件出願人は、ＳＤ画像を、そこに含まれていない高周

波成分をも含むＨＤ画像に変換する画像変換装置（画像変換回路）を先に提案している。

この画像変換装置では、ＳＤ画像と、所定の予測係数との線形結合により、ＨＤ画像の画素の予測値を求める適応処理を行うことで、ＳＤ画像には含まれていない高周波成分を復元するようにしている。

具体的には、ＨＤ画像を構成する画素（以下、ＨＤ画素という。）の画素値ｙの予測値Ｅ[ｙ]を、ＳＤ画像を構成する画素（以下、ＳＤ画素という。）の幾つかの画素値（以下、学習データという。）x_1, x_2, ・・・と、所定の予測係数w_1, w_2, ・・・との線形結合により規定される線形１次結合モデルによって、求める。この場合、予測値Ｅ[ｙ]は、式１で表すことができる。

$$E[y]=w_1x_1+w_2x_2+\cdots \quad \cdots 式1$$

そこで、一般化するために、予測係数ｗの集合でなる行列Ｗを式２で、学習データの集合でなる行列Ｘを式３で、予測値Ｅ[ｙ]の集合でなる行列Ｙ’を式４で定義すると、式５のような観測方程式が成立する。

$$X=\begin{bmatrix} X_{11} & X_{12} & \cdots & X_{1n} \\ X_{21} & X_{22} & \cdots & X_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ X_{m1} & X_{m2} & \cdots & X_{mn} \end{bmatrix} \quad \cdots 式2$$

$$W=\begin{bmatrix} W_1 \\ W_2 \\ \cdots \\ W_n \end{bmatrix}$$

・・・式３

$$Y'=\begin{bmatrix} E[y_1] \\ E[y_2] \\ \cdots \\ E[y_m] \end{bmatrix}$$

・・・式４

$$XW=Y'$$

・・・式５

そして、この観測方程式に最小自乗法を適用して、ＨＤ画素の画素値ｙに近い予測値Ｅ[ｙ]を求めることを考える。この場合、教師データとなるＨＤ画素の真の画素値ｙの集合でなる行列Ｙを式６で、ＨＤ画素の画素値ｙに対する予測値Ｅ[ｙ]の残差ｅの集合でなる行列Ｅを式７で定義すると、

$$Y=\begin{bmatrix} y_1 \\ y_2 \\ \cdots \\ y_m \end{bmatrix}$$

・・・式６

$$E=\begin{bmatrix} e_1 \\ e_2 \\ \cdots \\ e_m \end{bmatrix}$$

・・・式７

式５から、式８のような残差方程式が成立する。

$$XW=Y+E$$

・・・式８

この場合、ＨＤ画素の画素値ｙに近い予測値Ｅ[ｙ]を求めるための予測係数w_iは、式９に示す自乗誤差を最小にすることで求めることができる。

$$\sum_{i=1}^{m} e_i^2$$

・・・式９

したがって、上述の式９に示す自乗誤差を予測係数w_iで微分したものが０になる場合、すなわち、式１０を満足する場合に、予測係数w_iが、ＨＤ画素の画素値ｙに近い予測値Ｅ[ｙ]を求めるため最適値ということになる。

$$e_1\frac{\partial e_1}{\partial w_i}+e_2\frac{\partial e_2}{\partial w_i}+\cdots+e_m\frac{\partial e_m}{\partial w_i}=0 \quad (i=1, 2, \cdots, n)$$

・・・式１０

そこで、まず、式８を、予測係数w_iで微分することにより、式１１が成立する。

$$\frac{\partial e_i}{\partial w_1}=x_{i1}, \quad \frac{\partial e_i}{\partial w_2}=x_{i2}, \quad \cdots, \quad \frac{e_i}{\partial w_n}=x_{in} \quad (i=1, 2, \cdots, m)$$

・・・式１１

式１０及び式１１より、式１２が得られる。

$$\sum_{i=1}^{m} e_i x_{i1}=0,\ \sum_{i=1}^{m} e_i x_{i2}=0,\ \cdots,\ \sum_{i=1}^{m} e_i x_{in}=0$$

・・・式１２

さらに、式８の残差方程式における学習データｘ、予測係数ｗ、教師データｙ及び残差ｅの関係を考慮すると、式１２から、式１３のような正規方程式を得ることができる。

$$\left(\sum_{i=1}^{m} x_{i1}x_{i1}\right)w_1+\left(\sum_{i=1}^{m} x_{i1}x_{i2}\right)w_2+\cdots+\left(\sum_{i=1}^{m} x_{i1}x_{in}\right)w_n=\sum_{i=1}^{m} x_{i1}y_i$$

$$\left(\sum_{i=1}^{m} x_{i2}x_{i1}\right)w_1+\left(\sum_{i=1}^{m} x_{i2}x_{i2}\right)w_2+\cdots+\left(\sum_{i=1}^{m} x_{i2}x_{in}\right)w_n=\sum_{i=1}^{m} x_{i2}y_i$$

・・・

$$\left(\sum_{i=1}^{m} x_{in}x_{i1}\right)w_1+\left(\sum_{i=1}^{m} x_{in}x_{i2}\right)w_2+\cdots+\left(\sum_{i=1}^{m} x_{in}x_{in}\right)w_n=\sum_{i=1}^{m} x_{in}y_i$$

・・・式１３

式１３の正規方程式は、求めるべき予測係数ｗの数と同じ数だけたてることができ、したがって、式１３を解くことで（但し、式１３を解くには、式１３において、予測係数ｗにかかる係数で構成される行列が正則である必要がある）、最適な予測係数ｗを求めることができる。なお、式１３を解くに当たっては、例えば、掃き出し法（Gauss-Jordanの消去法）などを適用することが可能である。

以上のようにして、最適な予測係数ｗを求め、さらに、その予測係数ｗを用い、式１により、ＨＤ画素の画素値ｙに近い予測値Ｅ

[ｙ]を求めるのが適応処理である（但し、予め予測係数ｗを求めておき、その予測係数ｗを用いて予測値を求めるのも、適応処理に含まれるものとする）。

ところで、適応処理は、ＳＤ画像には含まれていない、ＨＤ画像に含まれる成分が再現される点で、補間処理とは異なる。すなわち、適応処理では、式１だけを見る限りは、いわゆる補間フィルタを用いての補間処理と同一であるが、その補間フィルタのタップ係数に相当する予測係数ｗが、教師データｙを用いて、いわば学習により求められるため、ＨＤ画像に含まれる成分を再現することができる。すなわち、適用処理では、高解像度の画像を容易に得ることができる。換言すると、適応処理は、いわば画像の創造作用がある処理ということができる。

図１は、画像の特徴（クラス）に基づいて、以上のような適応処理により、ＳＤ画像をＨＤ画像に変換する画像変換装置（画像変換回路）の構成の一例を示している。

ＳＤ画像は、クラス分類回路１０１及び遅延回路１０２に供給され、クラス分類回路１０１は、ＳＤ画像を構成するＳＤ画素を順次、注目画素とし、その注目画素を、所定のクラスに分類する。

具体的には、クラス分類回路１０１は、まず最初に、注目画素の周辺にあるＳＤ画素を幾つか集めてブロックを構成し（以下、処理ブロックという。）、その処理ブロックを構成する、例えば全てのＳＤ画素の画素値のパターンに予め割り当てられた値を、注目画素のクラスとして、係数ＲＯＭ１０４のアドレス端子（ＡＤ）に供給する。

具体的には、クラス分類回路１０１は、例えば、図２に点線の四

角形で囲んで示すように、注目画素を中心とする５×５個のＳＤ画素（図２において○印で示す）でなる処理ブロックを、ＳＤ画像から抽出し、これらの２５個のＳＤ画素の画素値のパターンに対応する値を、注目画素のクラスとして出力する。

ここで、各ＳＤ画素の画素値を表すのに、例えば、８ビットなどの多くのビット数が割り当てられている場合、２５個のＳＤ画素の画素値のパターン数は、$(2^8)^{25}$通りという莫大な数となり、その後の処理を迅速に行うことが困難となる。

そこで、クラス分類を行う前の前処理として、処理ブロックには、それを構成するＳＤ画素のビット数を低減するための処理である、例えばＡＤＲＣ（Adaptive Dynamic Range Coding）処理などが施される。

具体的には、ＡＤＲＣ処理では、まず、処理ブロックを構成する２５個のＳＤ画素から、それらの画素値の最大のもの（以下、最大画素という）と最小のもの（以下、最小画素という）とが検出される。そして、最大画素の画素値ＭＡＸと最小画素の画素値ＭＩＮとの差分ＤＲ（＝ＭＡＸ－ＭＩＮ）が演算され、このＤＲを処理ブロックの局所的なダイナミックレンジとする。そして、このダイナミックレンジＤＲに基づいて、処理ブロックを構成する各画素値が、元の割当ビット数より少ないＫビットに再量子化される。つまり、処理ブロックを構成する各画素値から最小画素の画素値ＭＩＮが減算され、各減算値が、$ＤＲ／2^K$で除算される。

その結果、処理ブロックを構成する各画素値はＫビットで表現される。したがって、例えばＫ＝１とした場合、２５個のＳＤ画素の画素値のパターン数は、$(2^1)^{25}$通りになり、ＡＤＲＣ処理を行わな

い場合に比較して、パターン数を非常に少ないものとすることができる。なお、画素値を、このようにＫビットにするＡＤＲＣ処理を、以下、ＫビットＡＤＲＣ処理という。

係数ＲＯＭ１０４は、予め学習が行われることにより求められた予測係数のセットを、クラス毎に記憶しており、クラス分類回路１０１からクラスが供給されると、そのクラスに対応するアドレスに記憶されている予測係数のセットを読み出して、予測演算回路１０５に供給する。

一方、遅延回路１０２は、予測演算回路１０５に対して、係数ＲＯＭ１０４から予測係数のセットが供給されるタイミングと、後述する予測タップ生成回路１０３から予測タップが供給されるタイミングとを一致させるために必要な時間だけ、ＳＤ画像を遅延して、予測タップ生成回路１０３に供給する。

予測タップ生成回路１０３は、供給されるＳＤ画像から、予測演算回路１０５において所定のＨＤ画素の予測値を求めるのに用いられるＳＤ画素を抽出し、これを予測タップとして、予測演算回路１０５に供給する。具体的には、予測タップ生成回路１０３は、ＳＤ画像から、例えば、クラス分類回路１０１で抽出されたとの同一の処理ブロックを抽出し、その処理ブロックを構成するＳＤ画素を、予測タップとして、予測演算回路１０５に供給する。

予測演算回路１０５は、係数ＲＯＭ１０４からの予測係数w_1，w_2，・・・と、予測タップ生成回路１０３からの予測タップx_1，x_2，・・・とを用いて、式１に示した演算、すなわち適応処理を行って、注目画素ｙの予測値Ｅ[ｙ]を求め、これを、ＨＤ画素の画素値として出力する。

具体的には、例えば、図２において実線の四角形で囲む、注目画素を中心とする３×３個のＨＤ画素（図２において・点で示す）の予測値が、１つの予測タップから求められるようになされており、この場合、予測演算回路１０５は、この９個のＨＤ画素についての式１の演算を行う。したがって、係数ＲＯＭ１０４は、１つのクラスに対応するアドレスに、９つの予測係数のセットを記憶している。

以下、同様の処理が、その他のＳＤ画素を順次注目画素として行われ、これにより、ＳＤ画像がＨＤ画像に変換される。

次に、図３は、図１の係数ＲＯＭ１０４に記憶させる予測係数を算出する学習処理を行う学習装置（学習回路）の構成の一例を示している。

学習における教師データｙとなるべきＨＤ画像が、間引き回路１１１及び遅延回路１１４に供給され、間引き回路１１１は、例えば、ＨＤ画像の画素を間引くことによって、その画素数を少なくし、これをＳＤ画像とする。このＳＤ画像は、クラス分類回路１１２及び予測タップ生成回路１１３に供給される。

クラス分類回路１１２又は予測タップ生成回路１１３は、図１のクラス分類回路１０１又は予測タップ生成回路１０３における場合と同様の処理を行い、これにより注目画素のクラス又は予測タップをそれぞれ出力する。クラス分類回路１１２が出力するクラスは、予測タップメモリ１１５及び教師データメモリ１１６のアドレス端子（ＡＤ）に供給され、予測タップ生成回路１１３が出力する予測タップは、予測タップメモリ１１５に供給される。

予測タップメモリ１１５は、クラス分類回路１１２から供給されるクラスに対応するアドレスに、予測タップ生成回路１１３から供

給される予測タップを記憶する。

一方、遅延回路１１４は、注目画素に対応するクラスが、クラス分類回路１１２から教師データメモリ１１６に供給される時間だけ、ＨＤ画像を遅延し、そのうちの、注目画素であるＳＤ画素の周辺にあるＨＤ画素の画素値だけを、教師データとして、教師データメモリ１１６に供給する。

そして、教師データメモリ１１６は、クラス分類回路１１２から供給されるクラスに対応するアドレスに、遅延回路１１４から供給される教師データを記憶する。

以下同様の処理が、予め学習用に用意された全てのＨＤ画像を構成する全てのＨＤ画素が注目画素とされるまで繰り返される。

以上のようにして、予測タップメモリ１１５又は教師データメモリ１１６の同一のアドレスそれぞれには、図２において○印で示したＳＤ画素又は図２において・印で示したＨＤ画素とそれぞれ同一の位置関係にあるＳＤ画素又はＨＤ画素の画素値が、学習データｘ又は教師データｙとして記憶される。

なお、予測タップメモリ１１５と教師データメモリ１１６には、同一アドレスに複数の情報を記憶することができるようになっており、同一アドレスには、同一のクラスに分類される複数の学習データｘと教師データｙが記憶される。

その後、演算回路１１７は、予測タップメモリ１１５又は教師データメモリ１１６から、同一アドレスに記憶されている学習データとしての予測タップ又は教師データとしてのＨＤ画素の画素値を読み出し、それらを用いて、最小自乗法により予測値と教師データとの間の誤差を最小にする予測係数のセットを算出する。すなわち、

演算回路１１７は、クラス毎に、式１３に示した正規方程式をたてて、これを解くことによりクラス毎の予測係数のセットを求める。

以上のようにして、演算回路１１７で求められたクラス毎の予測係数のセットが、図１の係数ＲＯＭ１０４における、そのクラスに対応するアドレスに記憶されている。

なお、以上のような学習処理において、予測係数を求めるのに必要な数の正規方程式が得られないクラスが生じる場合があるが、そのようなクラスについては、例えば、クラスを無視して正規方程式をたてて解くことにより得られる予測係数のセットなどが、いわばデフォルトの予測係数のセットとして用いられる。

ところで、図１に示す画像変換装置では、ＨＤ画像の画素数を間引くなどして少なくすることにより得られるＳＤ画像から、上述したように、そこに含まれていない高周波成分をも含むＨＤ画像を得ることができるが、元のＨＤ画像に近づけるのには限界がある。その理由として、ＨＤ画像の画素数を間引いただけのＳＤ画像の画素（ＳＤ画素）の画素値が、元のＨＤ画像を復元するのに、最適ではないことが考えられる。

そこで、本件出願人は、元のＨＤ画像により近い画質の復号画像を得ることができるようにするため、適応処理を利用した画像の圧縮（符号化）について先に提案している（例えば、特願平８－２０６５５２号など）。

すなわち、図４は、適応処理によって、元のＨＤ画像により近い復号画像を得ることができるように、そのＨＤ画像を、最適なＳＤ画像に圧縮（符号化）する画像信号符号化装置の構成の一例を示している。

符号化対象のＨＤ画像は、間引き部１２１及び誤差算出部１２４に供給される。

間引き部１２１は、ＨＤ画像の画素を、例えば単純に間引いてＳＤ画像とし、このＳＤ画像を補正部１２２に供給する。補正部１２２は、間引き部１２１からＳＤ画像が供給されると、最初は、そのＳＤ画像を、そのままローカルデコード部１２３に出力する。ローカルデコード部１２３は、例えば、図１に示した画像変換装置と同様に構成されており、補正部１２２からのＳＤ画像を用いて、上述したような適応処理を行うことにより、ＨＤ画素の予測値を算出して、誤差算出部１２４に出力する。誤差算出部１２４は、ローカルデコード部１２３からのＨＤ画素の予測値の、元のＨＤ画素に対する予測誤差を算出して、制御部１２５に出力する。制御部１２５は、誤差算出部１２４からの予測誤差に対応して、補正部１２２を制御する。

これにより、補正部１２２は、間引き部１２１からのＳＤ画像の画素値を、制御部１２５からの制御に従って補正し、ローカルデコード部１２３に出力する。ローカルデコード部１２３は、補正部１２２から供給される補正後のＳＤ画像を用いて、再び、ＨＤ画像の予測値を求める。

以下、例えば、誤差算出部１２４が出力する予測誤差が、所定値以下となるまで、同様の処理が繰り返される。

そして、誤差算出部１２４が出力する予測誤差が、所定値以下となると、制御部１２５は、補正部１２２を制御して、予測誤差が所定値以下となったときの補正後のＳＤ画像を、ＨＤ画像の最適な符号化結果として出力させる。

したがって、この補正後のＳＤ画像に適応処理を施すことにより、予測誤差が所定値以下のＨＤ画像を得ることができる。

ここで、以上のようにして、図４の画像信号符号化装置から出力されるＳＤ画像は、元のＨＤ画像により近い復号画像を得るのに最適なものということができるから、この画像信号符号化装置の補正部１２２、ローカルデコード部１２３、誤差算出部１２４及び制御部１２５で構成される系が行う処理は、最適化処理ということができる。

ところで、元のＨＤ画素の画素値により近い予測値を得るためには、適応処理において用いる予測タップを、その予測値を求めようとするＨＤ画素に近い、多くのＳＤ画素から構成するのが望ましい。

しかしながら、予測タップを、多くのＳＤ画素から構成すると、予測値を求めようとするＨＤ画素から遠いＳＤ画素が予測タップに含まれるようになる。したがって、この場合、予測値を求めようとするＨＤ画素が表示する物体とは異なる物体を表示するＳＤ画素が予測タップに含まれることがあり、その結果、予測値の精度が劣化し、その予測値で構成される復号画像が劣化することとなる。

そこで、図４の画像信号符号化装置の間引き部１２１において、ＨＤ画像から間引く画素数を少なくし、これにより、予測値を求めようとするＨＤ画素から近い位置のＳＤ画素を増加させる方法があるが、これでは、符号化効率が劣化することになる。

発明の開示

本発明は、このような状況に鑑みてなされたものであり、符号化

効率を劣化させることなく、原画像により近い復号画像を得ることができるようにするものである。

本発明に係る画像信号を符号化する画像信号符号化装置は、原画像信号の画素数より画素数の少ない圧縮画像信号を発生する圧縮部と、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出する第１の算出部と、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換える置換部と、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素として、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成する形成部と、予測タップと所定の予測係数とから原画像信号の予測値を予測する予測部と、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出する第２の算出部と、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正する補正部とを備える。

本発明に係る符号化画像信号を復号する画像信号復号装置は、符号化画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の画素から予測タップを形成する形成部と、予測タップと所定の予測係数とから復元画像信号の画素値を生成する生成部とを備える。復号される符号化画像信号は、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成し、予測タップと所定

の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されている。

本発明に係る画像信号を符号化する画像信号符号化方法は、原画像信号の画素数より画素数の少ない圧縮画像信号を発生するステップと、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出するステップと、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換えるステップと、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素として、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成するステップと、予測タップと所定の予測係数とから原画像信号の予測値を予測するステップと、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出するステップと、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正するステップとを有する。

本発明に係る符号化画像信号を復号する画像信号復号方法は、符号化画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の画素から予測タップを形成するステップと、予測タップと所定の予測係数とから復元画像信号の画素値を生成するステップとを有する。復号される符号化画像信号は、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を

構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成し、予測タップと所定の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されている。

本発明に係るマシンによって復号可能な記録媒体には、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成し、予測タップと所定の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生された記録信号が記録されている。

図面の簡単な説明

図１は、本件出願人が先に提案した画像変換装置（画像変換回路）の構成の一例を示すブロック図である。

図２は、図１のクラス分類回路１０１の処理を説明するための図である。

図３は、本件出願人が先に提案した学習装置（学習回路）の構成

の一例を示すブロック図である。

図４は、本件出願人が先に提案した画像信号符号化装置の構成の一例を示すブロック図である。

図５は、本発明を適用した画像処理装置の一実施の形態の構成を示すブロック図である。

図６は、図５の送信装置１の構成の一例を示すブロック図である。

図７は、図６の送信装置１の機能的構成の一例を示すブロック図である。

図８は、図７の前処理部２１の構成の一例を示すブロック図である。

図９Ａ，９Ｂは、図８の間引き回路３１の処理を説明するための図である。

図１０は、図８の仮想画素形成回路３２の処理を説明するための図である。

図１１は、図８の仮想画素形成回路３２の処理を説明するための図である。

図１２は、図８の前処理部２１の動作を説明するためのフローチャートである。

図１３は、図７の最適化部２２の構成の一例を示すブロック図である。

図１４は、図１３のクラス分類適応処理（予測係数生成）回路４１の構成の一例を示すブロック図である。

図１５は、図１３のクラス分類適応処理回路４３の構成の一例を示すブロック図である。

図１６は、図１３の最適化部２２の動作を説明するためのフロー

チャートである。

図１７Ａ，１７Ｂは、図１３のクラス分類適応処理（予測係数生成）回路４１がクラス分類を行うときに形成するクラスタップを示す図である。

図１８は、図１３のクラス分類適応処理（予測係数生成）回路４１が適応処理を行うときに形成する予測タップを示す図である。

図１９は、図１６のステップＳ１３の処理のより詳細を説明するためのフローチャートである。

図２０は、図１９のステップＳ３３の処理を説明するための図である。

図２１は、図１６のステップＳ１４の処理のより詳細を説明するためのフローチャートである。

図２２は、図２１のステップＳ６６の処理を説明するための図である。

図２３は、図１６のステップＳ１５の処理のより詳細を説明するためのフローチャートである。

図２４は、図５の受信装置４の構成の一例を示すブロック図である。

図２５は、図２５のクラス分類適応処理回路７３の構成の一例を示すブロック図である。

図２６は、クラス分類適応処理回路７３の動作を説明するためのフローチャートである。

図２７は、予測タップの他の構成の一例を示す図である。

発明を実施するための最良の形態

以下に、本発明の実施の形態について、図面を参照しながら説明する。

図５は、本発明を適用した画像処理装置の一実施の形態の構成を示している。送信装置１には、ディジタル化されたＨＤ画像の画像データが供給される。送信装置１は、入力された画像データを間引くこと（その画素数を少なくすること）により画像データを符号化して、画像を圧縮し、その結果得られるＳＤ画像の画像データを、ＨＤ画像の符号化データとして、例えば、光ディスク、光磁気ディスク、磁気テープ等の記録媒体２に記録し、又は、例えば、地上波、衛星回線、電話回線、ＣＡＴＶ網等の伝送路３を介して伝送する。

受信装置４は、記録媒体２から再生された符号化データが供給され、又は、伝送路３を介して伝送されてくる符号化データが受信され、その符号化データを復号して伸長し、その結果得られるＨＤ画像の復号画像を、図示せぬディスプレイに供給して表示させる。

なお、以上のような画像処理装置は、例えば、光ディスク装置、光磁気ディスク装置、磁気テープ装置等の画像の記録／再生を行う装置や、あるいはまた、例えば、テレビ電話装置、テレビジョン放送システム、ＣＡＴＶシステム等の画像を伝送する装置などに適用される。また、後述するように、送信装置１が出力する符号化データのデータ量が少ないため、図５の画像処理装置は、伝送レートの低い、例えば携帯電話機等の移動に便利な携帯端末などにも適用可能である。

図６は、送信装置１の構成の一例を示している。インターフェイス（以下、Ｉ／Ｆという。）１１は、外部から供給されるＨＤ画像

の画像データの受信処理と、送信機／記録装置１６に対しての、符号化データの送信処理を行うようになっている。ＲＯＭ（Read Only Memory）１２は、ＩＰＬ（Initial Program Loading）用のプログラムやその他のプログラムを記憶している。ＲＡＭ（Random Access Memory）１３は、外部記憶装置１５に格納されているシステムプログラム（ＯＳ：Operating System）やアプリケーションプログラムを記憶したり、また、ＣＰＵ（Central Processing Unit）１４の動作上必要なデータを記憶する。ＣＰＵ１４は、ＲＯＭ１２に記憶されているＩＰＬプログラムに従って、外部記憶装置１５からシステムプログラム及びアプリケーションプログラムをＲＡＭ１３に展開し、そのシステムプログラムの制御の下でアプリケーションプログラムを実行することによって、Ｉ／Ｆ１１から供給される画像データに、後述するような符号化処理を施す。外部記憶装置１５は、例えば磁気ディスク装置などからなり、上述したように、ＣＰＵ１４が実行するシステムプログラムやアプリケーションプログラムを記憶しているとともに、ＣＰＵ１４の動作上必要なデータも記憶している。送信機／記録装置１６は、Ｉ／Ｆ１１から供給される符号化データを、記録媒体２に記録し、又は伝送路３を介して伝送するようになっている。

Ｉ／Ｆ１１、ＲＯＭ１２、ＲＡＭ１３、ＣＰＵ１４及び外部記憶装置１５は、バスを介して相互に接続されている。なお、図６において、送信装置１は、ＣＰＵ１４を用いた構成となっているが、ハードワイヤロジック回路で構成することも可能である。

以上のように構成される送信装置１においては、Ｉ／Ｆ１１にＨＤ画像の画像データが供給されると、その画像データは、ＣＰＵ１

４に供給される。ＣＰＵ１４は、画像データを符号化し、その結果得られる符号化データとしてのＳＤ画像を、Ｉ／Ｆ１１に供給する。Ｉ／Ｆ１１は、符号化データが供給されると、それを送信機／記録装置１６に供給する。送信機／記録装置１６は、Ｉ／Ｆ１１からの符号化データを、記録媒体２に記録し、又は伝送路３を介して伝送する。

図７は、図６に示す送信装置１の、送信機／記録装置１６を除く部分の機能的なブロック図である。

符号化すべき画像データとしてのＨＤ画像は、前処理部２１及び最適化部２２に供給される。前処理部２１は、ＨＤ画像（原画像）を、その画素数を少なくすることにより圧縮し、その結果得られるＳＤ画像（圧縮画像）を構成するＳＤ画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を、ＨＤ画像から求める。さらに、前処理部２１は、ＳＤ画素の画素値の一部に代えて、仮想画素の画素値の一部を配置し、最適化部２２に供給する。

最適化部２２は、前処理部２１からのＳＤ画素を順次注目画素として、最適化処理を行う。具体的には、最適化部２２は、注目画素の周辺のＳＤ画素及び仮想画素から予測タップを形成し、その予測タップと予測係数のセットとの線形結合により、原画像の予測値を求め適応処理を行う。さらに、最適化部２２は、その予測値の、元のＨＤ画像に対する予測誤差を算出し、その予測誤差に対応して、注目画素の画素値を補正する。そして、最適化部２２は、その補正された注目画素の画素値を用いて、同様の処理を、例えばその予測誤差が所定値以下になるまで繰り返し、元のＨＤ画像の予測値を得るのに最適な注目画素であるＳＤ画素の画素値を求める。

また、最適化部２２は、前処理部２１からの、例えば１フレーム（又は１フィールド）のＳＤ画像を構成するＳＤ画素の全てを注目画素として、上述の処理を行った後、その結果得られる最適ＳＤ画像を用いて適応処理を行うことにより、予測誤差をより小さくするクラス毎の予測係数のセットを求める。すなわち、最適化部２２は、最適ＳＤ画像を用いて、クラス毎の予測係数のセットを、予測誤差がより小さくなるように更新する。そして、そのクラス毎の予測係数のセットを用いて、再度、最適化処理を繰り返す。そして、例えば、１フレーム分の予測誤差の絶対値和が所定の閾値以下となるか、あるいはクラス毎の予測係数のセットの更新を所定回数だけ行うと、そのとき得られている最適ＳＤ画像とクラス毎の予測係数のセットとを、ＨＤ画像の符号化結果である符号化データとして出力する。

次に、図８は、図７の前処理部２１の構成の一例を示している。

符号化すべきＨＤ画像は、間引き回路３１及び仮想画素形成回路３２に供給される。間引き回路３１は、ＨＤ画像の画素数を、例えば間引くことにより少なくして、ＳＤ画像を構成し、仮想画素形成回路３２に供給する。具体的には、間引き回路３１は、例えば、ＨＤ画像を、横×縦が３×３である９個の画素でなる正方形状のブロックに分割し、各ブロックの幾つかの画素（後述する）の平均値を、その中心の画素の画素値として、ＳＤ画像を構成する。これにより、間引き回路３１では、例えば図９Ａに・印で示すＨＤ画素からなるＨＤ画像から、それを１／９に間引いた、図９Ｂに○印で示すＳＤ画素からなるＳＤ画像が構成される。

なお、間引き回路３１は、その他、例えば上述のブロックの中心の画素だけを抽出して、ＳＤ画像を構成するなども可能である。

仮想画素形成回路３２は、間引き回路３１からのＳＤ画像を構成するＳＤ画素の近傍に、仮想の画素である仮想画素を想定し、その画素値を、ＨＤ画像から求める。具体的には、仮想画素形成回路３２は、例えば、図１０に○印で示すＳＤ画素の左上、左下、右上及び右下の位置に、図１０に◎印で示す仮想画素を想定する。そして、仮想画素形成回路３２は、仮想画素の位置に対応する、例えば４個のＨＤ画素（図９Ａに点線の四角形で囲んで示す）の画素値の平均値を求め、これを、その仮想画素の画素値とする。

さらに、仮想画素形成回路３２は、例えば、１個のＳＤ画素に対して１個の仮想画素を対応付け、ＳＤ画素の画素値の一部に代えて、対応付けられた仮想画素の画素値の一部を配置する。具体的には、例えば、ＨＤ画素の画素値が８ビットで表されていたとすると、その平均値であるＳＤ画素及び仮想画素の画素値も８ビットで表すことができる。この場合、仮想画素形成回路３２は、例えば、図１１に示すように、ＳＤ画素の画素値のＬＳＢ（Least Significant Bit）側の４ビットに代えて、仮想画素の画素値のＭＳＢ（Most Significant Bit）を配置する。つまり、仮想画素形成回路３２は、ＳＤ画素又は仮想画素の画素値それぞれから、ＭＳＢ側の４ビットを取り出し、ＳＤ画素から取り出した４ビットをＭＳＢ側に配置するとともに、仮想画素から取り出した４ビットをＬＳＢ側に配置して、８ビットのデータを構成し、これをＳＤ画素の画素値とする。

以上のようなＳＤ画素で構成されるＳＤ画像が、最適化部２２（図７）に供給される。

ここで、前処理部２１の動作を図１２に示すフローチャートを参照して説明する。

前処理部２１に、符号化すべきＨＤ画像が入力されると、そのＨＤ画像は、間引き回路３１及び仮想画素形成回路３２に供給される。間引き回路３１は、ＨＤ画像が供給されると、その画素数を間引き、ＳＤ画像を構成する。

具体的には、ステップＳ１において、間引き回路３１は、ＨＤ画像を、例えば３×３個の画素のＨＤ画像のブロックに分割し、ステップＳ２に進む。ここで、本実施の形態において、ＨＤ画像が、例えば輝度信号Ｙと、色差信号Ｕ，Ｖとから構成されるとすると、ステップＳ１では、輝度信号のブロックと色差信号のブロックとが構成される。

ステップＳ２において、間引き回路３１は、いずれかのブロックを注目ブロックとし、その注目ブロックが輝度信号のブロックであるかを判定し、該当する（Ｙｅｓ）ときはステップＳ３に進み、該当しない（ＮＯ）ときはステップＳ４に進む。

ステップＳ３において、間引き回路３１は、例えば、その注目ブロックに含まれる中心のＨＤ画素で交差する十字形の範囲にある５個のＨＤ画素の画素値の平均値を計算し、その平均値を、注目ブロックの中心の画素（ＳＤ画素）の画素値とし、ステップＳ５に進む。

一方、ステップＳ２において、注目ブロックが輝度信号のブロックでないと判定した場合、すなわち、注目ブロックが色差信号のブロックである場合、ステップＳ４において、間引き回路３１は、例えば、その注目ブロックを構成する３×３個のＨＤ画素の画素値の平均値を計算し、その平均値を、注目ブロックの中心の画素（ＳＤ画素）の画素値とし、ステップＳ５に進む。

ステップＳ５において、間引き回路３１は、ステップＳ１で構成

したブロックの全てを、注目ブロックとして処理したかを判定し、該当するときはステップＳ６に進み、該当しないときはステップＳ２に戻り、まだ注目ブロックとしていないブロックを、新たに注目ブロックとして、同様の処理を繰り返す。また、ステップＳ５において、間引き回路３１は、全てのブロックを、注目ブロックとして処理したと判定した場合、すなわちＳＤ画像を構成した場合には、そのＳＤ画像を仮想画素形成回路３２に供給する。

ステップＳ６において、仮想画素形成回路３２は、間引き回路３１からＳＤ画像が供給されると、そのＳＤ画像を構成するＳＤ画素のうちの１つを注目画素とし、その注目画素が輝度信号のものかどうかを判定し、該当するときはステップＳ７に進み、該当しないときはステップＳ９に進む。

ステップＳ７において、仮想画素形成回路３２は、注目画素に対応する仮想画素の画素値を、上述したようにＨＤ画素の画素値から求め、ステップＳ８に進む。ステップＳ８において、仮想画素形成回路３２は、図１１で説明したように、注目画素の画素値のＬＳＢ側の４ビットに代えて、対応する仮想画素の画素値のＭＳＢ側の４ビットを配置し、ステップＳ９に進む。

ステップＳ９において、仮想画素形成回路３２は、全てのＳＤ画素を注目画素として処理を行ったを判定し、該当するときは、処理を終了し、該当しないときはステップＳ６に戻り、まだ注目画素としていないＳＤ画素を新たに注目画素として、同様の処理を繰り返す。すなわち、仮想画素形成回路３２は、ステップＳ９において、全てのＳＤ画素を注目画素として処理を行ったと判定された場合、画素値のＬＳＢ側の４ビットが、仮想画素の画素値のＭＳＢ側の４

ビットに置き換えられたＳＤ画素で構成されるＳＤ画像を最適化部２２（図７）に出力し、処理を終了する。

前処理部２１では、以上の処理が、例えば、１フレーム単位で繰り返される。

ところで、本実施の形態では、輝度信号についてのみ、仮想画素が構成されるようになっており、色差信号については、ＳＤ画素だけで構成される予測タップが用いられるようになっている。したがって、仮想画素の画素値のＭＳＢ側の４ビットに置き換えが行われるのは、輝度信号についてのみで、色差信号については、そのような置き換えは行われない。

次に、図１３は、図７の最適化部２２の構成の一例を示している。

前処理部２１における仮想画素形成回路３２からのＳＤ画像は、クラス分類適応処理（予測係数生成）回路４１及び補正回路４２に供給され、ＨＤ画像は、クラス分類適応処理（予測係数生成）回路４１及び誤差算出回路４４に供給される。

クラス分類適応処理（予測係数生成）回路４１は、ＨＤ画像が供給されるとともに、前処理部２１からＳＤ画像が供給されると、そのＨＤ画像とＳＤ画像を用いて、クラス毎に適応処理を行うことにより、クラス毎の予測係数ｗのセットを算出して、クラス分類適応処理回路４３及び多重化回路４６に出力する。

ここで、図１４は、クラス分類適応処理（予測係数生成）回路４１の構成の一例を示している。なお、図中、図３の学習装置における場合に対応する部分については、同一の符号を付している。すなわち、このクラス分類適応処理（予測係数生成）回路４１は、間引き回路１１１が設けられていないことを除けば、図３の学習装置と

基本的には同様に構成されている。但し、クラス分類回路１１２及び予測係数タップ生成回路１１３には、前処理部２１又は補正回路４２からのＳＤ画像が供給され、また、遅延回路１１４には、前処理部２１に供給されるＨＤ画像と同一のＨＤ画像が供給されるようになっており、後述するクラスタップ形成及び予測タップ形成に関する動作は異なる。クラス分類適応処理（予測係数生成）回路４１の動作については後述する。

図１３に戻り、補正回路４２は、ＳＤ画像を構成するＳＤ画素の画素値を、制御回路４５の制御に従って補正し、その補正した画素値を、クラス分類適応処理（予測係数生成）回路４１、クラス分類適応処理回路４３及び多重化回路４６に出力する。クラス分類適応処理回路４３は、補正回路４２から供給されるＳＤ画素と、クラス分類適応処理（予測係数生成）回路４１から供給されるクラス毎の予測係数ｗのセットを用いて適応処理を行うことにより、ＨＤ画素の予測値を求めて、誤差算出回路４４に供給する。

ここで、図１５は、クラス分類適応処理回路４３の構成の一例を示している。なお、図１の画像変換装置における場合に対応する部分については、同一の符号を付している。すなわち、クラス分類適応処理回路４３は、係数ＲＯＭ１０４に代えて、クラス毎の予測係数ｗのセットが書換可能な係数ＲＡＭ１０４’が設けられている他は、図１の画像変換装置と基本的には同様に構成されている。この係数ＲＡＭ１０４’には、図１３のクラス分類適応処理（予測係数生成）回路４１から供給されるクラス毎の予測係数ｗのセットが記憶され、また、クラスタップ形成及び予測タップ形成に関する動作が図１の画像変換装置とは異なる。クラス分類適応処理回路４３の

動作については後述する。

再び図１３に戻り、誤差算出回路４４は、クラス分類適応処理回路４３からのＨＤ画素の予測値の、真のＨＤ画素の画素値に対する予測誤差を算出し、制御回路４５に出力する。制御回路４５は、誤差算出回路４４からの予測誤差に対応して、補正回路４２におけるＳＤ画素の画素値の補正量を制御する。多重化回路４６は、クラス分類適応処理（予測係数生成）回路４１からの予測係数ｗと、補正回路４２からの補正されたＳＤ画素の画素値を多重化し、符号化データとして出力する。

ここで、最適化部２２の動作を図１６のフローチャートを参照して説明する。

ステップＳ１１において、クラス分類適応処理（予測係数生成）回路４１は、前処理部２１からＳＤ画像が供給されると、そのＳＤ画像と、ＨＤ画像とを用いて適応処理を行うことにより、クラス毎の予測係数ｗのセットを算出する。

具体的には、クラス分類適応処理（予測係数生成）回路４１は、ＳＤ画像を構成するＳＤ画素を順次注目画素とし、その注目画素についてクラス分類用のタップ（以下、クラスタップという。）を構成し、クラス分類を行う。ここで、本実施の形態では、注目画素について、例えば次のようなクラスタップが構成され、クラス分類が行われる。

すなわち、輝度信号については、例えば、図１７Ａに示すように、注目画素を中心とするひし形状の範囲内の５個のＳＤ画素と４個の仮想画素との合計９個の画素によって、クラスタップが構成される。そして、この９個の画素の画素値のうちの最大値と最小値との差を

ダイナミックレンジＤＲとし、このダイナミックレンジＤＲを用いて、クラスタップのうちの、注目画素と、それに隣接する４個の仮想画素との合計５個の画素（図１７Ａにおいて点線で囲む５個の画素）に１ビットＡＤＲＣ処理が施される。そして、その５個の画素の画素値のパターンが、注目画素のクラスとされる。したがって、この場合、クラスタップのうちの、注目画素を中心とする５個の画素に１ビットＡＤＲＣ処理を施すことによって得られる画素値のパターンは５ビットで表現されることから、輝度信号は、３２（＝2^5）個のクラスのうちのいずれかのクラスに分類される。

なお、仮想画素の画素値としては、その仮想画素が対応付けられたＳＤ画素の画素値のＬＳＢ側の４ビットを、４ビットだけ左シフト（2^4を乗算）したものに、例えば８（＝2^3）などを加算した値が用いられる。但し、仮想画素の画素値としては、その他に、ＳＤ画素の画素値のＬＳＢ側の４ビットを、４ビットだけ左シフトしたものをそのまま用いたり、また、その左シフトしたものに、８以外の０以上１６（＝2^4）未満の値を加算したものを用いることも可能である。

また、ＳＤ画素の画素値は、図１１で説明したように、そのＬＳＢ側の４ビットが、対応する仮想画素の画素値のＭＳＢ側の４ビットであるが、その８ビットの値が、ＳＤ画素の画素値としてそのまま用いられる。但し、ＳＤ画素の画素値としては、例えば、そのＬＳＢ側の４ビットを、ランダムに発生させた０以上１６（＝2^4）未満の値に置き換えたものを用いることも可能である。

一方、色差信号については、例えば、図１７Ｂに示すように、注目画素を中心とする、正方形状の範囲内の９個のＳＤ画素によって、

クラスタップが構成される。そして、この９個の画素の画素値のうちの最大値と最小値との差をダイナミックレンジＤＲとし、このダイナミックレンジＤＲを用いて、クラスタップのうちの、注目画素を中心とするひし形状の範囲内の５個のＳＤ画素（図１７Ｂにおいて点線で囲む５個の画素）に１ビットＡＤＲＣ処理が施される。そして、その５個の画素の画素値のパターンが、注目画素のクラスとされる。したがって、この場合、クラスタップのうちの、注目画素を中心とする５個の画素に１ビットＡＤＲＣ処理を施すことによって得られる画素値のパターンは５ビットで表現されることから、色差信号も、輝度信号と同様に、３２（＝2^5）クラスのうちのいずれかにクラス分類される。

クラス分類適応処理（予測係数生成）回路４１は、以上のようにして、注目画素のクラスを決定した後、予測タップを形成する。すなわち、クラス分類適応処理（予測係数生成）回路４１は、注目画素が色差信号のものである場合、例えば図１８に示すように、その注目画素を中心とする７×５（横×縦）である３５個のＳＤ画素（同図において、実線又は点線の○印で示す）で予測タップを形成する。また、クラス分類適応処理（予測係数生成）回路４１は、注目画素が輝度信号のものである場合、色差信号における場合と同様に、３５個の画素で予測タップを形成するが、７×５個のＳＤ画素のうち、その最も左上、左下、右上及び右下のＳＤ画素（図１８において、点線の○印で示す）に代えて、注目画素に隣接する仮想画素を用いて、予測タップを形成する。

そして、クラス分類適応処理（予測係数生成）回路４１は、各クラス毎に、予測タップとＨＤ画像とを用いて、式１３の正規方程式

をたてて、それを解くことにより、クラス毎の予測係数ｗのセットを求める。なお、この場合、正規方程式は、注目画素に対して、例えば前述の図２に実線の四角形で囲んだ範囲の位置関係にあるＨＤ画素を用いてたてられる。クラス分類適応処理（予測係数生成）回路４１で求められたクラス毎の予測係数ｗのセットは、クラス分類適応処理回路４３に供給され、係数ＲＡＭ１０４’に記憶される。

クラス分類適応処理（予測係数生成）回路４１においてクラス毎の予測係数ｗのセットが求められると、最適化部２２では、ステップＳ１２において、前処理部２１からのＳＤ画像を構成するＳＤ画素のうちの１つが注目画素とされ、その注目画素が輝度信号のものかが判定され、該当するときはステップＳ１３に進み、該当しないときはステップＳ１５に進む。

ステップＳ１３において、補正回路４２、クラス分類適応処理回路４３、誤差算出回路４４及び制御回路４５は、注目画素の画素値のＭＳＢ側の４ビットを対象に、最適化処理を行い、ステップＳ１４に進む。ステップＳ１４において、補正回路４２、クラス分類適応処理回路４３、誤差算出回路４４及び制御回路４５は、注目画素の画素値の残りのＬＳＢ側の４ビットを対象に、最適化処理を行い、ステップＳ１６に進む。

一方、ステップＳ１２において、注目画素が輝度信号のものでないと判定された場合、すなわち、色差信号のものである場合、ステップＳ１５において、補正回路４２、クラス分類適応処理回路４３、誤差算出回路４４及び制御回路４５は、色差信号を対象に、最適化処理を行い、ステップＳ１６に進む。

ステップＳ１６において、前処理部２１からのＳＤ画像を構成す

るＳＤ画素の全てを対象に処理を行ったかどうかが判定され、まだ行っていないと判定された場合、ステップＳ１２に戻り、まだ注目画素とされていないＳＤ画素を、新たに注目画素として、同様の処理が繰り返される。

また、ステップＳ１６において、ＳＤ画素を全て注目画素として処理を行ったと判定された場合、ステップＳ１７に進み、ＳＤ画素から予測されるＨＤ画素の予測値の、１フレーム分の予測誤差の総和が所定の閾値ε以下であるかどうかが判定される。ステップＳ１７において、１フレーム分の予測誤差の総和が所定の閾値ε以下でないと判定された場合、ステップＳ１１に戻り、上述の場合と同様の処理が繰り返される。但し、この場合、クラス分類適応処理（予測係数生成）回路４１では、ステップＳ１１において前処理部２１が出力したＳＤ画素の画素値ではなく、補正回路４２が出力する、後述する最適なＳＤ画素の画素値を用いて、すなわち図１４のクラス分類回路１１２及び予測タップ生成回路１１３に対して補正回路４２からの最適なＳＤ画素が入力されて、同様の処理により、クラス毎の予測係数ｗのセットが求められる（更新される）。

そして、ステップＳ１７において、１フレーム分の予測誤差の総和が所定の閾値ε以下であると判定された場合、ステップＳ１８に進み、クラス分類適応処理（予測係数生成）回路４１において、そのとき補正回路４２が出力しているＳＤ画素の画素値を用いて、クラス毎の予測係数ｗのセットが算出される。そして、そのＳＤ画素の画素値とクラス毎の予測係数ｗのセットとが、多重化回路４６において多重化され、符号化データとされて、処理が終了する。

その後、最適化部２２では、次のフレームについてのＨＤ画像と

ＳＤ画像とが供給されるのを待って、同様の処理が行われる。

ここで、図１６のステップＳ１３における注目画素の画素値のＭＳＢ側の４ビットを対象とした最適化処理について、図１９のフローチャートを参照して詳述する。

クラス分類適応処理（予測係数生成）回路４１においてクラス毎の予測係数ｗのセットが求められ、これが、クラス分類適応処理回路４３に供給されると、前処理部２１からのＳＤ画像を構成するＳＤ画素のうちの１つが注目画素とされ、制御回路４５は、ステップＳ３１において、注目画素の画素値を補正する補正量を表す変数△を、例えば０に初期化する。また、ステップＳ３１では、補正量を変化させる変化量（以下、適宜、オフセット量という）を表す変数Ｓに初期値として、例えば１６がセットされる。

すなわち、いまの場合、注目画素の画素値のＭＳＢ側の４ビットを対象としているので、オフセット量Ｓには、そのＭＳＢ側の４ビットを変化させるための最小値である１６（＝2^4）がセットされる。

さらに、ステップＳ３１では、注目画素の補正の回数をカウントする変数ｉに、初期値としての－１がセットされ、ステップＳ３２に進む。ステップＳ３２では、回数ｉが１だけインクリメントされ、ステップＳ３３に進み、注目画素の画素値を補正量△だけ補正した補正値を用いて適応処理を行った場合に、その補正により影響を受けるＨＤ画素の予測値の予測誤差Ｅが算出される。

すなわち、この場合、補正回路４２は、注目画素の画素値に、例えば、補正量△を加算し、その加算値を、注目画素の画素値として、クラス分類適応処理回路４３に出力する。ここで、注目画素について、最初にステップＳ３３の処理が施される場合、すなわち、回数

ｉ＝０の場合、補正量△は、ステップＳ３１でセットされた初期値である０のままであるから、補正回路４２からは、注目画素の画素値がそのまま出力される。

クラス分類適応処理回路４３では、クラス分類適応処理（予測係数生成）回路４１における場合と同様に、図１７に示したクラスタップが形成されるとともに、図１８に示した形の予測タップが形成される。すなわち、予測タップは、注目画素を中心とする７×５個のＳＤ画素のうち、注目画素から最も遠い左上、左下、右上及び右下のＳＤ画素に代えて、注目画素に隣接する４個の仮想画素を用いて構成される。

さらに、そのクラスタップに対応して、注目画素がクラス分類され、その結果得られるクラスに対応する予測係数のセットが、クラス分類適応処理（予測係数生成）回路４１から供給され、係数ＲＡＭ１０４’に記憶されている予測係数のセットの中から選択される。そして、その選択された予測係数のセットと予測タップとから、式１に示した線形１次式を演算することにより、ＨＤ画素の画素値の予測値が求められる。

また、クラス分類適応処理回路４３では、注目画素の画素値を補正量△だけ補正した場合に、少なくとも、その補正により影響を受けるＨＤ画素についても、同様にして、予測値が求められる。

すなわち、例えば、いま、図２０に示すように、ＳＤ画素Ａを注目画素として補正したとする。本実施の形態では、予測タップは、簡単には、７×５個のＳＤ画素が含まれる範囲で構成されるので、このような７×５個のＳＤ画素から予測タップが構成される場合に、その予測タップにＳＤ画素Ａが含まれるケースであって、ＳＤ画素

Ａから最も離れたＳＤ画素が注目画素とされるのは、ＳＤ画素Ｂ，Ｃ，Ｄ，Ｅが注目画素とされ、７×５個の画素の予測タップが構成されるケースである。そして、ＳＤ画素Ｂ，Ｃ，Ｄ，Ｅが注目画素とされ、７×５個の画素の予測タップが構成された場合、本実施の形態では、同図に実線で囲んで示す範囲ｂ，ｃ，ｄ，ｅの中の３×３個のＨＤ画素の予測値がそれぞれ求められる。したがって、ＳＤ画素Ａを注目画素として、その画素値を補正した場合に、その補正により影響を受けるのは、最悪のケースで、範囲ｂ，ｃ，ｄ，ｅを含む最小の長方形である、図２０において点線で示す範囲内の２１×１５個のＨＤ画素の予測値ということになる。

したがって、本実施の形態では、クラス分類適応処理回路４３において、少なくとも、このような２１×１５個のＨＤ画素の予測値が求められる。

クラス分類適応処理回路４３で求められたＨＤ画素の予測値は、誤差算出回路４４に供給される。誤差算出回路４４では、クラス分類適応処理回路４３からのＨＤ画素の予測値から、対応するＨＤ画素の真の画素値が減算され、その減算値である予測誤差のA例えば自乗和が求められる。そして、この自乗和が、誤差情報Ｅとして、制御回路４５に供給される。

制御回路４５は、誤差算出回路４４から誤差情報を受信すると、ステップＳ３４において、回数ｉが０であるかどうかを判定する。ステップＳ３４において、回数ｉが０であると判定された場合、すなわち、制御回路４５が受信した誤差情報Ｅが、注目画素の補正を行わずに得られたものである場合、ステップＳ３５に進み、注目画素の補正を行わずに得られた誤差情報（未補正時の誤差情報）を記

憶する変数Ｅ₀に、誤差情報Ｅがセットされ、また、前回得られた誤差情報を記憶する変数Ｅ’にも、誤差情報Ｅがセットされる。さらに、ステップＳ３５では、補正量△が、オフセット量Ｓだけインクリメントされ、制御回路４５は、それにより得られた補正量△だけ、注目画素の画素値を補正するように、補正回路４２を制御する。その後は、ステップＳ３２に戻り、以下、同様の処理を繰り返す。

この場合、ステップＳ３２において、回数ｉは１だけインクリメントされて１となるから、ステップＳ３４では、回数ｉが０でないと判定され、ステップＳ３６に進む。ステップＳ３６では、回数ｉが１であるかどうかが判定される。この場合、回数ｉは１となっているから、ステップＳ３６では、回数ｉは１であると判定され、ステップＳ３７に進み、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上であるかどうかが判定される。ステップＳ３７において、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上でないと判定された場合、すなわち、補正量△だけ注目画素の画素値を補正することにより、今回の誤差情報Ｅの方が、前回の誤差情報Ｅ’（ここでは、補正をしてない場合の誤差情報）より増加した場合、ステップＳ３８に進み、制御回路４５は、オフセット量Ｓに、－１を乗算したものを、新たなオフセット量Ｓとし、さらに、補正量△をオフセット量Ｓの２倍だけインクリメントし、ステップＳ３２に戻る。

すなわち、注目画素の画素値を、補正量△（この場合、△＝Ｓ）だけ補正することにより、補正しなかったときよりも誤差が増加した場合には、オフセット量Ｓの符号が反転される（本実施の形態では、ステップＳ３１において正の値がオフセット量Ｓにセットされているので、ステップＳ３８では、オフセット量Ｓの符号は、正か

ら負にされる）。さらに、前回はＳであった補正量△が、－Ｓにされる。

また、ステップＳ３７において、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上であると判定された場合、すなわち、補正量△だけ注目画素の画素値を補正することにより、今回の誤差情報Ｅが、前回の誤差情報Ｅ’より減少した場合（又は前回の誤差情報Ｅ’と同じである場合）、ステップＳ３９に進み、制御回路４５は、補正量△をオフセット量Ｓだけインクリメントするとともに、前回の誤差情報Ｅ’に、今回の誤差情報Ｅをセットすることにより更新して、ステップＳ３２に戻る。

この場合、ステップＳ３２において、回数ｉは、さらに１だけインクリメントされて２となるから、ステップＳ３４又はＳ３６では、回数ｉが０又は１でないとそれぞれ判定され、その結果、ステップＳ３６からステップＳ４０に進む。ステップＳ４０では、回数ｉが２であるかどうかが判定される。いま、回数ｉは２となっているから、ステップＳ４０では、回数ｉは２であると判定され、ステップＳ４１に進み、未補正時の誤差情報E_0が今回の誤差情報Ｅ以下であり、かつオフセット量Ｓが負であるかどうかが判定される。

ステップＳ４０において、未補正時の誤差情報E_0が今回の誤差情報Ｅ以下であり、かつオフセット量Ｓが負であると判定された場合、すなわち、注目画素を＋Ｓだけ補正しても、また、－Ｓだけ補正しても、補正しないときより誤差が増加する場合、ステップＳ４２に進み、補正量△が０とされ、ステップＳ４６に進む。

また、ステップＳ４０において、未補正時の誤差情報E_0が今回の誤差情報Ｅ以下でないか、又はオフセット量Ｓが負でないと判定さ

れた場合、ステップＳ４３に進み、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上であるかどうかが判定される。ステップＳ４３において、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上であると判定された場合、すなわち、補正量△だけ注目画素の画素値を補正することにより、今回の誤差情報Ｅが、前回の誤差情報Ｅ’より減少した場合、ステップＳ４４に進み、制御回路４５は、補正量△をオフセット量Ｓだけインクリメントするとともに、前回の誤差情報Ｅ’に、今回の誤差情報Ｅをセットすることにより更新して、ステップＳ３２に戻る。

この場合、ステップＳ３２において、回数ｉは、さらに１だけインクリメントされて３となるから、以下では、ステップＳ３４，Ｓ３６、又はＳ４０では、回数ｉが０，１、又は２でないとそれぞれ判定され、その結果、ステップＳ４０からステップＳ４３に進む。したがって、ステップＳ４３において、前回の誤差情報Ｅ’が、今回の誤差情報Ｅ以上でないと判定されるまで、ステップＳ３２乃至Ｓ３４、Ｓ３６，Ｓ４０，Ｓ４３，Ｓ４４のループ処理が繰り返される。

そして、ステップＳ４３において、前回の誤差情報Ｅ’が、今回の誤差判定された場合、すなわち、補正量△だけ注目画素の画素値を補正することにより、今回の誤差情報Ｅの方が、前回の誤差情報Ｅ’より増加した場合、ステップＳ４５に進み、制御回路４５は、補正量△をオフセット量Ｓだけデクリメットし、ステップＳ４６に進む。すなわち、この場合、補正量△は、誤差が増加する前の値とされる。

ステップＳ４６では、制御回路４５は、補正回路４２を制御する

ことにより、ステップＳ４２又はＳ４５で得られた補正量△だけ注目画素の画素値を補正させ、これにより、注目画素の画素値は、適応処理により予測値を得るのに、予測誤差が最小となるような最適なものに補正される。

以上のようにして、注目画素の画素値のＭＳＢ側の４ビットが、ＨＤ画像の予測値を求めるのに、最適なものに最適化された後、リターンする。

次に、図２１のフローチャートを参照して、図１６のステップＳ１４における注目画素の画素値のＬＳＢ側の４ビットを対象とした最適化処理について詳述する。

この場合、ステップＳ５１乃至Ｓ６６において、基本的に、図１９のステップＳ３１乃至Ｓ４６における場合とそれぞれ同様の処理が行われる。

但し、ステップＳ５１では、オフセット量Ｓには、初期値として、１６ではなく１がセットされる。すなわち、いまの場合、注目画素の画素値のＬＳＢ側の４ビットを対象としているので、オフセット量Ｓには、そのＬＳＢ側の４ビットを変化させるための最小値である１（＝２°）がセットされる。

また、ステップＳ６６では、図１９のステップＳ４６における場合と同様に、注目画素の画素値が補正量△だけ補正されるが、これにより、その注目画素に対応する仮想画素の画素値も、補正量△の１６（＝2^4）倍の量だけ補正される。これは、次のような理由による。すなわち、注目画素のＬＳＢ側の４ビットは、図１１で説明したように、対応する仮想画素のＭＳＢの４ビットを表しており、例えば、いま、図２２に示すように、注目画素に対して、その左斜め

下に隣接する仮想画素が対応付けられているとすると、注目画素のＬＳＢ側の４ビットを補正するということは、その左下に隣接する仮想画素の画素値のＭＳＢ側の４ビットを補正することになるからである。

次に、図２３のフローチャートを参照して、図１６のステップＳ１５における注目画素が色差信号のものである場合の最適化処理について詳述する。

この場合も、ステップＳ７１乃至Ｓ８６において、基本的に、図１９のステップＳ３１乃至Ｓ４６における場合とそれぞれ同様の処理が行われる。

但し、ステップＳ７１では、オフセット量Ｓには、初期値として、１６ではなく１がセットされる。すなわち、色差信号については、８ビットの画素値を変化させるための最小値である１（＝２°）がセットされる。

次に、図２４は、図５の受信装置４の構成の一例を示している。

受信機／再生装置７１においては、記録媒体２に記録された符号化データが再生され、又は伝送路３を介して伝送されてくる符号化データが受信され、分離部７２に供給される。分離部７２では、符号化データが、ＳＤ画像（最適ＳＤ画像）の画像データとクラス毎の予測係数ｗのセットとに分離され、いずれもクラス分類適応処理回路７３に供給される。

クラス分類適応処理回路７３は、図１３に示した最適化部２２を構成するクラス分類適応処理回路４３と同様にして、ＨＤ画像の予測値を求め、これが復号画像として出力される。この復号画像は、元の画像とほぼ同一の画像となる。

図２５は、図２４のクラス分類適応処理回路７３の構成の一例を示す。クラス分類適応処理回路７３は、クラス分類回路２０１と、遅延回路２０２と、予測タップ生成回路２０３と、係数ＲＡＭ２０４と、予測演算回路２０５とを備える。これらの回路は、図１５に示すクラス分類適応処理回路４３が備えるクラス分類回路１０１、遅延回路１０２、予測タップ生成回路１０３、係数ＲＡＭ１０４’、予測演算回路１０５とそれぞれ同様に構成されている。

以上のように構成されたクラス分類適応処理回路７３では、分離部７２からクラス毎の予測係数のセットが供給されると、これらのクラス毎の予測係数のセットが係数ＲＡＭ２０４に記憶される。そして、クラス分類適応処理回路７３では、係数ＲＡＭ２０４に記憶されているクラス毎の予測係数のセットを用いて、分離部７２から供給されるＳＤ画像に対して、クラス分類適応処理回路４３における場合と同様に処理が行われることで、ＨＤ画像の予測値が求められる。

すなわち、図２６のフローチャートに示すように、ステップＳ９１において、図１７Ａ，１７Ｂ又は図１８を用いて説明したようなクラスタップ又は予測タップが、クラス分類回路２０１又は予測タップ生成回路２０３においてそれぞれ形成される。さらに、クラス分類回路２０１では、クラスタップがクラス分類され、その結果得られるクラスが、アドレスとして係数ＲＡＭ２０４に供給される。係数ＲＡＭ２０４では、クラス分類回路２０１からのクラスに対応した予測係数のセットが読み出されて、予測演算回路２０５に供給される。

そして、ステップＳ９２において、予測演算回路２０５は、係数

ＲＡＭ２０４からの予測係数のセットと、予測タップ生成回路２０３が形成した予測タップとを用いて、ＨＤ画像の予測値を求め、処理を終了する。

なお、受信側においては、図２４に示すような受信装置４でなくても、間引きされた画像を単純な補間により復号する装置により、予測係数を用いずに、通常の補間を行うことで復号画像を得ることができる。但し、この場合に得られる復号画像は、画質（解像度）の劣化したものとなる。

以上のように、ＨＤ画像を圧縮することにより得られるＳＤ画像を構成するＳＤ画素の近傍に仮想画素を想定し、その画素値を、ＨＤ画像から求めるようにしたので、注目画素に近く、かつ多くの画素から予測タップを形成することができ、その結果、その予測タップを用いて復号することにより、元のＨＤ画像により近い復号画像を得ることができる。

さらに、ＳＤ画素の画素値のＬＳＢ側の４ビットに代えて、仮想画素の画素値のＭＳＢ側の４ビットを配置するようにしたので、符号化効率が劣化することもない。

以上、本発明を、ＨＤ画像を符号化／復号する画像処理装置に適用した場合について説明したが、本発明は、その他のＳＤ画像などの標準解像度の画像等を符号化／復号する場合にも適用可能である。すなわち、例えば、ＮＴＳＣ方式などの標準方式のテレビジョン信号を間引きによって符号化／復号する場合にも適用可能である。但し、本発明は、データ量の多い、いわゆるハイビジョン方式のテレビジョン信号などを符号化／復号する場合に、特に有効である。また、本発明は、元の画像から各階層の画像データを生成して復号す

るいわゆる階層符号化を行う場合などにも適用可能である。

なお、本実施の形態では、輝度信号についてのみ、仮想画素をも用いて予測タップを形成するようにしたが、色差信号についても同様に、仮想画素を用いて予測タップを形成することが可能である。

また、本実施の形態においては、５×７個の画素をベースにして予測タップを形成するようにしたが、予測タップは、５×７個の画素に限定されるものではない。

さらに、本実施の形態では、仮想画素を用いて予測タップを形成する場合に、５×７である３５個の画素でなるブロックをベースとして、図１８に示したような３５個の画素からなる予測タップを形成するようにしたが、その他、例えば図２７に示すように、注目画素から遠いＳＤ画素に代えて、その注目画素に近い仮想画素を、さらに多く用いて、予測タップを形成するようにすることも可能である。

また、本実施の形態では、ＳＤ画素の画素値のＬＳＢ側の４ビットに代えて、仮想画素の画素値のＭＳＢ側の４ビットを配置するようにしたが、その他、例えば、ＳＤ画素の画素値のＬＳＢ側の３ビットや２ビットに代えて、仮想画素の画素値のＭＳＢ側の３ビットや２ビットを配置するようにすることも可能である。但し、本件発明者が行ったシミュレーションによれば、ＳＤ画素の画素値を８ビットで表す場合においては、ＳＤ画素の画素値のＬＳＢ側の４ビットに代えて、仮想画素の画素値のＭＳＢ側の４ビットを配置したものによる復号画像のＳ／Ｎが最も良くなる結果が得られた。また、ＳＤ画像の画素値を置き換えるビット数が多い方が、階調が向上する傾向があった。

さらに、本実施の形態では、間引き回路３１において、ＨＤ画像を１／９に間引いてＳＤ画像を構成するようにしたが、ＳＤ画像は、その他の間引き率でＨＤ画像を間引いて構成することも可能である。

また、本実施の形態では、図１０に示したように、斜めに隣接するＳＤ画素どうしの間に、１個の仮想画素を設けるようにしたが、その間には、２個以上の仮想画素を設けるようにすることも可能である。

さらに、本実施の形態では、送信装置１を構成する最適化部２２（図１３）にクラス分類適応処理（予測係数生成）回路４１を設け、クラス毎の予測係数のセットを更新するようにしたが、クラス毎の予測係数のセットは更新せずに、予め求めておいたものをそのまま使用することも可能である。すなわち、前述の図２５に示したような学習装置によって、予めクラス毎の予測係数のセットを学習により求めておき、それを、クラス分類適応処理回路４３において用いるようにすることが可能である。この場合、クラス分類適応処理回路４３は、図１に示される画像変換装置と同様の構成にすることができ、学習装置によって予め求められたクラス毎の予測係数のセットを、係数ＲＯＭ１０４に記憶されておけば良い。この場合、クラス分類適応処理（予測係数生成）回路４１は設ける必要がなくなり、送信装置１の簡素化を図ることが可能となる。

また、このような送信装置１に対応する受信装置４（図２４）では、予め求めたおいたクラス毎の予測係数のセットを記憶しておき、クラス分類適応処理回路７３において、そのクラス毎の予測係数のセットを用いて、予測値を求めさせるようにすれば良い。この場合、クラス分類適応処理回路７３は、図１に示す画像変換装置と同様に

構成することができる。そして、前述の図３に示すような学習装置によって、予めクラス毎の予測係数のセットを学習により求めておき、これらのクラス毎の予測係数のセットを、係数ＲＯＭ１０４に記憶されておけば良い。

また、図１９においては、注目画素の画素値を、オフセット量Ｓとしての１６ずつ補正することにより、予測誤差Ｅが最初に極小となる補正量△を検出するようにしたが、その他、例えば、注目画素の画素値がとり得る値の全てについて予測誤差Ｅを求め、その最小値を検出し、その場合の補正量△によって、注目画素の画素値を補正するようにすることも可能である。この場合、処理に時間を要することとなるが、よりＳ／Ｎの高い復号画像を得ることが可能となる。

さらに、このように注目画素の画素値がとり得る値の全てについて予測誤差Ｅを求める場合には、注目画素の画素値の初期値は、どのような値（但し、注目画素の画素値がとり得る範囲内の値）であっても良い。すなわち、この場合、初期値がどのような値であっても、予測誤差Ｅを最小にする補正値△を求めることができる。

また、以上のことは、図２１及び図２３で説明した処理についても同様である。

産業上の利用分野

本発明に係る画像信号符号化装置及び画像信号符号化方法では、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮

想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素として、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成する形成部と、予測タップと所定の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより、符号化効率を劣化させることなく、原画像により近い復号画像を得ることができる。

本発明に係る画像信号復号装置及び画像信号復号方法では、符号化画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の画素から予測タップを形成し、予測タップと所定の予測係数とから復元画像信号の画素値を生成する。復号される符号化画像信号は、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成し、予測タップと所定の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されている。したがって、本発明に係る画像信号復号装置及び画像信号復号方法では、原画像により近い復号画像を得ることができる。

本発明に係るマシンによって復号可能な記録媒体には、原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を原画像信号から算出し、圧縮画素の画素値の一部を仮想画素の画素値の一部に置き換え、圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の圧縮画素及び仮想画素から予測タップを形成し、予測タップと所定の予測係数とから原画像信号の予測値を予測し、予測された予測値からなる予測画像信号の原画像信号に対する予測誤差を算出し、予測誤差に応じて圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生された記録信号が記録されている。したがって、その記録信号から、原画像により近い復号画像を得ることができる。

請求の範囲

1．画像信号を符号化する画像信号符号化装置において、

原画像信号の画素数より画素数の少ない圧縮画像信号を発生する圧縮部と、

上記原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を上記原画像信号から算出する第１の算出部と、

上記圧縮画素の画素値の一部を上記仮想画素の画素値の一部に置き換える置換部と、

上記圧縮画像信号を構成する圧縮画素のうちの１つを注目画素として、その注目画素の近傍の上記圧縮画素及び上記仮想画素から予測タップを形成する形成部と、

上記予測タップと所定の予測係数とから上記原画像信号の予測値を予測する予測部と、

上記予測された予測値からなる予測画像信号の上記原画像信号に対する予測誤差を算出する第２の算出部と、

上記予測誤差に応じて上記圧縮画像信号を構成する圧縮画素の画素値を補正する補正部とを備える画像信号符号化装置。

2．更に、上記原画像信号と上記圧縮画像信号又は補正された圧縮画像信号とに基づいて上記予測係数を演算する演算部と、

最適圧縮画像信号と上記予測係数を伝送する伝送部とを備えることを特徴とする請求の範囲第１項に記載の画像信号符号化装置。

3．上記所定の予測係数は、学習画像信号と学習圧縮画像信号とから予め学習によって演算されており、上記予測部は、上記予測係数

を記憶するメモリを有していることを特徴とする請求の範囲第１項に記載の画像信号符号化装置。

４．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、

更に、上記原画像信号と上記圧縮画像信号又は補正された圧縮画像信号とに基づいて上記クラス毎の予測係数を演算する演算部と、

最適圧縮画像信号とクラス毎の予測係数を伝送する伝送部とを備え、

上記予測部は、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第１項に記載の画像信号符号化装置。

５．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、上記予測部は、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第１項に記載の画像信号符号化装置。

６．上記クラス毎の予測係数は、学習圧縮画像信号の特徴に対応するクラス毎に、学習画像信号と学習圧縮画像信号とから演算されており、上記予測部は、上記クラス毎の予測係数を記憶するメモリを有することを特徴とする請求の範囲第５項に記載の画像信号符号化装置。

７．上記置換部は、上記圧縮画素の画素値のＬＳＢからの所定ビットを上記仮想画素の画素値のＭＳＢからの所定ビットに置き換えることを特徴とする請求の範囲第１項に記載の画像信号符号化装置。

８．符号化画像信号を復号する画像信号復号装置において、

上記符号化画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の画素から予測タップを形成する形成部と、

上記予測タップと所定の予測係数とから復元画像信号の画素値を生成する生成部とを備え、

上記符号化画像信号は、

原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、

上記原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を上記原画像信号から算出し、

上記圧縮画素の画素値の一部を上記仮想画素の画素値の一部に置き換え、

上記圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の上記圧縮画素及び上記仮想画素から予測タップを形成し、

上記予測タップと所定の予測係数とから上記原画像信号の予測値を予測し、

上記予測された予測値からなる予測画像信号の上記原画像信号に対する予測誤差を算出し、

上記予測誤差に応じて上記圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されることを特徴とする画像信号復号装置。

９．上記所定の予測係数は、上記符号化画像信号とともに供給されることを特徴とする請求の範囲第８項に記載の画像信号復号装置。

１０．上記所定の予測係数は、学習画像信号と学習圧縮画像信号と

から予め学習によって演算されており、上記生成部は、上記予測係数を記憶するメモリを有していることを特徴とする請求の範囲第８項に記載の画像信号復号装置。

１１．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、上記クラス毎の予測係数は、上記符号化画像信号とともに供給されることを特徴とする請求の範囲第８項に記載の画像信号復号装置。

１２．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたカラス毎の予測係数からなり、上記生成部は、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第８項に記載の画像信号復号装置。

１３．上記クラス毎の予測係数は、学習圧縮画像信号の特徴に対応するクラス毎に、学習画像信号と学習圧縮画像信号とから演算されており、上記生成部は、上記クラス毎の予測係数を記憶するメモリを有していることを特徴とする請求の範囲第１２項に記載の画像信号復号装置。

１４．上記符号化画像信号の画素の画素値のＬＳＢからの所定ビットが、上記仮想画素の画素値のＭＳＢからの所定ビットに置き換えられていることを特徴とする請求の範囲第８項に記載の画像信号復号装置。

１５．画像信号を符号化する画像信号符号化方法において、

原画像信号の画素数より画素数の少ない圧縮画像信号を発生するステップと、

上記原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素

である仮想画素を想定し、その仮想画素の画素値を上記原画像信号から算出するステップと、

上記圧縮画素の画素値の一部を上記仮想画素の画素値の一部に置き換えるステップと、

上記圧縮画像信号を構成する圧縮画素のうちの１つを注目画素として、その注目画素の近傍の上記圧縮画素及び上記仮想画素から予測タップを形成するステップと、

上記予測タップと所定の予測係数とから上記原画像信号の予測値を予測するステップと、

上記予測された予測値からなる予測画像信号の上記原画像信号に対する予測誤差を算出するステップと、

上記予測誤差に応じて上記圧縮画像信号を構成する圧縮画素の画素値を補正するステップとを有する画像信号符号化方法。

１６．更に、上記原画像信号と上記圧縮画像信号又は補正された圧縮画像信号とに基づいて上記予測係数を演算するステップと、

最適圧縮画像信号と上記予測係数を伝送するステップとを有することを特徴とする請求の範囲第１５項に記載の画像信号符号化方法。

１７．上記所定の予測係数は、学習画像信号と学習圧縮画像信号とから予め学習によって演算されており、上記原画像信号の予測値を予測するステップは、上記予測係数を用いることを特徴とする請求の範囲第１５項に記載の画像信号符号化方法。

１８．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、

更に、上記原画像信号と上記圧縮画像信号又は補正された圧縮画像信号とに基づいて上記クラス毎の予測係数を演算するステップと、

最適圧縮画像信号とクラス毎の予測係数を伝送するステップとを有し、

上記原画像信号の予測値を予測するステップは、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第１５項に記載の画像信号符号化方法。

１９．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、上記原画像信号の予測値を予測するステップは、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第１５項に記載の画像信号符号化方法。

２０．上記クラス毎の予測係数は、学習圧縮画像信号の特徴に対応するクラス毎に、学習画像信号と学習圧縮画像信号とから演算されており、上記原画像信号の予測値を予測するステップは、上記クラス毎の予測係数を用いることを特徴とする請求の範囲第１９項に記載の画像信号符号化方法。

２１．上記圧縮画像の画素値の一部を置き換えるステップは、上記圧縮画素の画素値のＬＳＢからの所定ビットを上記仮想画素の画素値のＭＳＢからの所定ビットに置き換えることを特徴とする請求の範囲第１５項に記載の画像信号符号化方法。

２２．符号化画像信号を復号する画像信号復号方法において、

上記符号化画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の画素から予測タップを形成するステップと、

上記予測タップと所定の予測係数とから復元画像信号の画素値を

生成するステップとを有し、

上記符号化画像信号は、

原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、

上記原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を上記原画像信号から算出し、

上記圧縮画素の画素値の一部を上記仮想画素の画素値の一部に置き換え、

上記圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の上記圧縮画素及び上記仮想画素から予測タップを形成し、

上記予測タップと所定の予測係数とから上記原画像信号の予測値を予測し、

上記予測された予測値からなる予測画像信号の上記原画像信号に対する予測誤差を算出し、

上記予測誤差に応じて上記圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されることを特徴とする画像信号復号方法。

２３．上記所定の予測係数は、上記符号化画像信号とともに供給されることを特徴とする請求の範囲第２２項に記載の画像信号復号方法。

２４．上記所定の予測係数は、学習画像信号と学習圧縮画像信号とから予め学習によって演算されており、上記復元画像信号の画素値を生成するステップは、上記予測係数を用いることを特徴とする請求の範囲第２２項に記載の画像信号復号方法。

２５．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたクラス毎の予測係数からなり、上記クラス毎の予測係数は、上記符号化画像信号とともに供給されることを特徴とする請求の範囲第２２項に記載の画像信号復号方法。

２６．上記所定の予測係数は、上記圧縮画像信号の特徴に応じたカラス毎の予測係数からなり、上記復元画像信号の画素値を生成するステップは、上記圧縮画像信号の特徴に対応するクラスの予測係数と上記予測タップから上記予測値を予測することを特徴とする請求の範囲第２２項に記載の画像信号復号方法。

２７．上記クラス毎の予測係数は、学習圧縮画像信号の特徴に対応するクラス毎に、学習画像信号と学習圧縮画像信号とから演算されており、上記復元画像信号の画素値を生成するステップは、上記クラス毎の予測係数を用いることを特徴とする請求の範囲第２６項に記載の画像信号復号方法。

２８．上記符号化画像信号の画素の画素値のＬＳＢからの所定ビットが、上記仮想画素の画素値のＭＳＢからの所定ビットに置き換えられていることを特徴とする請求の範囲第２２項に記載の画像信号復号方法。

２９．マシンによって復号可能な記録媒体において、

上記記録媒体は、記録信号が記録されており、

上記記録信号は、

上記原画像信号の画素数より画素数の少ない圧縮画像信号を発生し、

上記原画像信号を構成する画素の圧縮画素の近傍に、仮想の画素である仮想画素を想定し、その仮想画素の画素値を上記原画像信号

から算出し、

上記圧縮画素の画素値の一部を上記仮想画素の画素値の一部に置き換え、

上記圧縮画像信号を構成する圧縮画素のうちの１つを注目画素とし、その注目画素の近傍の上記圧縮画素及び上記仮想画素から予測タップを形成し、

上記予測タップと所定の予測係数とから上記原画像信号の予測値を予測し、

上記予測された予測値からなる予測画像信号の上記原画像信号に対する予測誤差を算出し、

上記予測誤差に応じて上記圧縮画像信号を構成する圧縮画素の画素値を補正することにより発生されることを特徴とする記録媒体。

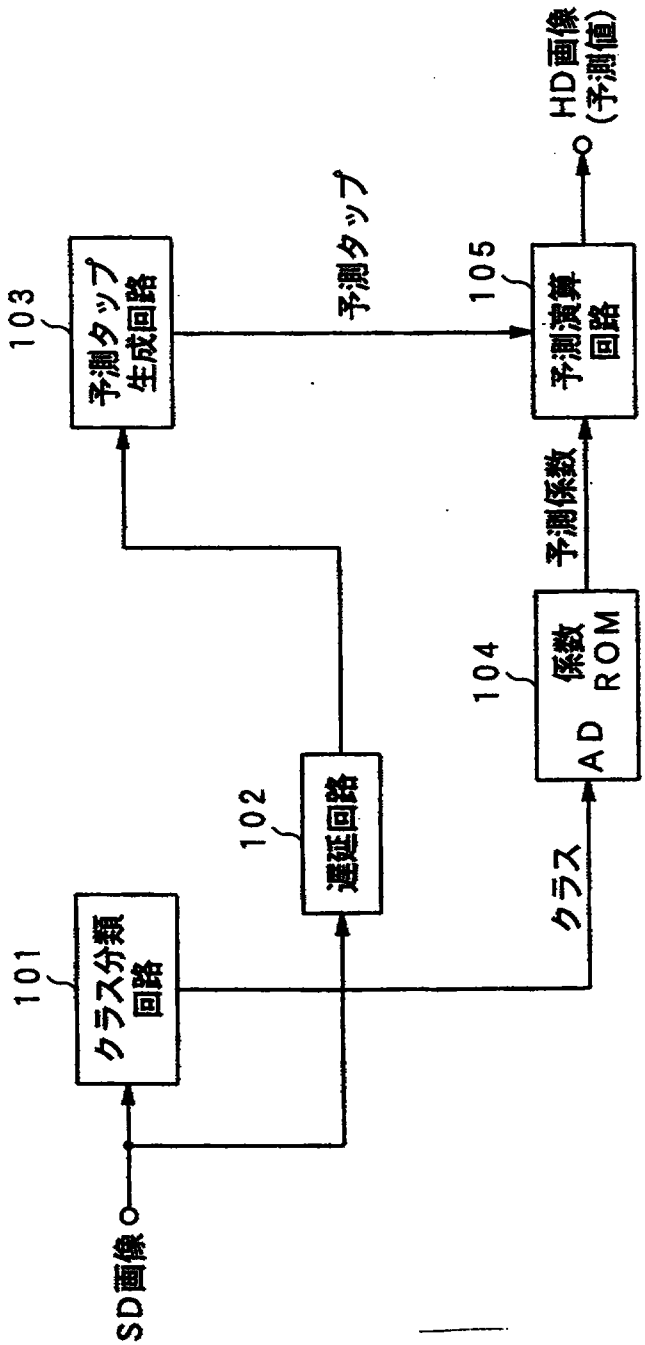

SD画像
101
クラス分類回路
102
遅延回路
103
予測タップ生成回路
104
係数ROM
105
予測演算回路
クラス
予測係数
予測タップ
HD画像（予測値）

FIG. 1

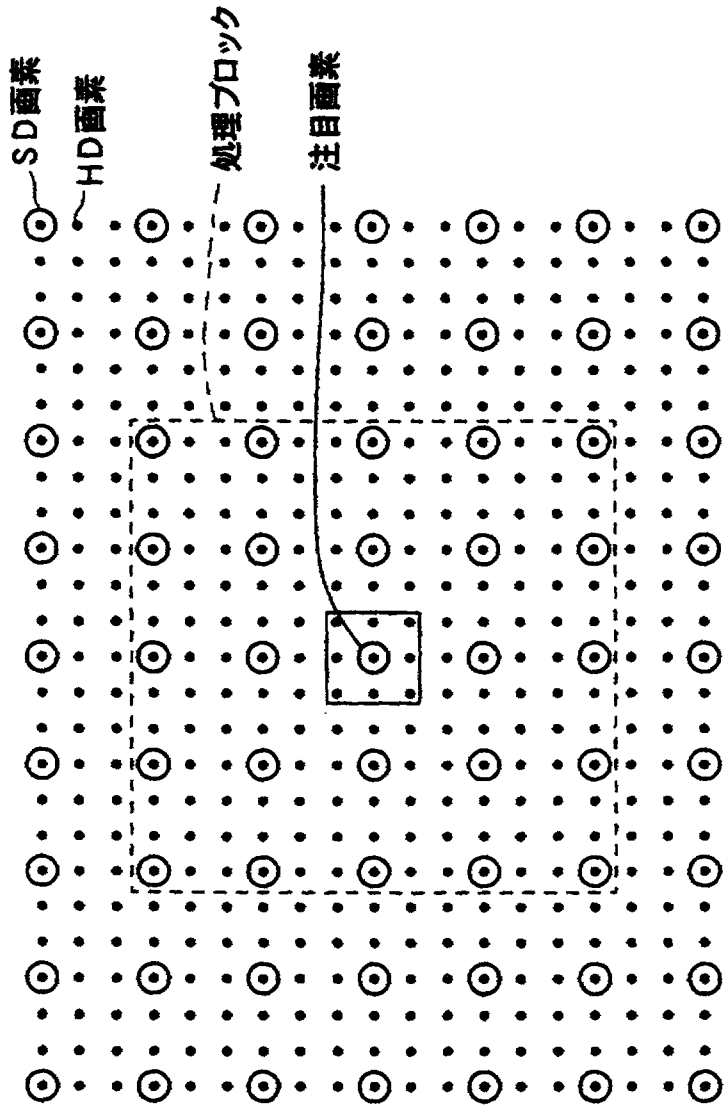


FIG. 2

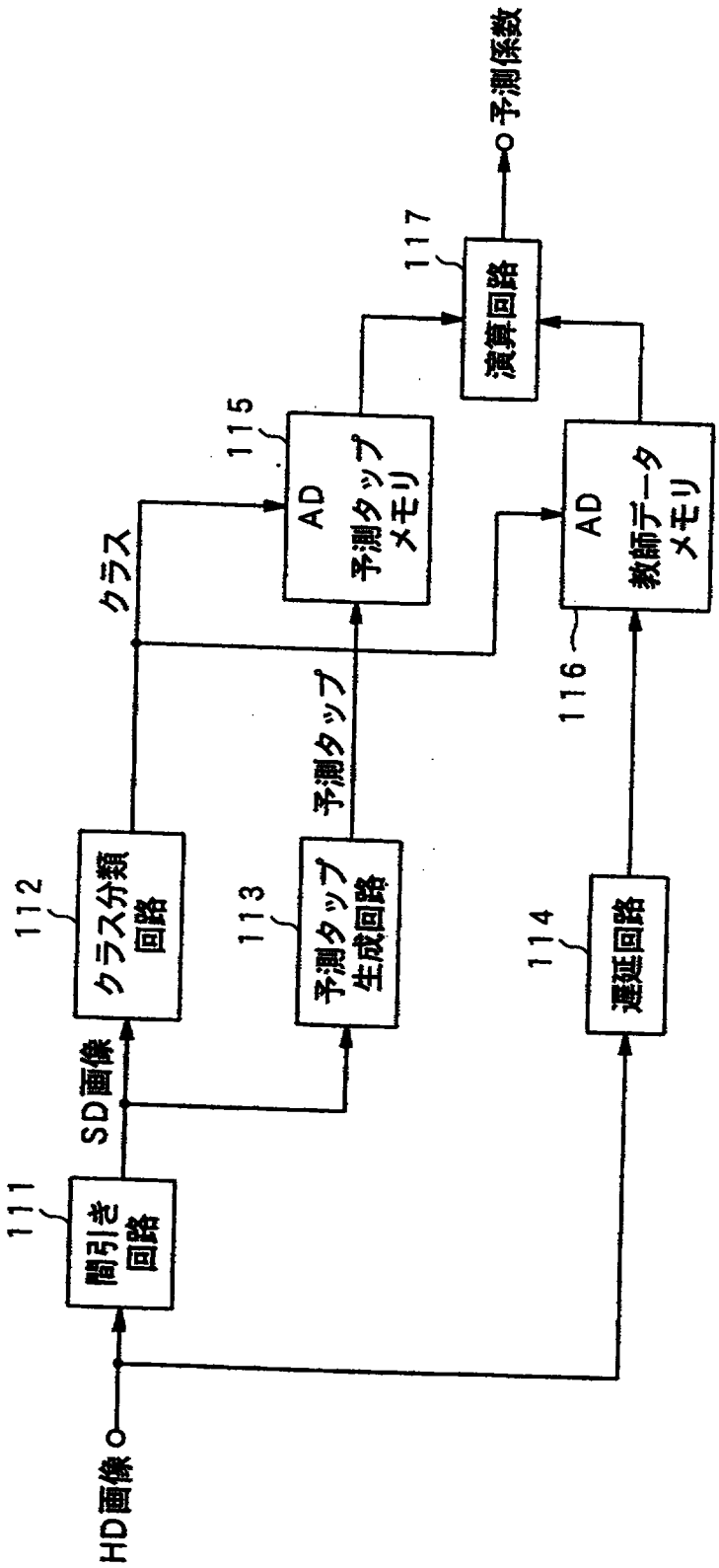

HD画像
間引き回路
111
SD画像
クラス分類回路
112
予測タップ生成回路
113
遅延回路
114
AD 教師データメモリ
116
クラス
AD 予測タップメモリ
115
予測タップ
演算回路
117
予測係数

FIG. 3

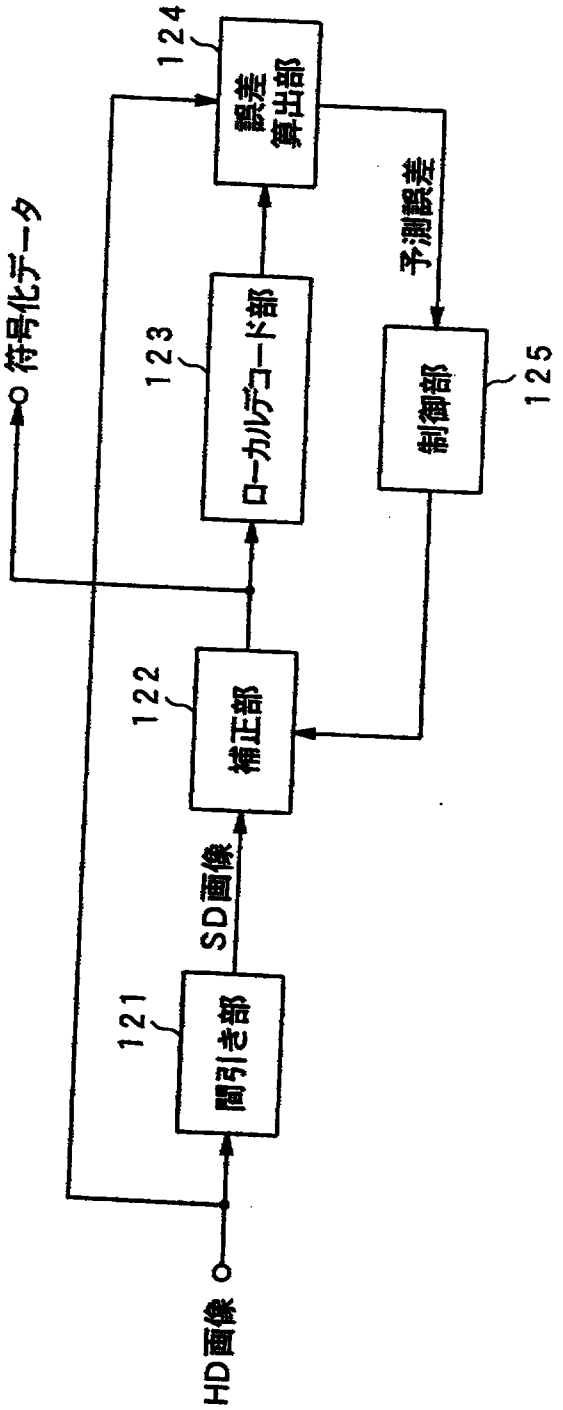

HD画像
121
間引き部
SD画像
122
補正部
123
ローカルデコード部
124
誤差算出部
125
制御部
予測誤差
符号化データ

FIG. 4

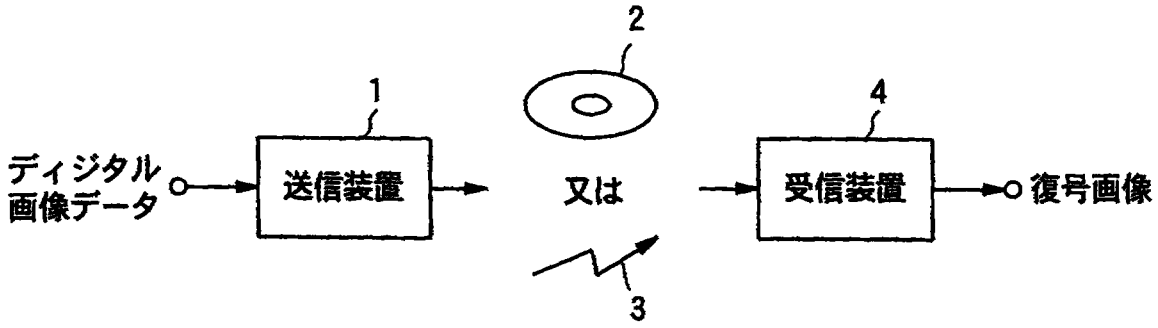

2
1
4
ディジタル
画像データ
送信装置
又は
受信装置
復号画像
3

FIG. 5

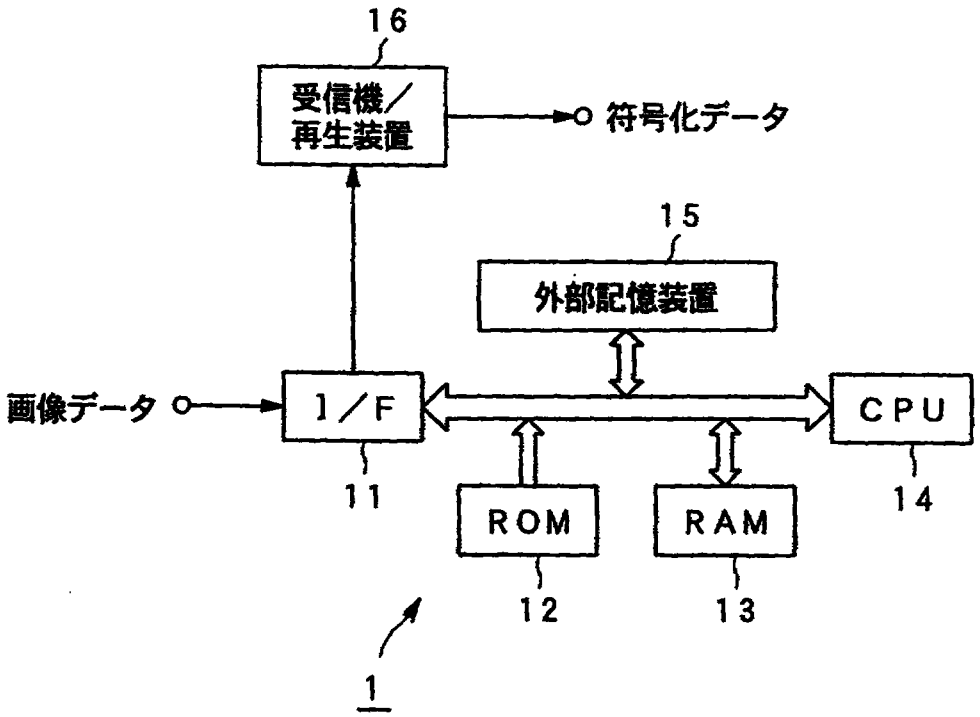

16
受信機／
再生装置
符号化データ
15
外部記憶装置
画像データ
I／F
CPU
11
ROM
RAM
14
12
13
1

FIG. 6

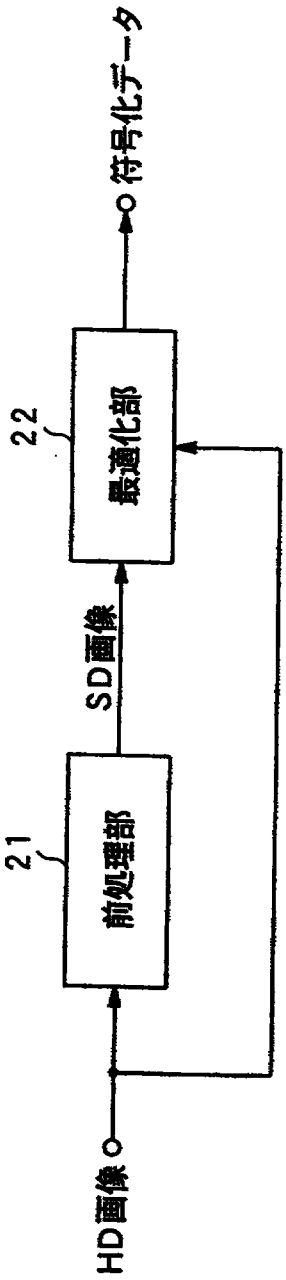


FIG. 7

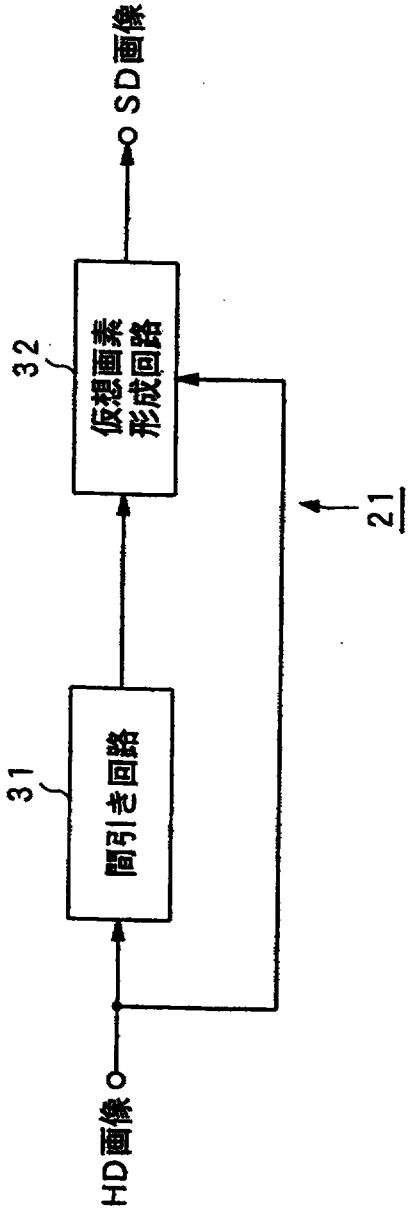


FIG. 8

FIG. 9A

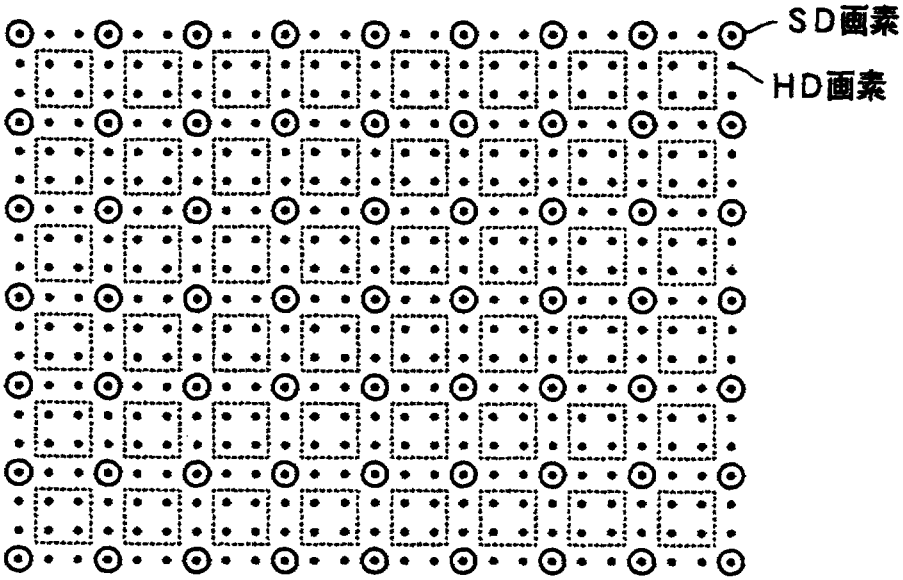
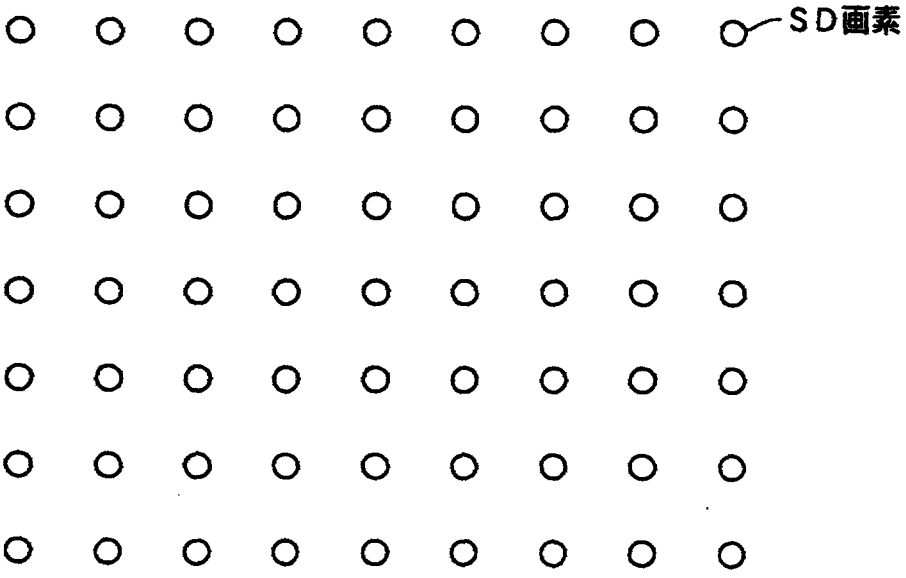


FIG. 9B



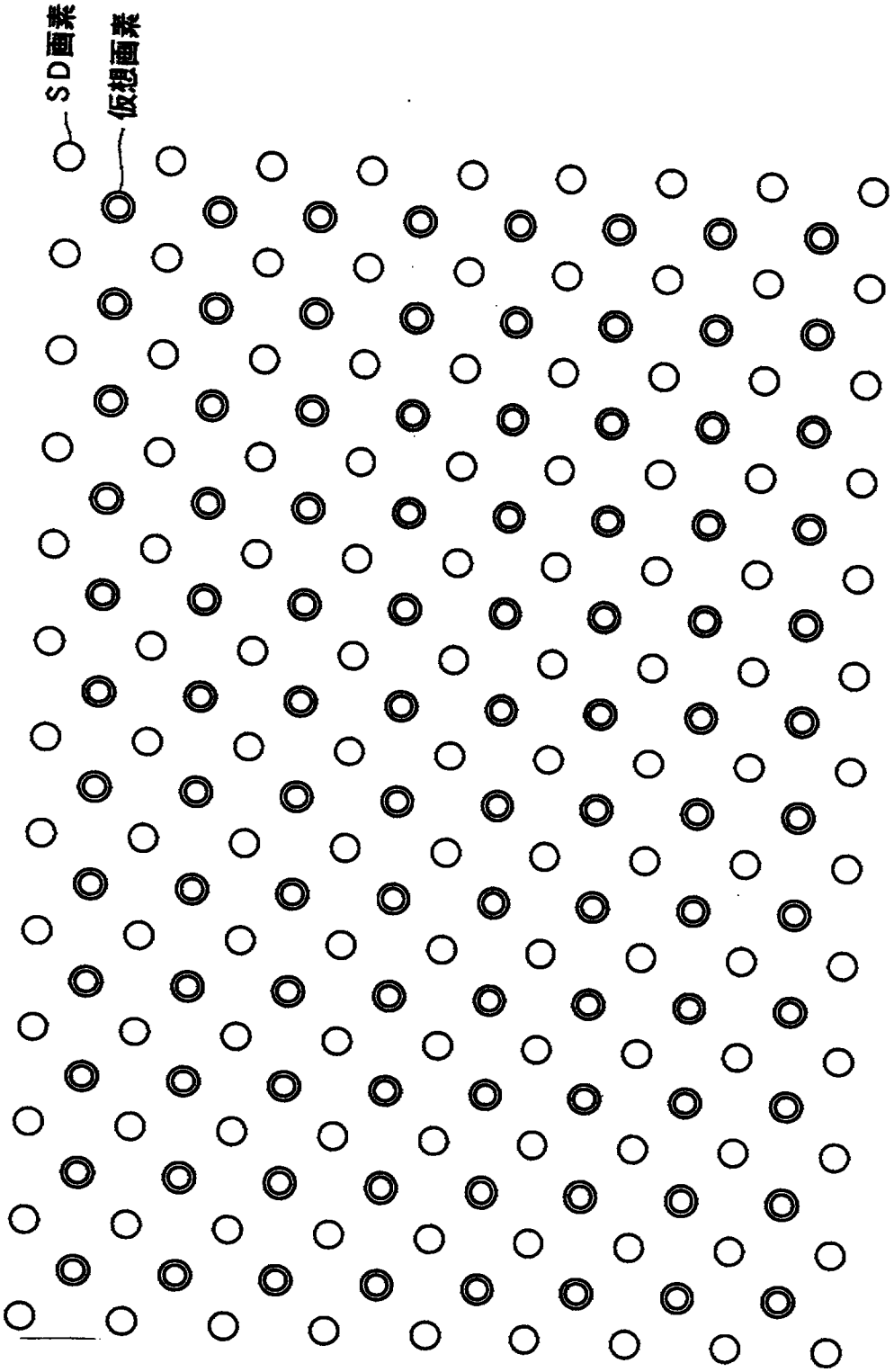


FIG.10

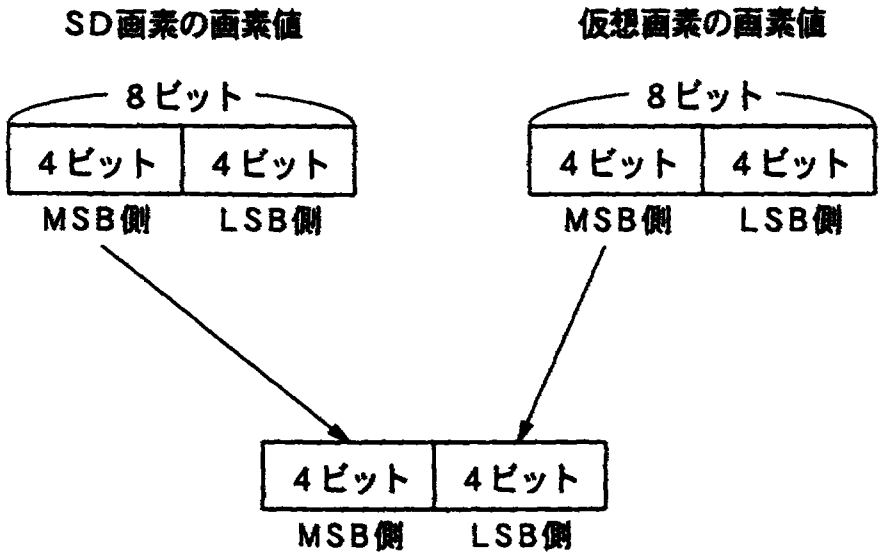

SD画素の画素値
仮想画素の画素値
8ビット
4ビット
4ビット
MSB側
LSB側
8ビット
4ビット
4ビット
MSB側
LSB側
4ビット
4ビット
MSB側
LSB側

FIG.11

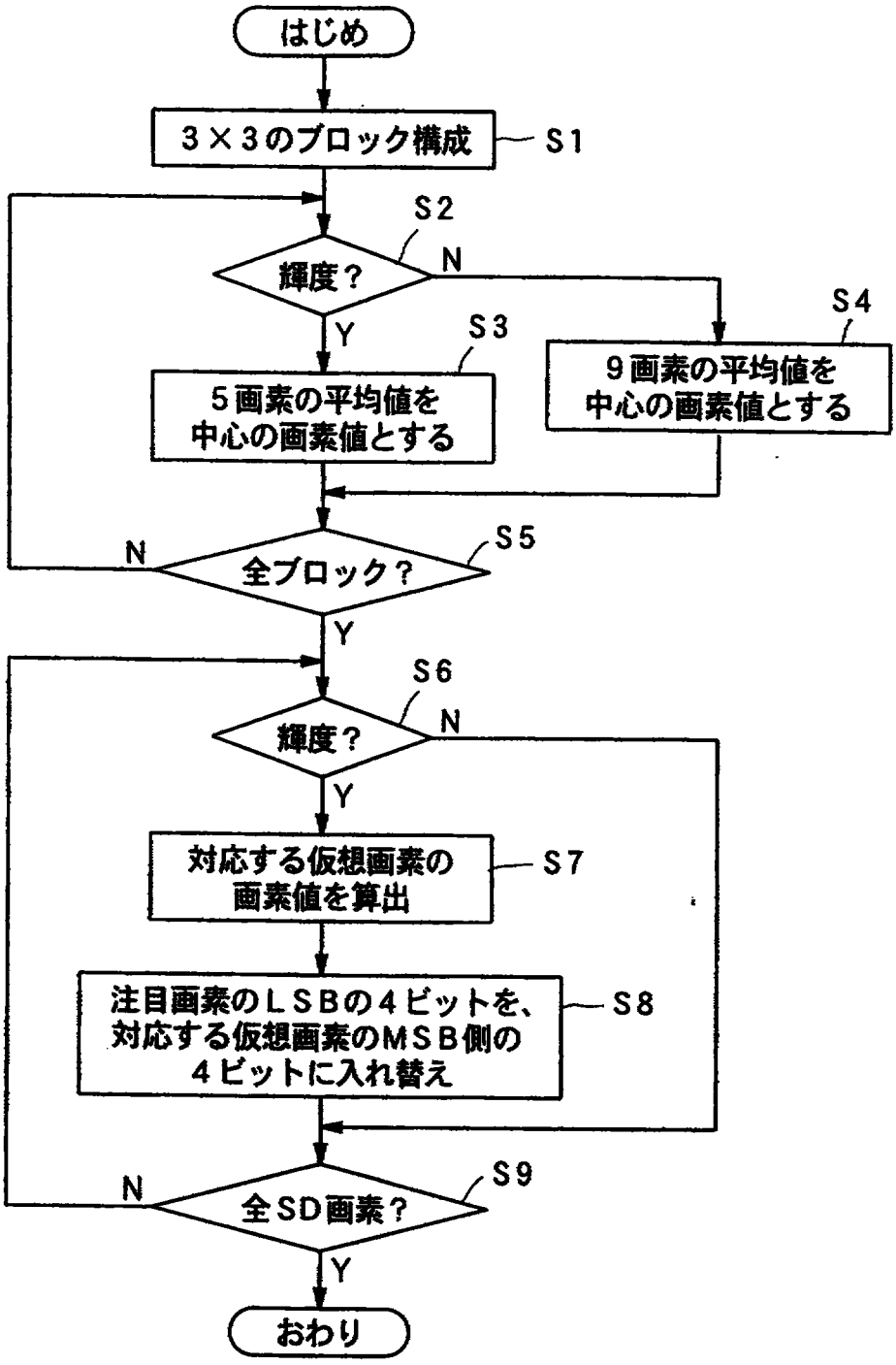

はじめ
3×3のブロック構成
S1
S2
輝度？
N
Y
S3
5画素の平均値を
中心の画素値とする
S4
9画素の平均値を
中心の画素値とする
N
全ブロック？
S5
Y
S6
輝度？
N
Y
対応する仮想画素の
画素値を算出
S7
注目画素のＬＳＢの４ビットを、
対応する仮想画素のＭＳＢ側の
４ビットに入れ替え
S8
N
全SD画素？
S9
Y
おわり

FIG.12

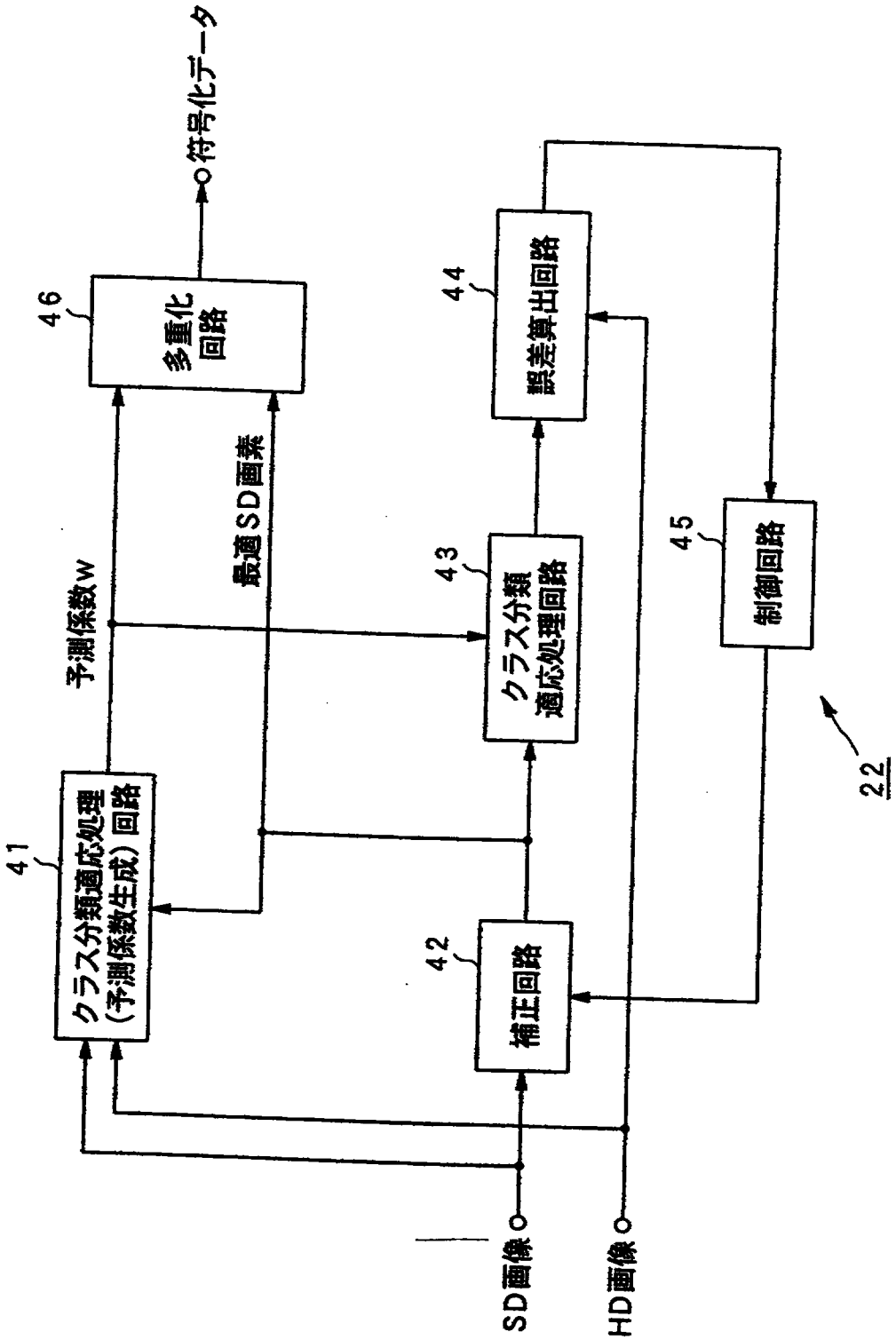

符号化データ
46
多重化回路
44
誤差算出回路
45
制御回路
43
クラス分類適応処理回路
41
クラス分類適応処理（予測係数生成）回路
42
補正回路
予測係数w
最適SD画素
SD画像
HD画像
22

FIG.13

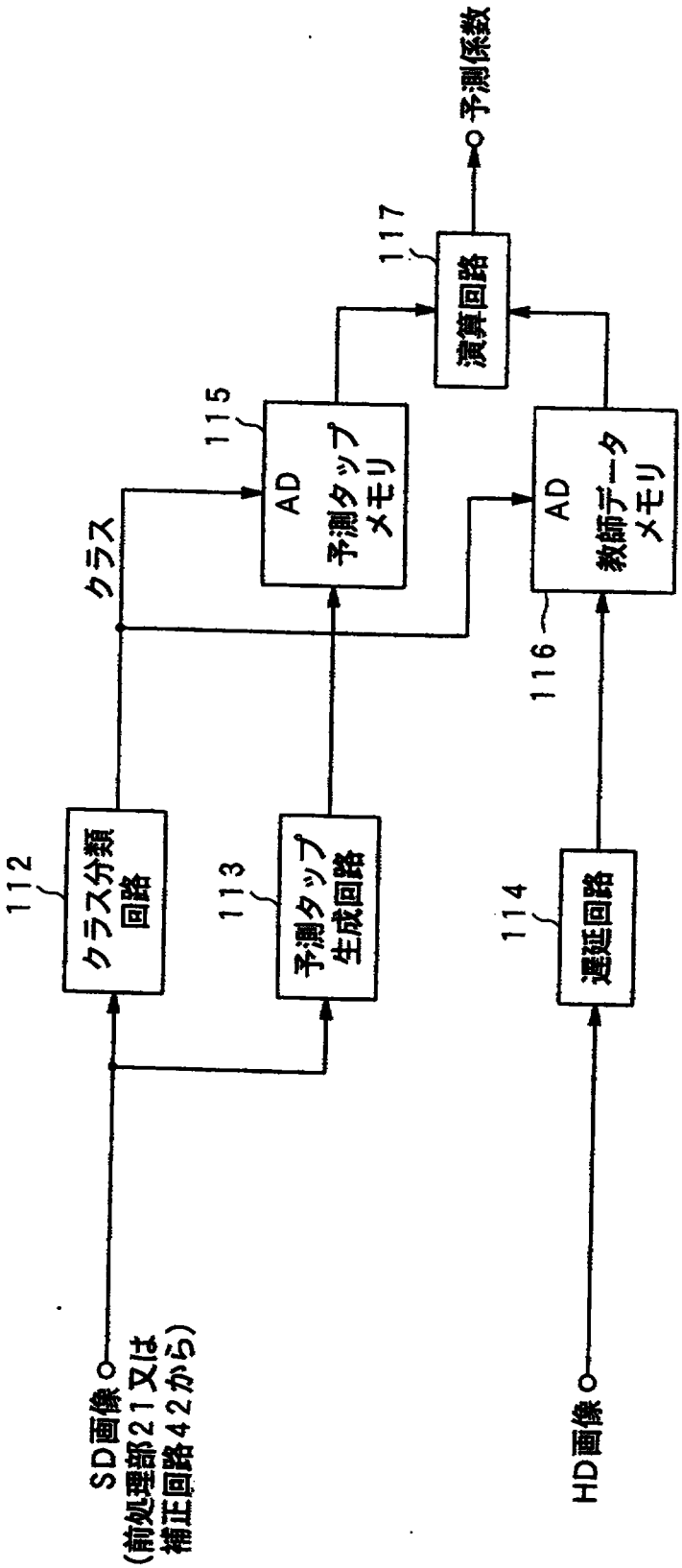

予測係数
117
演算回路
115
AD
予測タップ
メモリ
AD
教師データ
メモリ
116
クラス
112
クラス分類
回路
113
予測タップ
生成回路
114
遅延回路
41
SD画像
(前処理部21又は
補正回路42から)
HD画像

FIG.14

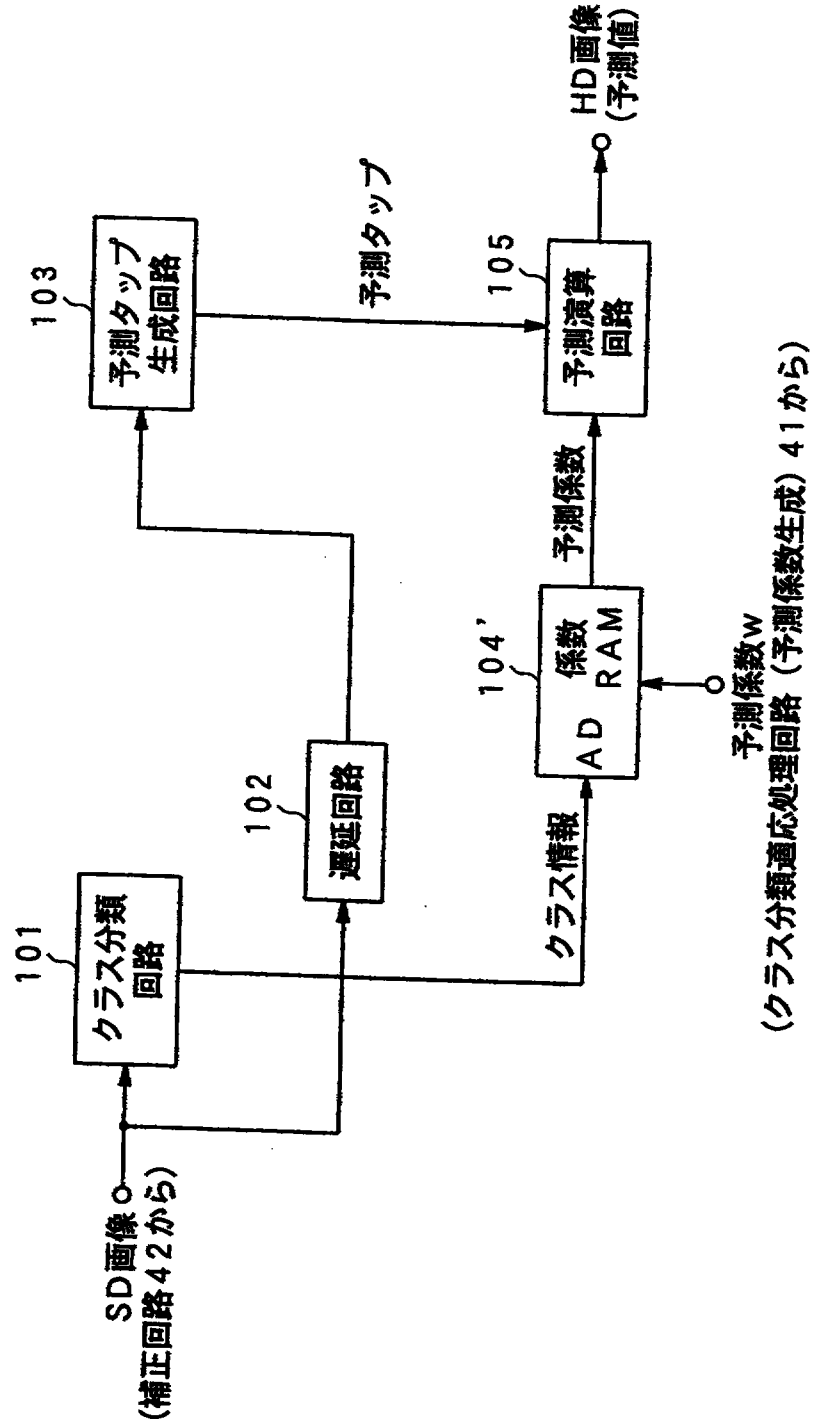

SD画像
(補正回路42から)
101
クラス分類
回路
102
遅延回路
103
予測タップ
生成回路
104'
係数
RAM
AD
クラス情報
予測係数
予測係数w
(クラス分類適応処理回路(予測係数生成)41から)
43
予測タップ
105
予測演算
回路
HD画像
(予測値)

FIG.15

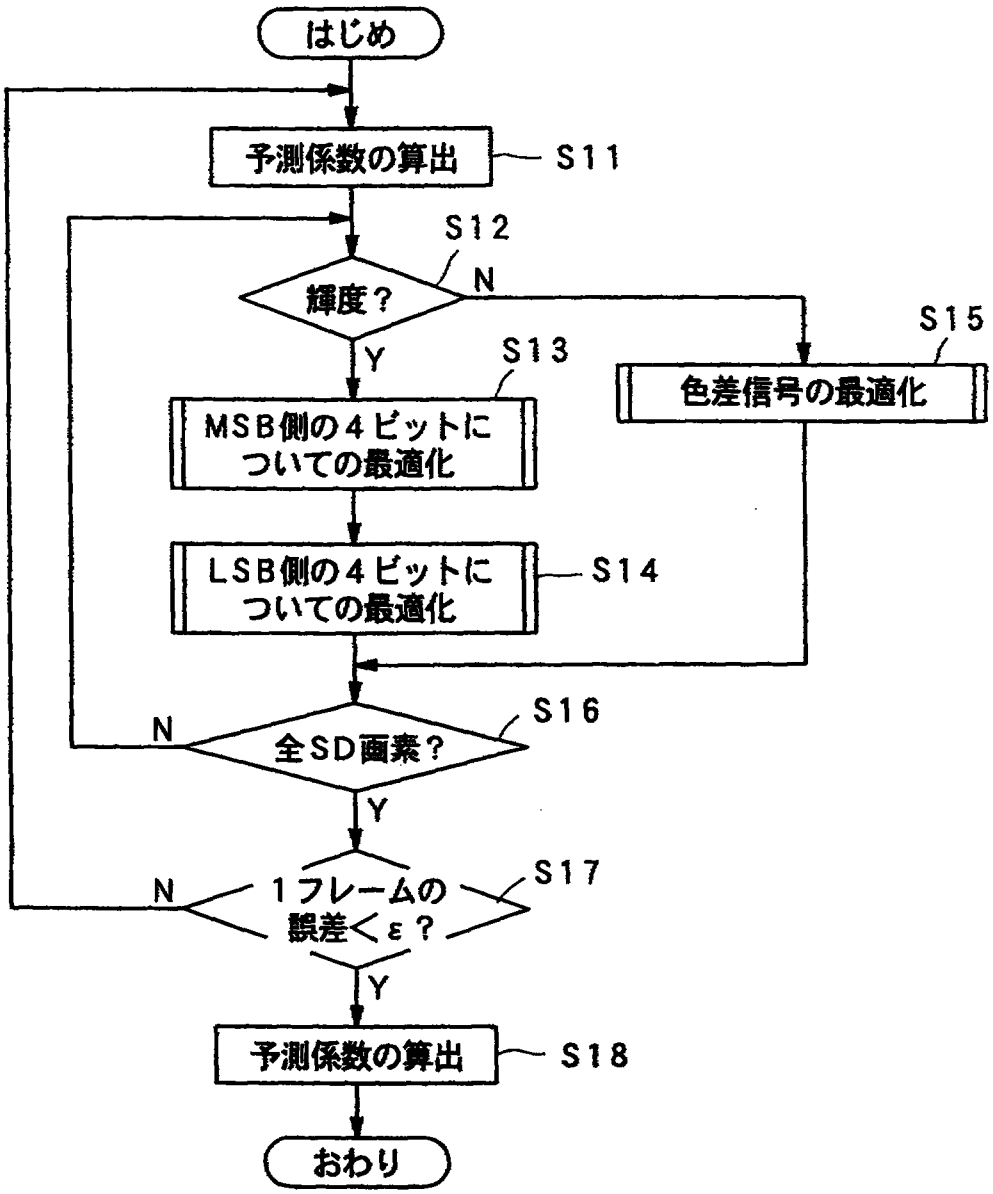

はじめ
予測係数の算出
S11
S12
輝度？
N
Y
S13
MSB側の4ビットについての最適化
S15
色差信号の最適化
LSB側の4ビットについての最適化
S14
全SD画素？
S16
N
Y
1フレームの誤差＜ε？
S17
N
Y
予測係数の算出
S18
おわり

FIG.16

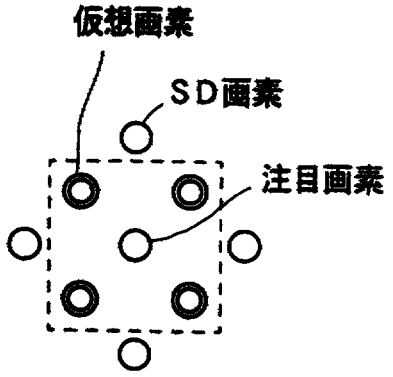


FIG.17A

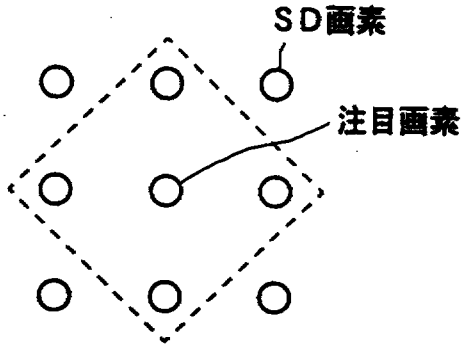


FIG.17B

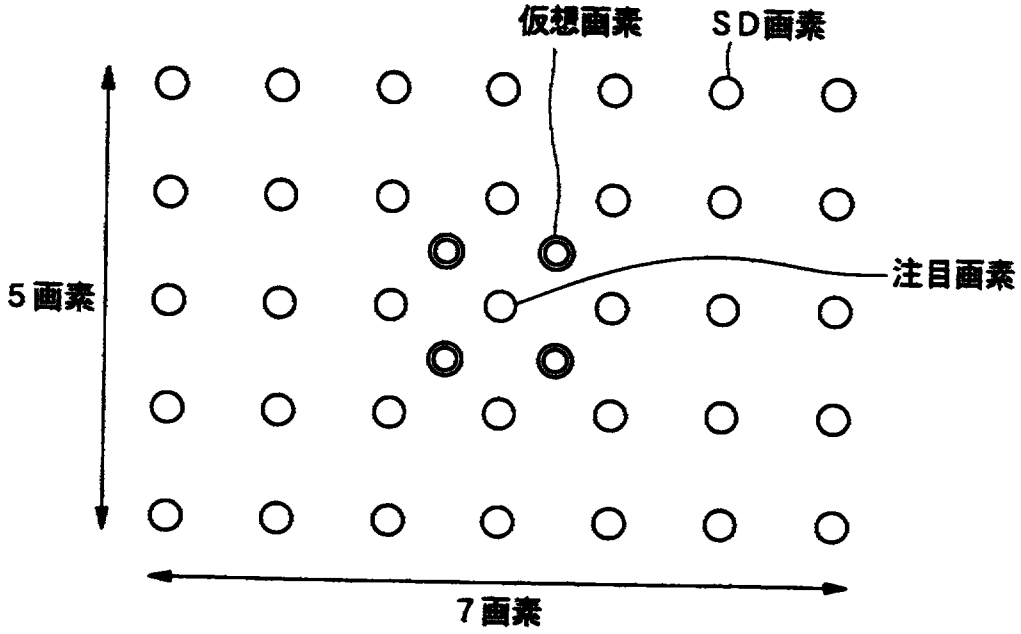


FIG.18

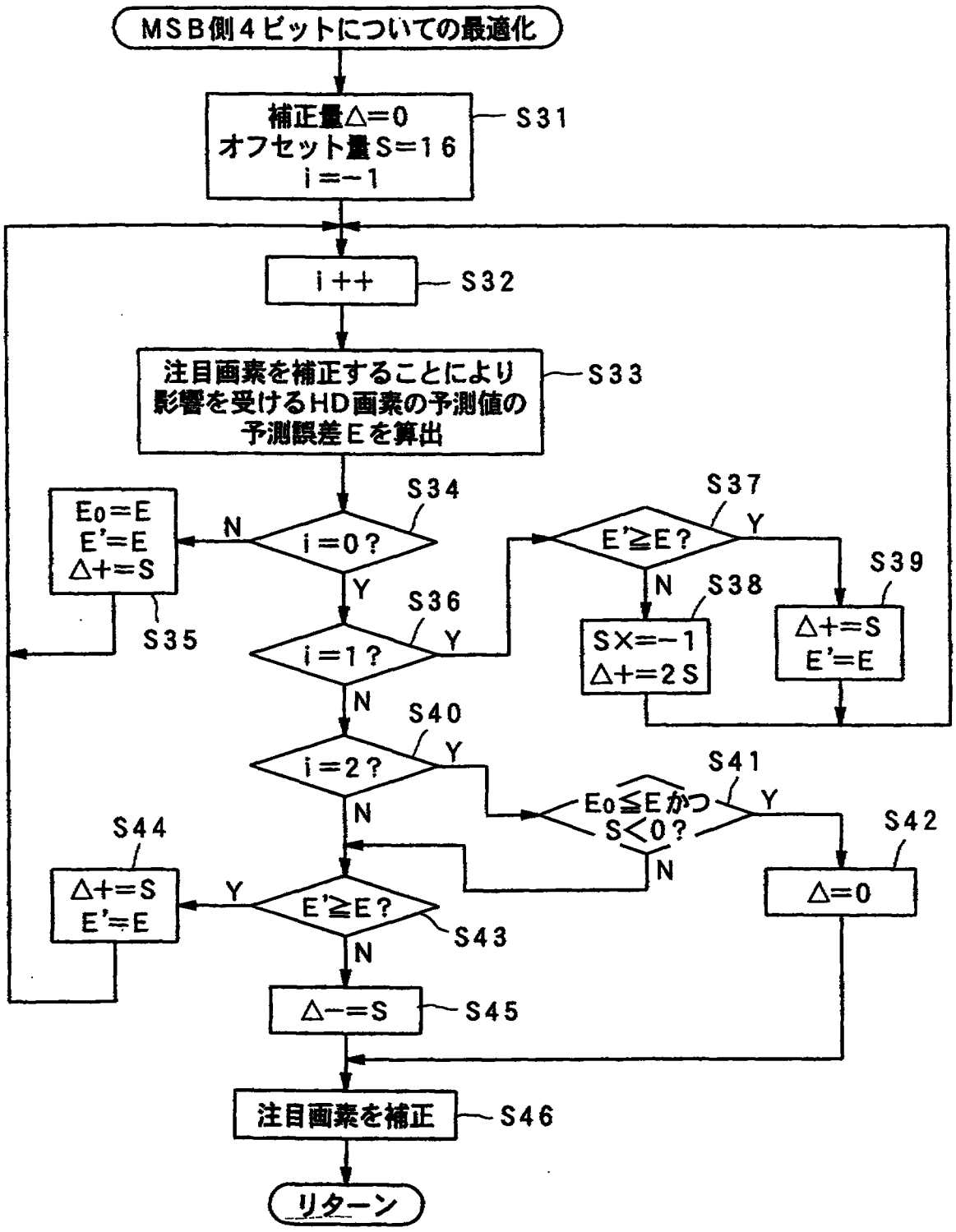

MSB側4ビットについての最適化
補正量Δ=0
オフセット量S=16
i=−1
S31
i++
S32
注目画素を補正することにより
影響を受けるHD画素の予測値の
予測誤差Eを算出
S33
S34
i=0?
N
Y
E0=E
E'=E
Δ+=S
S35
S36
i=1?
Y
N
S37
E'≧E?
Y
N
S38
SX=−1
Δ+=2S
S39
Δ+=S
E'=E
S40
i=2?
Y
N
S41
E0≦Eかつ
S<0?
Y
N
S42
Δ=0
S44
Δ+=S
E'=E
Y
E'≧E?
S43
N
Δ−=S
S45
注目画素を補正
S46
リターン

FIG.19

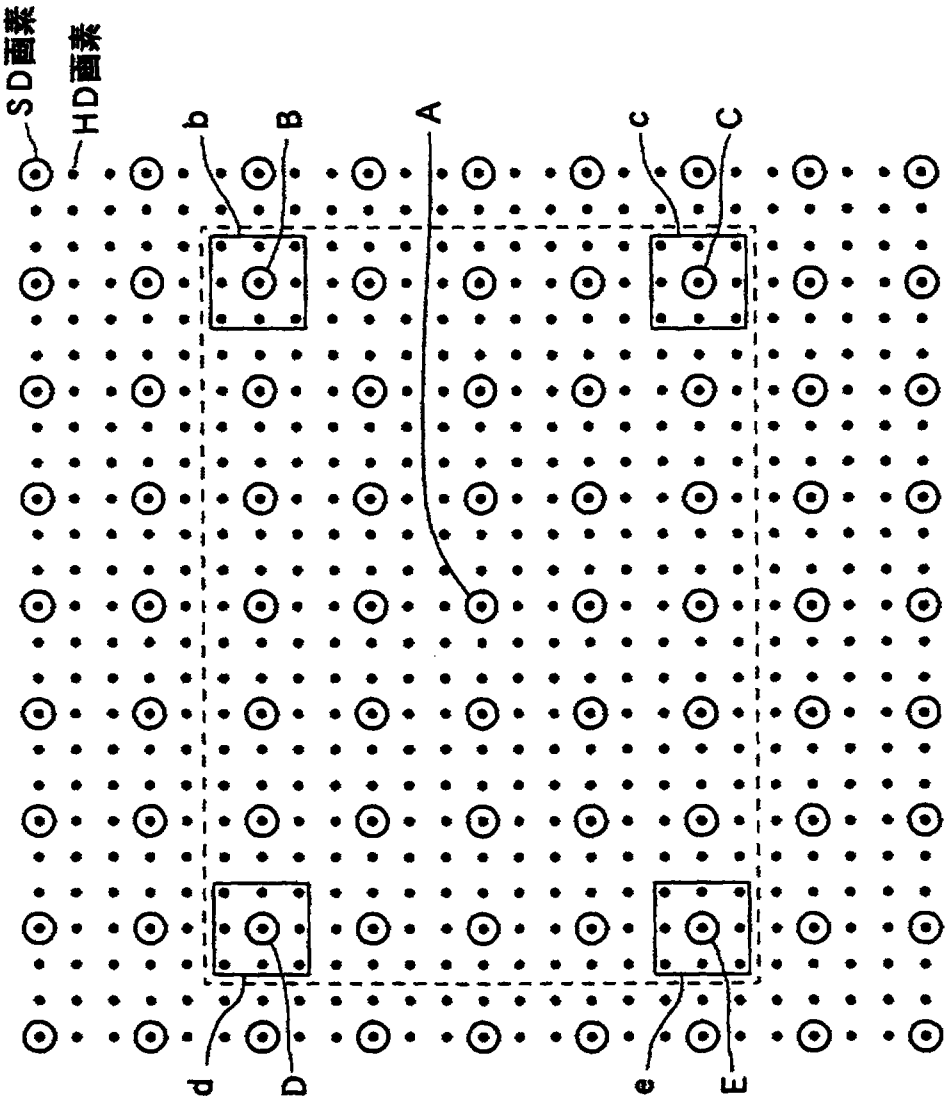


FIG.20

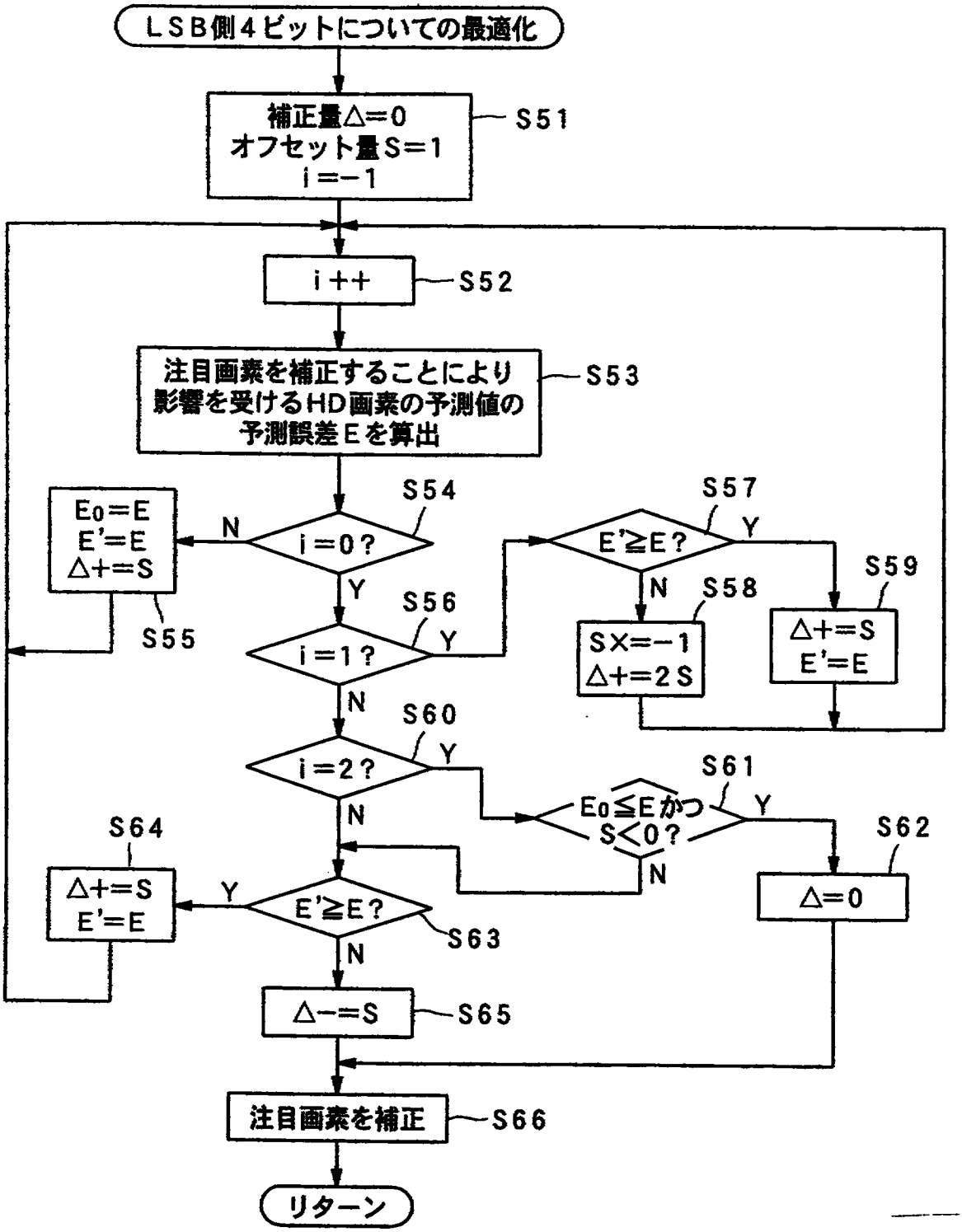

LSB側4ビットについての最適化
補正量△=0
オフセット量S=1
i=−1
S51
i++
S52
注目画素を補正することにより
影響を受けるHD画素の予測値の
予測誤差Eを算出
S53
S54
i=0?
N
Y
E0=E
E'=E
△+=S
S55
S56
i=1?
Y
N
S57
E'≧E?
Y
N
S58
SX=−1
△+=2S
S59
△+=S
E'=E
S60
i=2?
Y
N
S61
E0≦Eかつ
S<0?
Y
N
S62
△=0
S64
△+=S
E'=E
Y
E'≧E?
S63
N
△−=S
S65
注目画素を補正
S66
リターン

FIG. 21

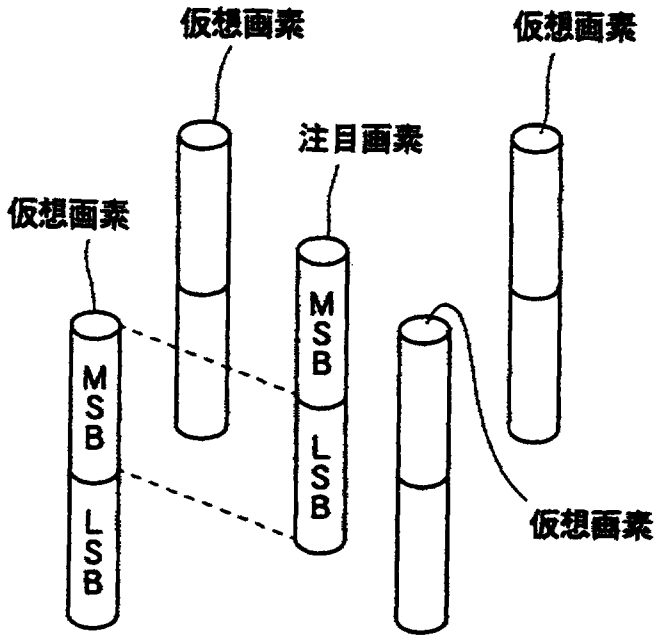


FIG. 22

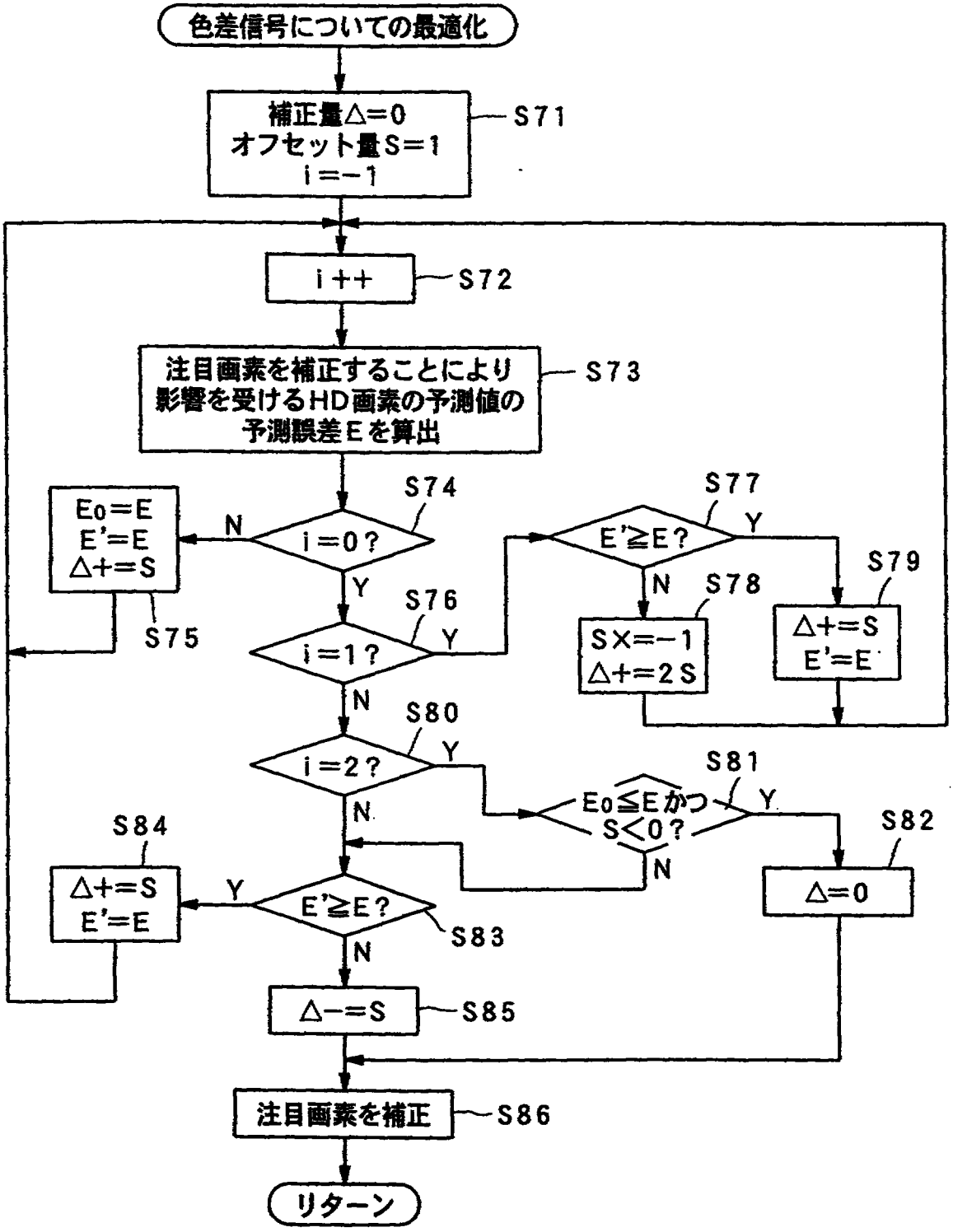

色差信号についての最適化
補正量△=0
オフセット量S=1
i=-1
S71
i++
S72
注目画素を補正することにより
影響を受けるHD画素の予測値の
予測誤差Eを算出
S73
S74
i=0?
N
Y
E0=E
E'=E
△+=S
S75
S76
i=1?
Y
N
S77
E'≧E?
Y
N
S78
SX=-1
△+=2S
S79
△+=S
E'=E
S80
i=2?
Y
N
S81
E0≦Eかつ
S<0?
Y
N
S82
△=0
S84
△+=S
E'=E
Y
E'≧E?
S83
N
△-=S
S85
注目画素を補正
S86
リターン

FIG. 23

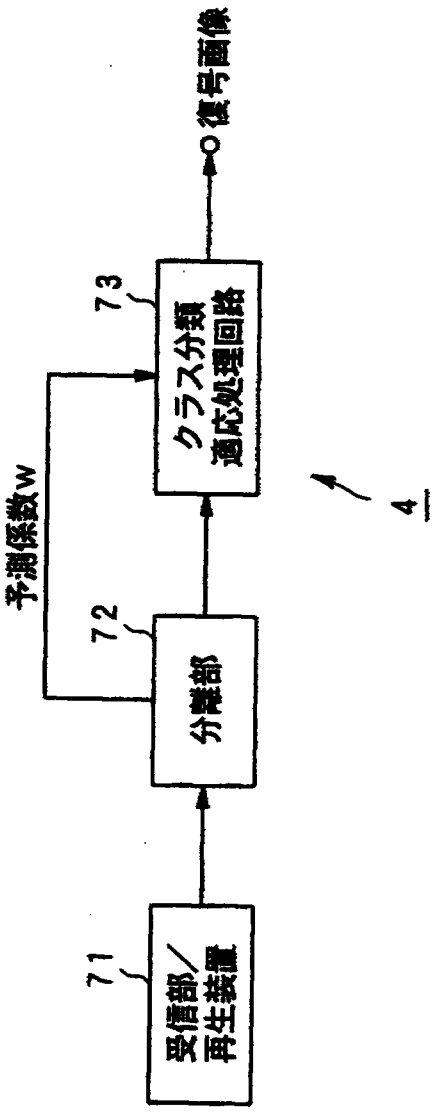


FIG. 24

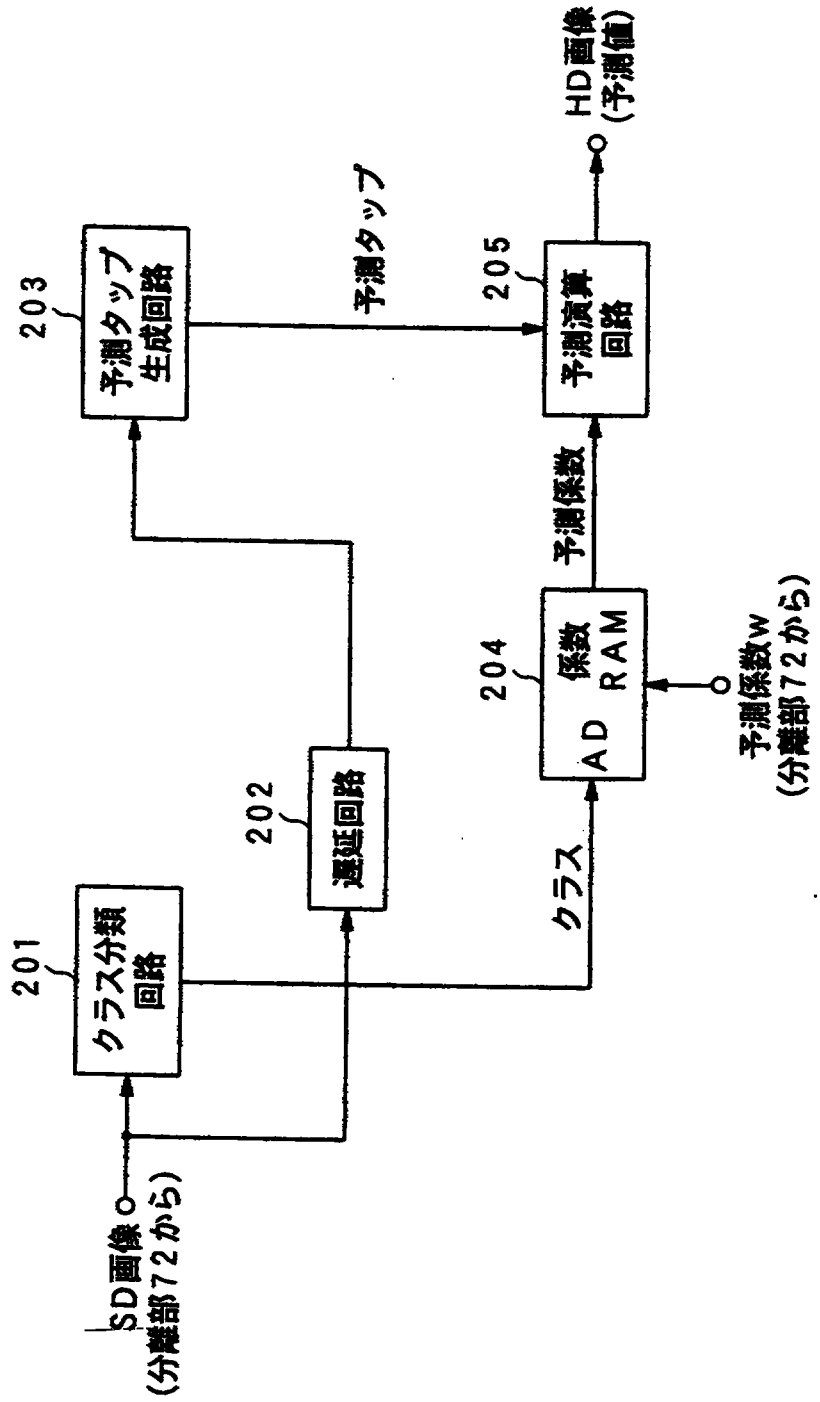

SD画像
(分離部72から)
201
クラス分類
回路
202
遅延回路
203
予測タップ
生成回路
予測タップ
204
係数
RAM
クラス
予測係数w
(分離部72から)
予測係数
205
予測演算
回路
HD画像
(予測値)
73

FIG. 25

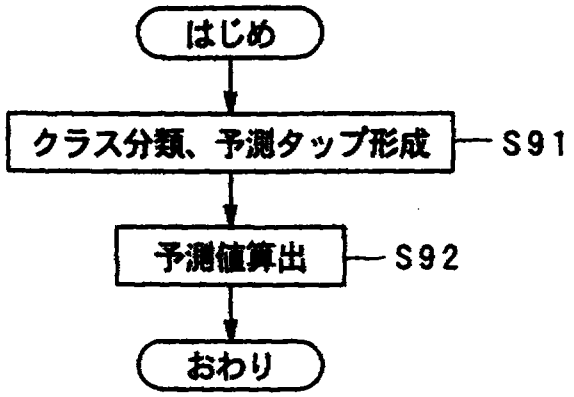


FIG. 26

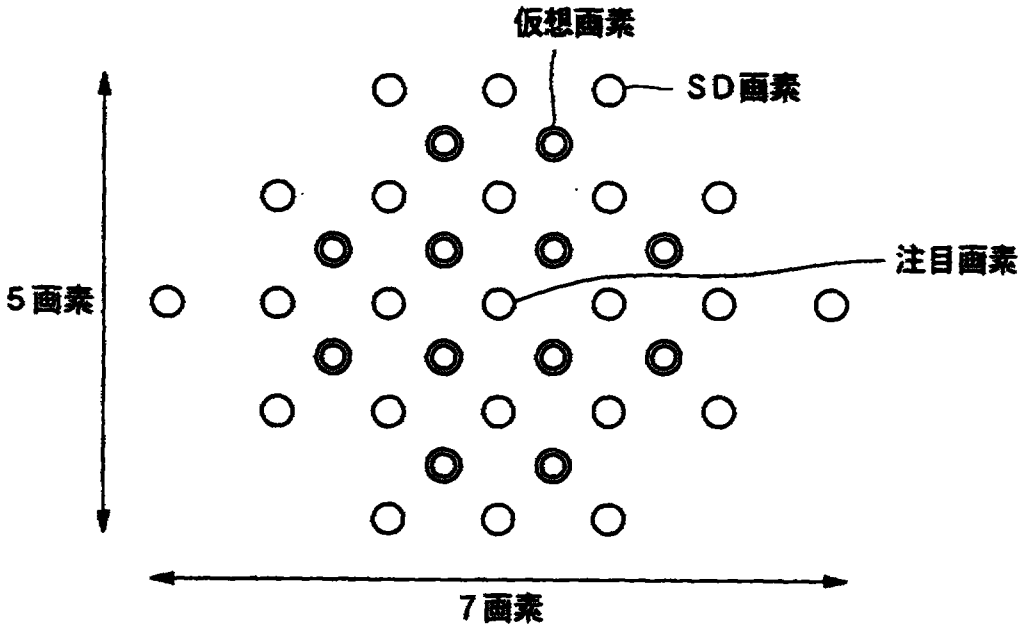


FIG. 27

DESCRIPTION

Picture Signal Encoding Device, Picture Signal Encoding Method, Picture Signal Decoding Device, Picture Signal Decoding Method, and Recording Medium

Technical Field

This invention relates to a picture signal encoding device, a picture signal encoding method, a picture signal decoding device, a picture signal decoding method, and a recording medium. Particularly, it relates to a picture signal encoding device and a picture signal encoding method for compression-coding a picture by thinning pixels thereof, a picture signal decoding device and a picture signal decoding method for decoding a compression-coded picture, and a recording medium on which a compression-coded picture is recorded.

Background Art

In the case where a picture of standard resolution or low resolution (hereinafter referred to as an SD picture) is to be converted to a picture of high resolution (hereinafter referred to as an HD picture) or in the case where a picture is to be enlarged, the pixel value of a lacked pixel is interpolated (compensated) by a so-called interpolation filter.

However, since a component (high-frequency component) of the HD picture which is not included in the SD picture cannot be restored even by carrying out interpolation of a

pixel by the interpolation filter, it has been difficult to provide a picture of high resolution.

Thus, the present Assignee has proposed a picture converting device (picture converting circuit) for converting an SD picture to an HD picture which also includes a high-frequency component not included in the SD picture.

In this picture converting device, adaptive processing for finding a prediction value of a pixel of the HD picture is carried out by linear combination of the SD picture and a predetermined prediction coefficient, thereby restoring the high-frequency component not included in the SD picture.

Specifically, it is now assumed that, for example, a prediction value E[y] of a pixel value y of a pixel constituting the HD picture (hereinafter referred to as an HD pixel) is to be found from a linear primary combination model prescribed by linear combination of pixel values (hereinafter referred to as learning data) x_1, x_2, ... of several pixels constituting the SD picture (hereinafter referred to as SD pixels) and predetermined prediction coefficients w_1, w_2, ... In this case, the prediction value E[y] may be expressed by Equation 1.

$$E[y]=w_1x_1+w_2x_2+ \ldots \quad \ldots \text{Equation 1}$$

If a matrix W consisting of a set of prediction coefficients w is defined by Equation 2, and a matrix X consisting of a set of learning data is defined by Equation 3

while a matrix Y' consisting of a set of prediction values E[y] is defined by Equation 4, in order to generalize the model, an observational equation like Equation 5 is obtained.

$$X = \begin{bmatrix} x_{11} & x_{12} & \cdots & x_{1n} \\ x_{21} & x_{22} & \cdots & x_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ x_{m1} & x_{m2} & \cdots & x_{mn} \end{bmatrix}$$

...Equation 2

$$W = \begin{bmatrix} w_1 \\ w_2 \\ \cdots \\ w_n \end{bmatrix}$$

...Equation 3

$$Y' = \begin{bmatrix} E[y_1] \\ E[y_2] \\ \cdots \\ E[y_m] \end{bmatrix}$$

...Equation 4

$$XW = Y' \qquad \text{... Equation 5}$$

Then, it is assumed that a prediction value E[y] proximate to a pixel value y of the HD pixel is to be found by applying a minimum square method to the observational equation. In this case, if a matrix Y consisting of true pixel values y of the HD pixels to be teacher data is defined by Equation 6 while a matrix E consisting of residuals e of the prediction values E[y] with respect to the pixel values y of the HD pixels is defined by Equation 7, a residual equation like Equation 8 is obtained from Equation 5.

$$Y = \begin{bmatrix} y_1 \\ y_2 \\ \cdots \\ y_m \end{bmatrix}$$

...Equation 6

$$E = \begin{bmatrix} e_1 \\ e_2 \\ \cdots \\ e_m \end{bmatrix}$$

...Equation 7

$$XW = Y + E \qquad \text{... Equation 8}$$

In this case, a prediction coefficient w_i for finding the prediction value E[y] proximate to the pixel value y of the HD pixel may be found by minimizing the square error

expressed by Formula 9.

$$\sum_{i=1}^{m} e_i^2$$

... Formula 9

Therefore, if the value obtained by differentiating the square error of Formula 9 by the prediction coefficient w_i is 0, that is, if Equation 10 is satisfied, the prediction value w_i is the optimum value for finding the prediction value E[y] proximate to the pixel value y of the HD pixel.

$$e_1\frac{\partial e_1}{\partial w_i}+e_2\frac{\partial e_2}{\partial w_i}+\ldots+e_m\frac{\partial e_m}{\partial w_i}=0(i=1,2,\ldots,n)$$

... Equation 10

Thus, by differentiating Equation 8 by the prediction coefficient w_i, Equation 11 is obtained.

$$\frac{\partial e_i}{\partial w_1}=x_{i1},\frac{\partial e_i}{\partial w_2}=x_{i2},\ldots,\frac{e_i}{\partial w_n}=x_{in}(i=1,2,\ldots,m)$$

... Equation 11

Equation 12 is obtained from Equations 10 and 11.

$$\sum_{i=1}^{m} e_i x_{i1}=0, \sum_{i=1}^{m} e_1 x_{i2}=0, \ldots, \sum_{i=1}^{m} e_i x_{in}=0$$

... Equation 12

In addition, in consideration of the relation between the learning data x, the prediction coefficient w, the teacher data y and the residual e in the residual equation of Equation 8, a normal equation like Equation 13 may be obtained from Equation 12.

$$(\sum_{i=1}^{m} x_{i1}x_{i1})w_1+(\sum_{i=1}^{m} x_{i1}x_{i2})w_2+\ldots+(\sum_{i=1}^{m} x_{i1}x_{in})w_n=\sum_{i=1}^{m} x_{i1}y_i$$

$$(\sum_{i=1}^{m} x_{i2}x_{i1})w_1+(\sum_{i=1}^{m} x_{i2}x_{i2})w_2+\ldots+(\sum_{i=1}^{m} x_{i2}x_{in})w_n=\sum_{i=1}^{m} x_{i2}y_i$$

...

$$(\sum_{i=1}^{m} x_{in}x_{i1})w_1+(\sum_{i=1}^{m} x_{in}x_{i2})w_2+\ldots+(\sum_{i=1}^{m} x_{in}x_{in})w_n=\sum_{i=1}^{m} x_{in}y_i$$

... Equation 13

The normal equation of Equation 13 may be established for the same number as the number of prediction coefficients w to be found. Therefore, the optimum prediction coefficient w may be found by solving Equation 13. (However, to solve Equation 13, the matrix consisting of the coefficients according to the prediction coefficients w must be regular.) In solving Equation 13, for example, a sweep method (Gauss-Jordan elimination method) may be applied.

In the foregoing manner, the optimum prediction coefficients w are found. Then, by using these prediction coefficients w, the prediction value E[y] proximate to the pixel value y of the HD pixel is found by Equation 1. The foregoing processing is adaptive processing. (Adaptive processing includes processing to find the prediction coefficients w in advance and find the prediction value by using the prediction coefficients w.)

Adaptive processing differs from interpolation processing in that a component included in the HD picture which is not

included in the SD picture is reproduced. Specifically, though adaptive processing is equal to interpolation processing using the so-called interpolation filter as far as Equation 1 is concerned, the prediction coefficient w corresponding to the tap coefficient of the interpolation filter is found from so-called learning by using teacher data y, thus enabling reproduction of the component included in the HD picture. That is, in adaptive processing, a picture of high resolution may be easily obtained. In other words, it may be understood that adaptive processing is processing which has a picture creation effect.

Fig.1 shows an example of the structure of a picture converting device (picture converting circuit) for converting an SD picture into an HD picture by adaptive processing as described above based on the characteristics (class) of the picture.

The SD picture is supplied to a classifying circuit 101 and a delay circuit 102. The classifying circuit 101 sequentially uses SD pixels constituting the SD picture as notable pixels, and classifies the notable pixels into predetermined classes.

Specifically, the classifying circuit 101 first forms a block (hereinafter referred to as a processing block) by collecting several SD pixels around a notable pixel, and supplies a value allocated in advance to a pattern of pixel

value of all the SD pixels constituting the processing block, as the class of the notable pixel, to an address terminal (AD) of a coefficient ROM 104.

Specifically, the classifying circuit 101 extracts, for example, a processing block made up of 5×5 SD pixels (indicated by ○ in Fig.2) around a notable pixel from the SD picture, as indicated by a rectangle of dotted line in Fig.2, and outputs a value corresponding to a pattern of pixel value of these 25 SD pixels as the class of the notable pixel.

In the case where a large number of bits like eight bits are allocated to express the pixel value of each SD pixel, the number of patterns of pixel values of the 25 SD pixels is extremely large such as $(2^8)^{25}$ patterns. Therefore, it is difficult to carry out the subsequent processing quickly.

Thus, as preprocessing prior to classification, processing for reducing the number of bits of the SD pixels constituting the processing block, for example, ADRC (adaptive dynamic range coding) processing, is carried out on the processing block.

In ADRC processing, first, an SD pixel having the maximum pixel value (hereinafter referred to as a maximum pixel) and an SD pixel having the minimum pixel value (hereinafter referred to as a minimum pixel) are detected from among the 25 SD pixels constituting the processing block. Then, the difference DR between the pixel value MAX of the

maximum pixel and the pixel value MIN of the minimum pixel (=MAX-MIN) is calculated, and this DR is used as a local dynamic range of the processing block. On the basis of the dynamic range DR, the value of each pixel constituting the processing block is re-quantized to K bits which is smaller than the original number of allocated bits. That is, the pixel value MIN of the minimum pixel is subtracted from the pixel value of each pixel constituting the processing block, and each substraction value is divided by $DR/2^K$.

As a result, the value of each pixel constituting the processing block is expressed by K bits. Therefore, if K=1, the number of patterns of pixel values of the 25 SD pixels is $(2^1)^{25}$, which is much smaller than the number of patterns in the case where ADRC processing is not carried out. ADRC processing for expressing the pixel value by K bits is hereinafter referred to as K-bit ADRC processing.

The coefficient ROM 104 stores, every class, a set of prediction coefficients found by learning in advance. When a class is supplied from the classifying circuit 101, the coefficient ROM 104 reads out a set of prediction coefficients stored at an address corresponding to the class, and supplies the read-out set of prediction coefficients to a prediction processing circuit 105.

Meanwhile, the delay circuit 102 delays the SD picture only by a time necessary for causing a timing at which the set

of prediction coefficients are supplied from the coefficient ROM 104 to the prediction processing circuit 105 and a timing at which a prediction tap is supplied from a prediction tap generating circuit 103, as later described, to coincide with each other. The delay circuit 102 then supplies the delayed SD picture to the prediction tap generating circuit 103.

The prediction tap generating circuit 103 extracts, from the SD picture supplied thereto, an SD pixel used for finding a prediction value of a predetermined HD pixel in the prediction processing circuit 105, and supplies the extracted SD pixel as a prediction tap to the prediction processing circuit 105. Specifically, the prediction tap generating circuit 103 extracts, from the SD picture, the same processing block as the processing block extracted by the classifying circuit 101, and supplies the SD pixels constituting the processing block as the prediction tap to the prediction processing circuit 105.

The prediction processing circuit 105 carries out arithmetic processing of Equation 1, that is, adaptive processing using the prediction coefficients w_1, w_2, ... from the coefficient ROM 104 and the prediction taps x_1, x_2, ... from the prediction tap generating circuit 103, thereby finding the prediction value E[y] of the notable pixel y. The prediction processing circuit 105 outputs this prediction value

as the pixel value of the HD pixel.

For example, the prediction value of an HD pixel of 3×3 pixels (indicated by points • in Fig.2) around the notable pixel, surrounded by a rectangle of solid line in Fig.2, is found from one prediction tap. In this case, the prediction processing circuit 105 carries out arithmetic processing of Equation 1 with respect to the nine HD pixels. Therefore, the coefficient ROM 104 stores nine sets of prediction coefficients at an address corresponding to one class.

Similar processing is carried out by using the other SD pixels as notable pixels. Thus, the SD picture is converted to the HD picture.

Fig.3 shows an example of the structure of a learning device (learning circuit) for carrying out learning for calculating prediction coefficients to be stored in the coefficient ROM 104 of Fig.1.

The HD picture to be teacher data y in learning is supplied to a thinning circuit 111 and a delay circuit 114. The thinning circuit 111 reduces the number of pixels of the HD picture by thinning, thus forming an SD picture. This SD picture is supplied to a classifying circuit 112 and a prediction tap generating circuit 113.

The classifying circuit 112 and the prediction tap generating circuit 113 carry out processing similar to the processing by the classifying circuit 101 and the prediction

tap generating circuit 103 of Fig.1, thus outputting the class of a notable pixel and a prediction tap, respectively. The class outputted by the classifying circuit 112 is supplied to address terminals (AD) of a prediction tap memory 115 and a teacher data memory 116. The prediction tap outputted by the prediction tap generating circuit 113 is supplied to the prediction tap memory 115.

The prediction tap memory 115 stores the prediction tap supplied from the prediction tap generating circuit 113, at an address corresponding to the class supplied from the classifying circuit 112.

Meanwhile, the delay circuit 114 delays the HD picture only by a time during which the class corresponding to the notable pixel is supplied from the classifying circuit 112 to the teacher data memory 116. The delay circuit 114 supplies only the pixel values of the HD pixels located around the SD pixel as the notable pixel, as teacher data, to the teacher data memory 116.

The teacher data memory 116 stores the teacher data supplied from the delay circuit 114, at an address corresponding to the class supplied from the classifying circuit 112.

Similar processing is repeated until all the HD pixels constituting the HD pictures prepared for learning are used as notable pixels.

Thus, at the same address in the prediction tap memory 115 or the teacher data memory 116, the pixel value of SD pixels having the same positional relation as the SD pixels indicated by ○ in Fig.2 or HD pixels having the same positional relation as the HD pixels indicated by • are stored as learning data x or teacher data y.

In the prediction tap memory 115 and the teacher data memory 116, plural pieces of information may be stored at the same address. Therefore, at the same address, plural learning data x and teacher data y classified into the same class may be stored.

After that, the arithmetic circuit 117 reads out the prediction tap as the learning data or the pixel values of the HD pixels as the teacher data, stored at the same address in the prediction tap memory 115 or the teacher data memory 116, and calculates a set of prediction coefficients for minimizing an error between the prediction value and the teacher data by a minimum square method using the read-out data. That is, the arithmetic circuit 117 establishes the normal equation of Equation 13 for every class and solves this equation to find a set of prediction coefficients for every class.

Thus, the set of prediction coefficients for every class found by the arithmetic circuit 117 is stored at an address corresponding to the class in the coefficient ROM 104 of

Fig.1.

In learning processing as described above, in some cases, a class such that a necessary number of normal equations for finding prediction coefficients cannot be obtained is generated. With respect to such class, a set of prediction coefficients obtained by establishing and solving normal equations while ignoring the class is used as a so-called default set of prediction coefficients.

With the picture converting device of Fig.1, from the SD picture obtained by reducing the number of pixels of the HD picture by thinning, the HD picture including high-frequency components not included in the SD picture may be obtained as described above. However, the proximity to the original HD picture is limited for the following reason. That is, it is considered that the pixel value of the pixel (SD pixel) of the SD picture obtained only by thinning the number of pixels of the HD picture is not optimum for restoring the original HD picture.

Thus, the present Assignee has proposed picture compression (coding) utilizing adaptive processing in order to obtain a decoded picture of quality proximate to that of the original HD picture (for example, in the JP Patent Application No.Hei 8-206552).

Specifically, Fig.4 shows an example of the structure of a picture signal encoding device for compression (coding) an

original HD picture to an optimum SD picture so as to obtain a decoded picture proximate to the original HD picture by adaptive processing.

The HD picture as an encoding target is supplied to a thinning section 121 and an error calculating section 124.

The thinning section 121 makes an SD picture simply by thinning the pixels of the HD picture, and supplies the SD picture to a correcting section 122. On receiving the SD picture from the thinning section 121, the correcting section 122, at first, directly outputs the SD picture to a local decode section 123. The local decode section 123 has a structure similar to that of the picture converting device of Fig.1, for example. By carrying out adaptive processing as described above by using the SD picture from the correcting section 122, the local decode section 123 calculates a prediction value of the HD pixel and outputs the prediction value to the error calculating section 124. The error calculating section 124 calculates a prediction error of the prediction value of the HD pixel from the local decode section 123 with respect to the original HD pixel, and outputs the prediction error to a control section 125. The control section 125 controls the correcting section 122 in accordance with the prediction error from the error calculating section 124.

Thus, the correcting section 122 corrects the pixel value of the SD picture from the thinning section 121 under the

control of the control section 125, and outputs the corrected pixel value to the local decode section 123. The local decode section 123 again finds a prediction value of the HD picture by using the corrected SD picture supplied from the correcting section 122.

Similar processing is repeated, for example, until the prediction error outputted from the error calculating section 124 reaches a predetermined value or less.

When the prediction error outputted from the error calculating section 124 reaches the predetermined value or less, the control section 125 controls the correcting section 122 so as to output the corrected SD picture at the time when the prediction error reaches the predetermined value or less, as an optimum encoding result of the HD picture.

Thus, by carrying out adaptive processing on this corrected SD picture, an HD picture having a prediction error at the predetermined value or less may be obtained.

The SD picture thus outputted from the picture signal encoding device of Fig.4 may be regarded as the optimum SD picture for obtaining a decoded picture proximate to the original HD picture. Therefore, the processing carried out in a system constituted by the correcting section 122, the local decode section 123, the error calculating section 124 and the control section 125 of the picture signal encoding device may be referred to as optimization processing.

Meanwhile, to obtain a prediction value more proximate to the pixel value of the original HD pixel, it is preferred that the prediction tap used in adaptive processing is constituted from a large number of SD pixels close to the HD pixel as the target for finding the prediction value.

However, if the prediction tap is constituted from a large number of SD pixels, SD pixels relatively far from the HD pixel as the target for finding the prediction value are included in the prediction tap. Therefore, in this case, SD pixels expressing an object difference from the object expressed by the HD pixel as the target for finding the prediction value might be included in the prediction tap. Consequently, the precision of the prediction value is deteriorated, and a decoded picture formed by this prediction value is deteriorated.

Thus, it may be considered to use a method for reducing the number of pixels to be thinned from the HD picture in the thinning section 121 of the picture signal encoding device of Fig.4 and thus increasing SD pixels close to the HD pixel as the target for finding the prediction value. However, this deteriorates the coding efficiency.

Disclosure of the Invention

In view of the foregoing status of the art, it is an object of this invention to enable realization of a decoded picture more proximate to an original picture, without deteriorating

the coding efficiency.

A picture signal encoding device for encoding a picture signal according to the present invention includes: a compressing section for generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal; a first calculating section for assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal; a replacing section for replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel; a forming section for using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel; a predicting section for predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient; a second calculating section for calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal; and a correcting section for correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

A picture signal decoding device for decoding a coded

picture signal according to the present invention includes: a forming section for using one of compressed pixels constituting the coded picture signal as a notable pixel so as to form a prediction tap from pixels near the notable pixel; and a generating section for generating a pixel value of a restored picture signal from the prediction tap and a predetermined prediction coefficient. The coded picture signal to be decoded is generated by generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal, assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal, replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel, using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel, predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient, calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction

error.

A picture signal encoding method for encoding a picture signal according to the present invention includes: a step of generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal; a step of assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal; a step of replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel; a step of using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel; a step of predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient; a step of calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal; and a step of correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

A picture signal decoding method for decoding a coded picture signal according to the present invention includes: a step of using one of compressed pixels constituting the coded

picture signal as a notable pixel so as to form a prediction tap from pixels near the notable pixel; and a step of generating a pixel value of a restored picture signal from the prediction tap and a predetermined prediction coefficient. The coded picture signal to be decoded is generated by generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal, assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal, replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel, using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel, predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient, calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

On a recording medium decodable by a machine according to the present invention, a recording signal is recorded. The

recording signal is generated by generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal, assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal, replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel, using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel, predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient, calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

Brief Description of the Drawings

Fig.1 is a block diagram showing an example of the structure of a picture converting device (picture converting circuit) previously proposed by the present Assignee.

Fig.2 is a view for explaining the processing of a classifying circuit 101 of Fig.1.

Fig.3 is a block diagram showing an example of the structure of a learning device (learning circuit) previously proposed by the present Assignee.

Fig.4 is a block diagram showing an example of the structure of a picture signal encoding device previously proposed by the present Assignee.

Fig.5 is a block diagram showing the structure of an embodiment of a picture processing device according to the present invention.

Fig.6 is a block diagram showing an example of the structure of a transmitting unit 1 of Fig.5.

Fig.7 is a block diagram showing an example of the functional structure of the transmitting unit 1 of Fig.6.

Fig.8 is a block diagram showing an example of the structure of a preprocessing section 21 of Fig.7.

Figs.9A and 9B are views for explaining the processing of a thinning circuit 31 of Fig.8.

Fig.10 is a view for explaining the processing of a virtual pixel forming circuit 32 of Fig.8.

Fig.11 is a view for explaining the processing of the virtual pixel forming circuit 32 of Fig.8.

Fig.12 is a flowchart for explaining the operation of the preprocessing section 21 of Fig.8.

Fig.13 is a block diagram showing an example of the structure of an optimizing section 22 of Fig.7.

Fig.14 is a block diagram showing an example of the structure of a classification adaptive processing (prediction coefficient generating) circuit 41 of Fig.13.

Fig.15 is a block diagram showing an example of the structure of a classification adaptive processing circuit 43 of Fig.13.

Fig.16 is a flowchart for explaining the operation of the optimizing section 22 of Fig.13.

Figs.17A and 17B are views showing a class tap formed at the time when the classification adaptive processing (prediction coefficient generating) circuit 41 of Fig.13 carries out classification.

Fig.18 is a view showing a prediction tap formed at the time when the classification adaptive processing (prediction coefficient generating) circuit 41 of Fig.13 carries out adaptive processing.

Fig.19 is a flowchart for explaining the processing of step S13 of Fig.16 further in detail.

Fig.20 is a view for explaining the processing of step S33 of Fig.19.

Fig.21 is a flowchart for explaining the processing of step S14 of Fig.16 further in detail.

Fig.22 is a view for explaining the processing of step S66 of Fig.21.

Fig.23 is a flowchart for explaining the processing of

step S15 of Fig.16 further in detail.

Fig.24 is a block diagram showing an example of the structure of a receiving unit 4 of Fig.5.

Fig.25 is a block diagram showing an example of the structure of a classification adaptive processing circuit 73 of Fig.25.

Fig.26 is a flowchart for explaining the operation of the classification adaptive processing circuit 73.

Fig.27 is a view showing another example of the structure of a prediction tap.

Best Mode for Carrying out the Invention

Preferred embodiments of the present invention will now be described in detail with reference to the drawings.

Fig.5 shows the structure of an embodiment of a picture processing device according to the present invention. A transmitting unit 1 is supplied with picture data of a digitized HD picture. The transmitting unit 1 codes the input picture data by thinning (i.e., reducing the number of pixels of) the input picture data, so as to compress the picture. The transmitting unit 1 records picture data of an SD picture thus obtained, as coded data of the HD picture, onto a recording medium 2 such as an optical disc, a magneto-optical disc, a magnetic tape or the like, or transmits the picture data by ground waves or through a transmission line 3 such as a satellite circuit, a telephone line, a CATV network or the

like.

A receiving unit 4 is supplied with the coded data reproduced from the recording medium 2, or receives the coded data transmitted through the transmission line 3. The receiving unit 4 then decodes and expands the coded data, and supplies a decoded picture of the HD picture thus obtained to a display, not shown, so as to display the decoded picture.

The picture processing device as described above is applied to a device for carrying out picture recording/reproduction such as an optical disc device, a magneto-optical disc device, a magnetic tape device or the like, or a device for transmitting pictures such as a video telephone device, a television broadcasting system, a CATV system or the like. Since the transmitting unit 1 outputs the coded data of a small data quantity, as later described, the picture processing device of Fig.5 is also applicable to a portable terminal having a low transmission rate, for example, a portable telephone unit or the like.

Fig.6 shows an example of the structure of the transmitting unit 1. An interface (I/F) 11 is adapted for receiving picture data of an HD picture supplied from outside and for transmitting coded data to a transmitter/recording unit 16. A ROM (read only memory) 12 stores an IPL (initial program loading) program and the like. A RAM (random access memory) 13 is adapted for storing a system program

(operating system or OS) and application program recorded in an external storage unit 15 and for storing data necessary for operation of a CPU (central processing unit) 14. The CPU 14 expands the system program and the application program from the external storage unit 15 to the RAM 13 in accordance with the IPL program stored on ROM 12, and executes the application program under the control of the system program, thereby carrying out coding processing as later described with respect to the picture data supplied from the I/F 11. The external storage unit 15 is constituted by, for example, a magnetic disk unit, and stores the data necessary for operation of the CPU 14 as well as the system program and application program executed by the CPU 14, as described above. The transmitter/recording unit 16 records the coded data supplied from the I/F 11 onto the recording medium 2, or transmits the coded data through the transmission line 3.

The I/F 11, the ROM 12, the RAM 13, the CPU 14 and the external storage unit 15 are interconnected through a bus. Although the transmitting unit 1 in Fig.6 uses the CPU 14, it may also be constituted by a hard-wired logic circuit.

In the transmitting unit 1 thus constituted, when picture data of an HD picture is supplied to the I/F 11, the picture data is supplied to the CPU 14. The CPU 14 codes the picture data and supplies an SD picture as coded data thus obtained to the I/F 11. On receiving the coded data, the I/F

11 supplies the coded data to the transmitter/recording unit 16. The transmitter/recording unit 16 records the coded data from the I/F 11 onto the recording medium 2, or transmits the coded data through the transmission line 3.

Fig.7 is a functional block diagram showing portions of the transmitting unit 1 of Fig.6, except for the transmitter/recording unit 16.

The HD picture as picture data to be coded is supplied to the preprocessing section 21, the optimizing section 22. The preprocessing section 21 compresses the HD picture (original picture) by reducing the number of pixels thereof, and assumes a virtual pixel near an SD pixel constituting an SD picture (compressed picture) thus obtained so as to find the pixel value of the virtual pixel from the HD picture. The preprocessing section 21 then allocates a part of the pixel value of the virtual pixel in place of a part of the pixel value of the SD pixel, and supplies the result thereof to the optimizing section 22.

The optimizing section 22 carries out optimization processing by sequentially using the SD pixels from the preprocessing section 21 as notable pixels. Specifically, the optimizing section 22 forms a prediction tap from the SD pixels around the notable pixel and the virtual pixel, and finds a prediction value of the original picture by linear combination between the prediction tap and a set of

prediction coefficients, thereby carrying out adaptive processing. The optimizing section 22 then calculates a prediction error of the prediction value with respect to the original HD picture, and corrects the pixel value of the notable pixel in accordance with the prediction error. The optimizing section 22 then repeats similar processing until the prediction error becomes a predetermined value or less, by using the corrected pixel value of the notable pixel, and finds the pixel value of the SD pixel as the optimum notable pixel for obtaining the prediction value of the original HD picture.

Also, the optimizing section 22 carries out the foregoing processing using all the SD pixels constituting the SD picture of one frame (or one field) from the preprocessing section 21, as notable pixels, and then carries out adaptive processing using the optimum SD picture thus obtained, thereby finding a set of prediction coefficients for every class for further reducing the prediction error. That is, the optimizing section 22 updates the set of prediction coefficients for every class by using the optimum SD picture so that the prediction error is further reduced. The optimizing section 22 repeats the optimization processing using the set of prediction coefficients for every class. Then, when the absolute value sum of the prediction error for one frame becomes not more than a predetermined threshold value, or when the set of prediction coefficients for every class is updated for a

predetermined number of times, the optimum SD picture and the set of prediction coefficients provided at that time are outputted as coded data as the result of coding of the HD picture.

Fig.8 shows an example of the structure of the preprocessing section 21 of Fig.7.

The HD picture to be coded is supplied to a thinning circuit 31 and a virtual pixel forming circuit 32. The thinning circuit 31 reduces the number of pixels of the HD picture by thinning so as to form an SD picture, and supplies the SD picture to the virtual pixel forming circuit 32. Specifically, the thinning circuit 31 divides the HD picture into square blocks consisting of three horizontal pixels × three vertical pixels, that is, nine pixels, and uses the average value of several pixels (as later described) of the individual blocks as the pixel value of the center pixel, thereby forming the SD picture. Thus, the thinning circuit 31 forms the SD picture consisting of SD pixels indicated by ○ in Fig.9B from the HD picture consisting of HD pixels indicated by • in Fig.9A by thinning the HD picture to 1/9.

Also, the thinning circuit 31 may extract only the center pixel of the above-described blocks so as to form the SD picture.

The virtual pixel forming circuit 32 assumes a virtual pixel near an SD pixel constituting the SD picture from the

thinning circuit 31 so as to find the pixel value of the virtual pixel from the HD picture. Specifically, the virtual pixel forming circuit 32 assumes, for example, virtual pixels indicated by ◎ in Fig.10 at upper left, lower left, upper right and lower right positions of SD pixels indicated by ○ in Fig.10. Then, the virtual pixel forming circuit 32 finds an average value of the pixel values of, for example, four HD pixels (indicated by rectangles of dotted lines in Fig.9A) corresponding to the positions of the virtual pixels, and uses this average value as the pixel value of the virtual pixels.

In addition, the virtual pixel forming circuit 32 causes one virtual pixel to correspond to one SD pixel, and allocates a part of the pixel value of the corresponding virtual pixel in place of a part of the pixel value of the SD pixel. Specifically, if the pixel value of the HD pixel is expressed by eight bits, the pixel value of the SD pixel and the virtual pixel as the average value thereof may also be expressed by eight bits. In this case, the virtual pixel forming circuit 32 allocates the most significant bit (MSB) of the pixel value of the virtual pixel in place of four bits on the least significant bit (LSB) side of the pixel value of the SD pixel. In short, the four bits taken out from the SD pixel are allocated on the MSB side while the four bits taken out from the virtual pixel are allocated on the LSB side so as to form data of eight bits, and this data is used as the pixel value of the SD pixel.

The SD picture constituted by such SD pixels is supplied to the optimizing section 22 (Fig.7).

Referring to the flowchart of Fig.12, the operation of the preprocessing section 21 will now be described.

When the HD picture to be coded is inputted to the preprocessing section 21, the HD picture is supplied to the thinning circuit 31 and the virtual pixel forming circuit 32. On receiving the HD picture, the thinning circuit 31 thins the number of pixels of the HD picture to form an SD picture.

Specifically, at step S1, the thinning circuit 31 divides the HD picture into blocks of the HD picture consisting of 3×3 pixels, and the operation proceeds to step S2. In this embodiment, on the assumption that the HD picture includes a luminance signal Y and color-difference signals U, V, blocks of the luminance signal and blocks of the color-difference signals are formed at step S1.

At step S2, one of the blocks is used as a notable block, and it is decided whether or not the notable block is a block of the luminance signal. If it is a block of the luminance signal (YES), the operation proceeds to step S3. If it is not (NO), the operation proceeds to step S4.

At step S3, the thinning circuit 31 calculates an average value of pixel values of five HD pixels located in a cross-shaped range crossing at the center HD pixel, included in the notable block, and uses the average value as the pixel value

of the center pixel (SD pixel) of the notable block. The operation then proceeds to step S5.

On the other hand, if it is decided at step S2 that the notable block is not a block of the luminance signal, that is, if the notable block is a block of the color-difference signal, the thinning circuit 31 at step S4 calculates an average value of pixel values of 3×3 HD pixels constituting the notable block, and uses the average value as the pixel value of the center pixel (SD pixel) of the notable block. The operation then proceeds to step S5.

At step S5, the thinning circuit 31 decides whether or not all the blocks formed at step S1 have been processed as notable blocks. If all the blocks have been processed as notable blocks, the operation proceeds to step S6. If not, the operation returns to step S2, where similar processing is repeated by newly using blocks, not used as notable blocks, as notable blocks. If the thinning circuit 31 decides at step S5 that all the blocks have been processed as notable blocks, that is, if the SD picture is formed, the thinning circuit 31 supplies the SD picture to the virtual pixel forming circuit 32.

At step S6, the virtual pixel forming circuit 32, supplied with the SD picture from the thinning circuit 31, uses one of the SD pixels constituting the SD picture as a notable pixel, and decides whether the notable pixel is of the luminance

signal or not. If the notable pixel is of the luminance signal, the operation proceeds to step S7. If not, the operation proceeds to step S9.

At step S7, the virtual pixel forming circuit 32 finds the pixel value of the virtual pixel corresponding to the notable pixel from the HD pixel as described above, and the operation proceeds to step S8. At step S8, the virtual pixel forming circuit 32 allocates four bits on the MSB side of the pixel value of the corresponding virtual pixel in place of four bits on the LSD side of the pixel value of the notable pixel, as described with reference to Fig.11. The operation then proceeds to step S9.

At step S9, the virtual pixel forming circuit 32 decides whether or not all the SD pixels have been processed as notable pixels. If all the SD pixels have been processed as notable pixels, the processing ends. If not, the operation returns to step S6, and similar processing is repeated by newly using SD pixels, not used as notable pixels, as notable pixels. That is, if it is decided at step S9 that all the SD pixels have been processed as notable pixels, the virtual pixel forming circuit 32 outputs the SD picture constituted by the SD pixels such that the four bits on the LSB side of the pixel value are replaced with the four bits on the MSB side of the pixel value of the virtual pixel, to the optimizing section 22 (Fig.7). Then, the processing ends.

The preprocessing section 21 repeats the above-described processing, for example, on the basis of one frame.

In this embodiment, the virtual pixels are formed only for the luminance signal, and a prediction tap constituted only by the SD pixels is used for the color-difference signal. Therefore, since replacement with the four bits on the MSB side of the pixel value of the virtual pixel is carried out only for the luminance signal, and such replacement is not carried out with respect to the color-difference signal.

Fig.13 shows an example of the structure of the optimizing section 22 of Fig.7.

The SD picture from the virtual pixel forming circuit 32 in the preprocessing section 21 is supplied to a classification adaptive processing (prediction coefficient generating) circuit 41 and a correcting circuit 42. The HD picture is supplied to the classification adaptive processing (prediction coefficient generating) circuit 41 and an error calculating circuit 44.

When supplied with the HD picture and with the SD picture from the preprocessing section 21, the classification adaptive processing (prediction coefficient generating) circuit 41 carries out adaptive processing for every class using the HD picture and the SD picture, thereby calculating a set of prediction coefficients w for every class. The classification adaptive processing (prediction coefficient generating) circuit 41 outputs the set of prediction coefficients to a

classification adaptive processing circuit 43 and a multiplexing circuit 46.

Fig.14 shows an example of the structure of the classification adaptive processing (prediction coefficient generating) circuit 41. In Fig.14, portions corresponding to those of the learning device of Fig.3 are denoted by the same numerals. That is, this classification adaptive processing (prediction coefficient generating) circuit 41 have a structure basically the same as that of the learning device of Fig.3, except that the thinning circuit 111 is not provided. However, the classifying circuit 112 and the prediction coefficient tap generating circuit 113 are supplied with the SD picture from the preprocessing section 21 or the correcting circuit 42. The delay circuit 114 is supplied with the same HD picture as the HD picture supplied to the preprocessing section 21. Thus, the operation with respect to class tap formation and prediction tap formation as later described differs. The operation of the classification adaptive processing (prediction coefficient generating) circuit 41 will be described later.

Referring to Fig.13 again, the correcting circuit 42 corrects the pixel value of the SD pixel constituting the SD picture under the control of a control circuit 45, and outputs the corrected pixel value to the classification adaptive processing (prediction coefficient generating) circuit 41, the

classification adaptive processing circuit 43 and the multiplexing circuit 46. The classification adaptive processing circuit 43 carries out adaptive processing using the SD pixel supplied from the correcting circuit 42 and the set of prediction coefficients w for every class supplied from the classification adaptive processing (prediction coefficient generating) circuit 41, thereby finding the prediction value of the HD pixel. The classification adaptive processing circuit 43 supplies the prediction value of the HD pixel to the error calculating circuit 44.

Fig.15 shows an example of the structure of the classification adaptive processing circuit 43. Portions corresponding to those of the picture converting device of Fig.1 are denoted by the same numerals. That is, the classification adaptive processing circuit 43 has a structure basically the same as that of the picture converting device of Fig.1, except that a coefficient RAM 104' which enables rewrite of the set of prediction coefficients w for every class is provided in place of the coefficient ROM 104. In this coefficient RAM 104', the set of prediction coefficients w for every class supplied from the classification adaptive processing (prediction coefficient generating) circuit 41 of Fig.13 is stored. Also, the operation with respect to class tap formation and prediction tap formation differs from that of the picture converting device of Fig.1. The operation of the

classification adaptive processing circuit 43 will be described later.

Referring to Fig.13 again, the error calculating circuit 44 calculates a prediction error of the prediction value of the HD pixel from the classification adaptive processing circuit 43 with respect to the true pixel value of the HD pixel, and outputs the prediction error to the control circuit 45. The control circuit 45 controls the correction quantity of the pixel value of the SD pixel in the correcting circuit 42 in accordance with the prediction error from the error calculating circuit 44. The multiplexing circuit 46 multiplexes the prediction coefficients w from the classification adaptive processing (prediction coefficient generating) circuit 41 and the corrected pixel value of the SD pixel from the correcting circuit 42, and outputs the multiplexing result as coded data.

Referring to the flowchart of Fig.16, the operation of the optimizing section 22 will now be described.

At step S11, on receiving the SD picture from the preprocessing section 21, the classification adaptive processing (prediction coefficient generating) circuit 41 carries out adaptive processing using the SD picture and the HD picture, thereby calculating a set of prediction coefficients w for every class.

Specifically, the classification adaptive processing

(prediction coefficient generating) circuit 41 sequentially uses the SD pixels constituting the SD picture as notable pixels, and forms taps for classification (hereinafter referred to as class tap) with respect to the notable pixels, thus carrying out classification. In this embodiment, class taps as follows are formed with respect to the notable pixels so as to carry out classification.

That is, with respect to the luminance signal, a class tap is formed by five SD pixels and four virtual pixels, that is, nine pixels in total, in a trapezoidal range centering the notable pixel, as shown in Fig.17A. Then, the difference between the maximum value and the minimum value of the pixel values of the nine pixels is employed as a dynamic range DR, and by using this dynamic range DR, one-bit ADRC processing is carried out on the notable pixel and the four virtual pixels adjacent thereto, that is, five pixels in total (surrounded by a dotted line in Fig.17A), of the class tap. The pattern of pixel value of the five pixels is used as the class of the notable pixel. Therefore, in this case, since the pattern of pixel value obtained by carrying out one-bit ADRC processing on the five pixels centering the notable pixel is expressed by five bits, the luminance signal is classified into any one of 32 ($=2^5$) classes.

As the pixel value of the virtual pixel, a value obtained by shifting (multiplying by 2^4) the four bits on the LSB side

of the pixel value of the SD pixel corresponding to the virtual pixel leftward by four bits and then adding 8 ($=2^3$), for example, is used. However, as the pixel value of the virtual pixel, a value obtained by shifting the four bits on the LSB side of the pixel value of the SD pixel leftward by four bits may be used, or a value obtained by shifting the four bits on the LSB side of the pixel value of the SD pixel leftward by four bits and then adding a value not smaller than 0 and smaller than 16 ($=2^4$) other than 8 may also be used.

With respect to the pixel value of the SD pixel, as described with reference to Fig.11, the four bits on the LSB side are the four bits on the MSB side of the pixel value of the corresponding virtual pixel. The value of the eight bits may be used as the pixel value of the SD pixel. However, as the pixel value of the SD pixel, a value obtained by replacing the four bits on the LSB side with a randomly generated value not smaller than 0 and smaller than 16 ($=2^4$) may also be used.

On the other hand, with respect to the color-difference signal, a class tap is formed by nine SD pixels in a square range centering the notable pixel, as shown in Fig.17B. The difference between the maximum value and the minimum value of the pixel values of the nine pixels is employed as a dynamic range DR, and by using this dynamic range DR, one-bit ADRC processing is carried out on five SD pixels

(surrounded by a dotted line in Fig.17B) in a trapezoidal range centering the notable pixel. Then, the pattern of pixel value of the five pixels is used as the class of the notable pixel. Therefore, in this case, since the pattern of pixel value obtained by carrying out one-bit ADRC processing on the five pixels centering the notable pixel is expressed by five bits, the color-difference signal is classified into any one of 32 ($=2^5$) classes, similarly to the luminance signal.

The classification adaptive processing (prediction coefficient generating) circuit 41 thus determines the class of the notable pixel, and then forms a prediction tap. Specifically, if the notable pixel is of the color-difference signal, the classification adaptive processing (prediction coefficient generating) circuit 41 forms a prediction tap by 35 SD pixels (indicated by ○ of solid line or dotted line in Fig.18) consisting of 7×5 (longitudinal × lateral) pixels centering the notable pixel, as shown in Fig.18. If the notable pixel is of the luminance signal, the classification adaptive processing (prediction coefficient generating) circuit 41 forms a prediction tap by 35 SD pixels, using the virtual pixels adjacent to the notable pixel in place of the upper left, lower left, upper right and lower right SD pixels (indicated by ○ in Fig.18) of the 7×5 pixels.

Then, the classification adaptive processing (prediction coefficient generating) circuit 41 establishes and solves the

normal equation of Equation 13 by using the prediction tap and the HD picture for every class, thereby finding a set of prediction coefficients w for every class. In this case, the normal equation is established by using the HD pixels in the positional relation of the range surrounded by the rectangle of solid line in Fig.2 with respect to the notable pixel. The set of prediction coefficients w for every class found by the classification adaptive processing (prediction coefficient generating) circuit 41 is supplied to the classification adaptive processing circuit 43 and stored in the coefficient RAM 104'.

When the set of prediction coefficients w for every class is found by the classification adaptive processing (prediction coefficient generating) circuit 41, the optimizing section 22 uses one of the SD pixels constituting the SD picture from the preprocessing section 21 as a notable pixel, and decides whether the notable pixel is of the luminance signal or not, at step S12. If the notable pixel is of the luminance signal, the operation proceeds to step S13. If not, the operation proceeds to step S15.

At step S13, the correcting circuit 42, the classification adaptive processing circuit 43, the error calculating circuit 44 and the control circuit 45 carry out optimization processing on the four bits on the MSB side of the pixel value of the notable pixel, and the operation proceeds to step S14. At

step S14, the correcting circuit 42, the classification adaptive processing circuit 43, the error calculating circuit 44 and the control circuit 45 carry out optimization processing on the remaining four bits on the LSB side of the pixel value of the notable pixel, and the operation proceeds to step S16.

Meanwhile, if it is decided that the notable pixel is not of the luminance signal, that is, if the notable pixel is of the color-difference signal, the correcting circuit 42, the classification adaptive processing circuit 43, the error calculating circuit 44 and the control circuit 45 carry out optimization processing on the color-difference signal at step S15, and the operation proceeds to step S16.

At step S16, it is decided whether all the SD pixels constituting the SD picture from the preprocessing section 21 have been processed or not. If it is decided that all the SD pixels have not been processed, the operation returns to step S12, where similar processing is repeated by newly using the SD pixels, not used as notable pixels, as notable pixels.

If it is decided at step S16 that all the SD pixels have been processed as notable pixels, the operation proceeds to step S17, where it is decided whether or not the sum of prediction error for one frame of the prediction value of the HD pixel predicted from the SD pixels is equal to or smaller than a predetermined threshold ε. If it is decided at step S17 that the sum of prediction error for one frame is not equal to

or smaller than the predetermined threshold ε, the operation returns to step S11, where processing similar to the above-described processing is repeated. In this case, however, the classification adaptive processing (prediction coefficient generating) circuit 41 uses an optimum SD pixel value, as later described, outputted from the correcting circuit 42 instead of the pixel value of the SD pixel outputted from the preprocessing section 21 at step S11. That is, the optimum SD pixel from the correcting circuit 43 is inputted to the classifying circuit 112 and the prediction tap generating circuit 113 of Fig.14, so as to find (update) a set of prediction coefficients w for every class by similar processing.

If it is decided at step S17 that the sum of prediction error for one frame is equal to or smaller than the predetermined threshold ε, the operation proceeds to step S18. The classification adaptive processing (prediction coefficient generating) circuit 41 calculates a set of prediction coefficients w for every class by using the pixel value of the SD pixel outputted from the correcting circuit 42 at that time. Then, the pixel value of the SD pixel and the set of prediction coefficients w for every class are multiplexed into coded data by the multiplexing circuit 46, and the processing ends.

After that, when an HD picture and an SD picture of the

next frame are supplied, the optimizing section 22 carries out similar processing.

The optimization processing on the four bits on the MSB side of the pixel value of the notable pixel at step S13 of Fig.16 will now be described in detail with reference to the flowchart of Fig.19.

When the set of prediction coefficients w for every class is found by the classification adaptive processing (prediction coefficient generating) circuit 41 and is supplied to the classification adaptive processing circuit 43, one of the SD pixels constituting the SD picture from the preprocessing section 21 is used as a notable pixel, and at step S31, the control circuit 45 initializes a variable Δ expressing the correction quantity for correcting the pixel value of the notable pixel to, for example, 0. Also, at step S31, a variable S expressing the change quantity (hereinafter referred to as offset quantity) for changing the correction quantity is set to 16 as an initial value.

In the present case, since the four bits on the MSB side of the pixel value of the notable pixel are the target of processing, the offset quantity S is set to 16 ($=4^2$), which is the minimum value for changing the four bits on the MSB side.

In addition, at step S31, a variable i for counting the number of times of correction of the notable pixel is set to

-1 as an initial value, and the operation proceeds to step S32. At step S32, the number of times i makes increment only of 1, and the operation proceeds to step S33. In the case where adaptive processing is carried out using a correction value which is obtained by correcting the pixel value of the notable pixel only by the correction quantity Δ, a prediction error E of the prediction value of the HD pixel affected by the correction is calculated.

In this case, the correcting circuit 42 adds the correction quantity Δ to the pixel value of the notable pixel, and outputs the addition value as the pixel value of the notable pixel to the classification adaptive processing circuit 43. If the processing of step S33 is first carried out on the notable pixel, that is, if the number of times i = 0, the correction quantity Δ remains as the initial value of 0. Therefore, the correcting circuit 42 directly outputs the pixel value of the notable pixel.

The classification adaptive processing circuit 43 forms the prediction tap shown in Fig.17 similarly to the classification adaptive processing (prediction coefficient generating) circuit 41, and forms the prediction tap in the form shown in Fig.18. That is, the prediction tap is formed by the four virtual pixels adjacent to the notable pixel, in place of the upper left, lower left, upper right and lower right SD pixels farthest from the notable pixel from among the 7×5

SD pixels centering the notable pixel.

In addition, the notable pixel is classified in accordance with the class tap, and a set of prediction coefficients corresponding to the class thus obtained is selected from the sets of prediction coefficients supplied from the classification adaptive processing (prediction coefficient generating) circuit 41 and stored in the coefficient RAM 104'. Then, the linear primary formula of Equation 1 is calculated from the selected set of prediction coefficients and the prediction tap, thereby finding the prediction value of the pixel value of the HD pixel.

In addition, in the case where the pixel value of the notable pixel is corrected by the correction quantity Δ, the classification adaptive processing circuit 43 similarly finds the prediction value with respect the HD pixel affected by the correction.

Specifically, it is now assumed that an SD pixel A is corrected as a notable pixel, as shown in Fig.20. In this embodiment, the prediction tap is simply constituted by 7×5 SD pixels. When the prediction tap is constituted by such 7×5 SD pixels, the SD pixel A is included in the prediction tap and an SD pixel farthest from the SD pixel A becomes the notable pixel in the case where SD pixels B, C, D and E are used as notable pixels in the prediction tap constituted by 7×5 pixels. In this case where the SD pixels B, C, D and E

are used as notable pixels in the prediction tap constituted by 7×5 pixels, in this embodiment, the prediction values of the 3×3 HD pixels in ranges b, c, d and e surrounded by solid lines in Fig.20 are found, respectively. Therefore, if the pixel value of the SD pixel A as the notable pixel is corrected, the prediction values of 21×15 HD pixels in a range indicated by a dotted line in Fig.20, which is a minimum rectangle including the ranges b, c, d and e, are affected by the correction in the worst case.

Thus, in this embodiment, the classification adaptive processing circuit 43 finds at least the prediction values of such 21×15 HD pixels.

The prediction value of the HD pixel found by the classification adaptive processing circuit 43 is supplied to the error calculating circuit 44. The error calculating circuit 44 subtracts the true pixel value of the corresponding HD pixel from the prediction value of the HD pixel supplied from the classification adaptive processing circuit 43, and finds the square sum of the prediction error, which is, the subtraction value. This square sum is supplied as error information E to the control circuit 45.

On receiving the error information from the error calculating circuit 44, the control circuit 45 decides whether the number of times i is 0 or not, at step S34. If it is decided at step S34 that the number of times i is 0, that is,

if the error information E received by the control circuit 45 is obtained without carrying out correction of the notable pixel, the operation proceeds to step S35. A variable E_0 for storing the error information obtained without carrying out correction of the notable pixel (error information at the time of non-correction) is set to the error information E, and a variable E' for storing the previously obtained error information is also set to the error information E. In addition, at step S35, the correction quantity Δ makes increment by the offset quantity S, and the control circuit 45 controls the correcting section 42 to correct the pixel value of the notable pixel only by the correction quantity Δ thus obtained. After that, the operation returns to step S32, and similar processing is repeated.

In this case, since the number of times i makes increment by 1 so as to become 1 at step S32, it is decided at step S34 that the number of times i is not 0, and the operation proceeds to step S36. At step S36, it is decided whether the number of times i is 1 or not. In this case since the number of times i is 1, the operation proceeds to step S37, where it is decided whether or not the previous error information E' is equal to or greater than the current error information E. If it is decided at step S37 that the previous error information E' is not equal to or greater than the current error information E, that is, if the pixel value of the notable pixel

is corrected by the correction quantity Δ so as to increase the current error information E to be greater than the previous error information E' (error information in the case where no correction is carried out), the operation proceeds to step S38. The control circuit 45 defines the offset quantity S multiplied by -1 as a new offset quantity S, and makes increment on the correction quantity Δ by twice the offset quantity S. Then, the operation returns to step S32.

Specifically, if the pixel value of the notable pixel is corrected by the correction quantity Δ (in this case, Δ=S), thereby increasing the error in comparison with the case where no correction is carried out, the sign of the offset quantity S is reversed. (In this embodiment, since the offset quantity S is set to a positive value at step S31, the sign of the offset quantity S is reversed from positive to negative at step S38.) In addition, the correction quantity Δ which was previously S is caused to be -S.

On the other hand, if it is decided at step S37 that the previous error information E' is equal to or greater than the current error information E, that is, if the pixel value of the notable pixel is corrected by the correction quantity Δ so as to decrease the current error information E to be smaller than (or equal to) the previous error information E', the operation proceeds to step S39. The control circuit 45 makes increment on the correction quantity Δ by the offset quantity S, and

updates the previous error information E' to the current error information E. Then, the operation returns to step S32.

In this case, since the number of times i makes further increment by 1 so as to become 2 at step S32, it is decided at step S34 or S36 that the number of times is not 0 or 1. As a result, the operation proceeds from step S36 to step S40. At step S40, it is decided whether the number of times i is 2 or not. At this point, since the number of times i is 2, it is decided at step S40 that the number of times i is 2. The operation proceeds to step S41, where it is decided whether or not the error information E_0 at the time of non-correction is equal to or smaller than the current error information E and whether or not the offset quantity S is negative.

If it is decided at step S41 that the error information E_0 at the time of non-correction is equal to or smaller than the current error information E and that the offset quantity S is negative, that is, if the error is increased by correcting the notable pixel by +S or -S in comparison with the case where no correction is carried out, the operation proceeds to step S42, where the correction quantity Δ becomes 0. Then, the operation proceeds to step S46.

On the other hand, if it is decided at step S41 that the error information E_0 at the time of non-correction is not equal to or smaller than the current error information E, or that the offset quantity S is not negative, the operation proceeds to

step S43, where it is decided whether or not the previous error information E' is equal to or greater than the current error information E. If it is decided at step S43 that the previous error information E' is equal to or greater than the current error information E, that is, if the pixel value of the notable pixel is corrected by the correction quantity Δ so as to decrease the current error information E to be smaller than the previous error information E', the operation proceeds to step S44. The control circuit 45 makes increment on the correction quantity Δ by the offset quantity S, and updates the previous error information E' to the current error information E. Then, the operation returns to step S32.

In this case, since the number of times i makes further increment by 1 so as to become 3 at step S32, it is decided at step S34, S36, or S40 that the number of times is not 0, 1, or 2. As a result, the operation proceeds from step S40 to step S43. At step S43, loop processing of steps S32 to S34, S36, S40, S43 and S44 is repeated until it is decided that the previous error information E' is not equal to or greater than the current error information E.

If it is decided at step S43 that the previous error information E' is not equal to or greater than the current error information E, that is, the pixel value of the notable pixel is corrected by the correction quantity Δ so as to increase the current error information E to be greater than the

previous error information E', the operation proceeds to step S45. The control circuit 45 makes decrement on the correction quantity Δ by the offset quantity S, and the operation proceeds to step S46. That is, in this case, the correction quantity Δ has a value prior to the increase in the error.

At step S46, the control circuit 45 controls the correcting circuit 42, thereby correcting the pixel value of the notable pixel by the correction quantity Δ obtained at step S42 or S45. Thus, the pixel value of the notable pixel is corrected to be an optimum pixel value which minimizes the prediction error, for obtaining the prediction value by adaptive processing.

Thus, after the four bits on the MSB side of the pixel value of the notable pixel are optimized for finding the prediction value of the HD picture, the operation returns.

The optimization processing on the four bits on the LSB side of the pixel value of the notable pixel at step S14 of Fig.16 will now be described in detail with reference to the flowchart of Fig.21.

In this case, processing basically similar to that of steps S31 to S46 of Fig.19 is carried out at steps S51 to S66.

However, at step S51, the offset quantity S is set to 1 instead of 16 as an initial value. That is, in the present case, since the four bits on the LSB side of the pixel value

of the notable pixel are the target of processing, the offset quantity S is set to 1 ($=2^0$), which is the minimum value for changing the four bits on the LSB side.

At step S66, the pixel value of the notable pixel is corrected by the correction quantity Δ similarly to step S46 of Fig.19, and the pixel value of the virtual pixel corresponding to the notable pixel is also corrected by the quantity 16 ($=2^4$) times the correction quantity Δ, for the following reason. That is, the four bits on the LSB side of the notable pixel express the four bits on the MSB side of the virtual pixel as described with reference to Fig.11. If, for example, a virtual pixel adjacent to and obliquely leftward from the notable pixel corresponds to the notable pixel, as shown in Fig.22, correction of the four bits on the LSB side of the notable pixel leads to correction of the four bits on the MSB side of the pixel value of the virtual pixel which is adjacent to and on lower left side of the notable pixel.

The optimization processing in the case where the notable pixel is of the color-difference signal at step S15 of Fig.16 will now be described in detail with reference to the flowchart of Fig.23.

In this case, too, processing basically similar to that of steps S31 to S46 of Fig.19 is carried out at steps S71 to S86.

However, at step S71, the offset quantity S is set to 1 instead of 16 as an initial value. That is, with respect to the

color-difference signal, the offset quantity S is set to 1 ($=2^0$), which is the minimum value for changing the pixel value of eight bits.

Fig.24 shows an example of the structure of the receiving unit 4 of Fig.5.

A receiver/reproducing unit 71 reproduces the coded data recorded on the recording medium 2 or receives the coded data transmitted through the transmission line 3, and supplies the coded data to a separating section 72. The separating section 72 separates the coded data into picture data of the SD picture (optimum SD picture) and the set of prediction coefficients w for every class. The picture data of the SD picture and the set of prediction coefficients w for every class are supplied to a classification adaptive processing circuit 73.

The classification adaptive processing circuit 73 finds the prediction value of the HD picture, similarly to the classification adaptive processing circuit 43 constituting the optimizing section 22 shown in Fig.13, and outputs this prediction value. This decoded picture is substantially the same as the original picture.

Fig.25 shows an example of the structure of the classification adaptive processing circuit 73 of Fig.24. The classification adaptive processing circuit 73 includes a classifying circuit 201, a delay circuit 202, a prediction tap

generating circuit 203, a coefficient RAM 204, and a prediction processing circuit 205. These circuits have the structures similar to the classifying circuit 101, the delay circuit 102, the prediction tap generating circuit 103, the coefficient RAM 104', and the prediction processing circuit 105 of the classification adaptive processing circuit 43 of Fig.15, respectively.

In the classification adaptive processing circuit 73 thus constituted, when the set of prediction coefficients for every class is supplied from the separating section 72, the set of prediction coefficients for every class is stored in the coefficient RAM 204. Then, the classification adaptive processing circuit 73 carries out processing similar to that of the classification adaptive processing circuit 43, with respect to the SD picture supplied from the separating section 72, by using the set of prediction coefficients for every class stored in the coefficient RAM 204. Thus, the prediction value of the HD picture is found.

Specifically, as shown in the flowchart of Fig.26, the class tap as described in Figs.17A and 17B or the prediction tap as described in Fig.18 is formed by the classifying circuit 201 or the prediction tap generating circuit 203, at step S91. In addition, the classifying circuit 201 classifies the class tap, and supplies the class thus obtained as an address to the coefficient RAM 204. The coefficient RAM 204 reads out the

set of prediction coefficients corresponding to the class from the classifying circuit 201, and supplies the set of prediction coefficients to the prediction processing circuit 205.

At step S92, the prediction processing circuit 205 finds the prediction value of the HD picture by using the set of prediction coefficients from the coefficient RAM 204 and the prediction tap formed by the prediction tap generating circuit 203, and the operation ends.

On the receiving side, even when the receiving unit 4 as shown in Fig.24 is not used, the decoded picture may be obtained by carrying out normal interpolation using a device for decoding a thinned picture by simple interpolation, without using the prediction coefficients. However, the decoded picture obtained in this case is deteriorated in picture quality (resolution).

As described above, virtual pixels are assumed near the SD pixels constituting the SD picture obtained by compressing the HD picture, and the pixel value of the virtual pixel is found from the HD picture. Therefore, the prediction tap may be formed by a number of pixels close to the notable pixel. As a result, a decoded picture of high picture quality may be obtained by using the prediction tap for decoding.

Also, since four bits on the MSB side of the pixel value of the virtual pixel are arranged in place of four bits on the LSB side of the pixel value of the SD pixel, the coding

efficiency is not deteriorated.

In the above description, this invention is applied to the picture processing device for coding/decoding an HD picture. However, this invention may also be applied to the case where a picture or the like of standard resolution such as an SD picture is to be coded/decoded. For example, this invention may also be applied to the case where television signals of the standard system such as the NTSC system are to be coded/decoded. Particularly, this invention is effective for coding/decoding television signals of a so-called high-vision system having a large data quantity. Also, this invention may be applied to the case where so-called hierarchical coding for generating and decoding picture data of each hierarchy from an original picture is to be carried out.

In the above-described embodiment, though the prediction tap is formed by using virtual pixels only for the luminance signal, the prediction tap may be similarly formed by using virtual pixels for the color-difference signal.

Also, in the above-described embodiment, though the prediction tap is formed on the basis of 5×7 pixels, the prediction tap is not limited to 5×7 pixels.

In addition, in the above-described embodiment, the prediction tap consisting of 35 pixels as shown in Fig.18 is formed on the basis of a block of 5×7 pixels, that is, 35 pixels, in the case where the prediction tap is to be formed

by using virtual pixels. However, the prediction tap may also be formed by using a greater number of virtual pixels close to the notable pixel, instead of SD pixels far from the notable pixel, as shown in Fig.27.

Also, in the above-described embodiment, four bits on the MSB side of the pixel value of the virtual pixel are arranged in place of four pixels on the LSB side of the pixel value of the SD pixel. However, three or two bits on the MSB side of the virtual pixel may also be arranged in place of three or two bits on the LSB side of the pixel value of the SD pixel. However, according to the simulation conducted by the present Inventor, in the case where the pixel value of the SD pixel is expressed by eight bits, the optimum S/N ratio is obtained with respect to a decoded picture such that four bits on the MSB side of the pixel value of the virtual pixel are arranged in place of four bits on the LSB side of the pixel value of the SD pixel. Also, as the number of bits to replace the pixel value of the SD pixel increases, the gradation tends to improve.

Moreover, in the above-described embodiment, though the SD picture is formed by thinning the HD picture at a ratio 1/9 by the thinning circuit 31, the SD picture may also be formed by thinning the HD picture at other thinning ratios.

In the above-described embodiment, though one virtual pixel is provided between SD pixels which are obliquely

adjacent to each other as shown in Fig.10, two or more virtual pixels may be provided between such SD pixels.

In addition, in the above-described embodiment, the classification adaptive processing (prediction coefficient generating) circuit 41 is provided in the optimizing section 22 (Fig.13) constituting the transmitting unit 1 so as to update the set of prediction coefficients for every class. However, a set of prediction coefficients for every class found in advance may be used without updating the set of prediction coefficients. That is, it is possible to find a set of prediction coefficients for every class in advance by learning in the learning device as shown in Fig.25, and use the set of prediction coefficients in the classification adaptive processing circuit 43. In this case, the classification adaptive processing circuit 43 may have a structure similar to that of the picture converting device shown in Fig.1, and the set of prediction coefficients for every class found in advance by the learning device may be stored in the coefficient ROM 104. In this case, the classification adaptive processing (prediction coefficient generating) circuit 41 need not be provided, thus enabling simplification of the transmitting unit 1.

In the receiving unit 4 (Fig.24) corresponding to such transmitting unit 1, the set of prediction coefficients for every class found in advance is stored, so as to allow the classification adaptive processing circuit 73 to find the

prediction value by using the set of prediction coefficients for every class. In this case, the classification adaptive processing circuit 73 may have a structure similar to that of the picture converting device shown in Fig.1. The set of prediction coefficients for every class is found in advance by learning in the learning device shown in Fig.3, and the set of prediction coefficients for every class may be stored in the coefficient ROM 104.

In Fig.19, the correction quantity Δ which first minimizes the prediction error E is detected by correcting the pixel value of the notable pixel by 16 as the offset quantity S. However, it is also possible to find the prediction error E with respect to all the possible pixel values of the notable pixel, then detect the minimum value thereof, and correct the pixel value of the notable pixel by the correction quantity Δ. In this case, though processing is time-consuming, a decoded picture having a high S/N ratio may be obtained.

In addition, in the case where the prediction error E with respect to all the possible pixel values of the notable pixel is to be found, the initial value of the pixel value of the notable pixel may be any value (within the range of possible pixel values of the notable pixel). That is, in this case, no matter what value the initial value is, the correction quantity Δ for minimizing the prediction error E may be found.

The foregoing is similarly applied to the processing

described with reference to Figs.21 and 23.

Industrial Applicability

In the picture signal encoding device and the picture signal encoding method according to the present invention, a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal is generated, and a virtual pixel near is assumed a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal. A part of the pixel value of the compressed pixel is replaced with a part of the pixel value of the virtual pixel, and one of compressed pixels constituting the compressed picture signal is used as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel. A prediction value of the original picture signal is predicted from the prediction tap and a predetermined prediction coefficient, and a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal is calculated. The pixel value of the compressed pixel constituting the compressed picture signal is corrected in accordance with the prediction error. Thus, a decoded picture more proximate to the original picture may be obtained without deteriorating the coding efficiency.

In the picture signal decoding device and the picture

signal decoding method according to the present invention, one of compressed pixels constituting the coded picture signal is used as a notable pixel so as to form a prediction tap from pixels near the notable pixel, and a pixel value of a restored picture signal is generated from the prediction tap and a predetermined prediction coefficient. The coded picture signal to be decoded is generated by generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal, assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal, replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel, using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel, predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient, calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error. Thus, in the picture signal decoding device and the

picture signal decoding method according to the present invention, a decoded picture more proximate to the original picture may be obtained.

On a recording medium decodable by a machine according to the present invention, a recording signal is recorded. The recording signal is generated by generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal, assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal, replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel, using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel, predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient, calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error. Thus, a decoded picture more proximate to the original picture may be obtained from the recording signal.

Claims

1. A picture signal encoding device for encoding a picture signal comprising:

a compressing section for generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal;

a first calculating section for assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal;

a replacing section for replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel;

a forming section for using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel;

a predicting section for predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient;

a second calculating section for calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal; and

a correcting section for correcting the pixel value of the

* C L M S *

compressed pixel constituting the compressed picture signal in accordance with the prediction error.

2. The picture signal encoding device as claimed in claim 1, further comprising:

an arithmetic section for calculating the prediction coefficient on the basis of the original picture signal and the compressed picture signal or the corrected compressed picture signal; and

a transmitting section for transmitting an optimum compressed picture signal and the prediction coefficient.

3. The picture signal encoding device as claimed in claim 1, wherein the predetermined prediction coefficient is calculated in advance by learning from a learning picture signal and a learning compressed picture signal, and wherein the predicting section has a memory for storing the prediction coefficient.

4. The picture signal encoding device as claimed in claim 1, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal,

the device further comprising:

an arithmetic section for calculating the prediction coefficient for every class on the basis of the original picture signal and the compressed picture signal or the corrected

picture signal; and

a transmitting section for transmitting an optimum compressed picture signal and the prediction coefficient for every class;

the predicting section predicting the prediction value from the prediction coefficient of a class corresponding to the characteristics of the compressed picture signal and the prediction tap.

5. The picture signal encoding device as claimed in claim 1, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, and wherein the predicting section predicts the prediction value from the prediction coefficient of a class corresponding to the characteristics of the compressed picture signal and the prediction tap.

6. The picture signal encoding device as claimed in claim 5, wherein the prediction coefficient for every class is calculated from a learning picture signal and a learning compressed picture signal, for every class corresponding to characteristics of the learning compressed picture signal, and wherein the predicting section has a memory for storing the prediction coefficient for every class.

7. The picture signal encoding device as claimed in claim 1, wherein the replacing section replaces a predetermined bit

* C L M S *

from LSB of the pixel value of the compressed pixel with a predetermined bit from MSB of the pixel value of the virtual pixel.

8. A picture signal decoding device for decoding a coded picture signal comprising:

a forming section for using one of compressed pixels constituting the coded picture signal as a notable pixel so as to form a prediction tap from pixels near the notable pixel; and

a generating section for generating a pixel value of a restored picture signal from the prediction tap and a predetermined prediction coefficient;

the coded picture signal being generated by

generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal,

assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal,

replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel,

using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable

pixel and the virtual pixel,

predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient,

calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and

correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

9. The picture signal decoding device as claimed in claim 8, wherein the predetermined prediction coefficient is supplied together with the coded picture signal.

10. The picture signal decoding device as claimed in claim 8, wherein the predetermined prediction coefficient is calculated in advance from a learning picture signal and a learning compressed picture signal, and wherein the generating section has a memory for storing the prediction coefficient.

11. The picture signal decoding device as claimed in claim 8, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, the prediction coefficient for every class being supplied together with the coded picture signal.

12. The picture signal decoding device as claimed in claim 8, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, and wherein the generating section predicts the prediction value from the prediction coefficient of a class corresponding to the characteristics of the compressed picture signal and the prediction tap.

13. The picture signal decoding device as claimed in claim 12, wherein the prediction coefficient for every class is calculated from a learning picture signal and a learning compressed picture signal, for every class corresponding to characteristics of the learning compressed picture signal, and wherein the generating section has a memory for storing the prediction coefficient for every class.

14. The picture signal decoding device as claimed in claim 8, wherein a predetermined bit from LSB of the pixel value of the pixel of the coded picture signal is replaced with a predetermined bit from MSB of the pixel value of the virtual pixel.

15. A picture signal encoding method for encoding a picture signal comprising:

a step of generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal;

* C L M S *

a step of assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal;

a step of replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel;

a step of using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel;

a step of predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient;

a step of calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal; and

a step of correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

16. The picture signal encoding method as claimed in claim 15, further comprising:

a step of calculating the prediction coefficient on the basis of the original picture signal and the compressed picture signal or the corrected compressed picture signal; and

a step of transmitting an optimum compressed picture signal and the prediction coefficient.

17. The picture signal encoding method as claimed in claim 15, wherein the predetermined prediction coefficient is calculated in advance by learning from a learning picture signal and a learning compressed picture signal, and wherein the step of predicting the prediction value of the original picture signal uses the prediction coefficient.

18. The picture signal encoding method as claimed in claim 15, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal,

the method further comprising:

a step of calculating the prediction coefficient for every class on the basis of the original picture signal and the compressed picture signal or the corrected picture signal; and

a step of transmitting an optimum compressed picture signal and the prediction coefficient for every class;

the step of predicting the prediction value of the original picture signal predicting the prediction value from the prediction coefficient of a class corresponding to the characteristics of the compressed picture signal and the prediction tap.

19. The picture signal encoding method as claimed in claim

15, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, and wherein the step of predicting the prediction value of the original picture signal predicts the prediction value from the prediction coefficient of a class corresponding to the characteristics of the compressed picture signal and the prediction tap.

20. The picture signal encoding method as claimed in claim 19, wherein the prediction coefficient for every class is calculated from a learning picture signal and a learning compressed picture signal, for every class corresponding to characteristics of the learning compressed picture signal, and wherein the step of predicting the prediction value of the original picture signal uses the prediction coefficient for every class.

21. The picture signal encoding method as claimed in claim 15, wherein the step of replacing a part of the pixel value of the compressed pixel replaces a predetermined bit from LSB of the pixel value of the compressed pixel with a predetermined bit from MSB of the pixel value of the virtual pixel.

22. A picture signal decoding method for decoding a coded picture signal comprising:

a step of using one of compressed pixels constituting the

* C L M S *

coded picture signal as a notable pixel so as to form a prediction tap from pixels near the notable pixel; and

a step of generating a pixel value of a restored picture signal from the prediction tap and a predetermined prediction coefficient;

the coded picture signal being is generated by

generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal,

assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal,

replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel,

using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel,

predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient,

calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and

* C L M S *

correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

23. The picture signal decoding method as claimed in claim 22, wherein the predetermined prediction coefficient is supplied together with the coded picture signal.

24. The picture signal decoding method as claimed in claim 22, wherein the predetermined prediction coefficient is calculated in advance from a learning picture signal and a learning compressed picture signal, and wherein the step of generating the pixel value of the restored picture signal uses the prediction coefficient.

25. The picture signal decoding method as claimed in claim 22, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, the prediction coefficient for every class being supplied together with the coded picture signal.

26. The picture signal decoding method as claimed in claim 22, wherein the predetermined prediction coefficient is constituted by a prediction coefficient for every class corresponding to characteristics of the compressed picture signal, and wherein the step of generating the pixel value of the restored picture signal predicts the prediction value from the prediction coefficient of a class corresponding to the

* C L M S *

characteristics of the compressed picture signal and the prediction tap.

27. The picture signal decoding method as claimed in claim 26, wherein the prediction coefficient for every class is calculated from a learning picture signal and a learning compressed picture signal, for every class corresponding to characteristics of the learning compressed picture signal, and wherein the step of generating the pixel value of the restored picture signal uses the prediction coefficient for every class.

28. The picture signal decoding method as claimed in claim 22, wherein a predetermined bit from LSB of the pixel value of the pixel of the coded picture signal is replaced with a predetermined bit from MSB of the pixel value of the virtual pixel.

29. A recording medium decodable by a machine,

the recording medium having a recording signal recorded thereon,

the recording signal being generated by

generating a compressed picture signal having a number of pixels smaller than the number of pixels of an original picture signal,

assuming a virtual pixel near a compressed pixel of a pixel constituting the original picture signal so as to calculate the pixel value of the virtual pixel from the original picture signal,

* C L M S *

replacing a part of the pixel value of the compressed pixel with a part of the pixel value of the virtual pixel,

using one of compressed pixels constituting the compressed picture signal as a notable pixel so as to form a prediction tap from the compressed pixels near the notable pixel and the virtual pixel,

predicting a prediction value of the original picture signal from the prediction tap and a predetermined prediction coefficient,

calculating a prediction error of a prediction picture signal constituted by the predicted prediction value with respect to the original picture signal, and

correcting the pixel value of the compressed pixel constituting the compressed picture signal in accordance with the prediction error.

ABSTRACT

In the present invention, a virtual pixel (indicated by ◎ in Fig.18) is assumed near an SD pixel (indicated by ○ in Fig.18) constituting an SD picture obtained by thinning an HD picture, and the pixel value of the virtual pixel is found from the HD picture. A part of the pixel value of the virtual pixel is arranged in place of a part of the pixel value of the SD pixel. Then, one of the SD pixels is used as a notable pixel so as to form a prediction tap from the SD pixel around the notable pixel and the virtual pixel. By linear combination between the prediction tap and a predetermined prediction coefficient, adaptive processing for finding a prediction value of the HD picture is carried out. In addition, a prediction error of the prediction value found by adaptive processing with respect to the HD picture is calculated, and the pixel value of the notable pixel is corrected in accordance with the prediction error. Thus, a decoded picture more proximate to an original picture may be obtained without deteriorating the coding efficiency.

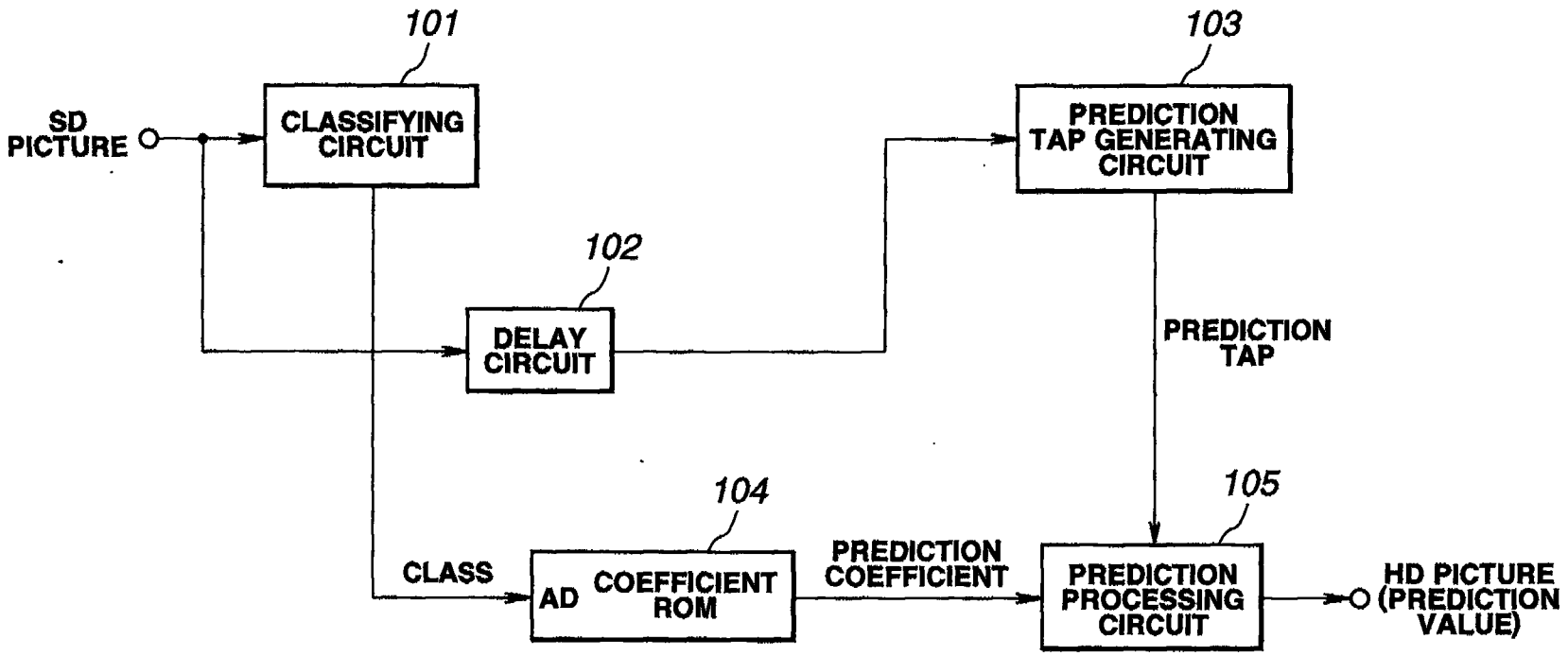

101
103
SD PICTURE
CLASSIFYING CIRCUIT
PREDICTION TAP GENERATING CIRCUIT
102
DELAY CIRCUIT
PREDICTION TAP
104
105
CLASS
AD
COEFFICIENT ROM
PREDICTION COEFFICIENT
PREDICTION PROCESSING CIRCUIT
HD PICTURE (PREDICTION VALUE)

FIG.1

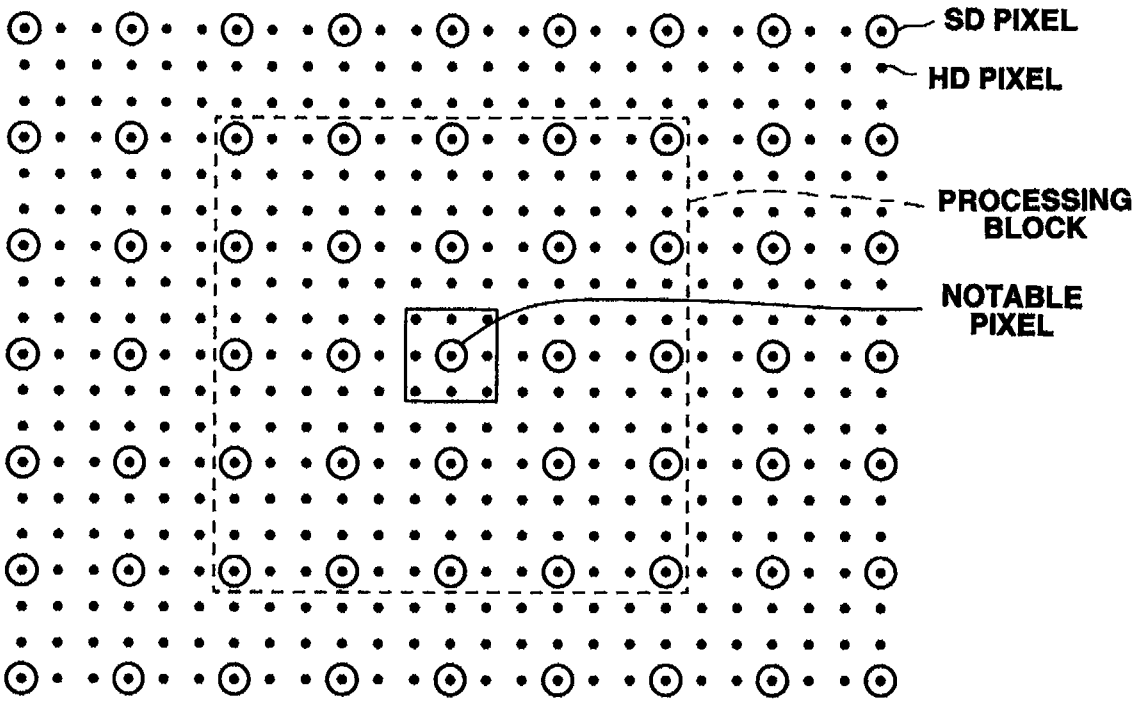


FIG.2

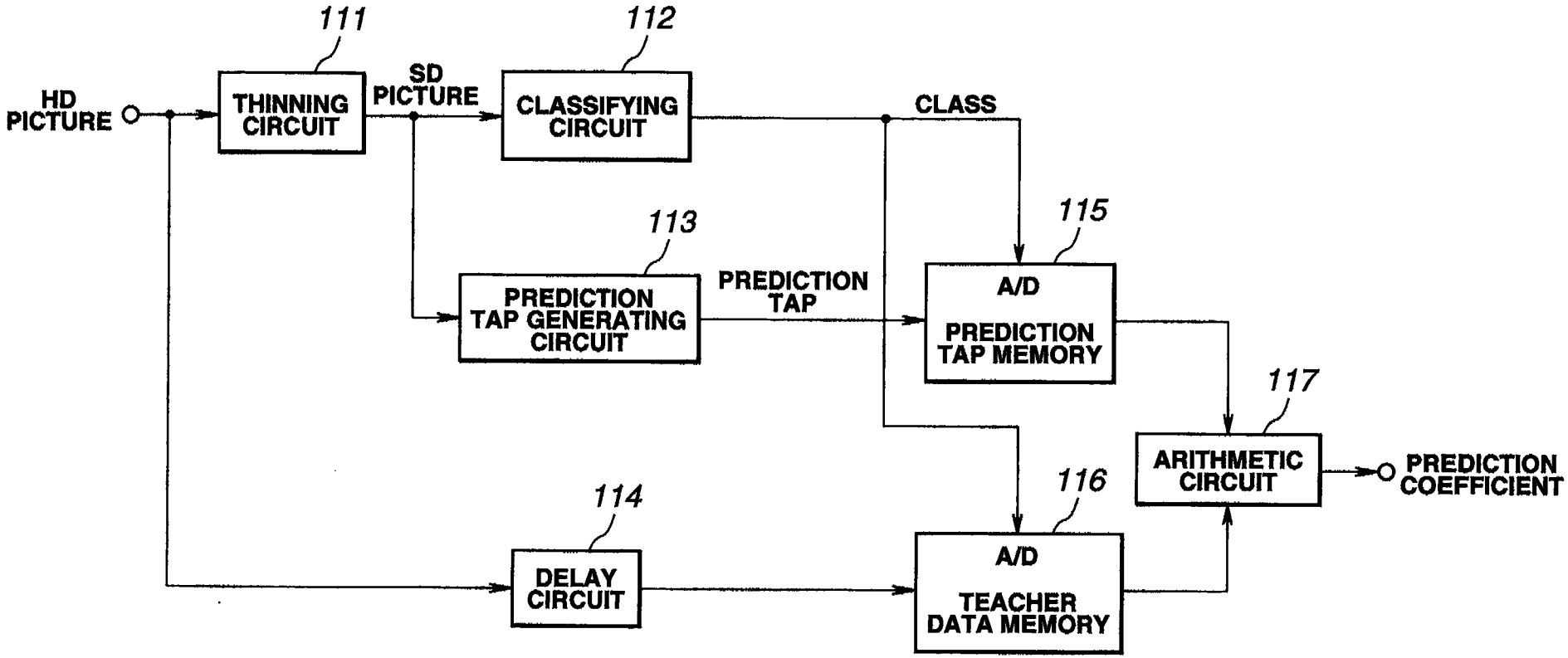

HD PICTURE
111
THINNING CIRCUIT
SD PICTURE
112
CLASSIFYING CIRCUIT
CLASS
113
PREDICTION TAP GENERATING CIRCUIT
PREDICTION TAP
115
A/D
PREDICTION TAP MEMORY
117
ARITHMETIC CIRCUIT
PREDICTION COEFFICIENT
114
DELAY CIRCUIT
116
A/D
TEACHER DATA MEMORY

FIG.3

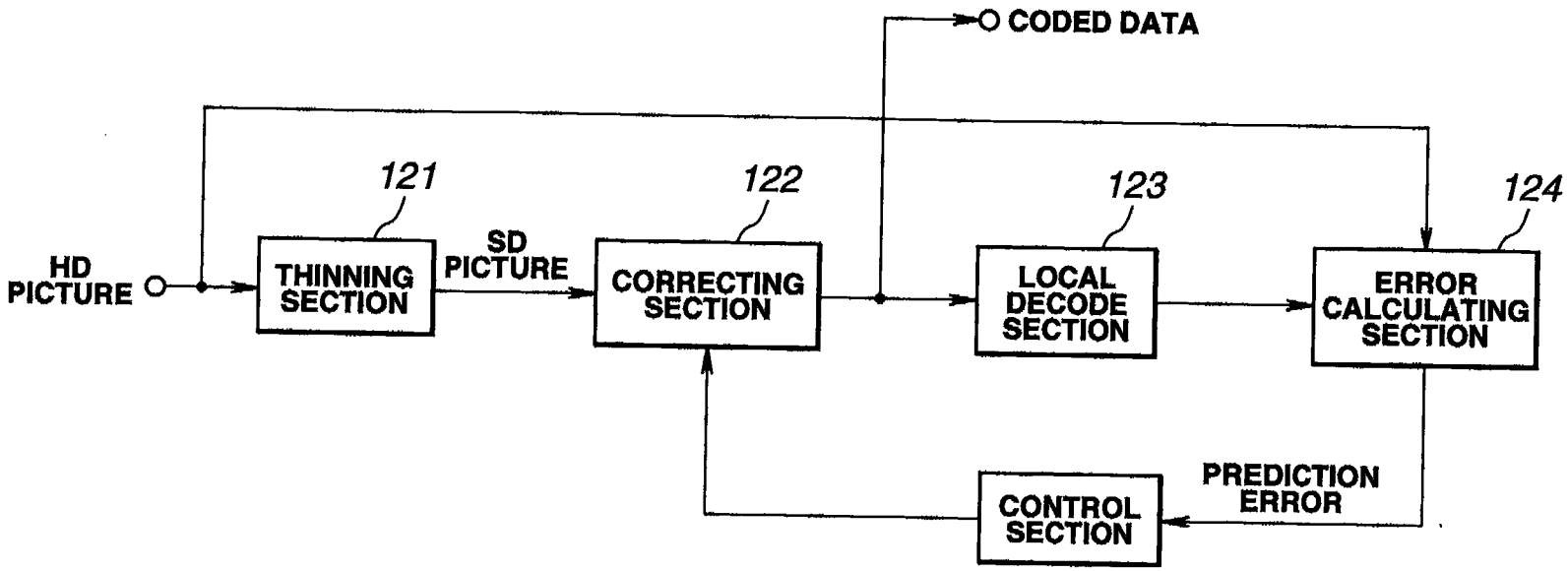

CODED DATA
121
122
123
124
HD PICTURE
THINNING SECTION
SD PICTURE
CORRECTING SECTION
LOCAL DECODE SECTION
ERROR CALCULATING SECTION
PREDICTION ERROR
CONTROL SECTION

FIG.4

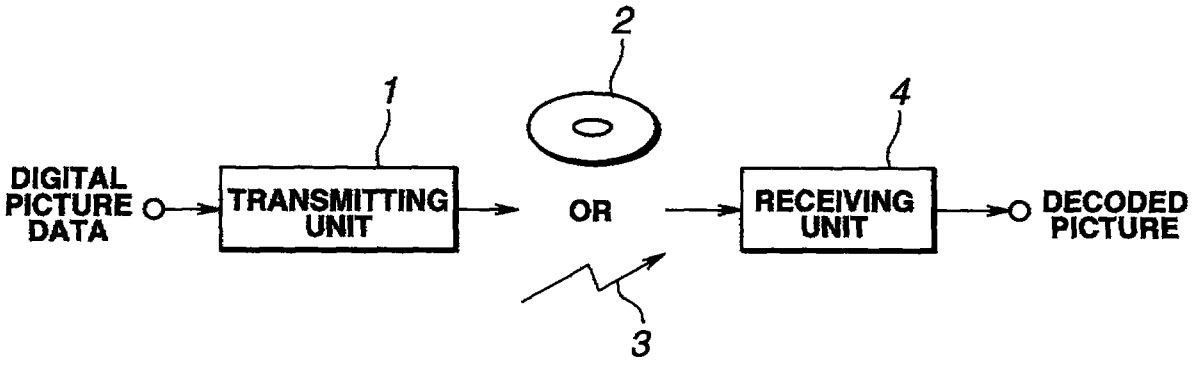

2
1
4
DIGITAL PICTURE DATA
TRANSMITTING UNIT
OR
RECEIVING UNIT
DECODED PICTURE
3

FIG.5

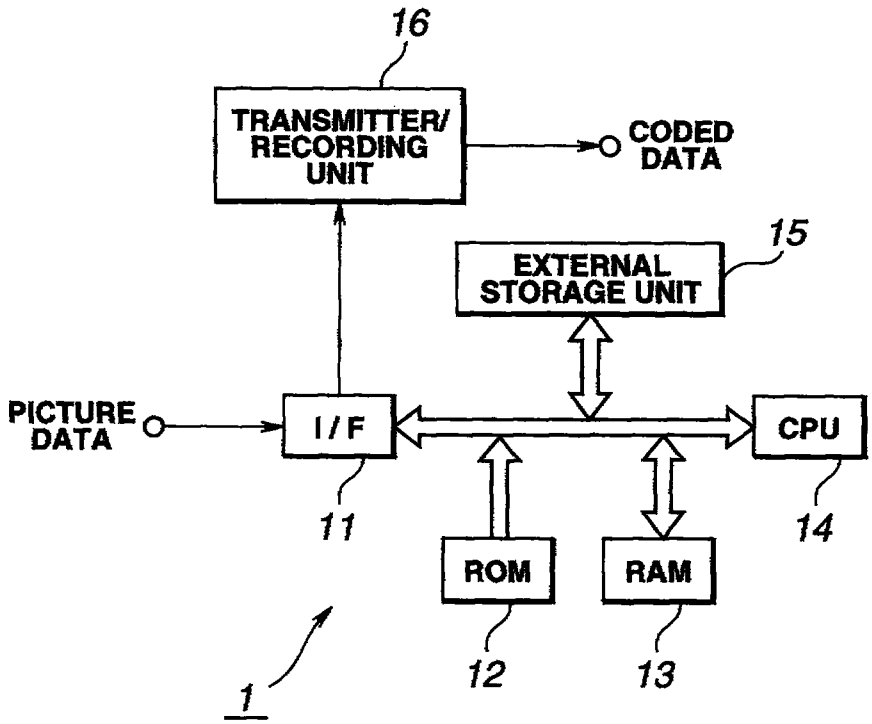

16
TRANSMITTER/ RECORDING UNIT
CODED DATA
15
EXTERNAL STORAGE UNIT
PICTURE DATA
I/F
CPU
11
14
ROM
RAM
12
13
1

FIG.6

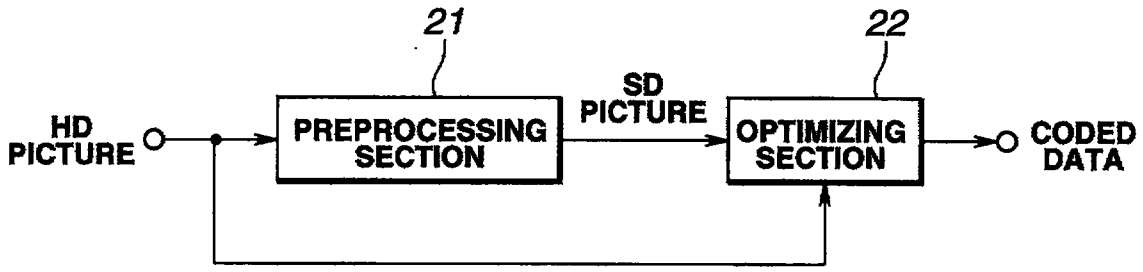

21
22
HD PICTURE
PREPROCESSING SECTION
SD PICTURE
OPTIMIZING SECTION
CODED DATA

FIG.7

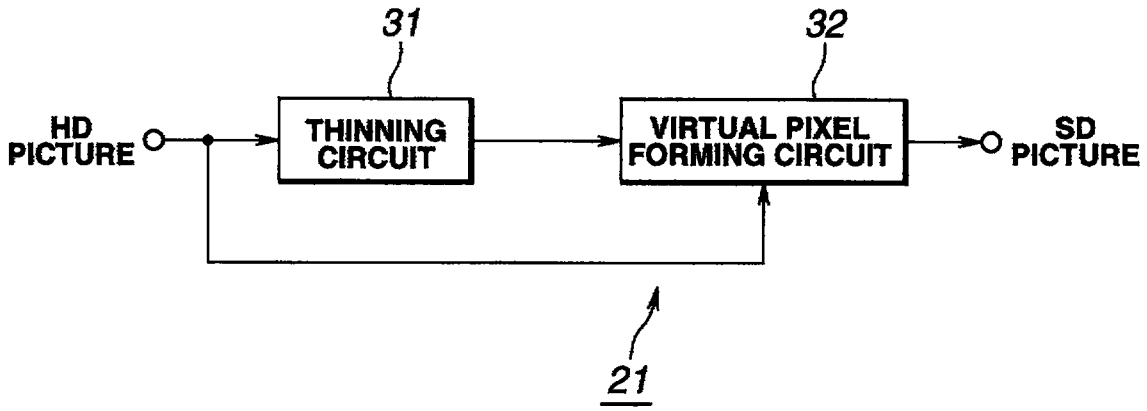

31
32
HD PICTURE
THINNING CIRCUIT
VIRTUAL PIXEL FORMING CIRCUIT
SD PICTURE
21

FIG.8

FIG.9A

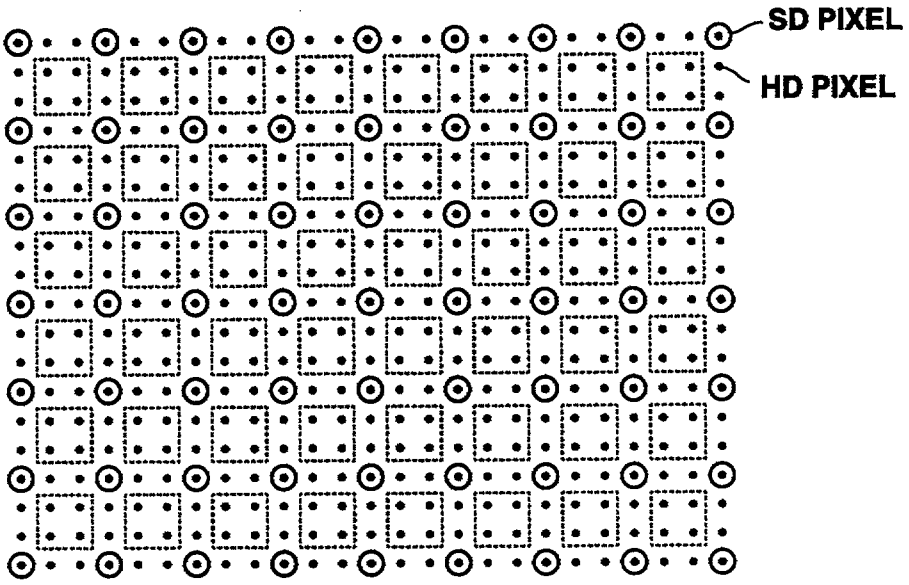
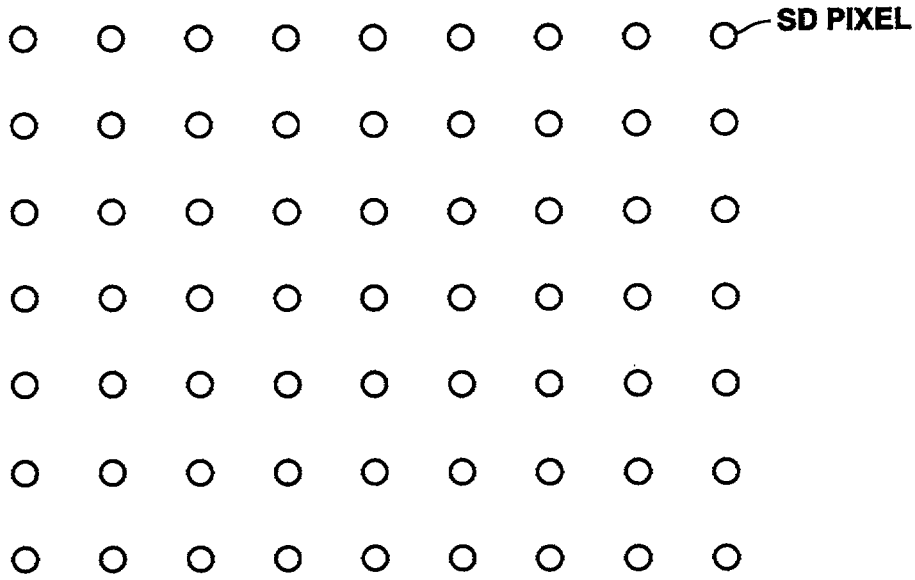


FIG.9B



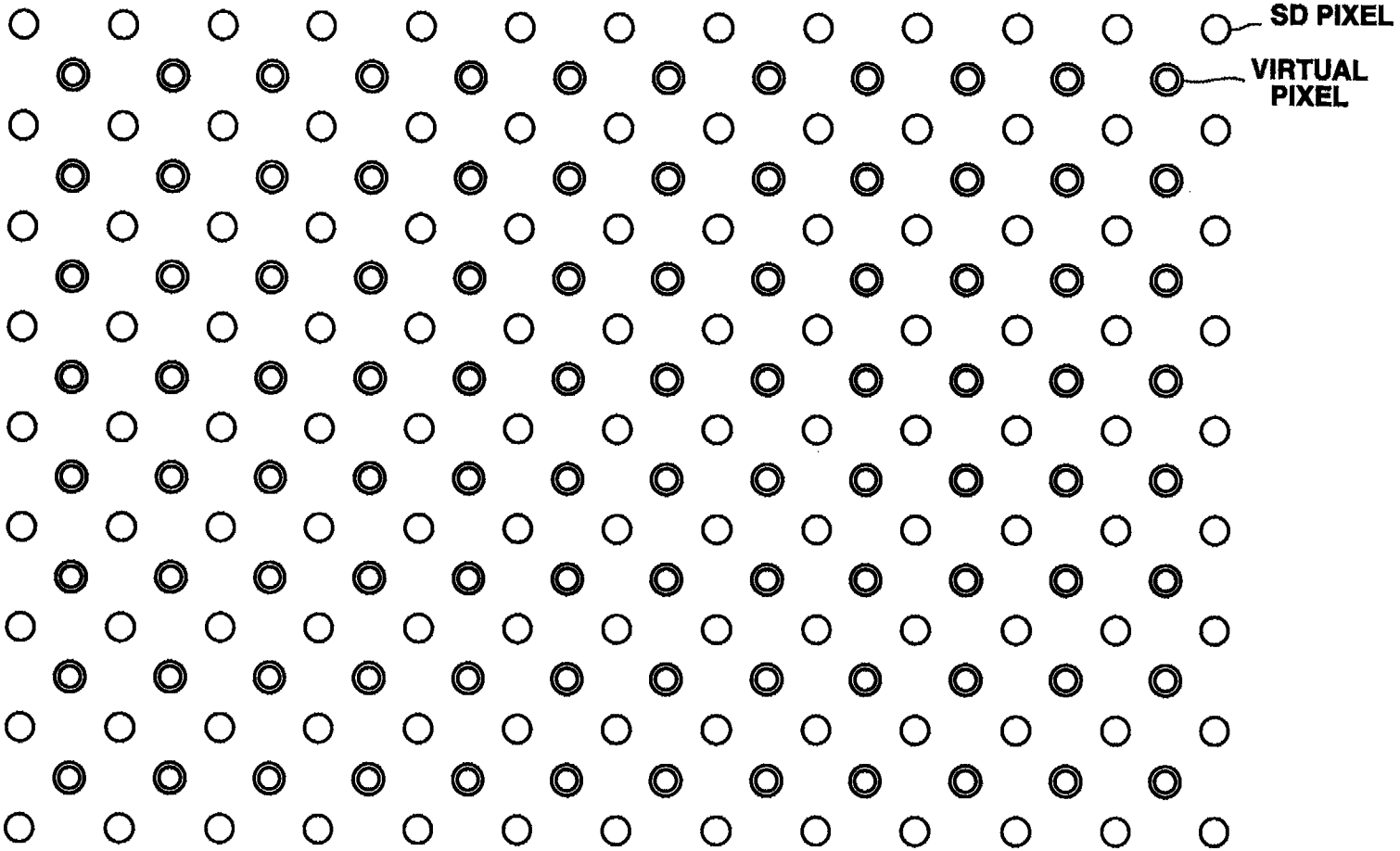


FIG.10

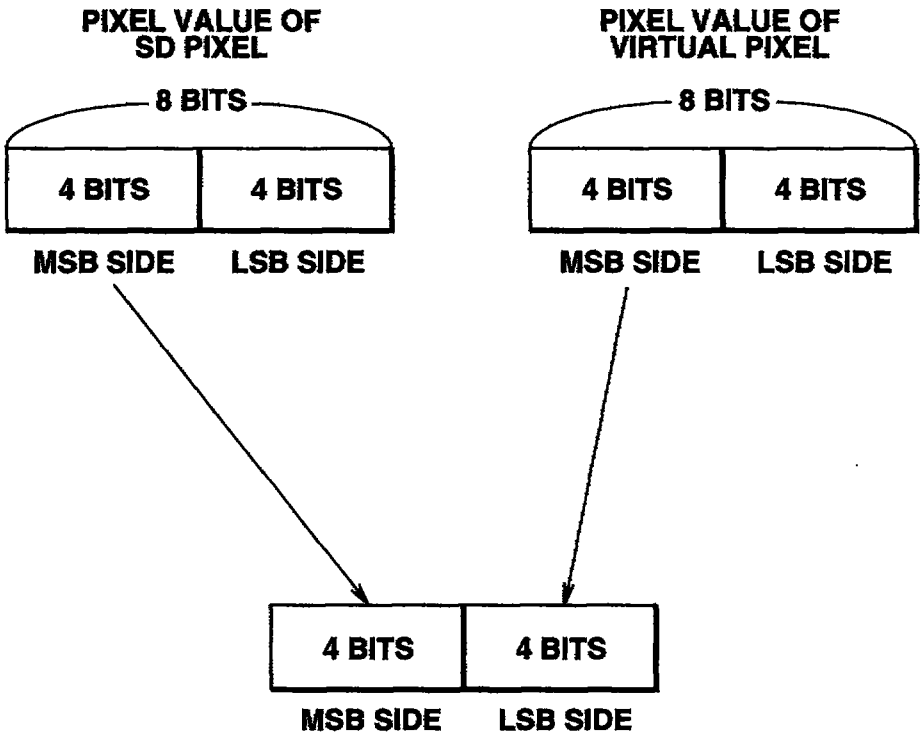

PIXEL VALUE OF SD PIXEL
8 BITS
4 BITS
4 BITS
MSB SIDE
LSB SIDE
PIXEL VALUE OF VIRTUAL PIXEL
8 BITS
4 BITS
4 BITS
MSB SIDE
LSB SIDE
4 BITS
4 BITS
MSB SIDE
LSB SIDE

FIG.11

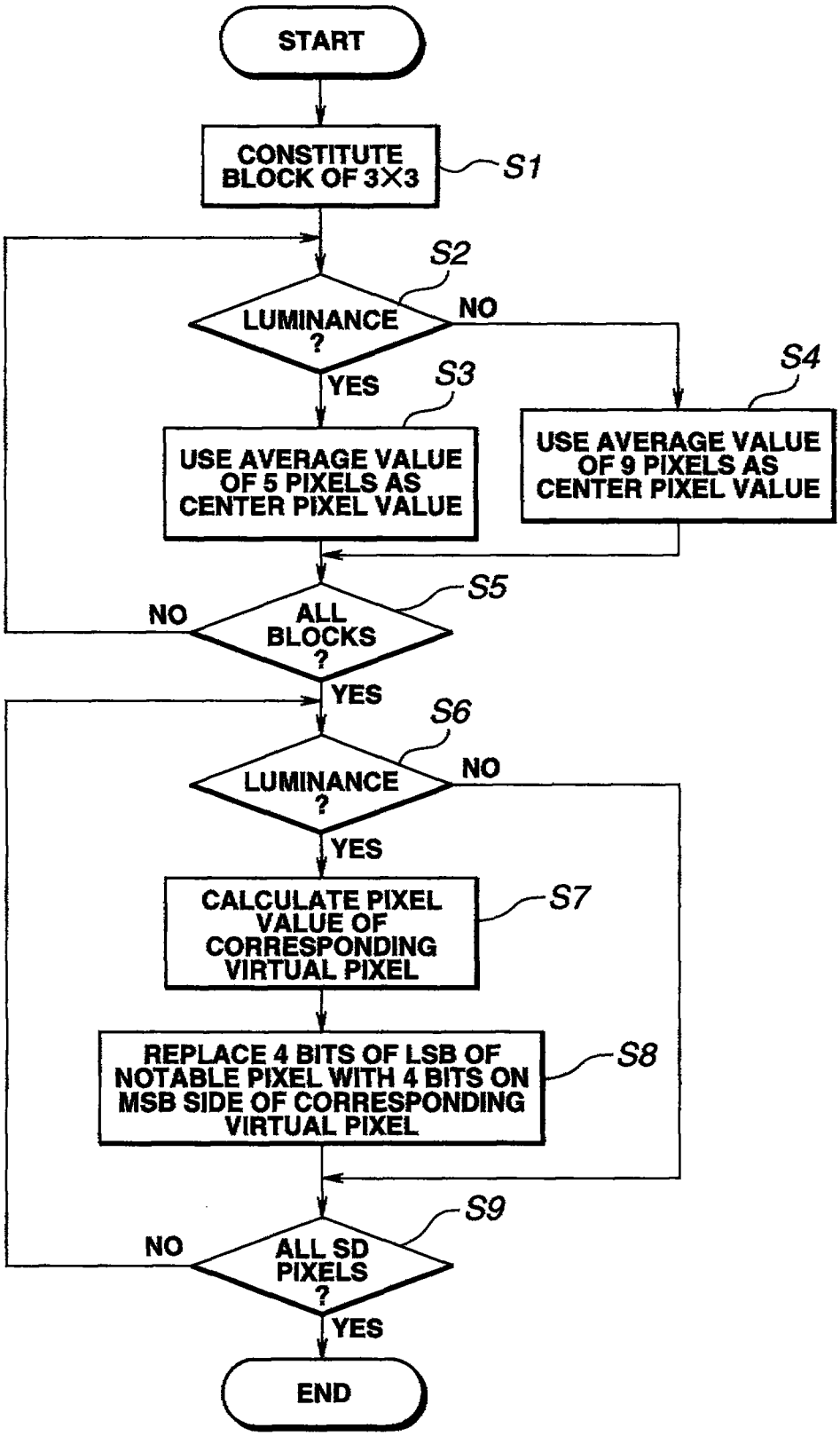

START
CONSTITUTE BLOCK OF 3X3
S1
S2
LUMINANCE ?
NO
YES
S3
USE AVERAGE VALUE OF 5 PIXELS AS CENTER PIXEL VALUE
S4
USE AVERAGE VALUE OF 9 PIXELS AS CENTER PIXEL VALUE
S5
ALL BLOCKS ?
NO
YES
S6
LUMINANCE ?
NO
YES
CALCULATE PIXEL VALUE OF CORRESPONDING VIRTUAL PIXEL
S7
REPLACE 4 BITS OF LSB OF NOTABLE PIXEL WITH 4 BITS ON MSB SIDE OF CORRESPONDING VIRTUAL PIXEL
S8
S9
ALL SD PIXELS ?
NO
YES
END

FIG.12

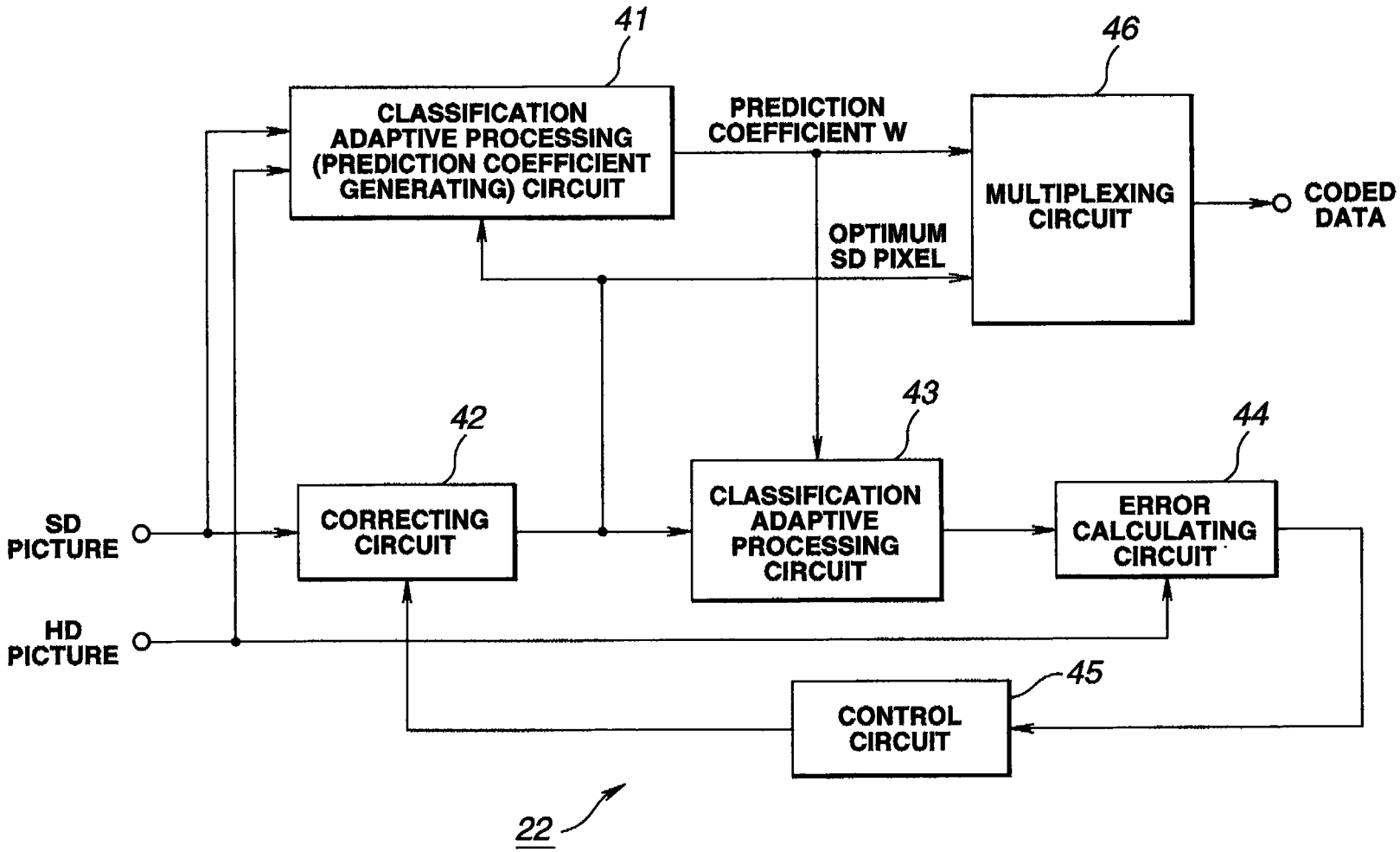

41
CLASSIFICATION ADAPTIVE PROCESSING (PREDICTION COEFFICIENT GENERATING) CIRCUIT
PREDICTION COEFFICIENT W
46
MULTIPLEXING CIRCUIT
CODED DATA
OPTIMUM SD PIXEL
42
CORRECTING CIRCUIT
43
CLASSIFICATION ADAPTIVE PROCESSING CIRCUIT
44
ERROR CALCULATING CIRCUIT
SD PICTURE
HD PICTURE
45
CONTROL CIRCUIT
22

FIG.13

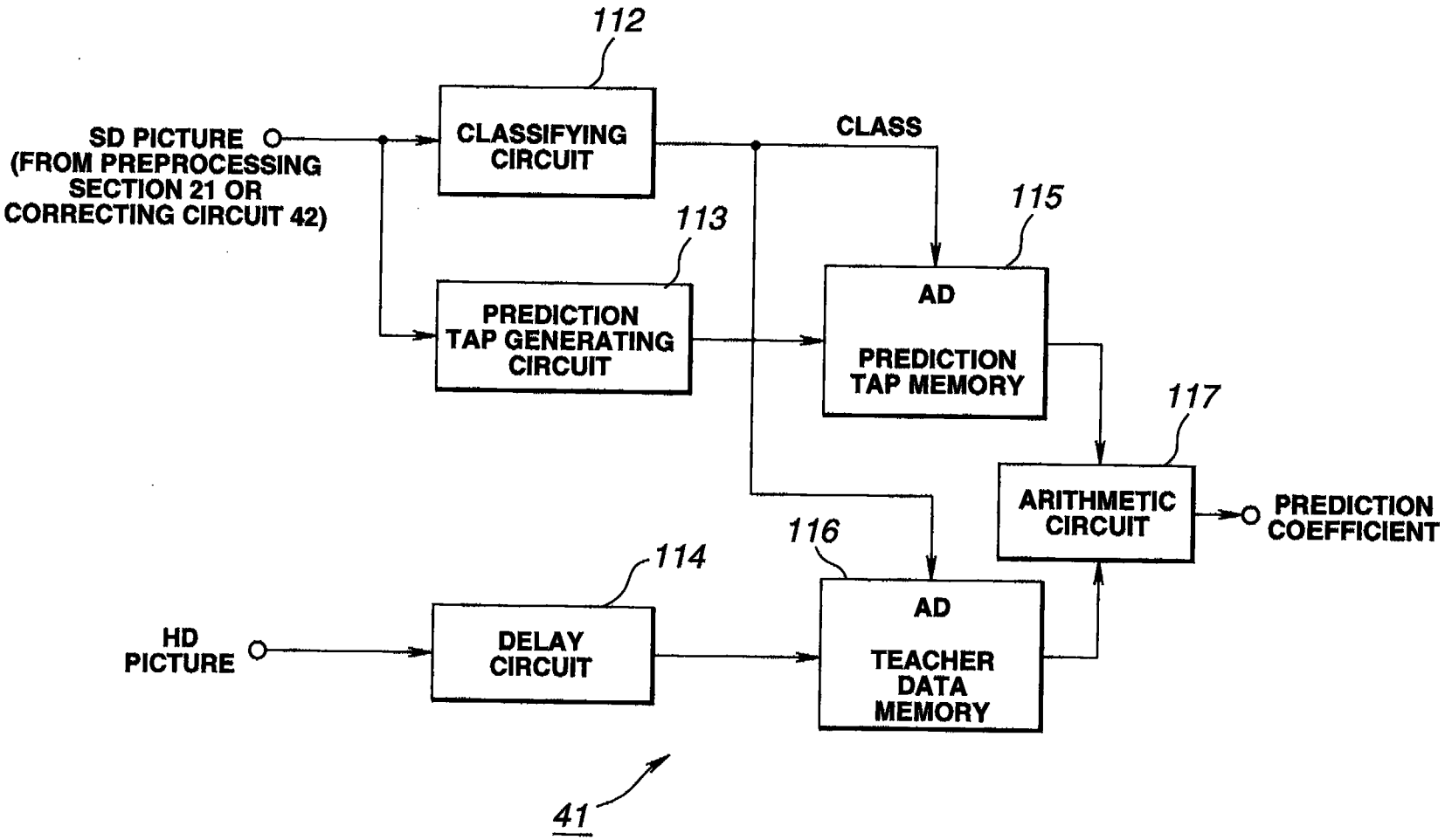

112
SD PICTURE
(FROM PREPROCESSING SECTION 21 OR CORRECTING CIRCUIT 42)
CLASSIFYING CIRCUIT
CLASS
115
113
PREDICTION TAP GENERATING CIRCUIT
AD
PREDICTION TAP MEMORY
117
ARITHMETIC CIRCUIT
PREDICTION COEFFICIENT
116
114
HD PICTURE
DELAY CIRCUIT
AD
TEACHER DATA MEMORY
41

FIG.14

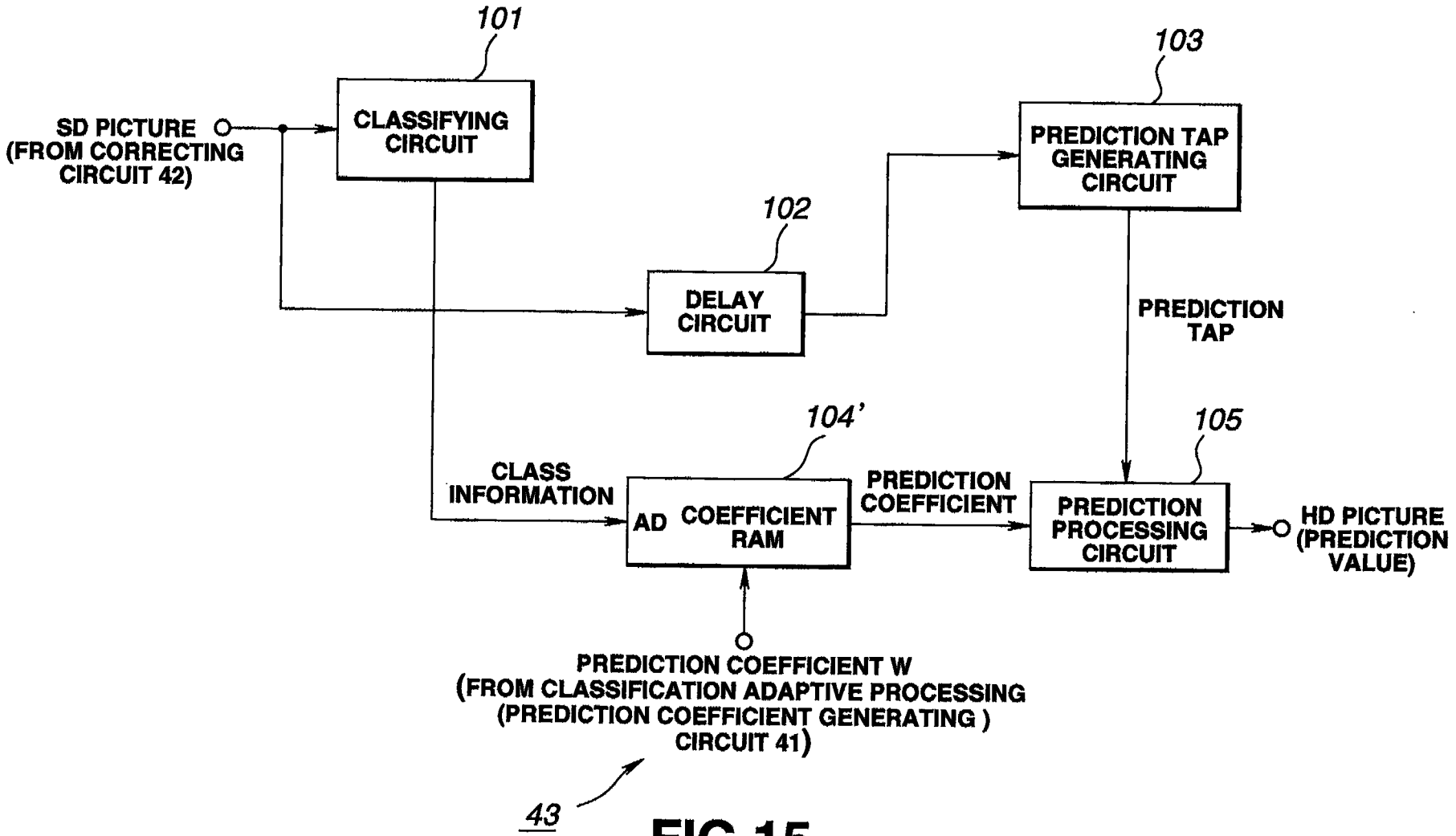

101
CLASSIFYING CIRCUIT
SD PICTURE (FROM CORRECTING CIRCUIT 42)
102
DELAY CIRCUIT
103
PREDICTION TAP GENERATING CIRCUIT
PREDICTION TAP
104'
CLASS INFORMATION
AD COEFFICIENT RAM
PREDICTION COEFFICIENT
105
PREDICTION PROCESSING CIRCUIT
HD PICTURE (PREDICTION VALUE)
PREDICTION COEFFICIENT W (FROM CLASSIFICATION ADAPTIVE PROCESSING (PREDICTION COEFFICIENT GENERATING) CIRCUIT 41)
43

FIG.15

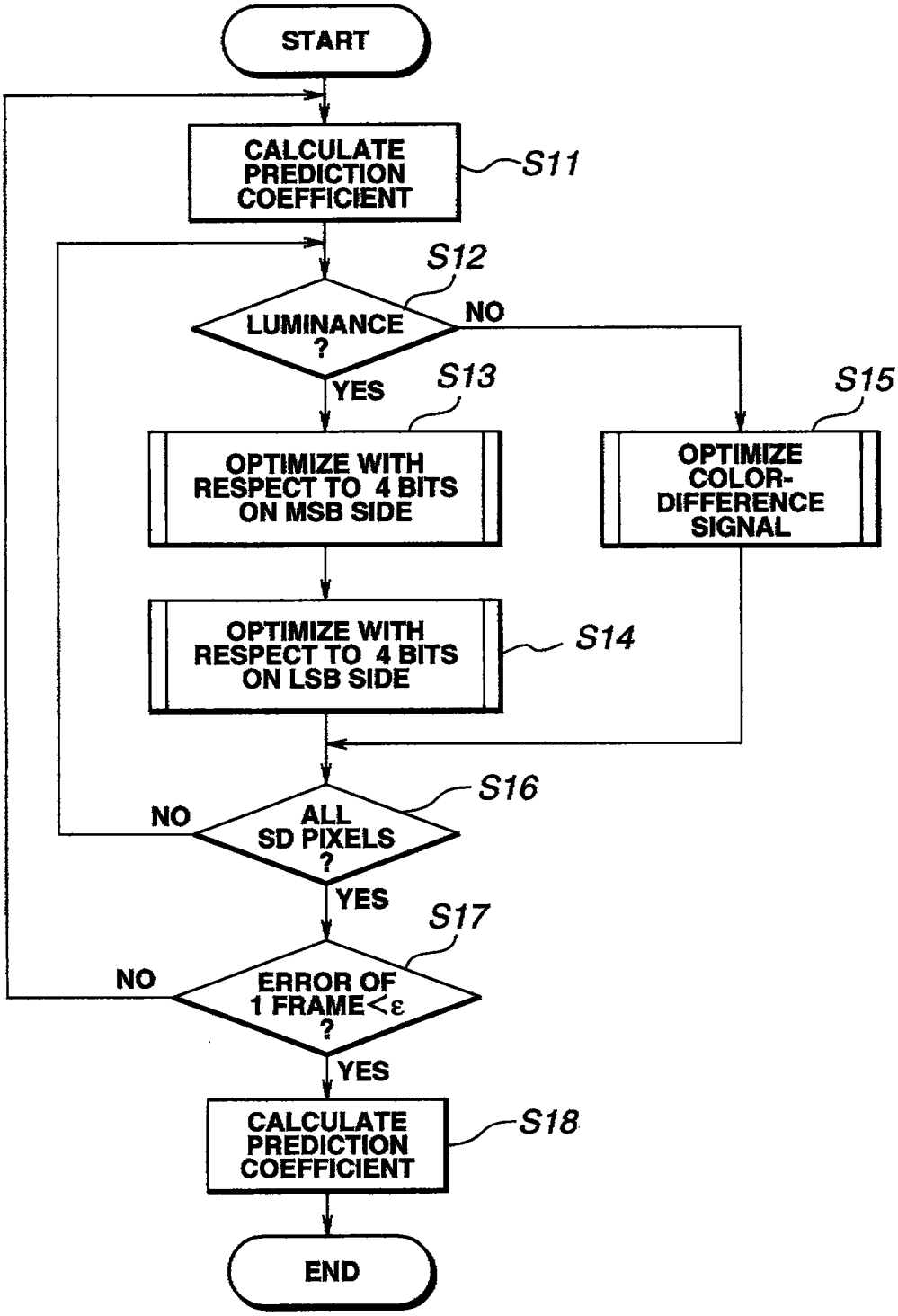

START
CALCULATE PREDICTION COEFFICIENT
S11
S12
LUMINANCE ?
NO
YES
S13
S15
OPTIMIZE WITH RESPECT TO 4 BITS ON MSB SIDE
OPTIMIZE COLOR-DIFFERENCE SIGNAL
OPTIMIZE WITH RESPECT TO 4 BITS ON LSB SIDE
S14
S16
NO
ALL SD PIXELS ?
YES
S17
NO
ERROR OF 1 FRAME<ε ?
YES
CALCULATE PREDICTION COEFFICIENT
S18
END

FIG.16

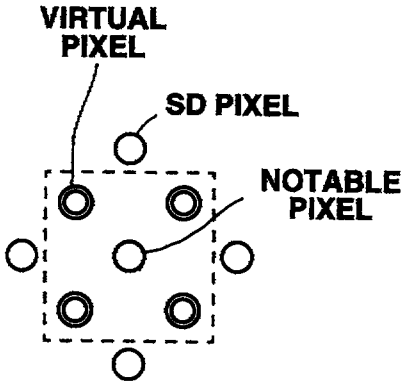


FIG.17A

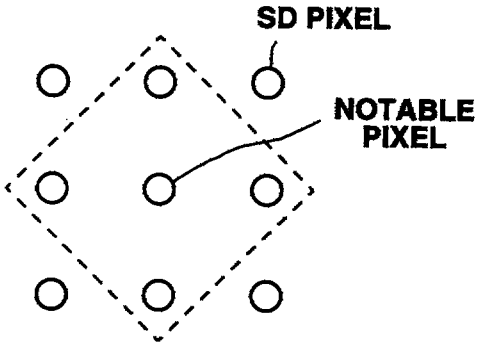


FIG.17B

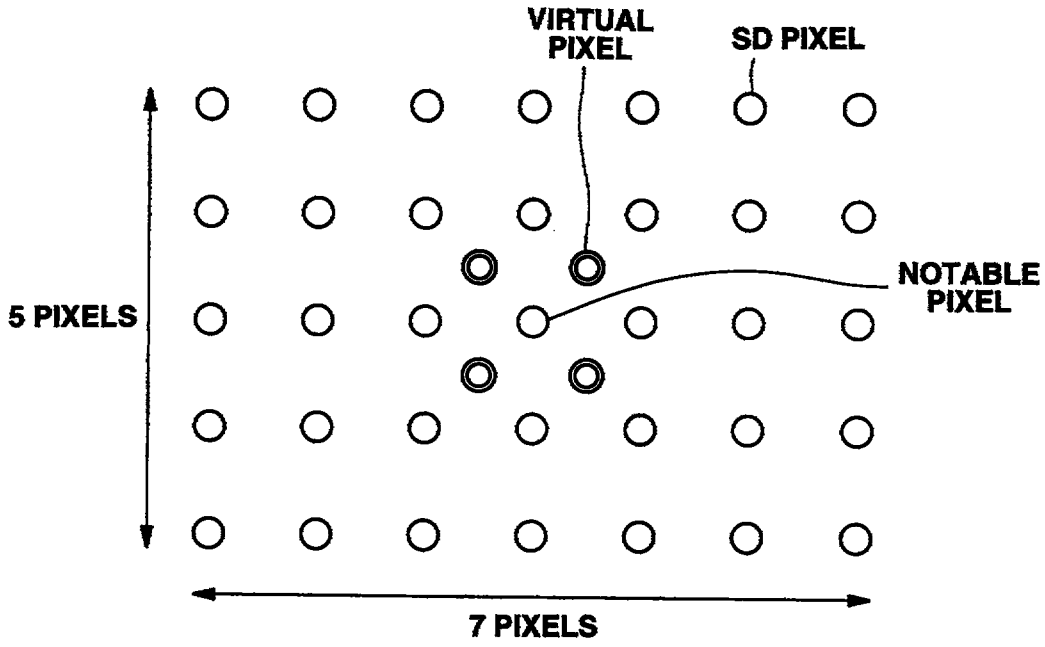


FIG.18

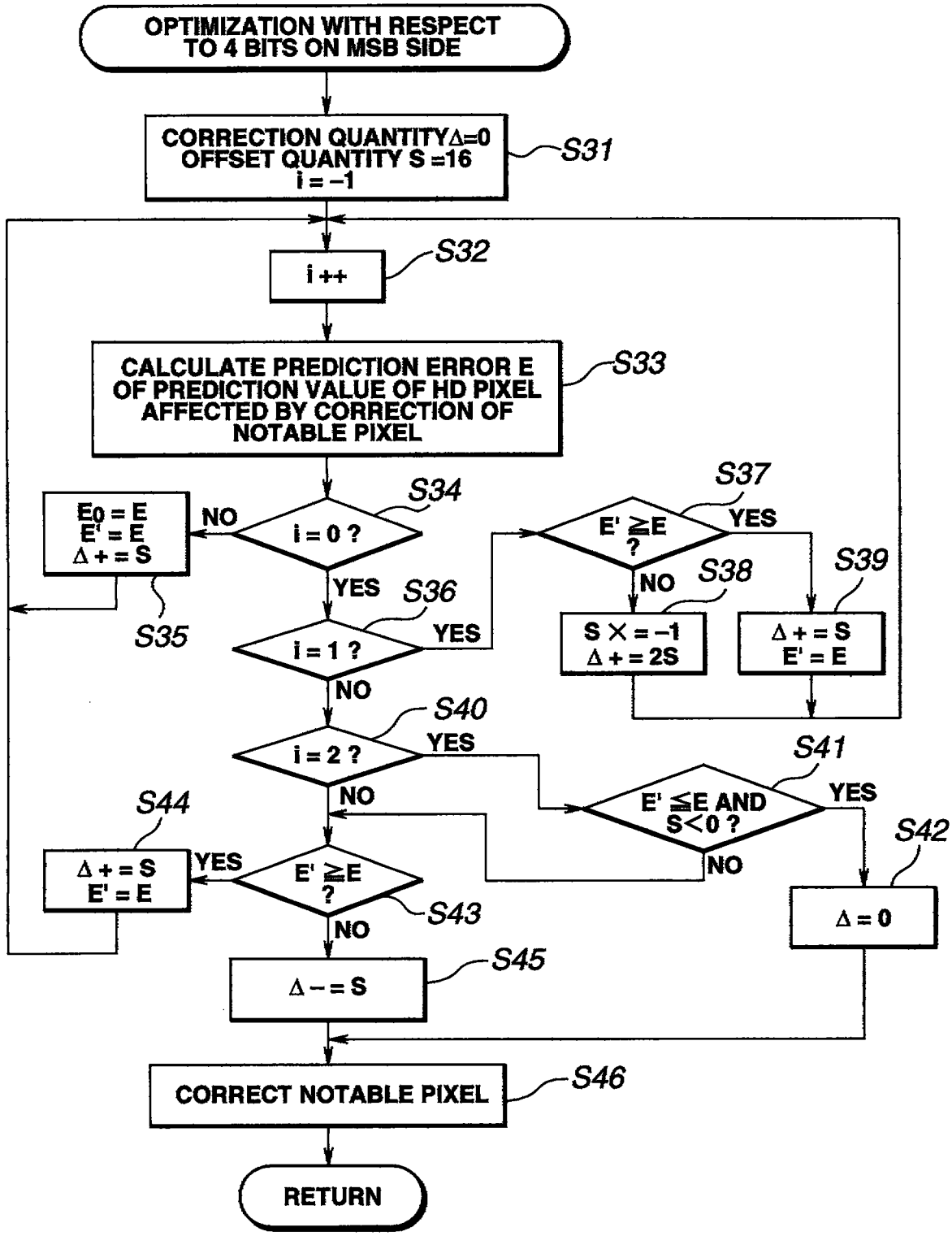

OPTIMIZATION WITH RESPECT TO 4 BITS ON MSB SIDE
CORRECTION QUANTITY Δ=0
OFFSET QUANTITY S =16
i = −1
S31
i ++
S32
CALCULATE PREDICTION ERROR E OF PREDICTION VALUE OF HD PIXEL AFFECTED BY CORRECTION OF NOTABLE PIXEL
S33
i = 0 ?
S34
NO
E0 = E
E' = E
Δ + = S
S35
YES
i = 1 ?
S36
YES
NO
E' ≧E ?
S37
YES
NO
S × = −1
Δ + = 2S
S38
Δ + = S
E' = E
S39
i = 2 ?
S40
YES
NO
E' ≦E AND S<0 ?
S41
YES
NO
Δ = 0
S42
Δ + = S
E' = E
S44
YES
E' ≧E ?
S43
NO
Δ − = S
S45
CORRECT NOTABLE PIXEL
S46
RETURN

FIG.19

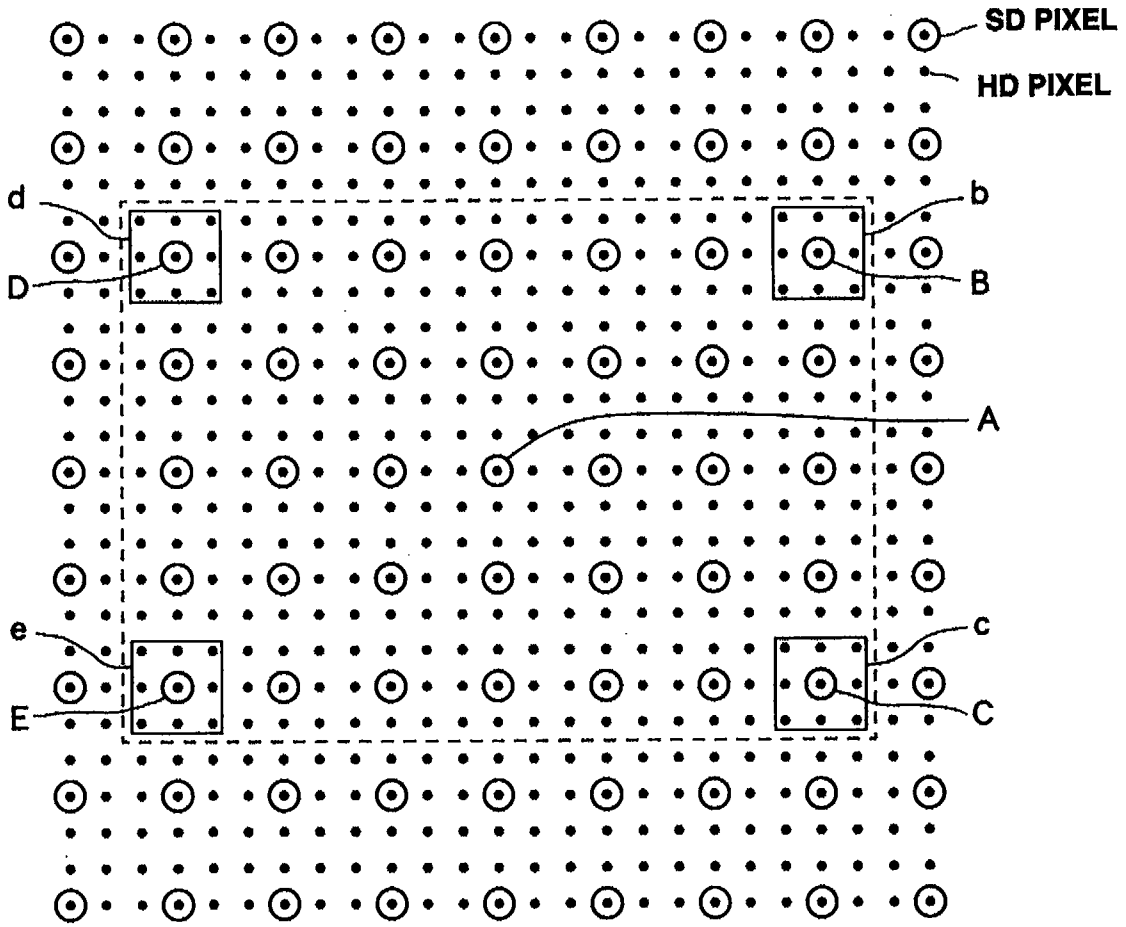


FIG.20

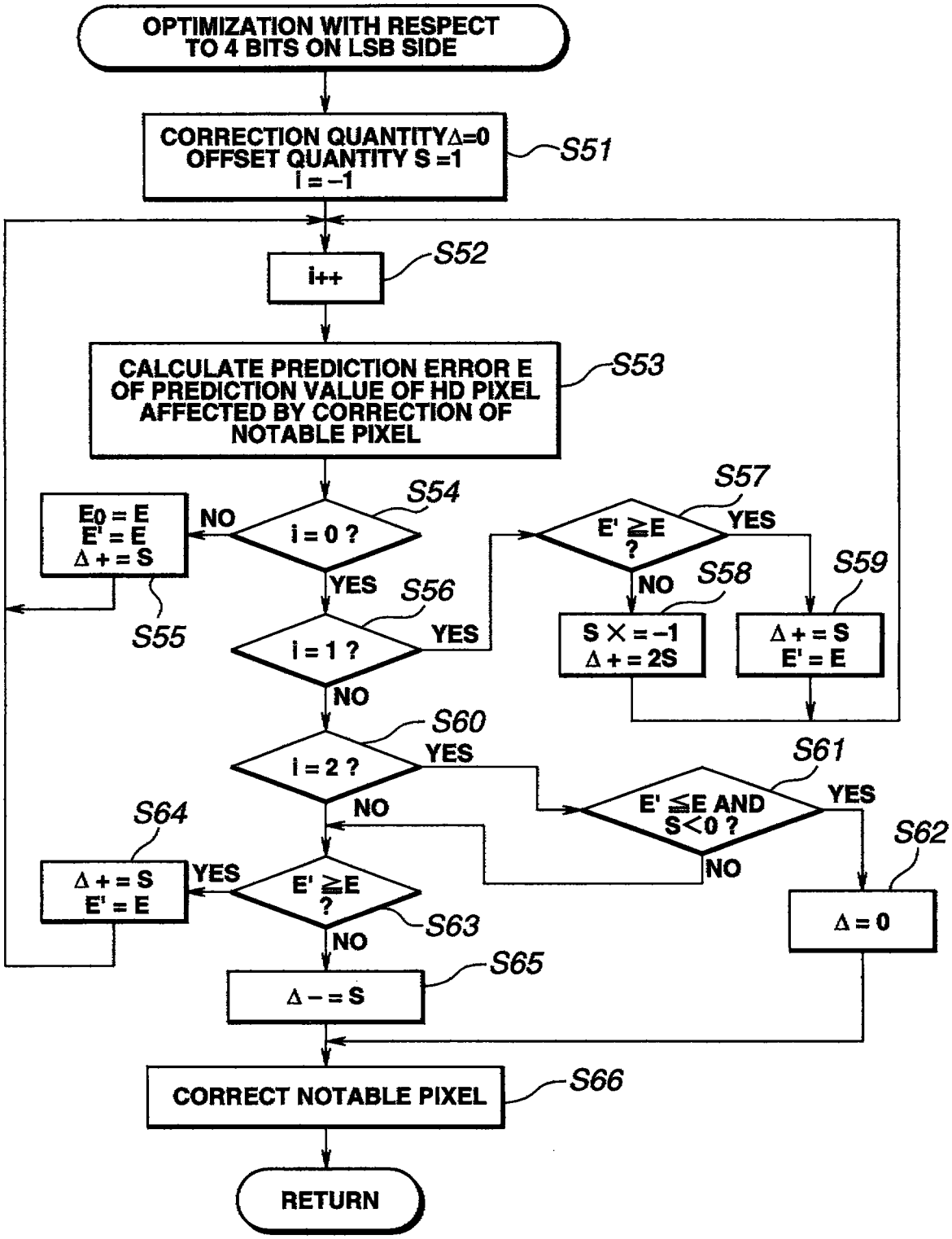

OPTIMIZATION WITH RESPECT TO 4 BITS ON LSB SIDE
CORRECTION QUANTITY Δ=0 OFFSET QUANTITY S =1 i = −1
S51
i++
S52
CALCULATE PREDICTION ERROR E OF PREDICTION VALUE OF HD PIXEL AFFECTED BY CORRECTION OF NOTABLE PIXEL
S53
i = 0 ?
S54
NO
E0 = E E' = E Δ + = S
S55
YES
i = 1 ?
S56
YES
NO
E' ≧E ?
S57
YES
NO
S × = −1 Δ + = 2S
S58
Δ + = S E' = E
S59
i = 2 ?
S60
YES
NO
E' ≦E AND S<0 ?
S61
YES
NO
Δ = 0
S62
E' ≧E ?
S63
YES
Δ + = S E' = E
S64
NO
Δ − = S
S65
CORRECT NOTABLE PIXEL
S66
RETURN

FIG.21

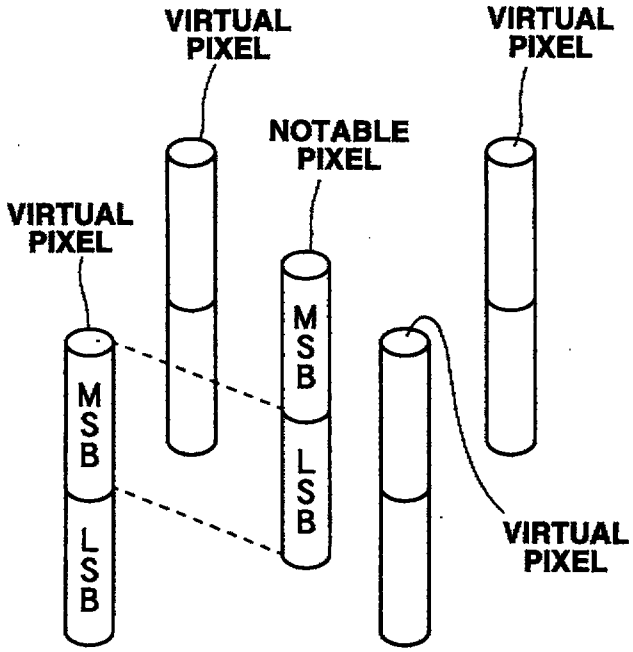

VIRTUAL PIXEL
VIRTUAL PIXEL
NOTABLE PIXEL
VIRTUAL PIXEL
MSB
LSB
MSB
LSB
VIRTUAL PIXEL

FIG.22

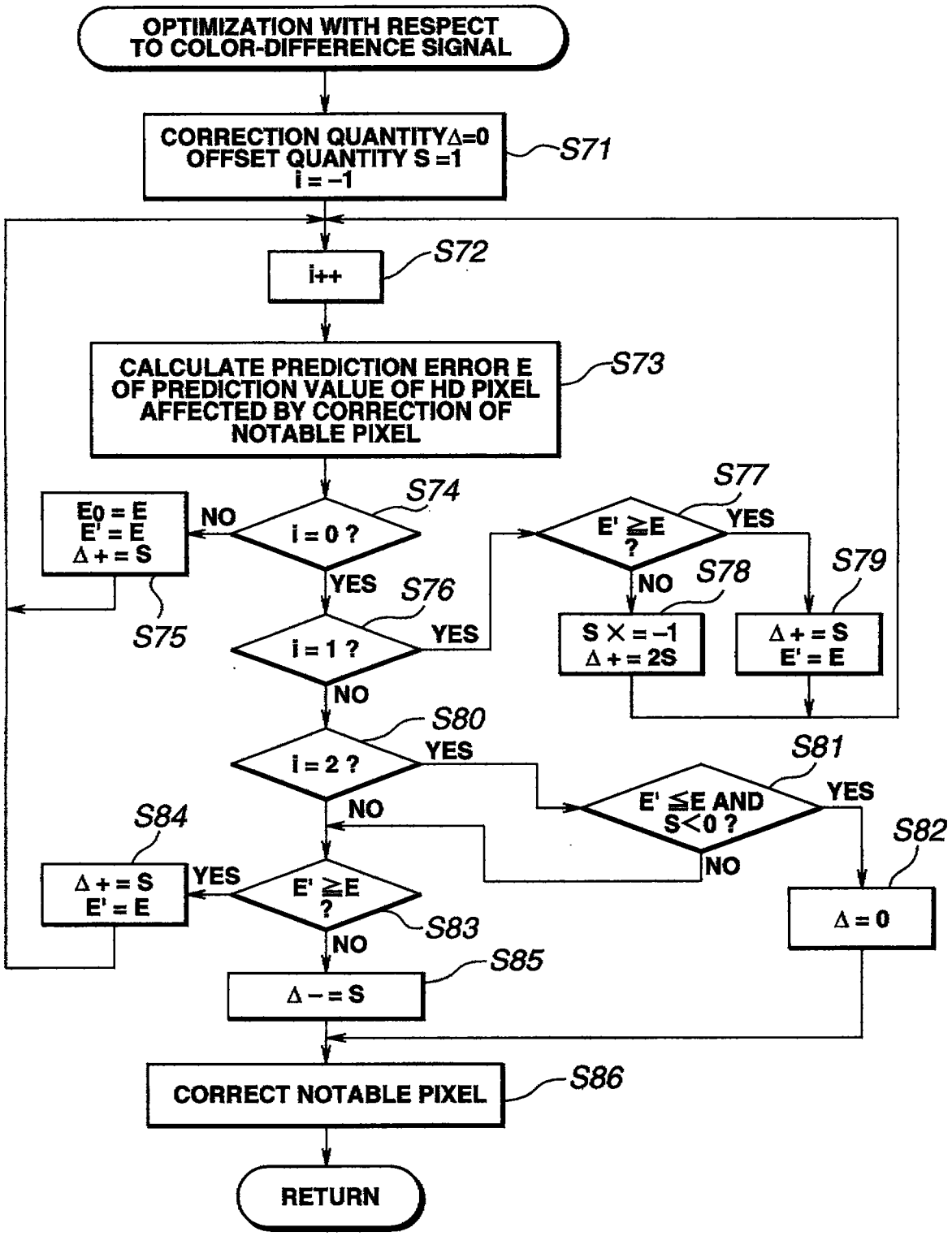

OPTIMIZATION WITH RESPECT TO COLOR-DIFFERENCE SIGNAL
CORRECTION QUANTITY Δ=0 OFFSET QUANTITY S =1 i = −1
S71
i++
S72
CALCULATE PREDICTION ERROR E OF PREDICTION VALUE OF HD PIXEL AFFECTED BY CORRECTION OF NOTABLE PIXEL
S73
i = 0 ?
S74
NO
E0 = E E' = E Δ + = S
S75
YES
i = 1 ?
S76
YES
NO
E' ≧E ?
S77
YES
NO
S × = −1 Δ + = 2S
S78
Δ + = S E' = E
S79
i = 2 ?
S80
YES
NO
E' ≦E AND S<0 ?
S81
YES
NO
Δ = 0
S82
E' ≧E ?
S83
YES
Δ + = S E' = E
S84
NO
Δ − = S
S85
CORRECT NOTABLE PIXEL
S86
RETURN

FIG.23

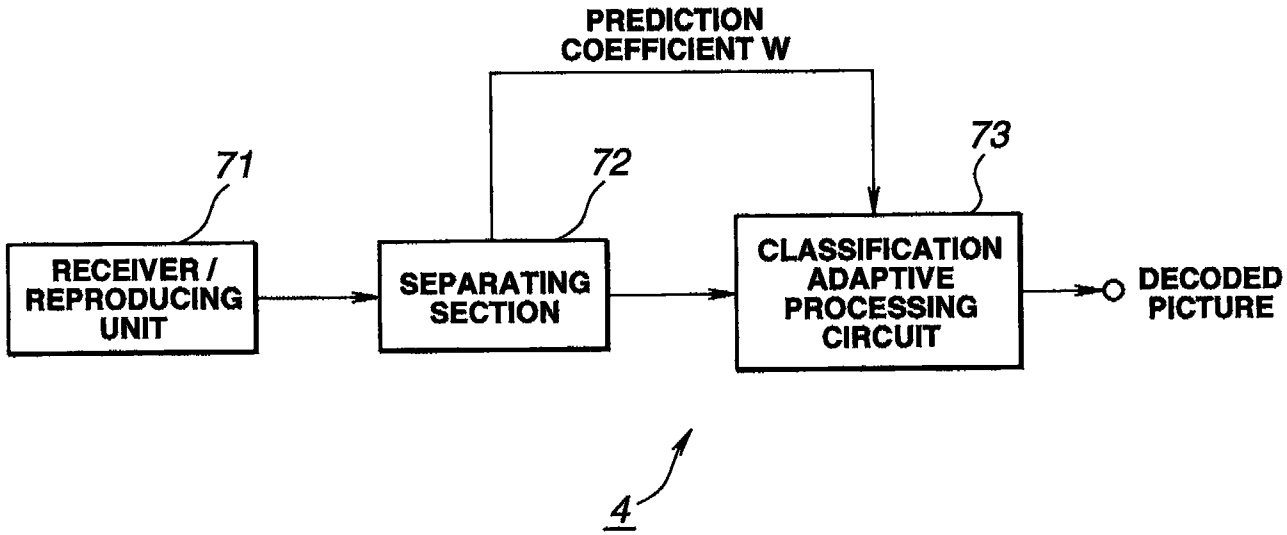

PREDICTION
COEFFICIENT W
71
72
73
RECEIVER /
REPRODUCING
UNIT
SEPARATING
SECTION
CLASSIFICATION
ADAPTIVE
PROCESSING
CIRCUIT
DECODED
PICTURE
4

FIG.24

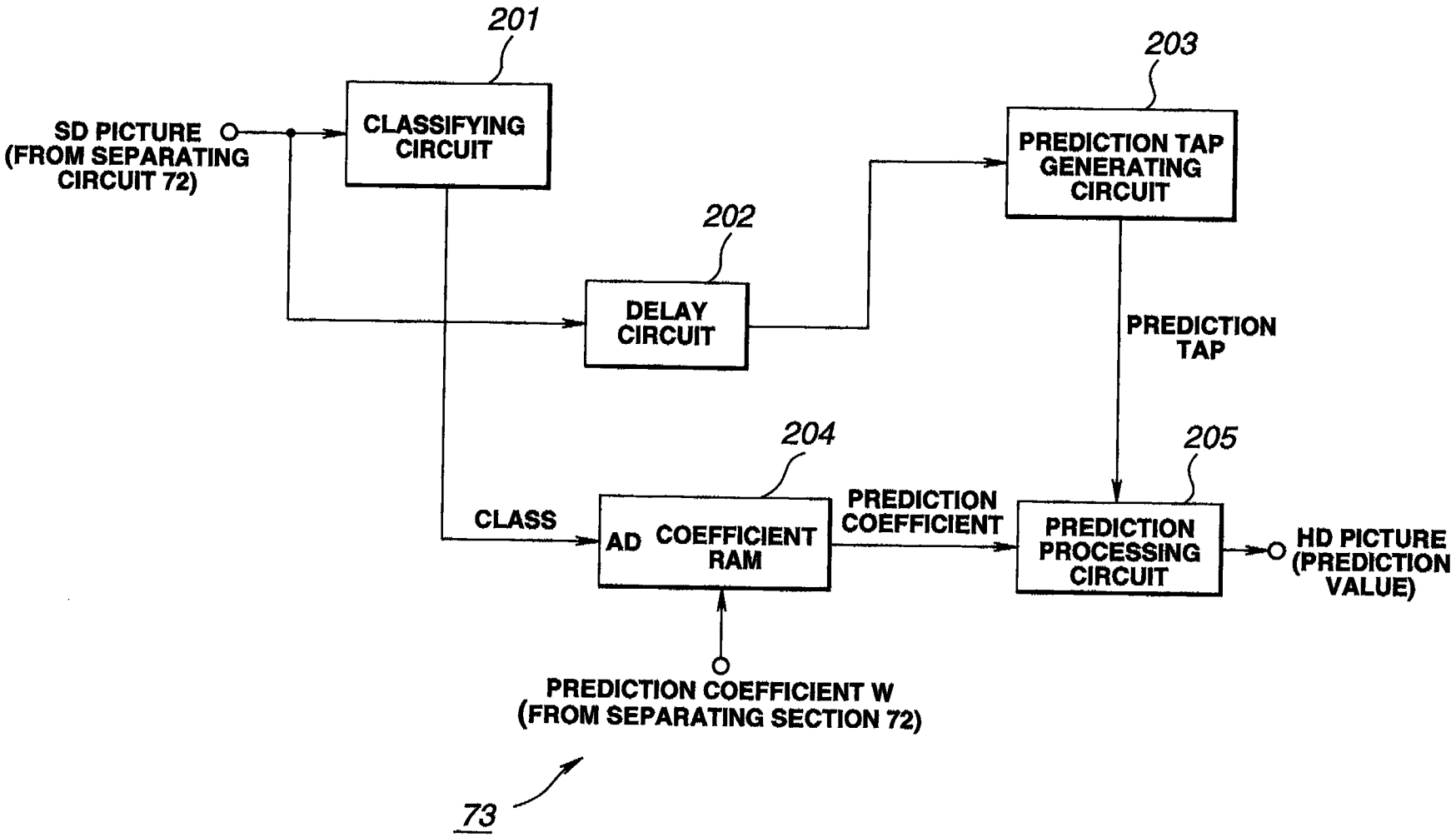

201
203
SD PICTURE
(FROM SEPARATING
CIRCUIT 72)
CLASSIFYING
CIRCUIT
PREDICTION TAP
GENERATING
CIRCUIT
202
DELAY
CIRCUIT
PREDICTION
TAP
204
205
CLASS
AD COEFFICIENT
RAM
PREDICTION
COEFFICIENT
PREDICTION
PROCESSING
CIRCUIT
HD PICTURE
(PREDICTION
VALUE)
PREDICTION COEFFICIENT W
(FROM SEPARATING SECTION 72)
73

FIG.25

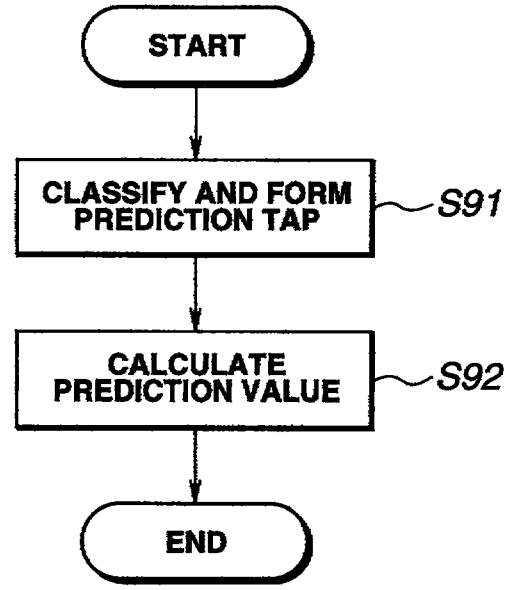

START
CLASSIFY AND FORM PREDICTION TAP
S91
CALCULATE PREDICTION VALUE
S92
END

FIG.26

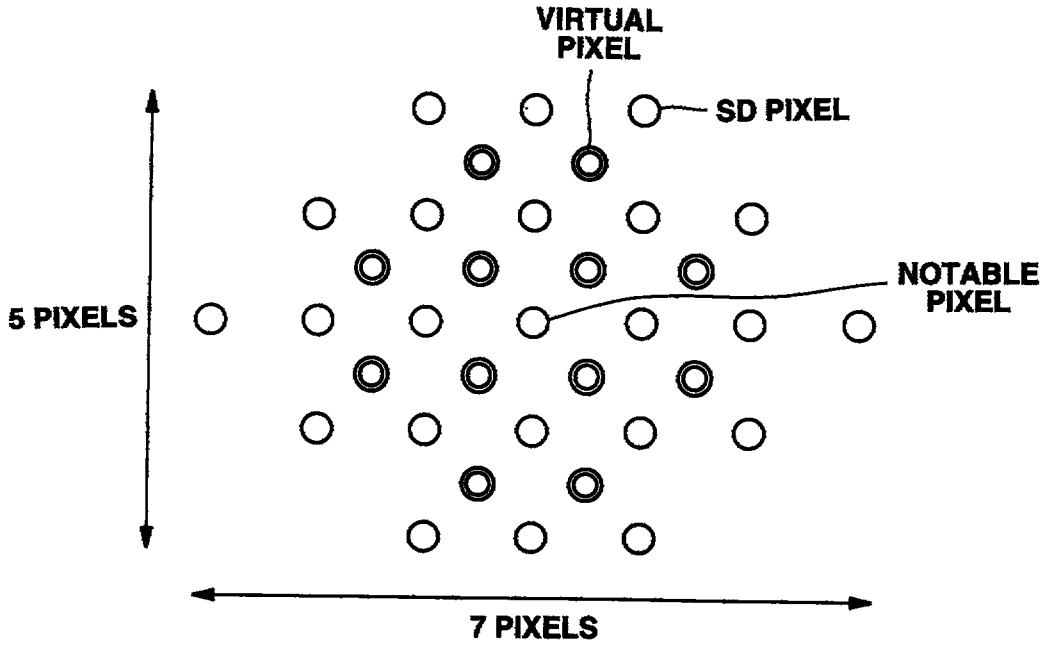

VIRTUAL PIXEL
SD PIXEL
NOTABLE PIXEL
5 PIXELS
7 PIXELS

FIG.27

世界知的所有権機関
国際事務局

PCT

特許協力条約に基づいて公開された国際出願

9804470-4
IPOS photocopied

(51) 国際特許分類6
H04N 7/32

A1

(11) 国際公開番号 WO98/30027

(43) 国際公開日 1998年7月9日(09.07.98)

(21) 国際出願番号 PCT/JP97/04912

(22) 国際出願日 1997年12月26日(26.12.97)

(30) 優先権データ
特願平8/347310 1996年12月26日(26.12.96) JP

(71) 出願人（米国を除くすべての指定国について）
ソニー株式会社(SONY CORPORATION)[JP/JP]
〒141 東京都品川区北品川6丁目7番35号 Tokyo, (JP)
(72) 発明者；および
(75) 発明者／出願人（米国についてのみ）
近藤哲二郎(KONDO, Tetsujiro)[JP/JP]
高橋健治(TAKAHASHI, Kenji)[JP/JP]
〒141 東京都品川区北品川6丁目7番35号
ソニー株式会社内 Tokyo, (JP)
(74) 代理人
弁理士 小池 晃, 外(KOIKE, Akira et al.)
〒105 東京都港区虎ノ門二丁目6番4号 第11森ビル Tokyo, (JP)

(81) 指定国 CN, KR, SG, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

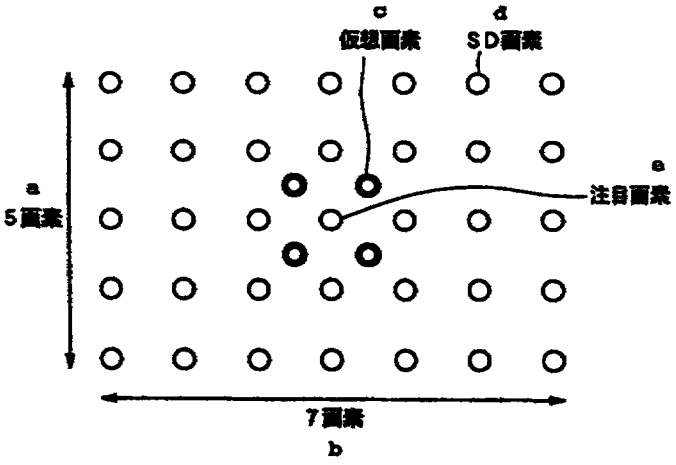
添付公開書類
国際調査報告書

(54)Title: PICTURE SIGNAL CODING DEVICE, PICTURE SIGNAL CODING METHOD, PICTURE SIGNAL DECODING DEVICE, PICTURE SIGNAL DECODING METHOD, AND RECORDING MEDIUM

(54)発明の名称 画像信号符号化装置、画像信号符号化方法、画像信号復号装置、画像信号復号方法及び記録媒体

(57) Abstract

Virtual pixels (indicated by o in the figure) are assumed to exist near SD pixels (indicated by o in the figure) constituting an SD picture obtained by thinning an HD picture. The pixel values of the pixels are found from the HD picture, and a part of the pixel value of the virtual pixels is laid out in place of a part of the pixel value of the SD pixels. One of the SD pixels is used as a notable pixel, and a prediction tap is formed from the SD pixels and the virtual pixels on the periphery of the notable pixel. By linear combination of the prediction tap and a predetermined prediction coefficient, adaptive processing for finding a predicted value of the HD picture is carried out. In addition, a prediction error of the predicted value found by adaptive processing with respect to the HD picture is calculated, and the pixel value of the notable pixel is corrected in accordance with the prediction error. Thus, a decoded picture more proximate to an original picture may be provided without deteriorating the coding efficiency.



a ... five pixels
b ... seven pixels
c ... virtual pixel
d ... SD pixel
e ... notable pixel

（５７）要約

本発明では、ＨＤ画像を間引くことにより得られるＳＤ画像を構成するＳＤ画素（図１８で○印で示す）の近傍に、仮想の画素である仮想画素（同図で◎印で示す）を想定し、その画素値が、ＨＤ画像から求められ、ＳＤ画素の画素値の一部に代えて、仮想画素の画素値の一部が配置される。そして、ＳＤ画素のうちの１つを注目画素として、その周辺のＳＤ画素及び仮想画素から予測タップが形成され、予測タップと、所定の予測係数との線形結合により、ＨＤ画像の予測値を求める適応処理が行われる。さらに、適応処理により求められた予測値の、ＨＤ画像に対する予測誤差が算出され、予測誤差に対応して、注目画素の画素値が補正される。これにより、符号化効率を劣化させずに、原画像により近い復号画像を得ることができる。

ＰＣＴに基づいて公開される国際出願のパンフレット第一頁に掲載されたＰＣＴ加盟国を同定するために使用されるコード（参考情報）

AL	アルバニア	FI	フィンランド	LT	リトアニア	SN	セネガル
AM	アルメニア	FR	フランス	LU	ルクセンブルグ	SZ	スワジランド
AT	オーストリア	GA	ガボン	LV	ラトヴィア	TD	チャード
AU	オーストラリア	GB	英国	MC	モナコ	TG	トーゴー
AZ	アゼルバイジャン	GE	グルジア	MD	モルドヴァ	TJ	タジキスタン
BA	ボスニア・ヘルツェゴビナ	GH	ガーナ	MG	マダガスカル	TM	トルクメニスタン
BB	バルバドス	GN	ガンビア	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BE	ベルギー	GR	ギニア	ML	マリ	TT	トリニダッド・トバゴ
BF	ブルキナ・ファソ	GW	ギニアビサオ	MN	モンゴル	UA	ウクライナ
BG	ブルガリア	HU	ハンガリー	MR	モーリタニア	UG	ウガンダ
BJ	ベナン	IE	アイルランド	MW	マラウイ	US	米国
BR	ブラジル	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
BY	ベラルーシ	IS	アイスランド	NE	ニジェール	VN	ヴィエトナム
CA	カナダ	IT	イタリア	NL	オランダ	YU	ユーゴースラヴィア
CF	中央アフリカ	JP	日本	NO	ノールウェー	ZW	ジンバブエ
CG	コンゴー共和国	KE	ケニア	NZ	ニュージーランド		
CH	スイス	KG	キルギスタン	PL	ポーランド		
CI	コートジボアール	KP	北朝鮮	PT	ポルトガル		
CM	カメルーン	KR	韓国	RO	ルーマニア		
CN	中国	KZ	カザフスタン	RU	ロシア連邦		
CU	キューバ	LC	セントルシア	SD	スーダン		
CZ	チェッコ	LI	リヒテンシュタイン	SE	スウェーデン		
DE	ドイツ	LK	スリランカ	SG	シンガポール		
DK	デンマーク	LR	リベリア	SI	スロヴェニア		
EE	エストニア	LS	レソト	SK	スロヴァキア		
ES	スペイン			SL	シエラ・レオーネ		